

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-64813

(P2008-64813A)

(43) 公開日 平成20年3月21日(2008.3.21)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2H092
G09G 3/36 (2006.01)	G09G 3/36	5C006
G09G 3/20 (2006.01)	G09G 3/20 611E	5C080
	G09G 3/20 624B	

審査請求 未請求 請求項の数 6 O L (全 12 頁)

(21) 出願番号	特願2006-239709 (P2006-239709)	(71) 出願人	000002185
(22) 出願日	平成18年9月5日(2006.9.5)		ソニー株式会社
			東京都港区港南1丁目7番1号
		(74) 代理人	100114627
			弁理士 有吉 修一朗
		(72) 発明者	和田 智宏
			福岡県福岡市早良区百道浜2丁目3番2号
			ソニーセミコンダクタ九州株式会社内
		Fターム(参考)	2H092 JA25 JA46 JA47 JB13 JB58
			JB63 JB69 KA04 KA18 KA22
			MA08 MA12 MA27 MA35 MA37
			5C006 BB16 BC08 BC20 BF34 BF37
			BF49 FA23 FA36
			5C080 AA10 BB05 DD06 FF11 JJ02
			JJ03 JJ04 JJ05 JJ06 KK43

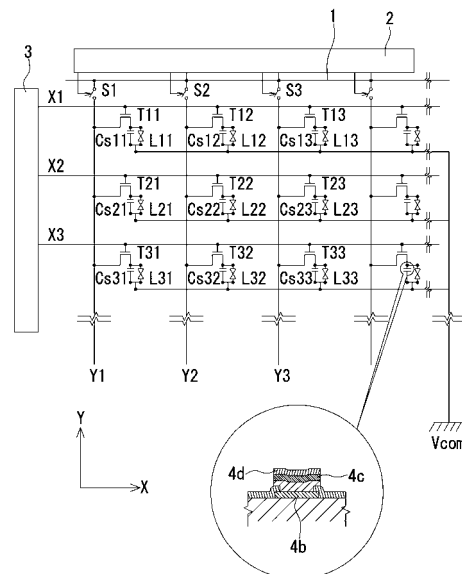
(54) 【発明の名称】 表示装置及び表示装置の製造方法、並びに映像表示装置

(57) 【要約】

【課題】フリッカを抑制して画像品位の向上を図ることができる液晶表示装置を提供する。

【解決手段】マトリクス状に配置された液晶画素電極と、液晶画素電極と接続された保持容量及びトランジスタ素子とを有し、保持容量の下部電極とトランジスタ素子のチャネルとが同一のポリシリコンで形成された液晶駆動基板を備える液晶表示装置において、保持容量の上部電極4cの抵抗値が下部電極4bの抵抗値よりも大きい。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

マトリクス状に配置された画素電極と、該画素電極と接続された保持容量及びトランジスタ素子とを有し、前記保持容量の下部電極と前記トランジスタ素子のチャンネルとが同一の半導体層により形成された駆動基板を備える表示装置において、

前記保持容量の上部電極の抵抗値は、同保持容量の下部電極の抵抗値よりも大きいことを特徴とする表示装置。

【請求項 2】

前記上部電極の実効キャリア密度は、前記下部電極の実効キャリア密度よりも低いことを特徴とする請求項 1 に記載の表示装置。

10

【請求項 3】

前記保持容量及び前記トランジスタ素子は、前記駆動基板の配線層の形成領域に対応して形成された

ことを特徴とする請求項 1 に記載の表示装置。

【請求項 4】

マトリクス状に配置された画素電極と、該画素電極と接続された保持容量及びトランジスタ素子とを有し、前記保持容量の下部電極と前記トランジスタ素子のチャンネルとが同一の第 1 の半導体層により形成された駆動基板を備える表示装置の製造方法において、

第 1 の半導体層のうち、前記下部電極形成領域に第 1 の不純物注入を行なう工程と、

前記第 1 の半導体層の上層に絶縁膜を介して第 2 の半導体層を形成する工程と、

20

該第 2 の半導体層のうち、前記保持容量の上部電極形成領域に第 2 の不純物注入を行なう工程とを備え、

前記第 1 の不純物注入は、前記第 2 の不純物注入よりも半導体層の抵抗値を低抵抗化する

ことを特徴とする表示装置の製造方法。

【請求項 5】

前記第 1 の不純物注入は、前記第 2 の不純物注入よりも半導体層の実効キャリア密度を増加させる

ことを特徴とする請求項 4 に記載の表示装置の製造方法。

【請求項 6】

30

マトリクス状に配置された画素電極と、該画素電極と接続された保持容量及びトランジスタ素子とを有し、前記保持容量の下部電極と前記トランジスタ素子のチャンネルとが同一の半導体層により形成された駆動基板を備える表示装置を有し、該表示装置によって変調された光を用いて映像表示を行なう映像表示装置において、

前記保持容量の上部電極の抵抗値は、同保持容量の下部電極の抵抗値よりも大きい

ことを特徴とする映像表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は表示装置及び表示装置の製造方法、並びに映像表示装置に関する。詳しくは、反転駆動方式を採用する表示装置及び表示装置の製造方法、並びに映像表示装置に係るものである。

40

【背景技術】

【0002】

液晶表示装置や有機 EL 表示装置等の表示装置は、CRT (Cathode Ray Tube) よりも薄型、軽量、低消費電力といった利点を有しており、パーソナルコンピュータ、携帯電話、デジタルカメラ等の電子機器の表示装置として広く使用されている。

【0003】

表示装置、例えば画素の表示素子として液晶セルを用いた液晶表示装置を例に挙げると、従来の液晶表示装置における駆動基板（液晶駆動基板）は、液晶画素に対応して複数の

50

画素駆動素子が配置されると共に、垂直走査方向に配置された各画素駆動素子に接続される複数のデータラインと、水平走査方向に配置された各画素駆動素子に接続される複数のスキャンラインを有し、スキャンラインに順次垂直同期信号を供給すると共にデータラインにビデオ信号を供給することにより、画素駆動素子を駆動して液晶画素を制御するものが知られている（例えば、特許文献１参照。）。

【０００４】

以下、図面を用いて従来の液晶駆動基板について説明を行なう。

図４は従来のアクティブマトリクス型液晶表示装置の液晶駆動基板の回路構成を説明するための模式図であり、ここで示す液晶駆動基板は、 X 軸方向に平行に配列された複数のスキャンライン $X_1, X_2, X_3 \cdots$ と、 Y 軸方向に平行に配列された複数のデータライン $Y_1, Y_2, Y_3 \cdots$ を備えており、各スキャンラインとデータラインとの交点には、画素トランジスタ（以下、画素 T_r と言う）として例えば薄膜トランジスタ（ TFT ）等の能動素子 $T_{11}, T_{12}, T_{21}, T_{22} \cdots$ が形成され、更に各能動素子に対応した保持容量 $Cs_{11}, Cs_{12}, Cs_{21}, Cs_{22} \cdots$ 、画素電極及び対向電極によって挟持された液晶から構成された液晶セル $L_{11}, L_{12}, L_{21}, L_{22} \cdots$ が形成されている。なお、画素 T_r は液晶画素に対応してマトリクス状に配置されており、各画素 T_r のゲート電極はスキャンラインに接続されており、ソース電極はデータラインに接続されており、ドレイン電極は対応する保持容量及び液晶セルの画素電極に接続されている。

【０００５】

また、各データラインはそれぞれ対応する水平スイッチ $S_1, S_2, S_3 \cdots$ を介して共通のビデオライン 201 に接続されており、このビデオラインから映像信号が供給される。更に、各水平スイッチを構成するスイッチングトランジスタのゲート電極は水平走査回路 202 に接続されており、この水平走査回路は、外部から入力される水平クロック信号に同期して順次水平スイッチ駆動パルス信号をスイッチングトランジスタのゲート電極に印加する。なお、各スキャンラインは垂直走査回路 203 に接続されている。

【０００６】

なお、上記した保持容量の下部電極 $302b$ はポリシリコンにリンをドーズ量 $2.3 \times 10^{14} / \text{cm}^2$ の条件で注入することによって形成されており、保持容量の上部電極 $302c$ はリンドーパモルファスシリコン（ $PDA S$ ）膜（ $PDA S$ に含まれるリンの濃度はドーズ量に換算すると、約 $3.0 \times 10^{16} / \text{cm}^2$ の条件でリンを注入したものと略同一である）によって形成されている。

【０００７】

ここで、上記の様に構成された液晶駆動基板を製造する場合には、即ち、石英基板上に TFT 及び保持容量を形成する場合には、先ず、石英基板 301 に裏面遮光膜として厚さ $150 \text{ nm} \sim 250 \text{ nm}$ 程度のタングステンシリサイド（ WSi ）（図示せず）を成膜した後、 CVD 法によって厚さ $500 \text{ nm} \sim 700 \text{ nm}$ 程度の絶縁膜（ SiO_2 膜）（図示せず）を成膜し、その後、 TFT のチャネル及び保持容量の下部電極となるポリシリコン 302 を $LP-CVD$ （Low Pressure Chemical Vapor Deposition）法またはエピタキシャル成長によって成膜する。続いて、汎用のフォトリソグラフィ技術及びエッチング技術を用いて TFT のチャネル $302a$ 及び保持容量の下部電極 $302b$ を形成し、その後、 TFT のチャネル及び保持容量の下部電極の上層に絶縁膜（ SiO_2 膜） 305 を成膜する（図５（ a ）参照。）。

【０００８】

次に、汎用のフォトリソグラフィ技術及びエッチング技術によって保持容量の下部電極の上層の絶縁膜に開口部 306 を形成し（図５（ b ）参照。）、保持容量の下部電極の低抵抗化を図るべくリンをドーズ量 $2.3 \times 10^{14} / \text{cm}^2$ の条件で注入する（図５（ c ）参照。）。

【０００９】

続いて、保持容量の下部電極の上層に保持容量の上部電極と下部電極との間の絶縁膜と

して機能する窒化シリコン (SiN) 膜 303 を成膜し、窒化シリコン膜の上層に保持容量の上部電極として機能する PDA S 膜 304 を成膜する。その後、汎用のリソグラフィ技術及びエッチング技術を用いて上部電極及びゲート電極を形成し、続いて不純物注入により LDD 領域及びソース・ドレイン領域を形成することで、TFT 及び保持容量を形成することができる (図 5 (d) 参照。)

【0010】

上記の様に構成された液晶駆動基板では、垂直走査回路を駆動すると、スキャンラインが線順次で励起され、行毎に画素 Tr が選択される。この際、水平走査回路を駆動して水平スイッチを線順次で動作させると、ビデオラインに供給された映像信号が順次各データラインにサンプリングされる。サンプリングされた映像信号は行毎に選択された画素 Tr を介して順次対応する保持容量に書き込まれる。

10

【0011】

【特許文献 1】特開 2000-347627 号公報

【発明の開示】

【発明が解決しようとする課題】

【0012】

ところで、上記した様な液晶駆動基板では、液晶に直流電流を印加すると液晶の比抵抗値等に劣化をもたらすために、各画素に供給するビデオ信号を対向電極に印加される共通電位 Vcom を中心とした交流駆動とする反転駆動がなされている。即ち、各液晶セルを構成する画素電極には高レベル電位 (Vcom よりも高い電位) と低レベル電位 (Vcom よりも低い電位) とが交互に印加されることとなる。

20

【0013】

ここで、液晶表示装置の画素領域の開口率を上げて光透過率の向上を図ることを目的として、画素 Tr と保持容量のそれぞれをデータラインが形成される領域に対応して形成しているために、換言すると、画素 Tr と保持容量のそれぞれが絶縁膜を介してデータラインとオーバーラップする様に形成されているために、画素電極に高レベル電位が保持されている時と画素電極に低レベル電位が保持されている時とでは、画素トランジスタをオフの状態とした以後におけるリーク電流が異なり、具体的には、高レベル電位を保持している時の方が低レベル電位を保持している時よりもリーク電流が大きいことが知られている (例えば、特願 2006-137369 号参照。)

30

【0014】

また、従来の液晶表示装置では下部電極に低抵抗化を目的として不純物が注入されるものの、低抵抗化という目的のみであったために注入量が少なく、上部電極は縮退しているのに対して下部電極は縮退していなかった。

【0015】

ここで、画素電極に高レベル電位が保持されている時 (保持容量の上部電極に Vcom、保持容量の下部電極に高レベル電位が印加されている時) には、下部電極から上部電極に向けて電界が生じ、この電界の影響で下部電極内の電子が下部電極の下方に移動することで下部電極の上方が空乏化 (図中符合 α で示す領域が空乏化した領域を示している。) してしまう (図 6 (a) 参照。)。なお、下部電極の上方が空乏化すると、保持容量の容量値は低下することとなる。

40

一方、画素電極に低レベル電位が保持されている時 (保持容量の上部電極に Vcom、保持容量の下部電極に低レベル電位が印加されている時) には、上部電極から下部電極に向けて電界が生じるものの、上部電極は縮退しているために空乏化といった現象は生じない (図 6 (b) 参照。)

結果として、画素電極に低レベル電位が保持されている時の方が、画素電極に高レベル電位が保持されている時よりも保持容量の容量値が大きいという結果を招くこととなる (図 6 (c) 参照。)

【0016】

そして、(1) 画素電極に高レベル電位が保持されている時の方が画素電極に低レベル

50

電位が保持されている時よりもリーク電流が大きいこと、(2)画素電極に低レベル電位が保持されている時の方が画素電極に高レベル電位が保持されている時よりも保持容量の容量値が大きいことから、画素電極に高レベル電位が保持されている時と画素電極に低レベル電位が保持されている時との電位差が生じることでフリッカが発生し、画像品位の低下を招いてしまうという結果となっている。

【0017】

即ち、画素電極に高レベル電位が保持されている時はリーク電流が大きいために画素電極に保持された電位の変化量は大きく、更に、画素電極に高レベル電位が保持されている時は保持容量の容量値（実効容量）が小さいためにリーク電流による画素電極の電位の変化量を補うべく保持容量から画素電極に流れる電荷量が少ない。一方、画素電極に低レベル電位が保持されている時はリーク電流が小さいために画素電極に保持された電位の変化量は小さく、更に、画素電極に低レベル電位が保持されている時は保持容量の容量値（実効容量）が大きいためにリーク電流による画素電極の電位の変位量を補うべく保持容量から画素電極に流れる電荷量が多い。従って、画素電極に高レベル電位が保持されている時には画素電極の電位の変化量は大きく、画素電極に低レベル電位が保持されている時は画素電極の電位の変化量が小さくなってしまい（図7中符合A参照。）、フリッカの発生の原因となってしまうのである。

【0018】

本発明は以上の点に鑑みて創案されたものであって、フリッカを抑制して画像品位の向上を図ることができる表示装置及びその製造方法、並びに映像表示装置を提供することを

【課題を解決するための手段】

【0019】

上記の目的を達成するために、本発明の表示装置は、マトリクス状に配置された画素電極と、該画素電極と接続された保持容量及びトランジスタ素子とを有し、前記保持容量の下部電極と前記トランジスタ素子のチャネルとが同一の半導体層により形成された駆動基板を備える表示装置において、前記保持容量の上部電極の抵抗値は、同保持容量の下部電極の抵抗値よりも大きい。

【0020】

また、上記の目的を達成するために、本発明の映像表示装置は、マトリクス状に配置された画素電極と、該画素電極と接続された保持容量及びトランジスタ素子とを有し、前記保持容量の下部電極と前記トランジスタ素子のチャネルとが同一の半導体層により形成された駆動基板を備える表示装置を有し、該表示装置によって変調された光を用いて映像表示を行なう映像表示装置において、前記保持容量の上部電極の抵抗値は、同保持容量の下部電極の抵抗値よりも大きい。

【0021】

ここで、保持容量の上部電極の抵抗値が同保持容量の下部電極の抵抗値よりも大きいことによって、画素電極に高レベル電位が保持されている時を、画素電極に低レベル電位が保持されている時よりも保持容量の容量値を大きくすることができ、結果として画素電極に高レベル電位が保持されている時と画素電極に低レベル電位が保持されている時との電位差を低減することができる。以下、この点について説明を行なう。

【0022】

即ち、保持容量の上部電極の抵抗値が同保持容量の下部電極の抵抗値よりも大きいために、換言すると、保持容量の下部電極は縮退しているのに対して保持容量の上部電極は縮退していないために、画素電極に低レベル電位が保持されている時（例えば、保持容量の上部電極にVcom、保持容量の下部電極に低レベル電位が印加されている時）には、上部電極から下部電極に向けて電界が生じ、この電界の影響で上部電極内の電子が上部電極の上方に移動することで上部電極の下方が空乏化（図中符合αで示す領域が空乏化した領域を示している。）してしまう（図8（a）参照。）。なお、上部電極の下方が空乏化すると、保持容量の容量値は低下することとなる。一方、画素電極に高レベル電位が保持さ

れている時（例えば、保持容量の上部電極にVcom、保持容量の下部電極に高レベル電位が印加されている時）には、下部電極から上部電極に向けて電界が生じるものの、下部電極は縮退しているために空乏化といった現象は生じない（図8（b）参照。）。結果として、画素電極に高レベル電位が保持されている時の方が、画素電極に低レベル電位が保持されている時よりも保持容量の容量値が小さいという結果を招くこととなる（図8（c）参照。）。

【0023】

そして、上述の通り、画素電極に高レベル電位が保持されている時の方が低レベル電位を保持している時よりもリーク電流が大きいことを考え合わせると、画素電極に高レベル電位が保持されている時はリーク電流が大きいために画素電極に保持された電位の変化量は大きいものの、画素電極に高レベル電位が保持されている時は保持容量の容量値（実効値）が大きいためにリーク電流による画素電極の電位の変位量を補うべく保持容量から画素電極に流れる電荷量が多い。一方、画素電極に低レベル電位が保持されている時はリーク電流が小さいために画素電極に保持された電位の変化量は小さいものの、画素電極に低レベル電位が保持されている時は保持容量の容量値（実効値）が小さいためにリーク電流による画素電極の電位の変化量を補うべく保持容量から画素電極に流れる電荷量が少ない。従って、画素電極に高レベル電位が保持されている時と画素電極に低レベル電位が保持されている時との電位差を低減することができる（図7中符合B参照。）。 10

【0024】

なお、抵抗値の大小と空乏層との関係について説明を行なう。 20

先ず、電荷量をq、実効キャリア密度をNa、Siの誘電率を ϵ_s 、真空誘電率を ϵ_o 、空乏層にかかる電位を ϕ_s とすると、空乏層の幅Dは、 $D = (2\epsilon_s\epsilon_o(\phi_s)/qNa)^{1/2}$ で求めることができ、実効キャリア密度が高くなれば空乏層の幅は狭くなり、実効キャリア密度が低くなれば空乏層の幅は広くなる。即ち、空乏層の幅は実効キャリア密度によって決定されるものであることが分かる。

そして、この実効キャリア密度は抵抗値に影響を与え、抵抗値が大きい場合には実効キャリア密度が低く、抵抗値が小さい場合には実効キャリア密度が高いことが知られているために、結果として抵抗値が大きい場合には空乏層の幅は狭くなり（縮退していることとなり）、抵抗値が小さい場合には空乏層の幅は広くなることとなる（縮退していないこととなる）。なお、実効キャリア密度は不純物種には依存しない。 30

【0025】

また、上記の目的を達成するために、本発明の表示装置の製造方法は、マトリクス状に配置された画素電極と、該画素電極と接続された保持容量及びトランジスタ素子とを有し、前記保持容量の下部電極と前記トランジスタ素子のチャネルとが同一の第1の半導体層により形成された駆動基板を備える表示装置の製造方法において、第1の半導体層のうち、前記下部電極形成領域に第1の不純物注入を行なう工程と、前記第1の半導体層の上層に絶縁膜を介して第2の半導体層を形成する工程と、該第2の半導体層のうち、前記保持容量の上部電極形成領域に第2の不純物注入を行なう工程とを備え、前記第1の不純物注入は、前記第2の不純物注入よりも半導体層の抵抗値を低抵抗化する。 40

【0026】

ここで、第1の不純物注入が、第2の不純物注入よりも半導体層の抵抗値を低抵抗化することによって、保持容量の上部電極の抵抗値を同保持容量の下部電極の抵抗値よりも大きくすることができ、結果として画素電極に高レベル電位が保持されている時と画素電極に低レベル電位が保持されている時との電位差を低減することができる。

【発明の効果】

【0027】

本発明を適用した表示装置及び表示装置の製造方法、並びに映像表示装置では、画素電極に高レベル電位が保持されている時と画素電極に低レベル電位が保持されている時との電位差を低減することができ、フリッカを抑制することで画像品位の向上が実現する。

【発明を実施するための最良の形態】

 50

【0028】

以下、本発明の実施の形態について図面を参照しながら説明し、本発明の理解に供する。

図1は本発明を適用した表示装置の一例であるアクティブマトリクス型液晶表示装置の液晶駆動基板（駆動基板の一例）の回路構成を説明するための模式図であり、ここで示す液晶駆動基板は、上記した従来の液晶駆動基板と同様に、X軸方向に平行に配列された複数のスキャンライン $X_1, X_2, X_3 \dots$ と、Y軸方向に平行に配列された複数のデータライン $Y_1, Y_2, Y_3 \dots$ を備えており、各スキャンラインとデータラインとの交点には、画素 T_r として例えばTFT等の能動素子 $T_{11}, T_{12}, T_{21}, T_{22} \dots$ が形成され、更に各能動素子に対応した保持容量 $CS_{11}, CS_{12}, CS_{21}, CS_{22} \dots$ 、画素電極及び対向電極によって挟持された液晶から構成された液晶セル $L_1, L_2 \dots$ が形成されている。なお、画素 T_r は液晶画素に対応してマトリクス状に配置されており、各画素 T_r のゲート電極はスキャンラインに接続されており、ソース電極はデータラインに接続されており、ドレイン電極は対応する保持容量及び液晶セルの画素電極に接続されている。

10

【0029】

また、各データラインはそれぞれ対応する水平スイッチ $S_1, S_2, S_3 \dots$ を介して共通のビデオライン1に接続されており、このビデオラインから映像信号が供給される。更に、各水平スイッチを構成するスイッチングトランジスタのゲート電極は水平走査回路2に接続されており、この水平走査回路は、外部から入力される水平クロック信号に同期して順次水平スイッチ駆動パルス信号をスイッチングトランジスタのゲート電極に印加する。なお、各スキャンラインは垂直走査回路3に接続されている。

20

【0030】

ここで、本実施例の液晶駆動回路では、液晶表示装置の画素領域の開口率を上げて光透過率の向上を実現することで優れた画像品質とすることを目的として、画素 T_r と保持容量のそれぞれをデータラインが形成される領域に対応して形成している。即ち、画素 T_r と保持容量のそれぞれが絶縁膜を介してデータラインとオーバーラップする様に形成されている。

【0031】

なお、上記した保持容量の下部電極4bはポリシリコンにリンを $5.0 \times 10^{15} / \text{cm}^2$ の条件で注入することによって形成されており、 $25 \Omega / \square$ 程度の抵抗値を有している。一方、保持容量の上部電極4cはポリシリコンにリンを $3.0 \times 10^{14} / \text{cm}^2$ の条件で注入することによって形成されており、 $4 \text{K} \Omega / \square$ 程度の抵抗値を有している。なお、上部電極表面には上部電極の低抵抗化を目的としてタングステンシリサイド膜4dが成膜されている。

30

【0032】

ここで、本実施例では、下部電極の形成時よりも上部電極の形成時のドーズ量を減らすことによって、上部電極の抵抗値を下部電極の抵抗値よりも大きくしているが、上部電極の抵抗値を下部電極の抵抗値よりも大きくするのは、液晶セルを構成する画素電極に高レベル電位が保持されている時を、画素電極に低レベル電位が保持されているときよりも保持容量の容量値を大きくするためであり、上部電極の抵抗値を下部電極の抵抗値よりも大きくすることができればいかなる方法であっても良く、必ずしも下部電極の形成時よりも上部電極の形成時のドーズ量を減らすことによって上部電極の抵抗値を下部電極の抵抗値よりも大きくする必要は無い。

40

【0033】

さて、上記の様に構成された液晶駆動基板を製造する場合には、即ち、石英基板上にTFT及び保持容量を形成する場合には、先ず、石英基板11に裏面遮光膜として厚さ $150 \text{nm} \sim 250 \text{nm}$ 程度のタングステンシリサイド(WSi)（図示せず）を成膜した後、CVD法によって厚さ $500 \text{nm} \sim 700 \text{nm}$ 程度の絶縁膜(SiO_2 膜)（図示せず）を成膜し、その後、TFTのチャネル及び保持容量の下部電極となるポリシリコン（第

50

1の半導体層の一例)をLP-CVD法またはエピタキシャル成長によって成膜する。続いて、汎用のフォトリソグラフィ技術及びエッチング技術を用いてTFTのチャンネル13及び保持容量の下部電極4bを形成し、その後、TFTのチャンネル及び保持容量の下部電極の上層に絶縁膜(SiO₂膜)12を成膜する(図2(a)参照。)。ここで、本実施例では第1の半導体層としてポリシリコンを例に挙げて説明を行なっているが、必ずしもポリシリコンである必要は無く、アモルファスシリコンやガリウム砒素(GaAs)、ゲルマニウム(Ge)であっても良い。

【0034】

次に、汎用のフォトリソグラフィ技術及びエッチング技術によって保持容量の下部電極の上層の絶縁膜に開口部16を形成し(図2(b)参照。)、保持容量の下部電極に静電破壊を生じない限度で十分な不純物を注入(例えば、リンをドーズ量 $5.0 \times 10^{15} / \text{cm}^2$ の条件で注入)(第1の不純物注入の一例)する(図2(c)参照。)。 10

【0035】

続いて、保持容量の下部電極の上層に保持容量の上部電極と下部電極との間の絶縁膜として機能する窒化シリコン(SiN)膜14を成膜した後に、窒化シリコン膜の上層に保持容量の上部電極として機能する厚さ100nm~200nm程度のポリシリコン15(第2の半導体層の一例)をCVD法を用いて成膜し(図2(d)参照。)、このポリシリコンに縮退しないレベルで不純物を注入(例えば、リンをドーズ量 $3.0 \times 10^{14} / \text{cm}^2$ の条件で注入)(第2の不純物注入の一例)する(図2(e)参照。)。その後、上部電極表面に低抵抗化を目的として厚さ150nm~250nm程度のタングステンシリサイド(WSi)を成膜し、汎用のリソグラフィ技術及びエッチング技術を用いて上部電極及びゲート電極を形成し、続いて不純物注入によりLDD領域を及びソース・ドレイン領域を形成することで、TFT及び保持容量を形成することができる(図2(f)参照。)。 20

【0036】

上記した本発明を適用したアクティブマトリクス型液晶表示装置における液晶駆動回路基板では、保持容量の上部電極の抵抗値が下部電極の抵抗値よりも大きいために、画素電極に低レベル電位が保持されている時の方が、画素電極に高レベル電位が保持されている時よりも保持容量の容量値が小さくなり、画素電極に高レベル電位が保持されている時の方が低レベル電位を保持している時よりもリーク電流が大きいことを考慮すると、画素電極に高レベル電位が保持されている時と画素電極に低レベル電位が保持されている時との電位差を低減することができ、フリッカを抑制して画像品位の向上が期待できる。 30

【0037】

図3は本発明を適用した映像表示装置の一例である透過型液晶プロジェクタを説明するための模式図であり、ここで示す透過型液晶プロジェクタ100は、いわゆる3板方式として赤、緑、青の3原色に対応した3つのライトバルブに図1に示す液晶駆動回路基板を用いた透過型液晶表示装置を使用し、スクリーン(図示せず)上に拡大投影されたカラー映像を表示する投射型の映像表示装置である。

【0038】

具体的に、この透過型液晶プロジェクタは、照明光を出射する光源であるランプ101と、ランプからの照明光のうち赤色光(R)のみを反射するRダイクロイックミラー103Rと、ランプからの照明光のうち緑色光(G)のみを反射するGダイクロイックミラー103Gと、赤色光(R)、緑色光(G)、青色光(B)をそれぞれ変調して透過する光変調手段であるRライトバルブ104R、Gライトバルブ104G及びBライトバルブ104Bと、変調された赤色光(R)、緑色光(G)、青色光(B)を合成する合成光学手段であるダイクロイックプリズム105と、合成された照明光をスクリーンに投射する投射手段である投射レンズ106とを備えている。 40

【0039】

ここで、ランプは、赤色光(R)、緑色光(G)及び青色光(B)を含む白色光を照射するものであり、例えばハロゲンランプや、メタルハライドランプ、キセノンランプ等か 50

らなる。

【0040】

また、ランプとRダイクロイックミラーとの間の光路中には、赤外線や紫外線をカットするフィルタ109や、ランプから出射された照明光の照度分布を均一化するフライアイレンズ107や、照明光のP，S偏光成分を一方の偏光成分（例えばS偏光成分）に変換する偏光変換素子108等が配置されている。

【0041】

投射レンズは、ダイクロイックプリズムからの光をスクリーンに向かって拡大投影する機能を有している。

【0042】

以上の様に構成される透過型液晶プロジェクタでは、ランプから出射された白色光がRダイクロイックミラー及びGダイクロイックミラーによって赤色光（R），緑色光（G），青色光（B）に分離される。これら分離された赤色光（R），緑色光（G），青色光（B）は、コンデンサレンズ112を介して各ライトバルブへと入射される。各ライトバルブに入射された赤色光（R），緑色光（G），青色光（B）は、各ライトバルブの各画素に印加される駆動電圧に応じて偏光変調された後、ダイクロイックプリズムによって合成され、この合成された光が投射レンズによってスクリーン上に拡大投射される。

【0043】

ところで、各ライトバルブを構成する透過型液晶表示装置は、上述した様に、フリッカの抑制が可能であることから、ここで示す透過型プロジェクタにおいても表示品位の信頼性の向上が実現する。

【0044】

なお、本実施例では透過型プロジェクタのようにスクリーンに投影する投射型の映像表示装置を例に挙げて説明を行なったが、本発明は透過型LCDを直接見るような直視型の映像表示装置にも広く適用可能である。

【図面の簡単な説明】

【0045】

【図1】本発明を適用した表示装置の一例であるアクティブマトリクス型液晶表示装置の液晶駆動基板の回路構成を説明するための模式図である。

【図2】図1に示す液晶駆動基板の製造方法を説明するための模式図である。

【図3】本発明を適用した映像表示装置の一例である透過型液晶プロジェクタを説明するための模式図である。

【図4】従来のアクティブマトリクス型液晶表示装置の液晶駆動基板の回路構成を説明するための模式図である。

【図5】図4に示す液晶駆動基板の製造方法を説明するための模式図である。

【図6】保持電位と保持容量の容量値との関係を説明するための模式図（1）である。

【図7】保持電位の変化を説明するための模式図である。

【図8】保持電位と保持容量の容量値との関係を説明するための模式図（2）である。

【符号の説明】

【0046】

- 1 ビデオライン
- 2 水平走査回路
- 3 垂直走査回路
- 4 b 下部電極
- 4 c 上部電極
- 4 d タングステンシリサイド膜
- 11 石英基板
- 12 絶縁膜（SiO₂膜）
- 13 チャネル
- 14 窒化シリコン膜

10

20

30

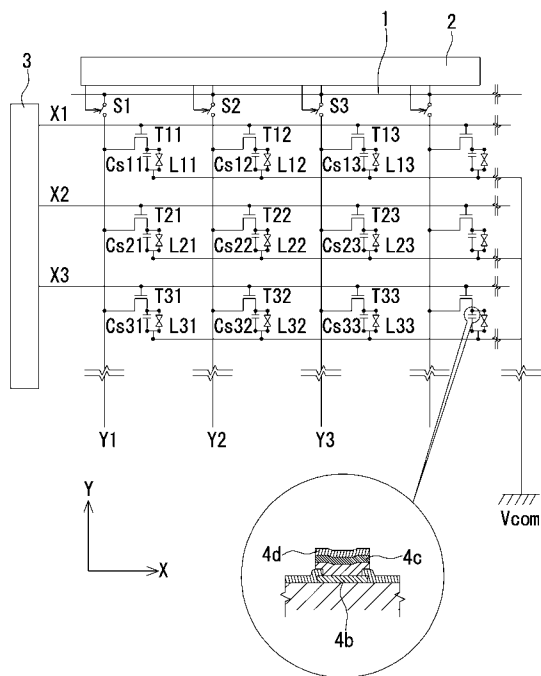
40

50

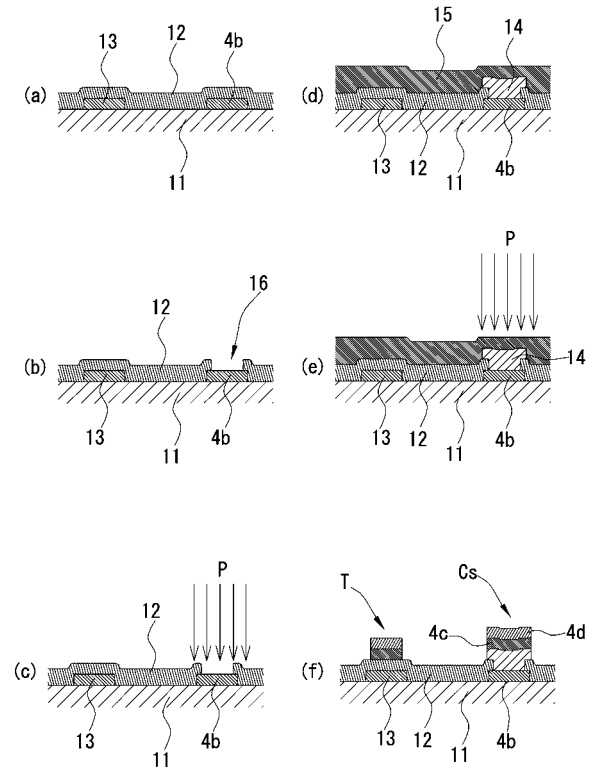
1 5	ポリシリコン
1 6	開口部
1 0 0	透過型液晶プロジェクタ
1 0 1	ランプ
1 0 3 R	Rダイクロイックミラー
1 0 3 G	Gダイクロイックミラー
1 0 4 R	Rライトバルブ
1 0 4 G	Gライトバルブ
1 0 4 B	Bライトバルブ
1 0 5	ダイクロイックプリズム
1 0 6	投射レンズ
1 0 7	フライアイレンズ
1 0 8	偏光変換素子
1 0 9	フィルタ
1 1 0	全反射ミラー
1 1 1	リレーレンズ
1 1 2	コンデンサレンズ

10

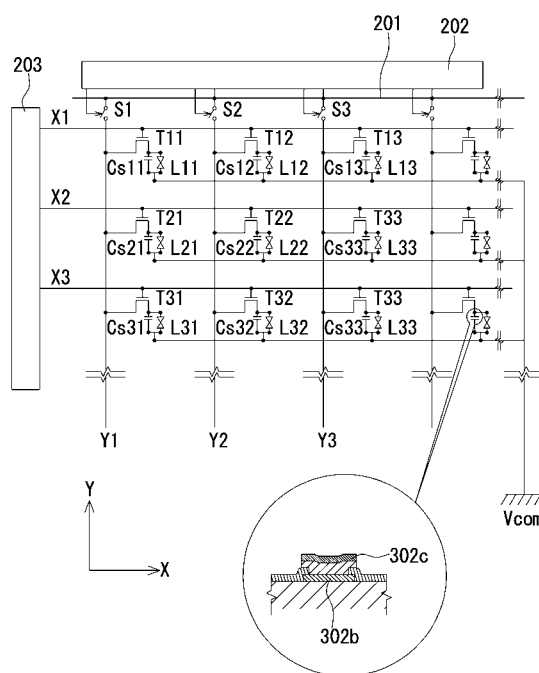
【図 1】



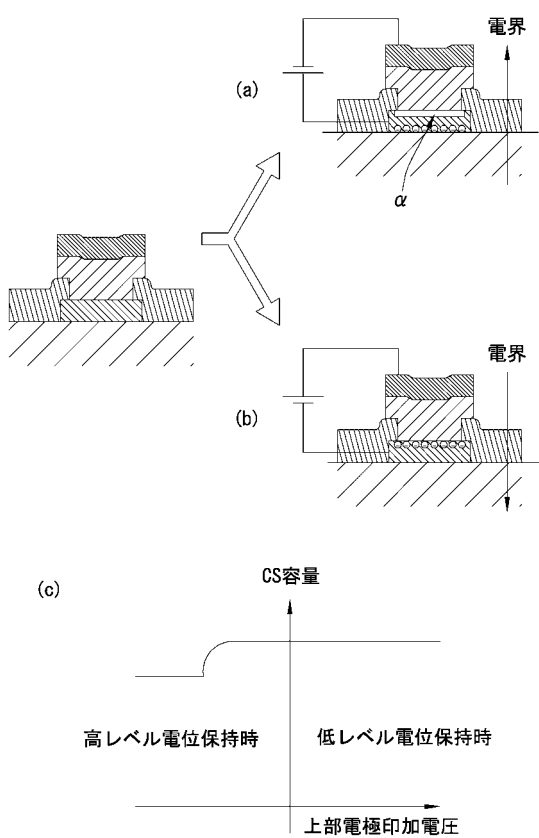
【図 2】



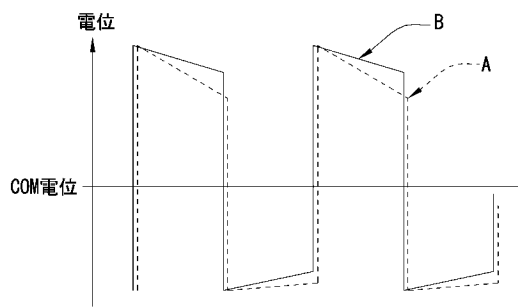
【図 4】



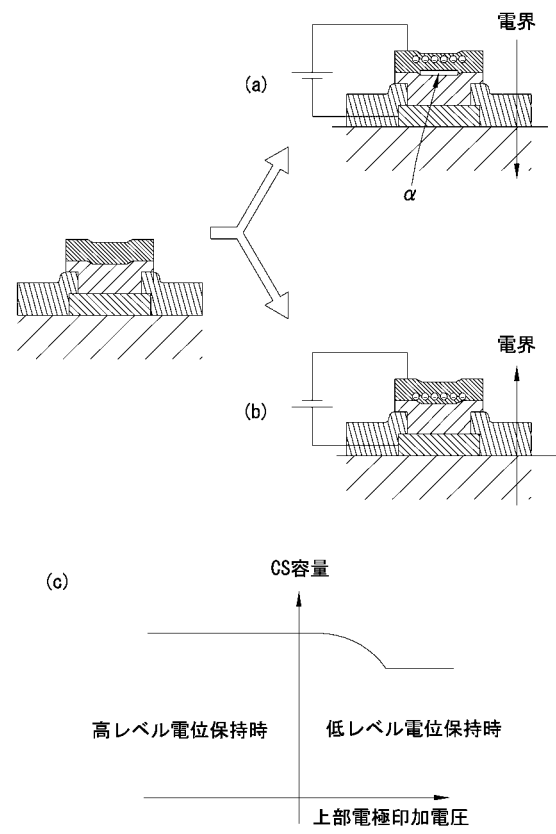
【图 6】



【図 7】



【図 8】



专利名称(译)	显示装置，显示装置的制造方法		
公开(公告)号	JP2008064813A	公开(公告)日	2008-03-21
申请号	JP2006239709	申请日	2006-09-05
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	和田智宏		
发明人	和田 智宏		
IPC分类号	G02F1/1368 G09G3/36 G09G3/20		
FI分类号	G02F1/1368 G09G3/36 G09G3/20.611.E G09G3/20.624.B		
F-TERM分类号	2H092/JA25 2H092/JA46 2H092/JA47 2H092/JB13 2H092/JB58 2H092/JB63 2H092/JB69 2H092/KA04 2H092/KA18 2H092/KA22 2H092/MA08 2H092/MA12 2H092/MA27 2H092/MA35 2H092/MA37 5C006/BB16 5C006/BC08 5C006/BC20 5C006/BF34 5C006/BF37 5C006/BF49 5C006/FA23 5C006/FA36 5C080/AA10 5C080/BB05 5C080/DD06 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK43 2H192/AA24 2H192/CB02 2H192/DA12 2H192/DA44 2H192/FB02 2H192/HA84 2H192/JB02		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够通过抑制闪烁来改善图像质量的液晶显示装置。
ŽSOLUTION：液晶显示装置具有液晶驱动基板，该液晶驱动基板包括以矩阵形状排列的液晶像素电极，以及与液晶像素电极连接的保持电容和晶体管元件，并具有下电极保持电容和晶体管元件的沟道由相同的多晶硅形成，其中保持电容的上电极4c的电阻值大于下电极4b的电阻值。
Ž

