

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-316236

(P2005-316236A)

(43) 公開日 平成17年11月10日(2005.11.10)

(51) Int.Cl.⁷

G02F 1/1335

G02F 1/1368

F I

G02F 1/1335 500

G02F 1/1368

テーマコード (参考)

2H091

2H092

審査請求 未請求 請求項の数 8 O L (全 14 頁)

(21) 出願番号 特願2004-135424 (P2004-135424)

(22) 出願日 平成16年4月30日 (2004.4.30)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(74) 代理人 100103894

弁理士 家入 健

(72) 発明者 角 昭範

熊本県菊池郡西合志町御代志997番地

三菱電機株式会社内

Fターム(参考) 2H091 FA34Y FB02 FB06 FC10 FC12

FC26 FD03 GA02 GA13 LA03

LA16

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

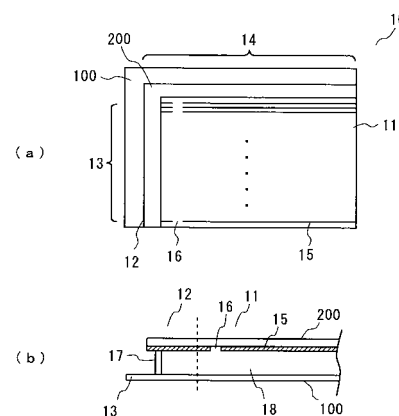
【課題】

表示品質に影響を与えることなく、遮光膜の電位を適正な状態に保ち、残像や表示ムラなどが低減された液晶表示装置を提供すること。

【解決手段】

本発明にかかる液晶表示装置は対向配置されたTFTアレイ基板100及びCF基板200と、TFTアレイ基板100とCF基板200との間に挟持された液晶層18とを備えた液晶表示装置であって、TFTアレイ基板100は、ゲート配線1と、ゲート配線1に供給する信号が入力されるゲート端子が形成されたゲート端子部13とを備え、CF基板200は、ゲート配線1に対応する位置に配置された遮光膜15と、ゲート端子部の近傍の画素に遮光膜15が切断された切断部16とを備えるものである。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

対向配置された第 1 の基板及び第 2 の基板と、
前記第 1 の基板と前記第 2 の基板との間に挟持された液晶層とを備えた液晶表示装置であって、
前記第 1 の基板は、
ゲート配線と、
前記第 1 の基板の端部に形成され、前記ゲート配線に供給する信号が入力されるゲート端子が設けられたゲート端子部と、
前記ゲート配線と絶縁膜を介して交差するソース配線と、
前記ソース配線と接続されたスイッチング素子と、
前記スイッチング素子を介して前記ソース配線と接続された画素電極と、
前記画素電極と対向配置された共通電極とを備え、
前記第 2 の基板は、
前記第 1 の基板面側に形成され、前記ゲート配線に対応する位置に配置された遮光膜と、
前記ゲート端子部の近傍の画素に前記遮光膜が切断された切断部とを備える液晶表示装置。

【請求項 2】

前記ゲート端子部と反対側の端部近傍の画素に遮光膜が切断された切断部がさらに形成されている請求項 1 記載の表示装置。

【請求項 3】

前記ソース配線と前記ゲート配線との交差部から離間した領域であって、前記ゲート配線と前記画素電極とが平行に形成された領域又は前記ゲート配線と前記共通電極とが平行に形成された領域に前記切断部が設けられていることを特徴とする 1 又は 2 に記載の液晶表示装置。

【請求項 4】

対向配置された第 1 の基板及び第 2 の基板と、
前記第 1 の基板と前記第 2 の基板との間に挟持された液晶層とを備えた液晶表示装置であって、
前記第 1 の基板は、
ゲート配線と、
前記ゲート配線と絶縁膜を介して交差するソース配線と、
前記第 1 の基板の端部に形成され、前記ソース配線に供給する信号が入力されるソース端子が設けられたソース端子部と、
前記ソース配線と接続されたスイッチング素子と、
前記スイッチング素子を介して前記ソース配線と接続された画素電極と、
前記画素電極と対向配置された共通電極とを備え、
前記第 2 の基板は、
前記第 1 の基板面側に形成され、前記ソース配線に対応する位置に配置された遮光膜と、
前記ソース端子部の近傍の画素に前記遮光膜が切断された切断部とを備える液晶表示装置。

【請求項 5】

前記ソース端子部と反対側の端部近傍の画素に遮光膜が切断された切断部がさらに形成されている請求項 4 記載の表示装置。

【請求項 6】

前記切断部が表示領域の最も外側の画素に形成されていることを特徴とする請求項 1 乃至 5 記載の液晶表示装置。

【請求項 7】

前記切断部が略全ての画素に対して形成されていることを特徴とする請求項 1 乃至 6 記載の液晶表示装置。

【請求項 8】

前記遮光膜が感光性樹脂により形成され、

前記感光性樹脂を露光、現像することにより前記切断部が形成される請求項 1 乃至 7 いずれかに記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置及びその製造方法に関し、さらに詳しくは横電界方式の液晶表示装置及びその製造方法に関する。 10

【背景技術】

【0002】

アクティブマトリクス型の液晶表示装置において、液晶に印加する電界の方向を基板に対して平行な方向とする横方向電界方式（IPS：In Plane Switching）が、主に超広視野角を得る手法として用いられている（特許文献 1）。この方式を採用すると、視角方向を変化させた際のコントラストの変化、階調レベルの反転がほとんど無くなることが明らかにされている（非特許文献 1）。図 7 は、従来の一般的な横方向電界方式の液晶表示装置の画素部を示す平面図である。図において、100 は TFT アレイ基板、200 はカラーフィルタ（CF）基板である。また、1 は絶縁性基板上に形成された複数本の走査信号線であるゲート配線、2 はゲート絶縁膜、3 はソース配線、4 はソース配線 3 上に設けられた絶縁膜、5 a、5 b は共通電極、6 は画素電極である。 20

【0003】

IPS 方式の液晶表示装置では画素電極 6 と画素電極 6 と対向配置された共通電極 5 とが TFT アレイ基板に設けられている。そして、画素電極 6 と共通電極 5 との間の電界によって、TFT アレイ基板と水平な方向に液晶が駆動する。図 7 に示す構成では TFT を介して画素電極 6 に駆動電圧を供給することにより、ゲート配線 1 と平行な方向すなわちソース配線 3 と垂直な方向に電界が発生する。この画素電極 6 と共通電極 5 との間の電界により、液晶表示パネルの背面側に設けられたバックライトユニットからの光を選択的に透過させることによって所望の画層を表示する。 30

【0004】

このような横方向電界方式の液晶表示装置における問題点について図 8 を用いて説明する。図 8（a）液晶表示装置の構成を模式的に示す平面図であり、図 8（b）はゲート端子部近傍の構成を示す断面図である。図 8 では液晶表示パネルの全体構成及び液晶表示パネルに設けられた BM を模式的に図示している。10 は液晶表示パネル。11 は表示領域、12 は額縁領域、13 はゲート端子部、14 はソース端子部、15 はブラックマトリクス（BM）、17 はシール材、100 は TFT アレイ基板、200 はカラーフィルタ基板である。

【0005】

一般にアクティブマトリクス型の液晶表示パネルは TFT アレイ基板 100 と TFT アレイ基板 100 より若干小さい CF 基板とその間に挟持された液晶層 18 を備えている。TFT アレイ基板 100 と CF 基板 200 はシール材 17 により貼り合わされている。TFT アレイ基板 100 には TFT（薄膜トランジスタ）がマトリクス状に配置されている。図 7 に示すように、それぞれの画素に対してスイッチング素子である TFT が配置される。CF 基板にはこの TFT が形成されている画素に対応する位置に着色層（図示せず）が形成されている。 40

【0006】

この画素が形成されている領域の集合が表示領域 11 となり、その周辺が額縁領域 12 となる。額縁領域 12 において、TFT アレイ基板 100 にはゲート端子部 13 及びソース端子部 14 が形成される。ゲート端子部 13 及びソース端子部 14 は TFT アレイ基板 50

の隣り合う辺に沿った端部にそれぞれ配置される。すなわち、TFTアレイ基板100の1辺に沿った端部にはゲート端子部13が形成され、その隣の辺に沿った端部にはソース端子部14が形成される。ゲート端子部13には走査信号を供給するためのゲートドライバICが接続される。ソース端子部14には表示信号を供給するためのソースドライバICが接続される。各ドライバICからの信号はゲート端子部13又はソース端子部14に形成された端子を介して表示領域内のゲート配線又はソース配線に供給される。

【0007】

一般に液晶表示装置のCF基板200には着色層の間に、例えば、樹脂からなるブラックマトリクス(BM)と呼ばれる遮光膜が形成される。さらにIPS方式の液晶表示装置では、上層に設けられたソース配線が背面からの光を遮光するため、BMの一部を省略することができ、BMの一部を省略することによって、BMの一部を省略することができる。このようなIPS方式の液晶表示装置では図8に示すようにBMとして複数のライン状の遮光膜15が形成される。この遮光膜15が形成されている方向はゲート配線と平行な方向であり、ゲート端子部13が設けられている辺と垂直な方向である。

10

【0008】

IPS方式の液晶表示装置では画素電極及び共通電極がTFTアレイ基板100に設けられているため、CF基板200に透明電極が存在しない構成となる。従って、CF基板200に形成された遮光膜15が電氣的に遮蔽されておらず、遮光膜15はゲート配線と容量的に結合された構成となる。この結果、液晶表示パネルに印加される電界により、遮光膜15の電荷分布が変化し、画素電極と共通電極との間の電界が乱される。このような電界の乱れによって、クロストークや残像等が発生し、表示品質の低下を招いてしまう。

20

【0009】

特に液晶表示パネルに信号入力した際のゲート端子部13におけるゲート電位の変動が遮光膜15に波及することで液晶が基板と瞬間的に垂直方向へ配向してしまい、ゲート端子部13の近傍の画素が一時的に白表示となってしまう。ゲート電位の変動により乱された遮光膜15の電荷分布は、ゲート端子部13側からパネル全体に電荷が拡散するため、白領域はすぐになくなる。しかしながら、遮光膜15が断線してしまった場合、断線したラインのみゲート端子側の電荷の逃げ場がなくなってしまう。これにより輝線が発生して、歩留まりを低下させていた。

【0010】

このような問題点を解決するための液晶表示装置が開示されている(特許文献2)。この液晶表示装置では額縁領域において、樹脂からなるBMに取り出し辺と平行な方向のスリットを設けている。この液晶表示装置によれば、ゲート端子部におけるゲート電位の変動が表示領域におけるBMに波及することを防ぐことができる。従って、BMが断線した場合であっても、輝線の発生を防ぐことができる。

30

【0011】

しかしながら、このようなBMのスリットを設けた場合、スリットを設けた箇所において光漏れが発生する。BMのスリットにおける光漏れを防ぐためにスリットを対向電極と等電位のバスラインの上に配置している。従って、スリットの幅(例えば、100 μ m)だけバスライン幅が広がってしまう。これにより、寄生容量が増加してしまい表示品質が低下するおそれがあるといった問題点があった。さらに、スリットの位置では表示面側から入射した光がバスラインの金属パターンで表示面側に反射してしまう。このように従来の横方向電界方式の液晶表示装置では、表示品質に影響を与えることなく、BM電位を適正な状態に保ち、残像や表示ムラなどを低減することが困難であった。

40

【特許文献1】特開平8-254712号公報

【特許文献2】特開2000-10107号公報(図4)

【非特許文献1】M.Oh-e, 他, Asia Display'95, pp.577-580

【発明の開示】

【発明が解決しようとする課題】

【0012】

上述のように従来の横方向電界の液晶表示装置では、表示品質に影響を与えることなく

50

、遮光膜の電位を適正な状態に保ち、残像や表示ムラなどを低減することが困難であるという問題点があった。

本発明はこのような問題点に鑑みてなされたものであり、遮光膜の電位を適正な状態に保ち、残像や表示ムラなどが低減された液晶表示装置を提供することを目的とするものである。

【課題を解決するための手段】

【0013】

本発明の第1の態様にかかる液晶表示装置は、対向配置された第1の基板（例えば、本発明の実施の形態におけるTFＴアレイ基板100）及び第2の基板（例えば、本発明の実施の形態におけるCF基板200）と、前記第1の基板と前記第2の基板との間に挟持された液晶層（例えば、本発明の実施の形態における18）とを備えた液晶表示装置であって、前記第1の基板は、ゲート配線（例えば、本発明の実施の形態におけるゲート配線1）と、前記切断部が前記第1の基板の端部に形成され、前記ゲート配線に供給する信号が入力されるゲート端子が設けられたゲート端子部（例えば、本発明の実施の形態におけるゲート端子部13）と、前記ゲート配線と絶縁膜を介して交差するソース配線と、前記ソース配線と接続されたスイッチング素子と、前記スイッチング素子を介して前記ソース配線と接続された画素電極（例えば、本発明の実施の形態における画素電極6）と、前記画素電極と対向配置された共通電極（共通電極5）とを備え、前記第2の基板は、前記第1の基板面側に形成され、前記ゲート配線に対応する位置に配置された遮光膜（例えば、本発明の実施の形態における遮光膜15）と、前記ゲート端子部の近傍の画素に前記遮光膜が切断された切断部（例えば、本発明の実施の形態における切断部16）とを備えるものである。これにより、表示品質に影響を与えることなく、遮光膜の電位を適正な状態に保ち、残像や表示ムラなどが低減することができる。

10

20

【0014】

本発明の第2の態様にかかる液晶表示装置は、上述の液晶表示装置において、前記ゲート端子部と反対側の端部近傍の画素に遮光膜が切断された切断部がさらに形成されているものである。これにより、遮光膜の電位をさらに適正な状態に保ち、残像や表示ムラなどが低減することができる。

【0015】

本発明の第3の態様にかかる液晶表示装置は、上述の液晶表示装置において、前記ソース配線と前記ゲート配線との交差部から離間した領域であって、前記ゲート配線と前記画素電極とが平行に形成された領域又は前記ゲート配線と前記共通電極とが平行に形成された領域に前記切断部が設けられていることを特徴とするものである。これにより、切断部における光漏れを低減することができる。

30

【0016】

本発明の第4の態様にかかる液晶表示装置は、対向配置された第1の基板及び第2の基板と、前記第1の基板と前記第2の基板との間に挟持された液晶層とを備えた液晶表示装置であって、前記第1の基板は、ゲート配線と、前記ゲート配線と絶縁膜を介して交差するソース配線と、前記第1の基板の端部に形成され、前記ソース配線に供給する信号が入力されるソース端子が設けられたソース端子部と、前記ソース配線と接続されたスイッチング素子と、前記スイッチング素子を介して前記ソース配線と接続された画素電極と、前記画素電極と対向配置された共通電極とを備え、前記第2の基板は、前記第1の基板面側に形成され、前記ソース配線に対応する位置に配置された遮光膜と、前記ソース端子部の近傍の画素に前記遮光膜が切断された切断部とを備えるものである。これにより、表示品質に影響を与えることなく、遮光膜の電位を適正な状態に保ち、残像や表示ムラなどが低減することができる。

40

【0017】

本発明の第5の態様にかかる液晶表示装置は、上述の液晶表示装置において、前記ソース端子部と反対側の端部近傍の画素に遮光膜が切断された切断部がさらに形成されているものである。

50

【 0 0 1 8 】

本発明の第 6 の態様にかかる液晶表示装置は、上述の液晶表示装置において、前記切断部が表示領域の最も外側の画素に形成されていることを特徴とするものである。これにより、略全ての表示領域において遮光膜の電位を適正な状態に保ち、残像や表示ムラなどが低減することができる。

【 0 0 1 9 】

本発明の第 7 の態様にかかる液晶表示装置は、上述の液晶表示装置において、前記切断部が略全ての画素に対して形成されていることを特徴とするものである。これにより、遮光膜の電位をさらに適正な状態に保ち、残像や表示ムラなどが低減することができる。

【 0 0 2 0 】

本発明の第 8 の態様にかかる液晶表示装置は、上述の液晶表示装置において、前記遮光膜が感光性樹脂により形成され、前記感光性樹脂を露光、現像することにより前記切断部が形成されるものである。これにより、簡易な工程で切断部を形成することができる。

【 発明の効果 】

【 0 0 2 1 】

本発明によれば断線を容易に修復することができる表示装置及びその製造方法を提供することができる。

【 発明を実施するための最良の形態 】

【 0 0 2 2 】

以下に、本発明を適用可能な実施の形態が説明される。以下の説明は、本発明の実施形態を説明するものであり、本発明が以下の実施形態に限定されるものではない。説明の明確化のため、以下の記載は、適宜、省略及び簡略化がなされている。又、当業者であれば、以下の実施形態の各要素を、本発明の範囲において容易に変更、追加、変換することが可能であろう。尚、各図において同一の符号を付されたものは同様の要素を示しており、適宜、説明が省略される。

【 0 0 2 3 】

本実施の形態にかかる液晶表示装置について図 1 を用いて説明する。(a) は本実施の形態にかかる液晶表示装置の構成を模式的に示す平面図である。図 1 (b) はゲート端子部近傍の構成を示す断面図である。10 は液晶表示パネル。11 は表示領域、12 は額縁領域、13 はゲート端子部、14 はソース端子部、15 は遮光膜、16 は切断部、17 はシール材、18 は液晶層、100 は TFT アレイ基板、200 はカラーフィルタ基板である。図 1 では液晶表示パネル 10 の全体構成及び液晶表示パネル 10 に設けられた遮光膜 15 を模式的に図示している。また、図 1 (a) では説明の明確化のため遮光膜 15 を表示領域内にのみ図示している。

【 0 0 2 4 】

本実施の形態ではアクティブマトリクス型の IPS 方式の液晶表示装置について説明する。液晶表示パネルは TFT アレイ基板 100 と TFT アレイ基板 100 より若干小さい CF 基板 200 とその間に挟持された液晶層 18 を備えている。TFT アレイ基板 100 と CF 基板 200 はシール材 17 により貼り合わされている。アクティブマトリクス型の液晶表示装置では、TFT アレイ基板 100 に TFT (図示せず) がマトリクス状に配置されている。それぞれの画素に対してスイッチング素子である TFT が配置される。CF 基板には TFT 基板側の画素開口部に相当する位置に着色層 (図示せず) が形成されている。

【 0 0 2 5 】

この画素が形成されている領域が表示領域 11 となり、その周辺が非表示領域である額縁領域 12 となる。シール材 17 は表示領域 11 を囲むように額縁領域 12 に設けられている。TFT アレイ基板 100 において、額縁領域 12 にはゲート端子部 13 及びソース端子部 14 が配置される。ゲート端子部 13 及びソース端子部 14 は TFT アレイ基板の隣り合う辺に沿った端部にそれぞれ配置される。すなわち、TFT アレイ基板 100 の 1 辺に沿った端部にはゲート端子部 13 が形成され、その隣の 1 辺に沿った端部にはソース

10

20

30

40

50

端子部 14 が形成される。

【0026】

ゲート端子部 13 にはゲートドライバ IC からそれぞれのゲート配線に供給する信号が入力されるゲート端子が形成されている。ソース端子部 14 にはソースドライバ IC からそれぞれのソース配線に供給する信号が入力されるソース端子が形成されている。ゲート端子部 13 には走査信号を供給するためのゲートドライバ IC (図示せず) が接続される。ソース端子部 14 には表示信号を供給するためのソースドライバ IC (図示せず) が接続される。各ドライバ IC からの信号はゲート端子部 13 又はソース端子部 14 に形成された端子を介して表示領域内のゲート配線又はソース配線に入力される。各ドライバ IC は T C P などにより T F T アレイ基板 100 の各端子部と接続される。あるいは C O G 型の液晶表示装置である場合は、例えば、A C F を介して各ドライバ IC は各端子部に直接、実装される。

10

【0027】

ゲート端子部 13 が設けられた辺と垂直な方向に複数のゲート配線 (図示せず) が設けられる。ゲート端子部 13 が設けられた辺と平行な方向に複数のソース配線 (図示せず) が設けられる。ゲート配線とソース配線はゲート絶縁膜を介して互いに交差するように配置される。これらの構成については後述する。C F 基板 200 の T F T アレイ基板面側には、ゲート端子部 13 が設けられた辺と垂直な方向に複数のライン状の遮光膜 15 が表示領域 11 内に配置される。この遮光膜 15 とゲート配線は液晶層を介して対向する位置に配置される。

20

【0028】

C F 基板 200 のゲート端子部側には、さらに、光漏れを防止するため遮光膜が額縁領域全体に形成されている (図示せず)。額縁領域 12 の遮光膜は表示領域内の遮光膜 15 と同様に T F T アレイ基板側に配置される。額縁領域 12 の遮光膜は額縁領域に形成されたゲート配線あるいはバスライン等の金属パターンによる反射光を防止するとともに、配線間の隙間からのバックライトからの光漏れを遮光している。これにより、表示ムラを低減することができる。

【0029】

さらに 2 枚の基板の上下に偏光板 (図示せず) が設置され、透過型のものでは背面にバックライトが設置された構造を有している。これらの基板の電極を有する表面には、いわゆる配向処理がなされ、液晶分子の向きを平均的に表わしたダイレクタが所望の液晶には複屈折性があり、バックライトから偏光板を通して入射された光は複屈折により楕円偏光に変化し、反対側の偏光板に入射される。この状態で、上下の電極間に電圧を印加すると、ダイレクタの配列状態が変化して液晶層の複屈折率が変化し、反対側の偏光板に入射される楕円偏光状態が変化し、したがって、液晶表示装置を透過する光強度およびスペクトルが変化する電気光学効果が得られる。

30

【0030】

本実施の形態では、遮光膜 15 の電位を適正な状態に保ち、残像や表示ムラなどを低減するため、遮光膜 15 に切断部 16 を形成している。切断部 16 は表示領域内であって、ゲート端子部 13 側の画素において所定の位置に配置される。この切断部 16 は複数のライン状の遮光膜 15 のそれぞれに対して形成される。

40

【0031】

次に切断部 16 の配置について図 2 を用いて説明する、図 2 は I P S 方式の液晶表示装置における T F T アレイ基板 100 の画素部の構成を示す平面図である。さらに図 2 では説明のため C F 基板に形成された遮光膜 15 について投影して図示している。

【0032】

図 2 において、3 はソース配線であり、一画素の端部において、後述の共通電極 5 と画素電極 6 の間に生じる電界の方向とほぼ垂直方向に延在している。このソース配線 3 の膜厚は、例えば、400 nm ~ 500 nm である。5 は後述の画素電極 6 の複数本の電極と平行かつ交互に配置された複数本の電極よりなる櫛状の共通電極であり、対向電極とも呼

50

ばれる。この共通電極 5 の膜厚は、例えば 100 nm である。6 は薄膜トランジスタ (TFT) に接続され、ソース配線 3 と平行に設けられた複数本の電極より構成された櫛状の画素電極であり、クロム (Cr) 等の金属や ITO (Indium Tin Oxide) 等の透明性導電膜により形成されている。7 はクロム (Cr) 等の金属よりなる共通容量配線であり、スルーホールを介して共通電極 5 と接続されている。この例では、ソース配線 3、共通電極 5、画素電極 6 は、中央部において 1 回屈曲している。そして、この屈曲点は、共通容量配線 7 に設けられている。このように、屈曲した電極構成により、2 方向の液晶の駆動方向を得ることができ、横電界方式の液晶パネルで特定方向におこる視角特性の悪化を改善することができる。

【0033】

10

図 2 に示されるように、電界の生じる方向である、横方向に隣接する画素間に設けられたソース配線 3 と共通電極 5 は互いにオーバーラップしている。換言すると、ソース配線 3 上に絶縁膜 4 又は有機平坦化膜 9 を介して共通電極 5 がソース配線 3 を包みこむようにして重なり合っ

【0034】

て設けられている。ゲート配線 1 はゲート絶縁膜を介してソース配線 3 と交差するよう設けられている。ゲート配線 1 はソース配線 3 と略垂直方向に配置されている。このゲート配線 1 はソース配線 3 よりも下層に形成される。ゲート配線 1 とソース配線 3 の交差点近傍にはスイッチング素子である TFT が形成される。これにより、表示信号を入力する画素を選択することができる。

20

【0035】

CF 基板 200 には、ゲート配線 1 と対向する位置にはライン状の遮光膜 15 が形成されている。遮光膜 15 はゲート配線 1 と重なり合った状態で、ゲート配線 1 と平行な方向に配置される。この遮光膜 15 は図 2 において太線で示されている。遮光膜 15 はゲート配線 1 を覆うようゲート配線 1 よりも幅広に形成されている。ゲート配線 1 の近傍において、遮光膜 15 の一部は画素電極 6 のゲート配線 1 と平行な領域と重なり合うように配置される。また、ゲート配線 1 の近傍において、遮光膜 15 の一部は共通電極 5 のゲート配線 1 と平行な領域と重なるように形成されている。

【0036】

図 2 に示すように遮光膜 15 には左端の画素において切断部 16 が形成されている。本実施の形態では左端の画素をゲート端子部側の最外画素として、最外画素内に遮光膜 15 の切断部 16 を形成している。すなわち、この切断部 16 が形成されている画素が最もゲート端子部 13 に近い画素である。これにより、表示領域内において遮光膜 15 の電位を適正な状態に保つことができ、全画素に対して残像や表示ムラなどを防ぐことができる。なお、切断部 16 を形成する画素はゲート端子部の近傍の画素であることが好ましく、ゲート端子部 13 に最も近い画素であることがさらに望ましい。この構成により、ゲートドライバ IC からの信号入力時におけるゲート電位の変動が、切断部 16 より表示領域側に配置された遮光膜 15 に波及することを防ぐことができ、遮光膜 15 の電位が乱されることを防ぐことができる。また、表示領域内において遮光膜 15 に断線が生じている場合であっても、遮光膜 15 におけるゲート端子側からの電荷は切断部 16 で移動が妨げられる。従って、この電荷は切断部 16 より表示領域側に移動しないため、輝線の発生を防ぐことができる。これにより歩留まりを向上することができる。

30

40

【0037】

切断部 16 が形成されている最外画素について図 3 を用いて説明する。図 3 は切断部 16 が形成されている画素の構成を拡大して示す平面図である。表示ムラを低減するため、切断部 16 は光漏れが発生しない箇所に形成することが望ましい。例えば、ゲート配線 1 の近傍において、画素電極 6 あるいは共通電極 5 がゲート配線 1 と斜め、あるいは垂直に形成されている領域に対応する位置に切断部 16 を設けると、切断部 16 から光漏れが生じてしまう。具体的には TFT 近傍の領域である。このような領域では、液晶が配向される所定の方向から傾いた電界が形成されるため、光漏れが生じやすい。従って、このよ

50

うな領域以外に切断部 16 を設けることが望ましい。

【0038】

具体的には、ゲート配線 1 と平行な方向に共通電極 5 又は画素電極 6 が形成されている領域に対応する位置に遮光膜 15 の切断部 16 を形成することが望ましい。図 3 に示すような構成で切断部 16 を設けることにより、液晶の配向異常に伴う光漏れを防止することができる。

【0039】

切断部 16 は複数のゲート配線 1 と対向して配置された遮光膜 15 に対してそれぞれ形成されている。したがって、ゲート端子部 13 側の最も外側の画素列に対して、略一列に切断部 16 が形成される。この各画素に形成された切断部 16 の幅は例えば、10 ~ 30 μm である。この構成では表示領域外の BM にスリットを設けた場合よりも、表示面側から視認される金属パターンの面積を小さくすることができる。すなわち、スリットの開口部の面積よりも複数の画素に対して形成した切断部 16 の総面積が小さいため、表示面側から切断部 15 の背面側の金属パターンが視認されにくくなる。これにより、表示面側からの光が金属パターンで反射することに起因する表示ムラを低減することができる。さらに、この構成では、スリットパターンの幅に対応してバスラインの幅を広げる必要がないため、バスライン幅を狭くすることができる。これにより、寄生容量を低減することができる。表示品質に対する影響を低減することができる。このように切断部 16 を表示領域内の画素に形成することにより、表示品質に影響を与えることなく、遮光膜の電位を適正な状態に保つことができる。従って、残像、表示ムラ、輝線の発生などが低減され、表示品質の高い液晶表示装置を提供することができる。

【0040】

次に TFT アレイ基板 100 の製造工程について説明する。まず、図 4 (a) に示すように、絶縁性基板上に Cr、Al、Ti、Ta、Mo、W、Ni、Cu、Au、Ag 等やそれらを主成分とする合金、または ITO 等の透光性を有する導電膜、またはそれらの多層膜等をスパッタ法や蒸着法等により成膜し、写真製版・加工によりゲート配線 1、ゲート電極、共通容量配線を形成する。次に、図 4 (b) に示すように、窒化シリコン等よりなるゲート絶縁膜 2 を形成し、さらに非晶質 Si、多結晶 poly-Si 等よりなる半導体膜 93、n 型の TFT の場合は P 等の不純物を高濃度にドーピングした n+ 非晶質 Si、n+ 多結晶 poly-Si 等よりなるコンタクト膜を、連続的に例えばプラズマ CVD、常圧 CVD、減圧 CVD 法で成膜する。次いで、コンタクト膜および半導体膜 93 を島状に加工する。

【0041】

次に、図 4 (c) に示すように、Cr、Al、Ti、Ta、Mo、W、Ni、Cu、Au、Ag 等やそれらを主成分とする合金、または ITO 等の透光性を有する導電膜、またはそれらの多層膜等をスパッタ法や蒸着法で成膜後、写真製版と微細加工技術によりソース配線 3、ソース電極、ドレイン電極、保持容量電極等を形成する。さらに、ソース電極及びドレイン電極あるいはそれらを形成したホトレジストをマスクとしてコンタクト膜をエッチングし、チャンネル領域から取り除く。

【0042】

次いで、図 4 (d) に示すように、窒化シリコンや酸化シリコン、無機絶縁膜または有機樹脂等からなる絶縁膜 4 を成膜する。この絶縁膜 4 は、2 回以上に渡って成膜され、第 1 の絶縁膜と第 2 の絶縁膜が形成される。その後、写真製版とそれに続くエッチングによりコンタクトホールを形成する。

【0043】

最後に、図 4 (e) に示すように、Cr、Al、Ti、Ta、Mo、W、Ni、Cu、Au、Ag 等やそれらを主成分とする合金、または ITO 等の透光性を有する導電膜、またはそれらの多層膜等を成膜後、パターンングすることで画素電極 6、共通電極 5 を形成する。これにより、図 2 及び図 3 に示す構成を有する TFT アレイ基板 100 が形成される。さらに、この上から例えば、ポリイミドからなる配向膜を形成して、所定の方向にラ

10

20

30

40

50

ピングする。

【 0 0 4 4 】

次に C F 基板 2 0 0 の構成について図 5 及び図 6 を用いて説明する。図 5 (a) は C F 基板 2 0 0 の構成を示す断面図であり、遮光膜 1 5 の間の領域を遮光膜 1 5 と平行な方向で切断した断面を示している。図 5 (b) は C F 基板 2 0 0 の構成を示す平面図である。図 6 は C F 基板 2 0 0 の構成を示す断面図であり、遮光膜 1 5 と垂直な方向で切断した断面を示している。1 9 は着色層、2 0 はオーバーコート膜、2 1 は隣接する着色層が重ね合わされた重ね合わせ部である。

【 0 0 4 5 】

C F 基板 2 0 0 は図 5 に示すように R、G、B それぞれの着色層 1 9 とその間に配置された遮光膜 1 5 とを備えている。遮光膜 1 5 はゲート配線と平行な方向に設けられ、ゲート配線に対応する位置に配置される。さらに着色層 1 9 の上にはオーバーコート膜 2 0 が形成されている。本実施の形態では遮光膜 1 5 がゲート配線と平行な方向にのみ設けられ、ソース配線 3 と平行な方向には設けられていない。そのため、図 5 に示すようにそれぞれの遮光膜 1 5 の方向に隣接する画素に対応する位置において着色層 1 9 を重ね合わせて、重ね合わせ部 2 1 を形成している。この重ね合わせ部 2 1 はソース配線 3 と対応する位置に配置される。

10

【 0 0 4 6 】

この C F 基板の製造工程について説明する。以下の説明は C F 基板の製造工程の一例を示すものである。まず透明な絶縁性基板上に B M となる遮光膜 1 5 を形成するため、感光性の黒色樹脂を塗布する。遮光膜 1 5 には、例えば、カーボンが分散されたネガ型のアクリル樹脂が用いられる。感光性のアクリル樹脂はフォトリソグラフィ工程によりパターンニングすることができる。例えば、アクリル樹脂をスピンコートなどにより絶縁性基板上に塗布し、フォトマスクを用いて露光し、アルカリ性の現像液で現像する。これにより、ゲート配線 1 に対応する位置に遮光膜 1 5 が形成され、さらに最外画素の所定位置には遮光膜 1 5 に切断部 1 6 が形成される。

20

【 0 0 4 7 】

この上から R の顔料を基板上に塗布する。その後、レジスト塗布、露光及び現像工程により顔料をパターンニングし、遮光膜の間に R の着色層 1 9 を形成する。これを G の着色層 1 9 と B の着色層 1 9 にも繰り返し行い、三原色の着色層 1 9 を形成する。ここで光が漏れないように着色層 1 9 と遮光膜 1 5 とをオーバーラップさせる。さらにそれぞれの着色層を図 5 に示したように一部をオーバーラップさせ、重ね合わせ部 2 1 を形成する。また本実施例では顔料法を用いたが、これに限らず染色法、電着法または印刷法のいずれでもよい。なお、R、G、B の着色層を形成する順番を入れ替えてもよい。

30

【 0 0 4 8 】

その上から透明なオーバーコート膜 2 0 を塗布し、平坦化する。さらに、その上に配向膜 (図示せず) を成膜する。そして T F T 基板の配向膜と同様に焼成、ラビング処理を行う。ここではソース配線 3 と略平行な方向にラビング処理を行った。T F T が O F F 状態では、液晶分子がソース配線 3 と略平行な方向に配向される。またこのオーバーコート膜 2 0 は耐熱性、耐薬品性を有し、着色層 1 9 を保護する役割も持っている。オーバーコート膜と配向膜を同じ膜で形成しても良く、異なる膜で形成してもよい。

40

【 0 0 4 9 】

配向膜がそれぞれ形成された T F T 基板 1 0 0 と C F 基板 2 0 0 との間に液晶材料を注入する隙間を設けるためのスペーサーを形成する。T F T 基板 1 0 0 と C F 基板 2 0 0 を位置合わせした状態でシール材により貼り合わせ、液晶材料を注入する。さらにゲートドライバ I C がゲート端子部 1 3 に設けられたゲート端子と接続される。同様にソースドライバ I C がソース端子部 1 4 に設けられたソース端子と接続される。上記のような工程で液晶表示パネル 1 0 が形成される。この液晶表示パネルの背面側にバックライトユニットを取り付け、フレームで固定することにより液晶表示装置が製造される。

【 0 0 5 0 】

50

なお、上述の説明では簡略化のため遮光膜 15 がゲート配線 1 と平行に一定の幅で形成されているものとして図示したが、遮光膜 15 は光漏れ領域に応じて異なる幅を有するよう形成することができる。例えば、TFT の近傍、ゲート配線 1 とソース配線との交差部、ゲート配線と画素電極と共通電極とが近接する領域では電界の乱れによる光漏れを防止するため遮光膜 15 の幅を広げて配置してもよい。

【0051】

上述の実施の形態では最外画素にのみ切断部 16 を設けたが、切断部 16 を設ける領域はゲート端子部 13 の近傍であればよい。また、ゲート端子部 13 の近傍に加えて、ゲート端子部 13 と反対側の端部の画素に対して図 3 に示す位置に切断部 16 を設けてもよい。さらに、マトリクス状に形成されたそれぞれの画素に対して図 3 に示す位置に切断部 16 を形成してもよい。さらに、遮光膜 15 がソース配線と対向する位置に形成されている場合、ゲート端子側と同様にソース端子部 14 近傍の画素に対して切断部 16 を形成してもよい。

10

【図面の簡単な説明】

【0052】

【図 1】本発明にかかる液晶表示装置の液晶表示パネルの構成を示す図である。

【図 2】本発明にかかる液晶表示装置における TFT アレイ基板の画素部の平面図である。

【図 3】本発明にかかる液晶表示装置における TFT アレイ基板の画素部の平面図である。

20

【図 4】本発明にかかる液晶表示装置における CF 基板の画素部の構成を示す図である。

【図 5】本発明にかかる液晶表示装置における CF 基板の画素部の構成を示す図である。

【図 6】本発明にかかる液晶表示装置の製造フローを示す図である。

【図 7】従来の液晶表示装置における TFT アレイ基板の画素部の構成を示す図である。

【図 8】従来の液晶表示装置における液晶表示パネルの構成示す図である。

【符号の説明】

【0053】

1 ゲート配線、 2 ゲート絶縁膜、 3 ソース配線、 4 絶縁膜、

5 共通電極、 6 画素電極、 7 共通容量電極、 8 ゲート電極

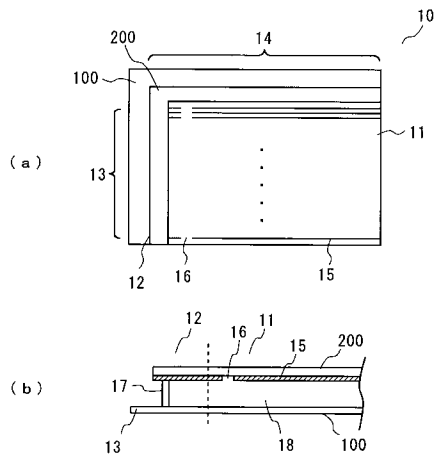
10 液晶表示パネル、 11 表示領域、 12 額縁領域、 13 ゲート端子部 30

14 ソース端子部、 15 遮光膜、 16 切断部、 17 シール材、

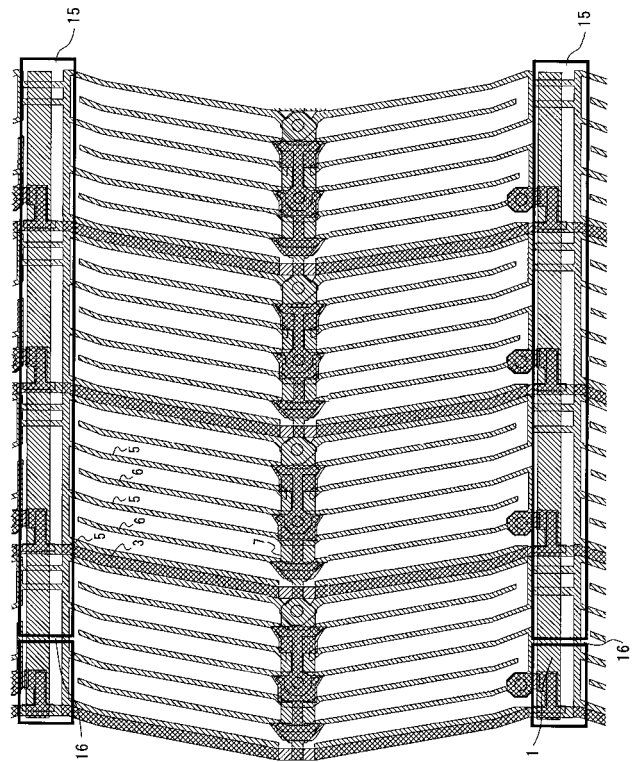
18 液晶層、 19 着色層、 20 オーバーコート膜、 93 半導体層

100 TFT アレイ基板、 200 CF 基板

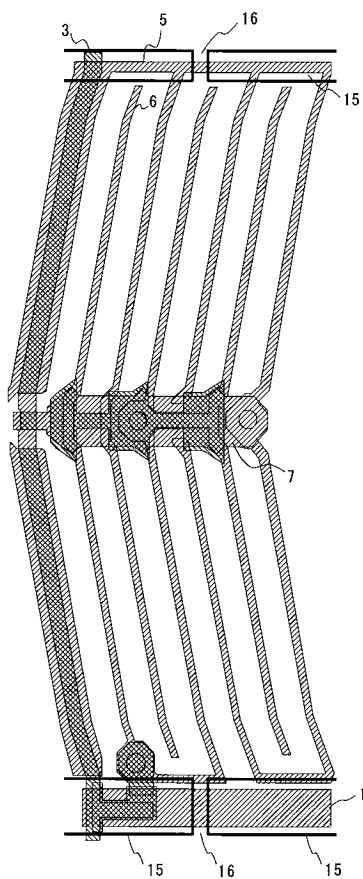
【図 1】



【図 2】



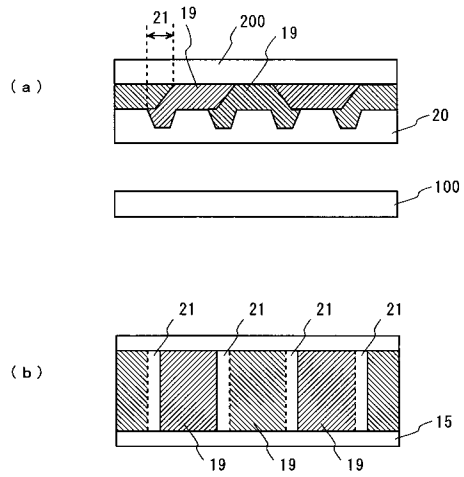
【図 3】



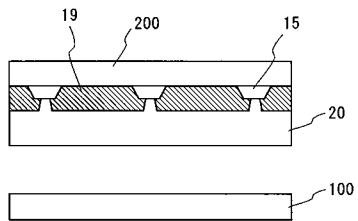
【図 4】

	TFT部	容量部	ソース配線部	対向電極
(a)				
(b)				
(c)				
(d)				
(e)				

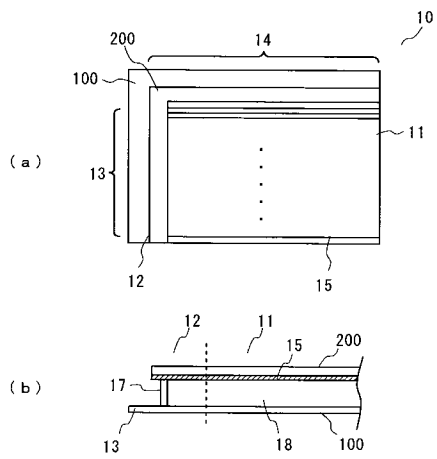
【図 5】



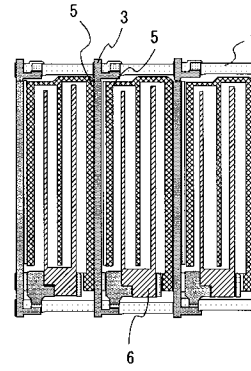
【図 6】



【図 8】



【図 7】



フロントページの続き

F ターム(参考) 2H092 GA14 GA29 GA48 GA51 GA55 GA60 JA26 JA46 JB13 JB52
JB53 JB69 JB73 KA04 KA05 KA10 KA11 KA15 KB01 KB11
KB25 MA04 MA05 MA07 MA08 MA10 MA13 MA17 MA27 NA01
NA15 NA29 NA30 PA09

专利名称(译)	液晶表示装置		
公开(公告)号	JP2005316236A	公开(公告)日	2005-11-10
申请号	JP2004135424	申请日	2004-04-30
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	角昭範		
发明人	角 昭範		
IPC分类号	G02F1/1335 G02F1/1343 G02F1/136 G02F1/1368		
CPC分类号	G02F1/133512 G02F1/134363 H04M1/0237		
FI分类号	G02F1/1335.500 G02F1/1368		
F-TERM分类号	2H091/FA34Y 2H091/FB02 2H091/FB06 2H091/FC10 2H091/FC12 2H091/FC26 2H091/FD03 2H091/GA02 2H091/GA13 2H091/LA03 2H091/LA16 2H092/GA14 2H092/GA29 2H092/GA48 2H092/GA51 2H092/GA55 2H092/GA60 2H092/JA26 2H092/JA46 2H092/JB13 2H092/JB52 2H092/JB53 2H092/JB69 2H092/JB73 2H092/KA04 2H092/KA05 2H092/KA10 2H092/KA11 2H092/KA15 2H092/KB01 2H092/KB11 2H092/KB25 2H092/MA04 2H092/MA05 2H092/MA07 2H092/MA08 2H092/MA10 2H092/MA13 2H092/MA17 2H092/MA27 2H092/NA01 2H092/NA15 2H092/NA29 2H092/NA30 2H092/PA09 2H191/FA13Y 2H191/FB02 2H191/FB12 2H191/FC10 2H191/FC13 2H191/FC36 2H191/FD03 2H191/GA04 2H191/GA19 2H191/LA03 2H191/LA21 2H192/AA24 2H192/BB03 2H192/BB53 2H192/CB05 2H192/CC04 2H192/CC55 2H192/DA32 2H192/DA72 2H192/EA22 2H192/EA32 2H192/EA43 2H192/JA32 2H291/FA13Y 2H291/FB02 2H291/FB12 2H291/FC10 2H291/FC13 2H291/FC36 2H291/FD03 2H291/GA04 2H291/GA19 2H291/LA03 2H291/LA21		
其他公开文献	JP4593161B2		
外部链接	Espacenet		

摘要(译)

[问题] 提供一种液晶显示装置，在该液晶显示装置中，将遮光膜的电位维持在适当的状态而不影响显示质量，并且减少了残像和显示不均。[解决方案] 根据本发明的液晶显示装置是一种液晶显示装置，其包括彼此相对布置的TFT阵列基板100和CF基板200，以及夹在TFT阵列基板100和CF基板200之间的液晶层18。因此，TFT阵列基板100包括栅极布线1和栅极端子部分13，其中形成有输入到栅极布线1的信号栅极端子，CF基板200具有与栅极布线1相对应的位置。布置在遮光膜15上的遮光膜15和通过在栅极端子部附近的像素中切割遮光膜15而获得的切割部16。[选型图]图1

