

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-301308

(P2005-301308A)

(43) 公開日 平成17年10月27日(2005.10.27)

(51) Int.Cl.⁷

G02F 1/1345

G09F 9/30

F I

G02F 1/1345

G09F 9/30 338

テーマコード (参考)

2H092

5C094

審査請求 有 請求項の数 20 O L (全 24 頁)

(21) 出願番号 特願2005-184618 (P2005-184618)
 (22) 出願日 平成17年6月24日 (2005. 6. 24)
 (62) 分割の表示 特願2001-349139 (P2001-349139)
 の分割
 原出願日 平成13年11月14日 (2001. 11. 14)
 (31) 優先権主張番号 特願2001-300800 (P2001-300800)
 (32) 優先日 平成13年9月28日 (2001. 9. 28)
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000005108
 株式会社日立製作所
 東京都千代田区丸の内一丁目6番6号
 (74) 代理人 100093506
 弁理士 小野寺 洋二
 (72) 発明者 米納 均
 千葉県茂原市早野3300番地
 株式会社日立製作所
 ディスプレイグループ内
 (72) 発明者 阿武 恒一
 千葉県茂原市早野3300番地
 株式会社日立製作所
 ディスプレイグループ内
 Fターム(参考) 2H092 GA59 GA60 HA06 JA26 JB23
 JB32 JB69 KB03 NA16 NA29
 最終頁に続く

(54) 【発明の名称】 表示装置および液晶表示装置

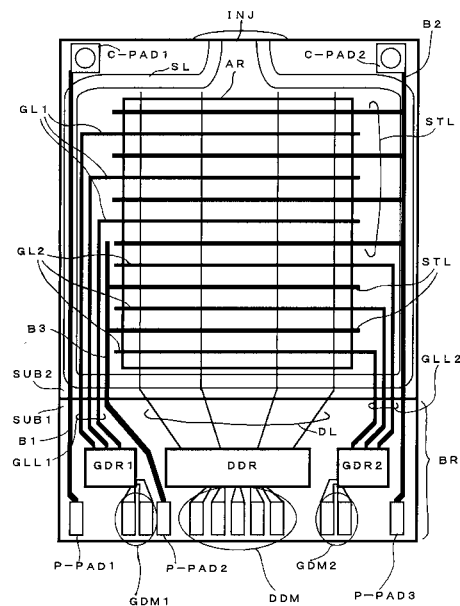
(57) 【要約】

【課題】 ゲート線を左右両側の額縁領域で引き回した場合であっても、ゲート線とゲート線引き回し配線とで構成されるゲート配線パターンとストレージ線とストレージ線同士を接続する共通線とで構成されるストレージ配線パターンとの間で乗り越えをなくす。

【解決手段】 ゲート線GL1, GL2を左右両側の額縁領域でゲート線引き回し配線GLL1, GLL2により引き回すとともに、ストレージ線STL同士を接続する共通線B2, B3を左右両側の額縁領域に形成し、ゲート線GL1, GL2とゲート線引き回し配線GLL1, GLL2とで構成されるゲート配線パターンと、ストレージ線STLと共通線B2, B3とで構成されるストレージ配線パターンとに交差を設けない。

【選択図】 図1

図1



【特許請求の範囲】

【請求項 1】

基板と、

表示領域にマトリクス状に配置され、蓄積容量を有する複数の画素と、

前記表示領域に配置された複数のゲート線と、

前記表示領域に配置され、前記複数のゲート線と交差する複数のデータ線と、

前記表示領域に配置され、前記蓄積容量への給電を行う複数のストレージ線とを備えた表示装置であって、

前記基板は、外部の回路と接続される複数の接続端子が設けられた第 1 の辺と、前記第 1 の辺に隣接し、前記表示領域を間に挟んで互いに対向する第 2 及び第 3 の辺とを有し、 10

前記複数のゲート線は、第 1 のゲート線と、前記第 1 のゲート線よりも前記第 1 の辺に近い位置に配置された第 2 のゲート線と、前記第 2 のゲート線よりも前記第 1 の辺に近い位置に配置された第 3 のゲート線と、前記第 3 のゲート線よりも前記第 1 の辺に近い位置に配置された第 4 のゲート線と、前記第 4 のゲート線よりも前記第 1 の辺に近い位置に配置された第 5 のゲート線とを有し、

前記第 1、第 3 及び第 5 のゲート線は、それぞれ、前記第 2 の辺側に設けられた第 1、第 3 及び第 5 のゲート線引き回し配線によって前記第 1 の辺が存在する方向へ引き回され、

前記第 2 及び第 4 のゲート線は、それぞれ、前記第 3 の辺側に設けられた第 2 及び第 4 のゲート線引き回し配線によって前記第 1 の辺が存在する方向へ引き回され、 20

前記複数のストレージ線は、前記第 1 のゲート線と前記第 2 のゲート線との間に配置された第 1 のストレージ線と、前記第 2 のゲート線と前記第 3 のゲート線との間に配置された第 2 のストレージ線と、前記第 3 のゲート線と前記第 4 のゲート線との間に配置された第 3 のストレージ線と、前記第 4 のゲート線と前記第 5 のゲート線との間に配置された第 4 のストレージ線とを有し、

前記第 1 のストレージ線と前記第 2 のストレージ線は、前記第 2 の辺側に設けられた第 1 の共通線によって互いに接続され、

前記第 2 のストレージ線と前記第 3 のストレージ線は、前記第 3 の辺側に設けられた第 2 の共通線によって互いに接続され、

前記第 3 のストレージ線と前記第 4 のストレージ線は、前記第 2 の辺側に設けられた第 3 の共通線によって互いに接続されていることを特徴とする表示装置。 30

【請求項 2】

前記第 1 の共通線と前記第 3 の共通線は、前記第 1 及び第 3 の共通線が設けられた層とは異なる層に設けられた第 1 の橋絡線によって電氣的に接続されていることを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

前記第 1 の橋絡線は、前記第 2 の辺側に設けられていることを特徴とする請求項 2 に記載の表示装置。

【請求項 4】

前記複数のゲート線は、前記第 5 のゲート線よりも前記第 1 の辺に近い位置に配置された第 6 のゲート線を有し、 40

前記第 6 のゲート線は、前記第 3 の辺側に設けられた第 6 のゲート線引き回し配線によって前記第 1 の辺が存在する方向へ引き回され、

前記複数のストレージ線は、前記第 5 のゲート線と前記第 6 のゲート線との間に配置された第 5 のストレージ線を有し、

前記第 4 のストレージ線と前記第 5 のストレージ線は、前記第 3 の辺側に設けられた第 4 の共通線によって互いに接続されていることを特徴とする請求項 3 に記載の表示装置。

【請求項 5】

前記第 2 の共通線と前記第 4 の共通線は、前記第 2 及び第 4 の共通線が設けられた層とは異なる層に設けられた第 2 の橋絡線によって電氣的に接続されていることを特徴とする 50

請求項 4 に記載の表示装置。

【請求項 6】

前記第 2 の橋絡線は、前記第 3 の辺側に設けられていることを特徴とする請求項 5 に記載の表示装置。

【請求項 7】

前記複数の接続端子は前記ストレージ線に電圧を印加する給電パッドを有することを特徴とする請求項 1 から 7 の何れかに記載の表示装置。

【請求項 8】

前記複数のゲート線と前記複数のストレージ線とが同じ材料で同層に形成されていることを特徴とする請求項 1 から 6 の何れかに記載の表示装置。

10

【請求項 9】

前記第 1 のゲート線と前記第 2 のゲート線は互いに隣接するゲート線であり、
前記第 2 のゲート線と前記第 3 のゲート線は互いに隣接するゲート線であり、
前記第 3 のゲート線と前記第 4 のゲート線は互いに隣接するゲート線であり、
前記第 4 のゲート線と前記第 5 のゲート線は互いに隣接するゲート線であることを特徴とする請求項 1 から 6 の何れかに記載の表示装置。

【請求項 10】

前記基板に対向する対向基板と、前記基板と前記対向基板に挟持される液晶層とを備えることを特徴とする請求項 1 から 6 の何れかに記載の表示装置。

【請求項 11】

20

前記基板は画素電極を有し、
前記対向基板は対向電極を有し、
前記液晶層は前記画素電極と前記対向電極とによって電界が印加されることを特徴とする請求項 10 に記載の表示装置。

【請求項 12】

画素電極を有する第 1 の基板と、
対向電極を有し、前記第 1 の基板に対向する第 2 の基板と、
前記第 1 の基板と前記第 2 の基板に挟持され、前記画素電極と前記対向電極とによって電界が印加される液晶層と、
表示領域にマトリクス状に配置され、蓄積容量を有する複数の画素と、
前記表示領域に配置された複数のゲート線と、
前記表示領域に配置され、前記複数のゲート線と交差する複数のデータ線と、
前記表示領域に配置され、前記蓄積容量への給電を行う複数のストレージ線とを備えた液晶表示装置であって、
前記第 1 の基板は、外部の回路と接続される複数の接続端子が設けられた第 1 の辺と、前記第 1 の辺に隣接し、前記表示領域を間に挟んで互に対向する第 2 及び第 3 の辺とを有し、

30

前記複数のゲート線は、第 1 のゲート線と、前記第 1 のゲート線よりも前記第 1 の辺に近い位置に配置された第 2 のゲート線と、前記第 2 のゲート線よりも前記第 1 の辺に近い位置に配置された第 3 のゲート線と、前記第 3 のゲート線よりも前記第 1 の辺に近い位置に配置された第 4 のゲート線と、前記第 4 のゲート線よりも前記第 1 の辺に近い位置に配置された第 5 のゲート線とを有し、

40

前記第 1、第 3 及び第 5 のゲート線は、それぞれ、前記第 2 の辺側に設けられた第 1、第 3 及び第 5 のゲート線引き回し配線によって前記第 1 の辺が存在する方向へ引き回され、

前記第 2 及び第 4 のゲート線は、それぞれ、前記第 3 の辺側に設けられた第 2 及び第 4 のゲート線引き回し配線によって前記第 1 の辺が存在する方向へ引き回され、

前記複数のストレージ線は、前記第 1 のゲート線と前記第 2 のゲート線との間に配置された第 1 のストレージ線と、前記第 2 のゲート線と前記第 3 のゲート線との間に配置された第 2 のストレージ線と、前記第 3 のゲート線と前記第 4 のゲート線との間に配置された

50

第 3 のストレージ線と、前記第 4 のゲート線と前記第 5 のゲート線との間に配置された第 4 のストレージ線とを有し、

前記第 1 のストレージ線と前記第 2 のストレージ線は、前記第 2 の辺側に設けられた第 1 の共通線によって互いに接続され、

前記第 2 のストレージ線と前記第 3 のストレージ線は、前記第 3 の辺側に設けられた第 2 の共通線によって互いに接続され、

前記第 3 のストレージ線と前記第 4 のストレージ線は、前記第 2 の辺側に設けられた第 3 の共通線によって互いに接続されていることを特徴とする液晶表示装置。

【請求項 1 3】

前記第 1 の共通線と前記第 3 の共通線は、前記第 1 及び第 3 の共通線が設けられた層とは異なる層に設けられた第 1 の橋絡線によって電氣的に接続されていることを特徴とする請求項 1 2 に記載の液晶表示装置。 10

【請求項 1 4】

前記第 1 の橋絡線は、前記第 2 の辺側に設けられていることを特徴とする請求項 1 3 に記載の液晶表示装置。

【請求項 1 5】

前記複数のゲート線は、前記第 5 のゲート線よりも前記第 1 の辺に近い位置に配置された第 6 のゲート線を有し、

前記第 6 のゲート線は、前記第 3 の辺側に設けられた第 6 のゲート線引き回し配線によって前記第 1 の辺が存在する方向へ引き回され、 20

前記複数のストレージ線は、前記第 5 のゲート線と前記第 6 のゲート線との間に配置された第 5 のストレージ線を有し、

前記第 4 のストレージ線と前記第 5 のストレージ線は、前記第 3 の辺側に設けられた第 4 の共通線によって互いに接続されていることを特徴とする請求項 1 4 に記載の液晶表示装置。

【請求項 1 6】

前記第 2 の共通線と前記第 4 の共通線は、前記第 2 及び第 4 の共通線が設けられた層とは異なる層に設けられた第 2 の橋絡線によって電氣的に接続されていることを特徴とする請求項 1 5 に記載の液晶表示装置。

【請求項 1 7】

前記第 2 の橋絡線は、前記第 3 の辺側に設けられていることを特徴とする請求項 1 6 に記載の液晶表示装置。 30

【請求項 1 8】

前記複数の接続端子は前記ストレージ線に電圧を印加する給電パッドを有することを特徴とする請求項 1 2 から 1 7 の何れかに記載の液晶表示装置。

【請求項 1 9】

前記複数のゲート線と前記複数のストレージ線とが同じ材料で同層に形成されていることを特徴とする請求項 1 2 から 1 7 の何れかに記載の液晶表示装置。

【請求項 2 0】

前記第 1 のゲート線と前記第 2 のゲート線は互いに隣接するゲート線であり、 40

前記第 2 のゲート線と前記第 3 のゲート線は互いに隣接するゲート線であり、

前記第 3 のゲート線と前記第 4 のゲート線は互いに隣接するゲート線であり、

前記第 4 のゲート線と前記第 5 のゲート線は互いに隣接するゲート線であることを特徴とする請求項 1 2 から 1 7 の何れかに記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置に係り、特に 2 枚の基板の一方にゲート線とデータ線を交差させてマトリクス配置すると共に、画素の点灯を維持するための蓄積容量を構成するストレージ 50

線を備えたアクティブマトリクス方式の表示装置に関する。

【背景技術】

【0002】

パソコンや各種モニター、その他の各種情報機器の表示装置として液晶表示装置が多用されている。特に、携帯電話機やPDAと称する携帯情報端末の表示には、小型軽量かつ省電力であるという特性から液晶表示装置が用いられている。そして、その駆動回路チップを基板の一部に直接搭載して全体として小型化を図ったものが主流となりつつある。

【0003】

この種の携帯情報端末に採用される液晶表示装置には、実装スペースの低減や制御回路の実装の利便性から、貼り合わせた2枚の基板の一边側から表示データや駆動電圧を供給するように構成したことが多い。特に、携帯電話機用の液晶表示装置は、限られた実装スペースへの収納を容易にするために2枚の基板の一边にフレキシブルプリント基板を取り付けて表示データやその他の駆動電圧を供給する方式としたことが多い。

【0004】

液晶表示装置には、その電極構成や駆動方式により様々な方式が知られているが、ここでは、一般にTN方式と称する液晶表示装置を例として説明する。このTN方式の液晶表示装置は、一对の基板を構成する第1の基板と第2の基板の貼り合わせ間隙に液晶を封止した表示領域を形成する。第1の基板の表示領域には、例えば縦方向（以下、第1の方向）に延在し横方向（以下、第2の方向）に並設した多数のデータ線（ドレイン線、信号線などとも言う）と、このデータ線と直交するように横方向に延在し、縦方向に並設した多数のゲート線（走査線などとも言う）とでマトリクスが構成され、これらデータ線と走査線の各一对で囲まれる領域に画素を形成している。

【0005】

第2の基板には画素電極と対向して画素の液晶に電界を印加するための対向電極を有し、カラー表示では通常、3色のカラーフィルタが設けられている。各画素は第1の基板に有する画素電極と第2の基板に有する対向電極の間に挟まれた液晶で形成され、当該画素の一角に設けたスイッチング素子（典型的には薄膜トランジスタ：TFT、以下では薄膜トランジスタとして説明する）のオン/オフで点灯/非点灯が制御される。

【0006】

これらの画素を構成する薄膜トランジスタがオンとなった時の表示データの電圧を所定の期間にわたって保持するために、各画素に蓄積容量（Cstg）を設けている。この蓄積容量への給電（すなわち、画素に供給された表示データの電荷を蓄積して所定の期間保持する）方式にも多様な方式があるが、表示領域にストレージ線と称する配線を設けたものがある。このストレージ線は、第1の基板の上に、通常、各ゲート線に近接して且つ平行に形成される。

【0007】

平面的には、表示領域においては走査線の間交互に位置させて走査線の延在方向と平行に延在し、一端を共通線で接続して基板の一边に設けた所定の端子に引き回してある。従来のこの種の液晶表示装置におけるゲート線とストレージ線の敷設は次のようになっている。なお、ここでは、第1の基板に駆動回路実装領域、すなわち、駆動回路チップの搭載領域を有し、この駆動回路実装領域を除いた部分に第2の基板を重畳して当該重畳部分の周辺をシール材でシールした形状の液晶表示装置を想定して説明する。そして、上記駆動回路実装領域を液晶表示装置の縦方向下側（下辺）として説明する。したがって、この駆動回路実装領域を有する第1の基板の下辺と隣接する二辺は左辺および右辺と称することになる。

【0008】

2枚の基板の貼り合わせで構成される液晶表示装置の一方の基板（上記した第1の基板、薄膜トランジスタ基板とも言う）の第1の方向（例えば、縦方向）にデータ線を形成したとき、このデータ線と直交する第2の方向（例えば、横方向）にゲート線を形成する。ゲート線は横方向の一边側（例えば、左辺）で基板の当該左辺に沿って上記駆動回路実装

領域に引き出される。そして、ストレージ線は上記の各ゲート線の間形成され、横方向の他辺側（例えば、右辺）で共通線を介して基板の当該右辺に沿って上記駆動回路実装領域に引き出される。

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかし、従来のように、ゲート線を一辺側のみ（例えば、左辺側の額縁領域のみ）で引き出している場合、左辺側の額縁領域と右辺側の額縁領域の幅が異なることになり、表示領域が基板上で横方向のセンタ位置から右に偏った配置となってしまう。

【0010】

そこで、ゲート線を左辺側の額縁領域から下辺方向に引き出されるものと、右辺側の額縁領域から下辺方向に引き出されるものとに分け、左右両方の額縁領域を用いて引き出すことにより、表示領域を横方向のセンタ位置に配置することができる。しかし、このような配置とした場合、従来のように複数のストレージ線を接続する共通線を一辺側のみ（例えば、右辺側の額縁領域のみ）に設けた構成では、ゲート線やその引き回し線と交差する配置となってしまう。そこで、配線を別層で形成して乗り越えをすることが必要となるが、この乗り越え部分では断線不良が発生しやすく、信頼性の向上を阻害する要因となる。

【0011】

また、ゲート線やストレージ線にアルミニウムなどを用い、それぞれを陽極化成する場合には、乗り越えを行うためにそれぞれを別々に形成する必要があり、プロセスが増加して製造コストを上昇させる一因となる。

【0012】

本発明の目的は、ゲート線を左右両側の額縁領域で引き回した場合であっても、ゲート線とゲート線引き回し配線とで構成されるゲート配線パターンと、ストレージ線とストレージ線同士を接続する共通線とで構成されるストレージ配線パターンとの間で乗り越えない配線パターンにすることで信頼性の向上を図った高い表示品質の表示装置を提供することにある。

【課題を解決するための手段】

【0013】

上記目的を達成するために、本発明は、ゲート線を左右両側の額縁領域でゲート線引き回し配線により引き回すとともに、ストレージ線同士を接続する共通線も左右両側の額縁領域に形成することで、ゲート線とゲート線引き回し配線とで構成されるゲート配線パターンと、ストレージ線と共通線とで構成されるストレージ配線パターンとが交差しない配線パターンとなるように形成することを特徴とする。また、本発明は、ストレージ線を表示領域の上下の群に分割し、これらストレージ線同士を接続する共通線を左右両側の額縁領域に形成する際に、上下の群に分割したストレージ線の電圧差を緩和する補助共通線を設けたことを特徴とする。本発明の代表的な構成を記述すれば以下の通りである。

【0014】

(1)、表示領域と前記表示領域の外側に前記表示領域を囲む額縁領域とを有する基板と、

前記基板の前記表示領域に、第1の方向に延在し前記第1の方向に直交する第2の方向に並設された複数のデータ線と、

前記基板の前記表示領域に、前記第2の方向に延在し、前記第1の方向に並設された複数のゲート線と、

前記データ線と前記ゲート線の交点近傍に設けられたスイッチング素子と、

隣接する前記データ線及び隣接する前記ゲート線で囲まれる領域に形成された画素電極と、

前記基板の前記表示領域に、前記第1の方向に延在し、前記第2の方向に前記ゲート線と交互に並設され、前記画素電極との間で蓄積容量を形成する複数のストレージ線とを備えた表示装置であって、

10

20

30

40

50

前記基板は、第 1 の辺に設けられ、外部の回路と接続される複数の接続端子と、前記第 1 の辺に隣接する第 2 及び第 3 の辺側の額縁領域のそれぞれに設けられ、前記複数のゲート線を前記第 1 の辺の方向に引き出す第 1 及び第 2 のゲート線引き回し配線と、第 2 及び第 3 の辺側の額縁領域のそれぞれに設けられ、前記複数のストレージ線同士を接続する第 1 及び第 2 の共通線とを備え、

前記複数のゲート線と前記第 1 及び第 2 のゲート線引き回し配線とで構成されるゲート配線パターンと、前記複数のストレージ線と前記第 1 及び第 2 の共通線とで構成されるストレージ配線パターンとを交差しない配線パターンで形成した。

【0015】

(2)、(1)において、前記ストレージ線を、前記第 1 の辺に近い群と、前記第 1 の 10
辺から遠い群とに分け、

前記第 1 の辺に近い群を前記第 1 の共通線に接続し、

前記第 1 の辺から遠い群を前記第 2 の共通線に接続した。

【0016】

(3)、(1)または(2)において、前記複数のストレージ線の少なくとも一部で、前記第 1 の共通線と前記第 2 の共通線とを接続した。

【0017】

(4)、(1)において、前記ストレージ配線パターンを、前記第 1 及び第 2 の共通線の間を蛇行するパターンに形成した。

【0018】

(5)、(4)において、前記第 1 の共通線が複数形成されているとともに、前記第 1 の共通線に重なる位置にコンタクトホールを有する絶縁層と、前記第 1 の共通線に重なる位置に前記絶縁層を介して形成され、前記複数の第 1 の共通線同士を接続する第 1 の橋絡線とを備え、

前記第 2 の共通線が複数形成されているとともに、前記第 2 の共通線に重なる位置にコンタクトホールを有する絶縁層と、前記第 2 の共通線に重なる位置に前記絶縁層を介して形成され、前記複数の第 2 の共通線同士を接続する第 2 の橋絡線とを備えた。

【0019】

(6)、(1)から(5)の何れかにおいて、前記複数の接続端子に、前記ストレージ配線パターンに電圧を印加する給電パッドを有せしめた。

【0020】

(7)、(1)から(6)の何れかにおいて、前記複数のゲート線と前記複数のストレージ線とを同じ材料で同層に形成した。

【0021】

(8)、(1)から(7)の何れかにおいて、前記基板に対向する対向基板と、前記基板と前記対向基板に挟持される液晶層とを備えた。

【0022】

(9)、表示領域と前記表示領域の外側に前記表示領域を囲む額縁領域とを有する基板と、

前記基板の前記表示領域に、第 1 の方向に延在し前記第 1 の方向に直交する第 2 の方向 40
に並設された複数のデータ線と、

前記基板の前記表示領域に、前記第 2 の方向に延在し、前記第 1 の方向に並設された複数のゲート線と、

前記データ線と前記ゲート線の交点近傍に設けられたスイッチング素子と、

隣接する前記データ線及び隣接する前記ゲート線で囲まれる領域に形成された画素電極と、

前記基板の前記表示領域に、前記第 1 の方向に延在し、前記第 2 の方向に前記ゲート線と交互に並設され、前記画素電極との間で蓄積容量を形成する複数のストレージ線とを備えた表示装置であって、

前記基板は、第 1 の辺に設けられ、外部の回路と接続される複数の接続端子と、前記第 50

1 の辺に隣接する第 2 及び第 3 の辺側の額縁領域のそれぞれに設けられ、前記複数のゲート線を前記第 1 の辺の方向に引き出す第 1 及び第 2 のゲート線引き回し配線と、第 2 及び第 3 の辺側の額縁領域のそれぞれに設けられ、前記複数のストレージ線同士を接続する第 1 及び第 2 の共通線とを備え、

前記複数のゲート線と前記第 1 及び第 2 のゲート線引き回し配線とで構成されるゲート配線パターンと、前記複数のストレージ線と前記第 1 及び第 2 の共通線とで構成されるストレージ配線パターンとが交差しない配線パターンに形成され、

前記複数の接続端子に、ゲート線に関連する接続端子と、データ線に関連する接続端子と、前記ストレージ配線パターンに電圧を印加する給電パッドを有するとともに、

前記給電パッドを、前記ゲート線に関連する接続端子と前記データ線に関連する接続端子との間に形成した。 10

【0023】

(10)、(9)において、前記ストレージ配線パターンを一体に形成し、前記給電パッドに接続した。

【0024】

(11)、(10)において、前記ストレージ配線パターンを、前記給電パッドとは異なる位置に設けられた第 2 の給電パッドにも接続した。

【0025】

(12)、(9)において、前記ストレージ配線パターンを 2 つに分離して形成し、一方を前記給電パッドに接続し、他方を前記給電パッドとは異なる位置に設けられた第 2 の給電パッドに接続した。 20

【0026】

(13)、(9)から(12)の何れかにおいて、前記基板に対向する対向基板と、前記基板と前記対向基板に挟持される液晶層とを備えた。

【0027】

(14)、表示領域と前記表示領域の外側に前記表示領域を囲む額縁領域とを有する基板と、

前記基板の前記表示領域に、第 1 の方向に延在し前記第 1 の方向に直交する第 2 の方向に並設された複数のデータ線と、

前記基板の前記表示領域に、前記第 2 の方向に延在し、前記第 1 の方向に並設された複数のゲート線と、 30

前記データ線と前記ゲート線の交点近傍に設けられたスイッチング素子と、

隣接する前記データ線及び隣接する前記ゲート線で囲まれる領域に形成された画素電極と、

前記基板の前記表示領域に、前記第 1 の方向に延在し、前記第 2 の方向に前記ゲート線と交互に並設され、前記画素電極との間で蓄積容量を形成する複数のストレージ線とを備えた表示装置であって、

前記基板は、第 1 の辺に設けられ、外部の回路と接続される複数の接続端子と、前記第 1 の辺に隣接する第 2 及び第 3 の辺側の額縁領域のそれぞれに設けられ、前記複数のゲート線を前記第 1 の辺の方向に引き出す第 1 及び第 2 のゲート線引き回し配線と、第 2 及び第 3 の辺側の額縁領域のそれぞれに設けられ、前記複数のストレージ線同士を接続する第 1 及び第 2 の共通線とを備え、 40

前記複数のゲート線と前記第 1 及び第 2 のゲート線引き回し配線とで構成されるゲート配線パターンと、前記複数のストレージ線と前記第 1 及び第 2 の共通線とで構成されるストレージ配線パターンとが交差しない配線パターンに形成され、

前記第 2 の辺側の額縁領域に給電配線を有し、

前記第 1 のゲート線引き回し配線と前記第 1 の共通線とが前記第 2 の辺側の額縁領域に形成されているとともに、前記第 1 のゲート線引き回し配線は前記第 1 の共通線と前記給電配線との間に位置しており、

前記第 1 のゲート線引き回し配線と絶縁され、前記第 1 の共通線と前記給電配線とを電 50

氣的に接続する補助共通線を備えた。

【0028】

(15)、(14)において、前記ストレージ線は、前記第1の辺に近い群と、前記第1の辺から遠い群とに分けられ、

前記第1の辺に近い群は前記第1の共通線に接続し、

前記第1の辺から遠い群は前記第2の共通線に接続した。

【0029】

(16)、(14)または(15)において、前記複数のストレージ線の少なくとも一部で、前記第1の共通線と前記第2の共通線とを接続した。

【0030】

(17)、(14)から(16)の何れかにおいて、前記複数の接続端子は前記ストレージ配線パターンに電圧を印加する給電パッドを有する。

【0031】

(18)、(14)から(17)の何れかにおいて、前記複数のゲート線と前記複数のストレージ線とを同じ材料で同層に形成した。

【0032】

(19)、(14)から(18)の何れかにおいて、前記基板に対向する対向基板と、前記基板と前記対向基板に挟持される液晶層とを備えた。

【0033】

(20)、表示領域と前記表示領域の外側に前記表示領域を囲む額縁領域とを有する基板と、

前記基板の前記表示領域に、第1の方向に延在し前記第1の方向に直交する第2の方向に並設された複数のデータ線と、

前記基板の前記表示領域に、前記第2の方向に延在し、前記第1の方向に並設された複数のゲート線と、

前記データ線と前記ゲート線の交点近傍に設けられたスイッチング素子と、

隣接する前記データ線及び隣接する前記ゲート線で囲まれる領域に形成された画素電極と、

前記基板の前記表示領域に、前記第1の方向に延在し、前記第2の方向に前記ゲート線と交互に並設され、前記画素電極との間で蓄積容量を形成する複数のストレージ線とを備えた表示装置であって、

前記基板は、第1の辺に設けられ、外部の回路と接続される複数の接続端子と、

前記第1の辺に隣接する第2及び第3の辺側の額縁領域のそれぞれに設けられ、前記複数のゲート線を前記第1の辺の方向に引き出す第1及び第2のゲート線引き回し配線と、第2及び第3の辺側の額縁領域のそれぞれに設けられ、前記複数のストレージ線同士を接続する第1及び第2の共通線とを備え、

前記複数のゲート線と前記第1及び第2のゲート線引き回し配線とで構成されるゲート配線パターンと、前記複数のストレージ線と前記第1及び第2の共通線とで構成されるストレージ配線パターンとが交差しない配線パターンに形成され、

前記第2の辺側の額縁領域に給電配線を有し、

前記第1のゲート線引き回し配線と前記第1の共通線とが前記第2の辺側の額縁領域に形成されているとともに、前記第1のゲート線引き回し配線は前記第1の共通線と前記給電配線との間に位置しており、

前記第1のゲート線引き回し配線と絶縁され、前記第1の共通線と前記給電配線とを電氣的に接続する補助共通線を有し、

前記複数の接続端子は、ゲート線に関連する接続端子と、データ線に関連する接続端子と、前記ストレージ配線パターンに電圧を印加する第1の給電パッドと、前記給電配線に電圧を印加する第2の給電パッドとを有するとともに、

前記第1の給電パッドは、前記ゲート線に関連する接続端子と前記データ線に関連する接続端子との間に形成されており、前記ゲート線に関連する接続端子を前記第1の給電パ

10

20

30

40

50

ッドと前記第 2 の給電パッドとの間に形成した。

【 0 0 3 4 】

(2 1)、(2 0)において、前記ストレージ配線パターンは一体に形成され、前記第 1 の給電パッドに接続した。

【 0 0 3 5 】

(2 2)、(2 1)において、前記ストレージ配線パターンは、前記第 1 及び第 2 の給電パッドとは異なる位置に設けられた第 3 の給電パッドにも接続した。

【 0 0 3 6 】

(2 3)、(2 0)において、前記ストレージ配線パターンは 2 つに分離されて形成され、一方を前記第 1 及び第 2 の給電パッドに接続し、他方を前記第 1 及び第 2 の給電パッドとは異なる位置に設けられた第 3 の給電パッドに接続した。

10

【 0 0 3 7 】

(2 4)、(2 0)から(2 3)の何れかにおいて、前記基板に対向する対向基板と、前記基板と前記対向基板に挟持される液晶層とを備えた。

【 0 0 3 8 】

なお、本発明は、上記の構成および後述する実施例の構成に限定されるものではなく、本発明の技術思想を逸脱することなく、種々の変更が可能であることは言うまでもない。

【発明の効果】

【 0 0 3 9 】

以上実施例で詳細に説明したように、本発明によれば、ゲート配線パターンとストレージ配線パターンとが重ならない構成となり、配線の乗り越えのないパターンを形成できる。そして、ストレージ線を表示領域の上下の群に分割した場合でも、表示領域の全域において輝度差を緩和でき、高品質の表示を得ることが可能な表示装置を提供することができる。

20

【発明を実施するための最良の形態】

【 0 0 4 0 】

以下、本発明の実施の形態について、実施例の図面を参照して詳細に説明する。以下の実施例では、表示装置の一例として液晶表示装置を用いて説明する。

【 0 0 4 1 】

図 1 は本発明の液晶表示装置の第 1 実施例を模式的に説明する平面図である。この液晶表示装置は第 1 の基板 S U B 1 と第 2 の基板 S U B 2 を貼り合わせ、両基板の間に液晶 (図示せず) を封入して表示領域 A R を形成し、その周囲をシール材 S L で封止してある。参照符号 I N J は液晶封入口であり、両基板の間に液晶を封入後に封止材で閉鎖されている。表示領域 A R 以外の領域は、額縁領域と呼ばれる。なお、第 1 の基板 S U B 1 の一辺側 (図 1 の下辺側) は第 2 の基板 S U B 2 からみ出している。

30

【 0 0 4 2 】

表示領域 A R に隣接するこの部分にデータ線駆動回路 (データドライバ : 半導体集積回路あるいはチップ) D D R やゲート線駆動回路 (ゲートドライバ : 半導体集積回路あるいはチップ) G D R 1 , G D R 2、それらの入力端子 D D M、G D M 1 , G D M 2 や各種の給電パッド P - P A D 1、P - P A D 2、P - P A D 3 が設けられる。この部分を駆動回路実装領域 B R と称する。この駆動回路実装領域 B R の上記入力端子 D D M、G D M 1 , G D M 2 や各種の給電パッド P - P A D 1、P - P A D 2、P - P A D 3 には、図示しないフレキシブルプリント基板の出力端子が接続される。なお、データ線駆動回路やゲート線駆動回路は、所謂集積回路であり、チップに限らず、基板上に直接作り込むものも含む。以下の実施例でも同様である。

40

【 0 0 4 3 】

第 1 の基板 S U B 1 の表示領域には、当該基板の縦方向 (第 1 の方向) に延在して横方向 (第 2 の方向) に並設された多数のデータ線 D L を有し、駆動回路実装領域 B R に実装されたデータドライバ D D R の出力端子に接続されている。また、同じく第 1 の基板 S U B 1 の表示領域には、その横方向 (第 2 の方向) に延在して縦方向 (第 1 の方向) に並設

50

された多数のゲート線 G L を有している。このゲート線 G L は表示領域 A R に関して上下に二つの群 G L 1 と G L 2 に分割され、それぞれの群がそれぞれ左側と右側の額縁領域を通るゲート線引回し配線 G L L 1、G L L 2 で駆動回路実装領域 B R に実装されて上記二つのゲート線の群を駆動する如く設けたゲートドライバ G D R 1、G D R 2 の出力端子に接続されている。

【 0 0 4 4 】

このように、二つの群に分けて配線することで、表示領域 A R を第 1 の基板 S U B 1 の左右方向についてほぼ中央に配置する、所謂画面センター配置が可能になる。

【 0 0 4 5 】

なお、表示領域 A R には、データ線 D L とゲート線 G L の各交差部に形成される画素毎にスイッチング素子として多数の薄膜トランジスタが設けられているが図示は省略してある。また、各薄膜トランジスタが形成された画素は画素電極を有するが、これも図示していない。

10

【 0 0 4 6 】

第 2 の基板 S U B 2 の内面には上記画素電極と対向する如く対向電極が形成されている。また、カラー表示の場合は、この対向電極の上層または下層に複数色のカラーフィルタが設けられるが、対向電極と共に図示は省略してある。対向電極は第 1 の基板 S U B 1 の上辺コーナー部分に設けられた対向電極接続パッド C - P A D 1、C - P A D 2 と共通線 B 1、B 2 を介して駆動回路実装領域 B R に有する給電パッド P - P A D 1、P - P A D 3 に接続されている。

20

【 0 0 4 7 】

第 1 の基板 S U B 1 のゲート線 G L (G L 1、G L 2) の間にはストレージ線 S T L が形成されている。このストレージ線 S T L は第 1 の基板 S U B 1 の表示領域に関して上下に二つの群に分割され、下側の群は左側に設けられた共通線 B 3 で駆動回路実装領域 B R に有する給電パッド P - P A D 2 に、上側の群は右側に設けられた共通線 B 2 で駆動回路実装領域 B R に有する給電パッド P - P A D 3 に接続されている。

【 0 0 4 8 】

ストレージ線 S T L には給電パッド P - P A D 2 と P - P A D 3 で給電がなされる。また、対向電極接続パッド C - P A D 1 と C - P A D 2 は対向電極で接続されているので、ストレージ線 S T L は対向電極接続パッド C - P A D 1 と C - P A D 2 および給電パッド P - P A D 1 で給電されとも言えることができる。共通線 B 1、B 2 の何れかに断線または抵抗増加が生じてストレージ線への給電は十分に行われる。

30

【 0 0 4 9 】

本実施例のように構成したことにより、ストレージ配線パターン(ストレージ線と共通線)とゲート配線パターン(ゲート線とゲート線引回し配線)とは基板の平面上で交差する箇所がない。したがって、ストレージ線 S T L とゲート線 G L を同層で形成できる。また、別層で形成した場合であっても、互いに乗り越える部分を有しないことで断線不良の発生は考慮する必要はない。また、ストレージ線 S T L とゲート線 G L を同層で形成したことで、これらをアルミニウム材料を用いてパターンングした場合に、そのヒロック発生を回避するための陽極化成が 1 プロセスで行うことができ、製造工程の増加はない。さらに、引回し配線を含めて各配線を表示領域 A R の左右に対称配置するため、表示領域 A R を液晶表示装置の中央に配置することができる。

40

【 0 0 5 0 】

また、ストレージ配線パターンに電圧を印加する給電パッド P - P A D 2 がゲート線に関連する接続端子 (G D M 1) とデータ線に関連する接続端子 (D D M) との間に形成されており、この給電パッド P - P A D 2 から給電が可能となっている。従って、本実施例のようにストレージ配線パターンが 2 つに分離されて形成されている場合でも給電が可能になる。尚、ゲートドライバ G D R 1、G D R 2 とデータドライバ D D R を 1 チップにするなどして 1 つの回路としても良い。これらの説明はこれ以降の実施例についても同様である。

50

【 0 0 5 1 】

このように、本実施例により、製造プロセスの増加がなく信頼性が高いストレージ線方式の液晶表示装置を提供することができる。

【 0 0 5 2 】

図 2 は本発明の液晶表示装置の第 2 実施例を模式的に説明する平面図である。図 1 と同一符号は同一機能部分に対応する。本実施例は、前記した第 1 実施例における駆動回路実装領域 B R にはデータドライバ D D R のみを実装し、ゲートドライバは図示しないフレキシブルプリント基板側に搭載した場合の構成例である。表示領域 A R に設けるデータ線 D L、ゲート線 G L、ストレージ線 S T L の配置は第 1 実施例と同様であるので繰り返しの説明はしない。

10

【 0 0 5 3 】

本実施例では、ゲート線引回し配線 G L L 1、G L L 2 は駆動回路実装領域 B R に設けたゲート端子 G T M 1、G T M 2 に直接接続されている。ゲート端子 G T M 1、G T M 2 は図示しないフレキシブルプリント基板に搭載したゲートドライバ（図 1 における G D R 1、G D R 2 と同様のもの）の出力端子に接続され、ゲート線 G L 1、G L 2 にゲート線駆動電圧を供給する。したがって、駆動回路実装領域 B R に設ける各種配線やパッドの面積を大きく形成できる。

【 0 0 5 4 】

本実施例のように構成したことにより、第 1 実施例と同様にストレージ配線パターンとゲート配線パターンとは基板の平面上で交差する箇所がなく、ストレージ線 S T L とゲート線 G L を同層で形成できる。また、別層で形成した場合であっても、互いに乗り越える部分を有しないことで断線不良の発生は考慮する必要はない。また、ストレージ線 S T L とゲート線 G L を同層で形成したことで、これらをアルミニウム材料でパターンニングした後のヒロック発生を回避するための陽極化成を 1 プロセスで行うことができ、製造工程の増加はない。さらに、引回し配線を含めて各配線を表示領域 A R の左右に対称配置するため、表示領域 A R を液晶表示装置の中央に配置することができる。

20

【 0 0 5 5 】

また、ストレージ配線パターンに電圧を印加する給電パッド P - P A D 2 がゲート線に関連する接続端子（図 1 とは異なり、ここでは G T M 1）とデータ線に関連する接続端子（D D M）との間に形成されており、この給電パッド P - P A D 2 から給電が可能となっている。なお、データドライバも基板 S U B 1 以外に設け、データ線に関連する接続端子として基板 S U B 1 上にデータ線 D L にデータ線駆動電圧を供給するデータ端子を設け、これをデータドライバの出力に接続しても良い。これらの説明はこれ以降の実施例についても同様である。

30

【 0 0 5 6 】

このように、本実施例により、第 1 実施例と同様に、製造プロセスの増加がなく信頼性が高いストレージ線方式の液晶表示装置を提供することができる。

【 0 0 5 7 】

図 3 は本発明の液晶表示装置の第 3 実施例を模式的に説明する平面図である。図 1 および図 2 と同一参照符号は同一機能部分に対応する。この液晶表示装置は、図 1 あるいは図 2 に示したゲート線の配置に代えて、ゲートドライバ G D R 1 と G D R 2 で駆動される各群のゲート線を表示領域 A R に対して左右両側から交互に延在させたものである。このゲート線の配置に伴い、上下 2 つの群に分割したストレージ線 S T L を 1 本のゲート線を挟んだ 2 本毎に共通線 B 2 または B 3 で接続した。

40

【 0 0 5 8 】

すなわち、上側の群は共通線 B 2 で対向電極接続パッド C - P A D 2 を通して給電パッド P - P A D 3 から給電し、下側の群は給電パッド P - P A D 2 から共通線 B 3 で給電パッド P - P A D 2 から給電する構成とした。なお、共通線 B 2 を対向電極接続パッド C - P A D 2 を介さずに給電パッド P - P A D 3 に接続することもできる。

【 0 0 5 9 】

50

本実施例のように、複数のストレージ線 S T L の少なくとも一部は、左辺側の額縁領域の共通線と右辺側の額縁領域の共通線とを接続することで、配線の乗り越えのないパターンを形成できる。尚、本実施例では、ストレージ配線パターンを左右両側の共通線の間を蛇行するパターンに形成している。本実施例ではストレージ線 S T L を 2 本一組にして蛇行させているが、3 本以上を 1 組にして蛇行させるパターンとしても良い。これらの説明はこれ以降の実施例についても同様である。

【0060】

本実施例のように構成したことにより、第 1 実施例および第 2 実施例と同様にストレージ配線パターンとゲート配線パターンとは基板の平面上で交差する箇所がなく、ストレージ線 S T L とゲート線 G L を同層で形成できる。また、別層で形成した場合であっても、互いに乗り越える部分を有しないことで断線不良の発生は考慮する必要はない。また、ストレージ線 S T L とゲート線 G L を同層で形成したことで、これらをアルミニウム材料でパターニングした後のヒロック発生を回避するための陽極化成が 1 プロセスで行うことができ、製造工程の増加はない。さらに、引回し配線を含めて各配線を表示領域 A R の左右に対称配置するため、表示領域 A R を液晶表示装置の中央に配置することができる。

10

【0061】

本実施例により、第 1 実施例および第 2 実施例と同様に、製造プロセスの増加がなく信頼性が高いストレージ線方式の液晶表示装置を提供することができる。

【0062】

図 4 は本発明の液晶表示装置の第 4 実施例を模式的に説明する平面図である。図 3 と同一符号は同一機能部分に対応する。本実施例は、前記した第 3 実施例における駆動回路実装領域 B R にはデータドライバ D D R のみを実装し、ゲートドライバは図示しないフレキシブルプリント基板側に搭載した場合の構成例である。表示領域 A R に設けるデータ線 D L、ゲート線 G L、ストレージ線 S T L の配置は第 3 実施例と同様であるので繰り返しの説明はしない。

20

【0063】

本実施例では、ゲート線引回し配線 G L L 1、G L L 2 は駆動回路実装領域 B R に設けたゲート端子 G T M 1、G T M 2 に直接接続されている。ゲート端子 G T M 1、G T M 2 は図示しないフレキシブルプリント基板に搭載したゲートドライバ（図 1 における G D R 1、G D R 2 と同様のもの）の出力端子に接続され、ゲート線 G L 1、G L 2 にゲート線駆動電圧を供給する。したがって、駆動回路実装領域 B R に設ける各種配線やパッドの面積を大きく形成できる。

30

【0064】

本実施例のように構成したことにより、第 3 実施例と同様にストレージ配線パターンとゲート配線パターンとは基板の平面上で交差する箇所がなく、ストレージ線 S T L とゲート線 G L を同層で形成できる。また、別層で形成した場合であっても、互いに乗り越える部分を有しないことで断線不良の発生は考慮する必要はない。また、ストレージ線 S T L とゲート線 G L を同層で形成したことで、これらをアルミニウム材料でパターニングした後のヒロック発生を回避するための陽極化成が 1 プロセスで行うことができ、製造工程の増加はない。さらに、引回し配線を含めて各配線を表示領域 A R の左右に対称配置するため、表示領域 A R を液晶表示装置の中央に配置することができる。

40

【0065】

このように、本実施例により、第 1 ～ 第 3 実施例と同様に、製造プロセスの増加がなく信頼性が高いストレージ線方式の液晶表示装置を提供することができる。

【0066】

図 5 は本発明の液晶表示装置の第 5 実施例における配線配置を説明する模式図である。図 1 及び図 2 と同一符号は同一機能部分に対応する。前記第 1 実施例および第 2 実施例の液晶表示装置では、表示領域 A R の上下で複数の群に分割したストレージ線 S T L は当該表示領域 A R 内では物理的に独立したものとされていた。本実施例では、第 1 の群のゲート線 G L 1 に対応して分割されたストレージ線 S T L の群の共通線 B 4 と第 2 の群のゲ

50

ト線 G L 2 に対応して分割されたストレージ線 S T L の群の共通線 B 3 とを表示領域 A R 内でストレージ線 S T L の両端につないで物理的に接続した。尚、共通線 B 4 は共通線 B 2 で代用しても良い。但し、配線は交差しないようにする。これ以降の実施例についても同様である。

【 0 0 6 7 】

このように分割した群のストレージ線 S T L を接続したことにより、前記した各実施例の効果に加え、一方の給電路に接続不良が起こったりした場合の給電も確保され、また、両端給電となることで、ストレージ線 S T L に供給される電圧波形の鈍りを抑制することができる。これにより、信頼性が高いストレージ線方式の液晶表示装置を提供することができる。

10

【 0 0 6 8 】

本実施例のように、複数のストレージ線 S T L の少なくとも一部を用いて、左辺側の額縁領域の共通線と右辺側の額縁領域の共通線とを接続することで、配線の乗り越えのないパターンを形成できる。また、本実施例のようにストレージ配線パターンを一体に形成した場合は、必ずしも両端給電とする必要はなく、例えば給電パッド P - P A D 2 のみから給電しても良い。これらの説明はこれ以降の実施例についても同様である。

【 0 0 6 9 】

図 6 は本発明の液晶表示装置の第 6 実施例における配線配置を説明する模式図である。図 5 と同一符号は同一機能部分に対応する。本実施例は前記第 1 実施例および第 2 実施例の液晶表示装置におけるストレージ線 S T L が表示領域 A R の上下で複数の群に分割され、且つ当該表示領域 A R 内で物理的に独立したものとされていたが、本実施例も第 5 実施例と同様に、第 1 の群のゲート線 G L 1 に対応して分割されたストレージ線 S T L の群の共通線 B 4 と第 2 の群のゲート線 G L 2 に対応して分割されたストレージ線 S T L の群の共通線 B 3 とを表示領域 A R 内でストレージ線 S T L の両端につないで物理的に接続した。そして、第 2 の群のゲート線 G L 2 に対応して分割されたストレージ線 S T L の群の共通線 B 3 には給電パッドを設けていない。したがって、これらのストレージ線 S T L についても、給電パッド P - P A D 3 から給電される。

20

【 0 0 7 0 】

本実施例によれば、駆動回路実装領域 B R に設けるパッドの数を削減でき、当該駆動回路実装領域 B R のスペースを有効に利用して信頼性が高いストレージ線方式の液晶表示装置を提供することができる。

30

【 0 0 7 1 】

図 7 は本発明の液晶表示装置の第 7 実施例における配線配置を説明する模式図である。図 5 および図 6 と同一符号は同一機能部分に対応する。前記第 3 実施例または第 4 実施例の液晶表示装置においては、ストレージ線 S T L が表示領域 A R の上下で複数の群に分割され、且つ当該表示領域 A R 内で物理的に独立したものとされていたが、本実施例では、これらを物理的に接続した。

【 0 0 7 2 】

このように分割した群のストレージ線 S T L を接続したことにより、前記した第 5 実施例同様に、一方の給電路に接続不良が起こったりした場合の給電も確保される。また、両端給電となることで、ストレージ線 S T L に供給される電圧波形の鈍りを抑制することができ、信頼性が高いストレージ線方式の液晶表示装置を提供することができる。

40

【 0 0 7 3 】

図 8 は本発明の液晶表示装置の第 8 実施例における配線配置を説明する模式図である。図 7 と同一符号は同一機能部分に対応する。本実施例は図 7 におけるストレージ線 S T L の共通線 B 3 および B 4 をそれぞれ接続する橋絡線 B C L 1、B C L 2 を設けたものである。この橋絡線 B C L 1、B C L 2 はゲート線 G L とストレージ線 S T L の上層に絶縁層を介して設けられる。絶縁層の共通線 B 3、B 4 の位置にはコンタクトホールが設けられる。したがって、橋絡線 B C L 1、B C L 2 を形成するためのプロセスは増加するが、ストレージ線 S T L への給電を確実にすることができ、さらに信頼性を増加した液晶表示装

50

置を提供できる。データ線 D L と同層で形成した場合はプロセスの増加もない。

【 0 0 7 4 】

図 9 は本発明の液晶表示装置の第 9 実施例における配線配置を説明する模式図である。本実施例は前記第 7 実施例における給電パッド P - P A D 2 を除去し第 6 実施例と同様にストレージ線 S T L へは給電パッド P - P A D 3 を介して給電するように構成したものである。

【 0 0 7 5 】

本実施例によれば、駆動回路実装領域 B R に設けるパッドの数を削減でき、当該駆動回路実装領域 B R のスペースを有効に利用して信頼性が高いストレージ線方式の液晶表示装置を提供することができる。

10

【 0 0 7 6 】

図 1 0 は本発明の液晶表示装置の第 1 0 実施例における配線配置を説明する模式図である。本実施例は前記第 9 実施例に第 8 実施例で説明した橋絡線 B C L 1、B C L 2 を設けたものである。この橋絡線 B C L 1、B C L 2 も図 8 と同様にゲート線 G L とストレージ線 S T L の上層に絶縁層を介して設けられる。絶縁層の共通線 B 3、B 4 の位置にはコンタクトホールが設けられる。したがって、橋絡線 B C L 1、B C L 2 を形成するためのプロセスは増加するが、ストレージ線 S T L への給電を確実にすることができ、さらに信頼性を増加した液晶表示装置を提供できる。データ線 D L と同層で形成した場合はプロセスの増加はない。他の構成と効果は第 9 実施例と同様である。

【 0 0 7 7 】

20

図 1 1 は本発明の液晶表示装置の第 1 1 実施例を模式的に説明する平面図であり、図 1 の実施例の変形例に相当し、駆動回路実装領域 B R にはデータ線駆動回路 D D R と 2 個のゲート線駆動回路 G D R 1、G D R 2 が実装された構成である。図中、前記した各実施例と同一参照符号は同一機能部分に対応する。前記の図 1、図 2、あるいは図 5、図 6 の構成、すなわち、ストレージ線を有効領域の上下で 2 つの群に分割した構成の液晶表示装置では、当該配線の給電抵抗に差が起こる場合がある。例えば、給電パッド P - P A D 2 と共通線 B 3 とをつなぐ配線の一部が細い場合などである。この抵抗差に起因した電圧の差で上下のストレージ線に接続する画面上下の画素の間で輝度に差が生じ、画質を劣化させる。

【 0 0 7 8 】

30

図 1 1 の基本的な配線構造は図 1 と同様である。この液晶表示装置では、図 1 1 に向かって表示領域 A R の左側の額縁領域に、多数のゲート線引き回し配線 G L L 1 を有し、その両側に対向電極接続パッド C - P A D 1 を給電パッド P - P A D 1 に接続する共通線 B 1、下側のストレージ線 S T L を共通に接続する共通線 B 3 が配線されている。したがって、共通線 B 1 の配線面積は図 1 1 に向かって表示領域 A R の右側の額縁領域に設けた共通線 B 1 に比べて十分な配線幅を確保することが難しい。その結果、上記したような画面上下の画素の間で輝度に差が生じる。

【 0 0 7 9 】

本実施例では、対向電極接続パッド C - P A D 1 を給電パッド P - P A D 1 に接続する共通線 B 1 と下側のストレージ線 S T L を共通に接続する共通線 B 3 とを補助共通線 C B L で電氣的に接続した。この場合、共通線 B 1 は給電配線とも言うことができる。対向電極接続パッド C - P A D 1 は第 2 の基板 S U B 2 に有する対向電極を介して表示領域 A R の右側の給電パッド P - P A D 3 に接続している。これにより、共通線 B 1 につながる下側のストレージ線 S T L の電位は上側のストレージ線 S T L と同等なものとなる。尚、補助共通線 C B L はストレージ配線パターンの構成要素には入らないと定義する。したがって、ゲート配線パターンとストレージ配線パターンとは交差していない。

40

【 0 0 8 0 】

図 1 2 は図 1 1 の B - B ' 線に沿った補助共通線部分の断面図である。補助共通線 C B L はゲート線引き回し配線 G L L 1 を跨いで共通線 B 1 と B 3 に電氣的に接続する。ゲート線引き回し配線 G L L 1 との間はゲート絶縁層 G I で絶縁されている。この補助共通線

50

C B L は独立した導体で形成してもよいが、データ線 D L と同一の導電材料で形成するのが好適であり、データ線 D L のパターニング工程で同時に形成できる。すなわち、ゲート線やゲート線引き回し配線 G L L 1 の形成後、ゲート絶縁層 G I を被覆し、共通線 B 1 と B 3 の接続部分のゲート絶縁層 G I にコンタクトホールを設け、データ線 D L のパターニング時に共通線 B 1 と B 3 に橋絡した補助共通線 C B L を形成する。ゲート配線パターンとストレージ配線パターンは、互いに同じ材料で同層に形成するのが望ましい。

【 0 0 8 1 】

本実施例により、上下のストレージ線に給電する共通線 B 2 と B 3 の抵抗差による電圧差が緩和され、これら上下のストレージ線につながる画素の輝度差が緩和され、画質の向上を図ることができる。また、上側のストレージ線と下側のストレージ線を図の P 点で接続してもよい。また、この構成としたことで、駆動回路実装領域に設けた給電パッド P - P A D 2 は省略してもよく、外部回路に接続するための端子スペースの配置裕度を大きくすることもできる。

10

【 0 0 8 2 】

図 1 3 は本発明の液晶表示装置の第 1 2 実施例を模式的に説明する平面図であり、図 2 の実施例の変形例に相当し、図 1 1 と同様の課題を解消するものである。図中、前記した各実施例と同一参照符号は同一機能部分に対応する。

【 0 0 8 3 】

図 1 3 の基本的な配線構造は図 2 と同様であるが、図 2 と同様に駆動回路実装領域にはデータ線駆動回路 D D R のみが実装された構成である。この液晶表示装置でも、図 1 3 に向かって表示領域 A R の左側の額縁領域に、多数のゲート線引き回し配線 G L L 1 を有し、その両側に対向電極接続パッド C - P A D 1 を給電パッド P - P A D 1 に接続する共通線 B 1、下側のストレージ線 S T L を共通に接続する共通線 B 3 が配線されている。したがって、共通線 B 1 の配線面積は図 1 3 に向かって表示領域 A R の右側の額縁領域に設けた共通線 B 1 に比べて十分な配線幅を確保することが難しい。その結果、上記したような画面上下の画素の間で輝度に差が生じる。

20

【 0 0 8 4 】

本実施例では、対向電極接続パッド C - P A D 1 を給電パッド P - P A D 1 に接続する共通線 B 1 と下側のストレージ線 S T L を共通に接続する共通線 B 3 とを補助共通線 C B L で電氣的に接続した。対向電極接続パッド C - P A D 1 は第 2 の基板 S U B 2 に有する対向電極を介して表示領域 A R の右側の給電パッド P - P A D 3 に接続している。これにより、共通線 B 1 につながる下側のストレージ線 S T L の電位は上側のストレージ線 S T L と同等なものとなる。図 1 3 の補助共通線 C B L の B - B ' 線に沿った断面構造は図 1 2 と同様である。また、他の構成および効果は図 1 1 と同様である。

30

【 0 0 8 5 】

図 1 4 は本発明の液晶表示装置の第 1 の基板における一画素付近の構成例を模式的に説明する平面図である。図中、参照符号 D L はデータ線、G L はゲート線、S T L はストレージ線、I T O は画素電極、T F T は薄膜トランジスタ、C s t g は蓄積容量を示す。二本のデータ線 D L と二本のゲート線 G L で囲まれた領域に画素が構成される。この画素は薄膜トランジスタ T F T で駆動される上記の画素電極 I T O と図示しない第 2 の基板に設けた対向電極を有する。

40

【 0 0 8 6 】

ゲート線 G L に近接して且つ平行にストレージ線 S T L は形成されており、このストレージ線 S T L と画素電極 I T O の重畳部分で蓄積容量 C s t g が形成される。図 1 4 では、蓄積容量 C s t g を形成するためのストレージ線 S T L の幅を画素内で拡大してあるが、必ずしもこのような拡大は必要とするものではなく、ストレージ線 S T L と画素電極 I T O の間に有する誘電体（絶縁層）の特性によっては、ストレージ線 S T L をストレートに形成することができる。

【 0 0 8 7 】

また、この蓄積容量 C s t g の形成位置も図示した部分に限るものではなく、例えば反

50

射型、部分反射型、あるいは半透過型の液晶表示装置など、透過型液晶表示装置に要する開口率を考慮する必要がないものでは、画素の中央部にストレージ線を通じてさせるようにしてもよい。ストレージ線 S T L は前記図 1 ~ 図 1 3 で説明したような配置で形成される。尚、図 1 4 では半導体層 S I などの図示は省略してある。

【 0 0 8 8 】

図 1 5 は図 1 4 の A - A ' 線の沿った第 1 の基板の断面図である。図 1 4 と同一参照符号は同一機能部分に対応する。図中、S U B 1 は第 1 の基板で、この第 1 の基板 S U B 1 上にゲート線から延長したゲート電極 G とストレージ線 S T L が形成されている。ゲート電極 G とストレージ線 S T L はゲート絶縁層 G I (例えば、S i N) で被覆されており、ゲート電極 G 上に半導体層 S I、ドレイン電極 S D 1 およびソース電極 S D 2 からなる薄膜トランジスタ T F T が形成されている。なお、ゲート線を含めたゲート電極 G とストレージ線 S T L の表面には陽極化成で成膜した酸化膜 A O を有する。なお、半導体層 S I はアモルファスシリコン (a - S i) でも、あるいはポリシリコン (p - S i) であってもよく、それぞれの特性に合わせた薄膜トランジスタ構造とするが、ここでは a - S i とした。

10

【 0 0 8 9 】

薄膜トランジスタ T F T を含めたゲート絶縁層 G I 上には画素領域の全面にわたってパッシベーション層 P A S を有し、このパッシベーション層 P A S の上に画素電極 I T O が形成されている。この構成は、所謂透過型の液晶表示装置であるため、画素電極として透明導電膜を用いている。画素電極 I T O はパッシベーション層 P A S に開けたスルーホールを通してソース電極 S D 2 に接続されている。また、この画素電極 I T O はストレージ線 S T L の上層に延びており、当該ストレージ線 S T L と共に蓄積容量 C s t g を形成している。

20

【 0 0 9 0 】

図 1 6 は他の構造の液晶表示装置に本発明を適用した場合の図 1 4 の A - A ' 線に沿った第 1 の基板の断面に相当する断面図である。図 1 5 と同一参照符号は同一機能部分に対応する。図 1 6 では、画素領域にはパッシベーション層 P A S 及びスルーホールを有していない。他の構成と効果は図 1 5 と同様である。

【 0 0 9 1 】

図 1 7 は本発明の液晶表示装置の第 1 の基板における一画素付近の他の構成例を模式的に説明する平面図である。図 1 7 においても、半導体層 S I などの図示を省略してある。また、図 1 8 は図 1 7 の A - A ' 線に沿った第 1 基板の断面図を示す。この液晶表示装置は、所謂部分透過型であり、図 1 4 ~ 図 1 6 で説明した画素構造において、ゲート絶縁層 G I を覆うパッシベーション層を第 1 のパッシベーション層 P A S 1 としたとき、画素電極の上層に第 2 のパッシベーション層 P A S 2 を介して反射電極 R F を形成したものである。尚、第 2 のパッシベーション層 P A S 2 はなくてもかまわない。

30

【 0 0 9 2 】

反射電極 R F は金属薄膜を好適とし、画素領域の一部を下層にある第 2 のパッシベーション層 P A S 2 と共に除去して反射電極 R F に開口 T P を設けてある。第 1 の基板 S U B 1 の背面側からの光 (外光、あるいはバックライトからの光) を第 2 の基板方向に透過させるようにしてある。反射型として機能する場合は、第 2 の基板側から入射する外光 (あるいは、所謂フロントライトの光) を反射電極 R F で反射させて第 2 の基板側に出射して画像表示を行う。

40

【 0 0 9 3 】

一方、部分反射型として機能する場合は、第 1 の基板 S U B 1 の背面側からの光を上記反射電極 R F の開口 T P から第 2 の基板側に出射させると共に、第 2 の基板側から入射する光を反射電極 R F で反射させて第 2 の基板方向に出射させる。

【 0 0 9 4 】

反射電極 R F は図 1 7、図 1 8 に示したように、ストレージ線 S T L 上で隣接する画素の反射電極との間にスリット S を位置させている。ドレイン線 D L 上でも同様に隣接する

50

反射電極との間にスリットSを位置させている。このような配置とすることにより、透過型の表示を行う際の隣接画素との境界におけるバックライトからの光の光漏れを防止して良好なコントラストを得ることができる。

【0095】

図19はさらに他の構造の液晶表示装置に本発明を適用した場合の図17のA-A'線に沿った第1の基板の断面に相当する断面図である。図17と同一参照符号は同一機能部分に対応する。図19では、画素領域にはパッシベーション層PASを有せずに画素電極ITOを第1の基板SUB1に直接形成している。反射電極RFの下層に形成したパッシベーション層PASは、当該画素領域で除去されている。他の構成および効果はパッシベーション層PAS2が無いことを除いて図17および図18と同様である。

10

【0096】

なお、上記した各種の形式の液晶表示装置の他に、図14～図16の透明導電膜で形成した画素電極ITOの代わりに、金属膜などで形成した反射電極RFとすることにより、反射型の液晶表示装置とすることもできる。さらに、画素電極を半透明な反射電極で形成して半透過型の液晶表示装置を構成することもできる。さらに、本発明は、上記した携帯端末等に用いる比較的小型の液晶表示装置に限るものではなく、ノートパソコンや他のモニター用に表示デバイスとしての液晶表示装置にも同様に適用できることは言うまでもない。また、液晶表示装置に限らず、例えば、有機ELディスプレイなどの他の型式の表示装置にも適用できる。

【図面の簡単な説明】

20

【0097】

【図1】本発明の液晶表示装置の第1実施例を模式的に説明する平面図である。

【図2】本発明の液晶表示装置の第2実施例を模式的に説明する平面図である。

【図3】本発明の液晶表示装置の第3実施例を模式的に説明する平面図である。

【図4】本発明の液晶表示装置の第4実施例を模式的に説明する平面図である。

【図5】本発明の液晶表示装置の第5実施例における配線配置を説明する模式図である。

【図6】本発明の液晶表示装置の第6実施例における配線配置を説明する模式図である。

【図7】本発明の液晶表示装置の第7実施例における配線配置を説明する模式図である。

【図8】本発明の液晶表示装置の第8実施例における配線配置を説明する模式図である。

【図9】本発明の液晶表示装置の第9実施例における配線配置を説明する模式図である。

30

【図10】本発明の液晶表示装置の第10実施例における配線配置を説明する模式図である。

【図11】本発明の液晶表示装置の第11実施例を模式的に説明する平面図である。

【図12】図11のB-B'線に沿った補助共通線部分の断面図である。

【図13】本発明の液晶表示装置の第12実施例を模式的に説明する平面図である。

【図14】本発明の液晶表示装置の第1の基板における一画素付近の構成例を模式的に説明する平面図である。

【図15】図14のA-A'線の沿った第1の基板の断面図である。

【図16】他の構造の液晶表示装置に本発明を適用した場合の図14のA-A'線に沿った第1の基板の断面に相当する断面図である。

40

【図17】本発明の液晶表示装置の第1の基板における一画素付近の他の構成例を模式的に説明する平面図である。

【図18】図17のA-A'線に沿った第1基板の断面図である。

【図19】さらに他の構造の液晶表示装置に本発明を適用した場合の図17のA-A'線に沿った第1の基板の断面に相当する断面図である。

【符号の説明】

【0098】

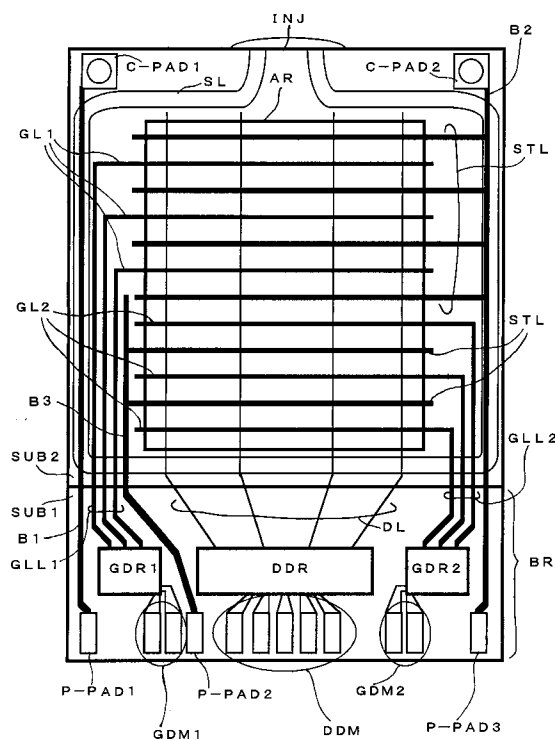
SUB1・・・第1の基板、SUB2・・・第2の基板、AR・・・表示領域、SL・・・シール材、INJ・・・液晶封入口、DDR・・・データ線駆動回路、GDR, GDR1, GDR2・・・ゲート線駆動回路、DDM, GDM1, GDM2・・・

50

・・・入力端子、P-PAD1、P-PAD2、P-PAD3・・・給電パッド、BR
 ・・・駆動回路実装領域、DL・・・データ線、GL, GL1, GL2・・・ゲート線、GLL1, GLL2・・・ゲート線引回し配線、C-PAD1, C-PAD2・・・対向電極接続パッド、STL・・・ストレージ線、B1, B2, B3・・・共通線、P-PAD1, P-PAD2, P-PAD3・・・給電パッド。

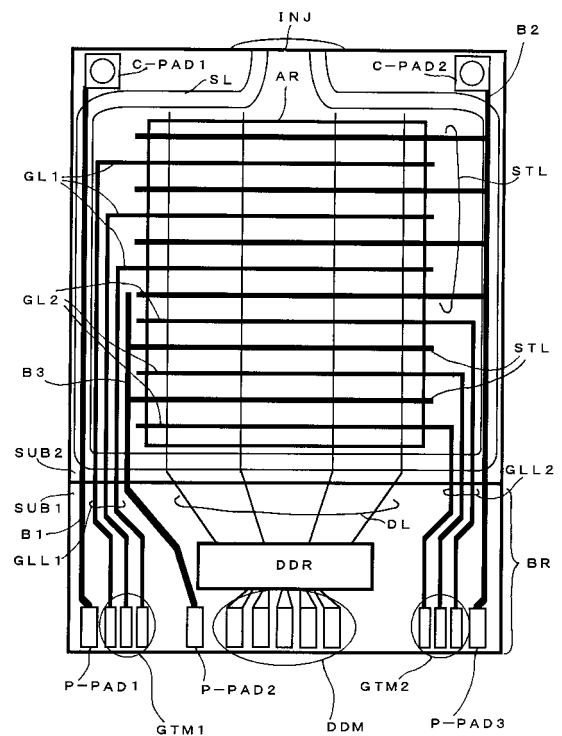
【図1】

図1



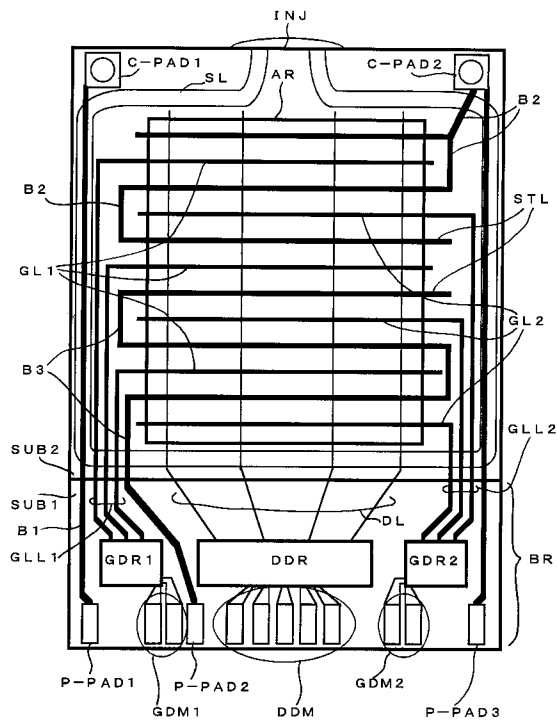
【図2】

図2



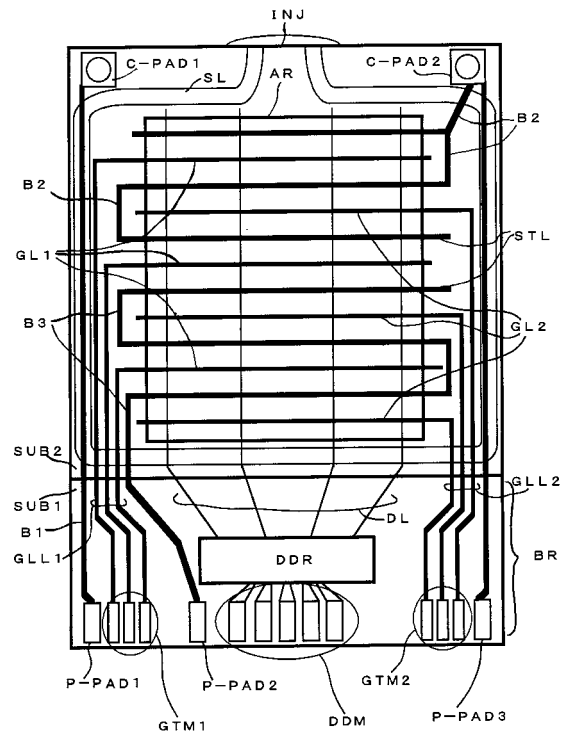
【図 3】

図 3



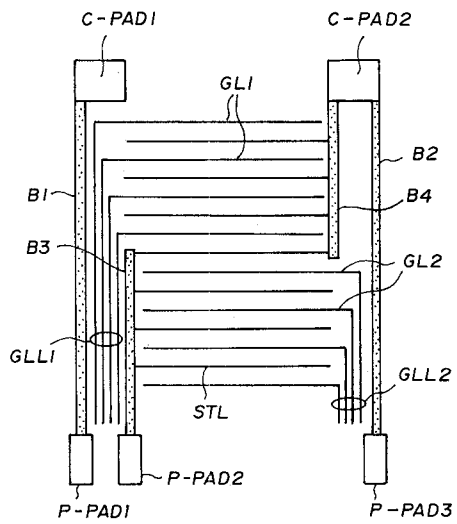
【図 4】

図 4



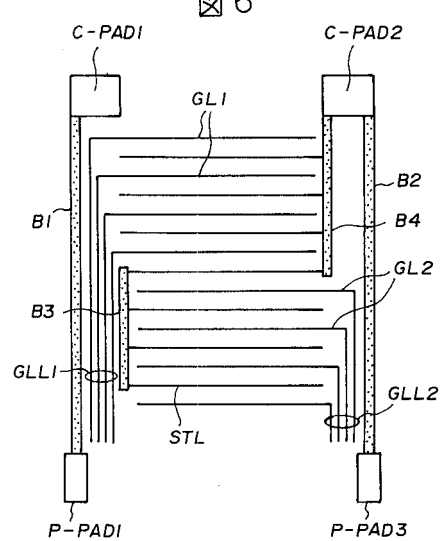
【図 5】

図 5

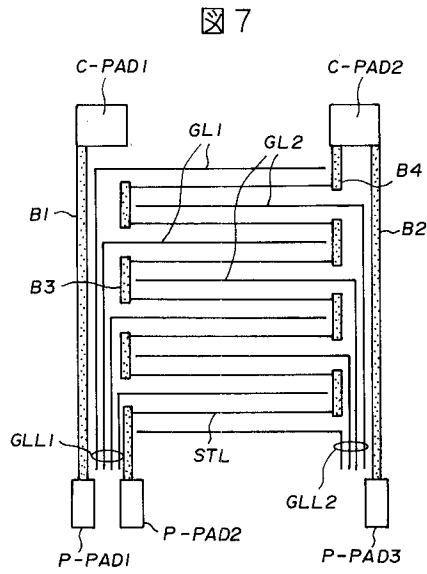


【図 6】

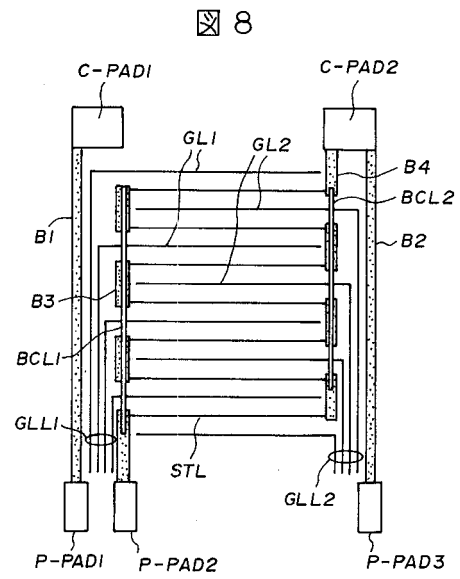
図 6



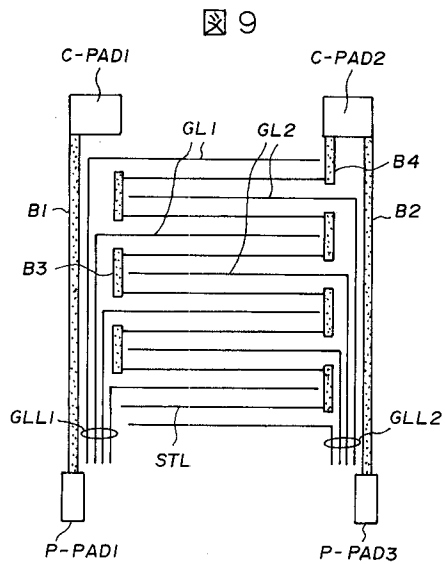
【図 7】



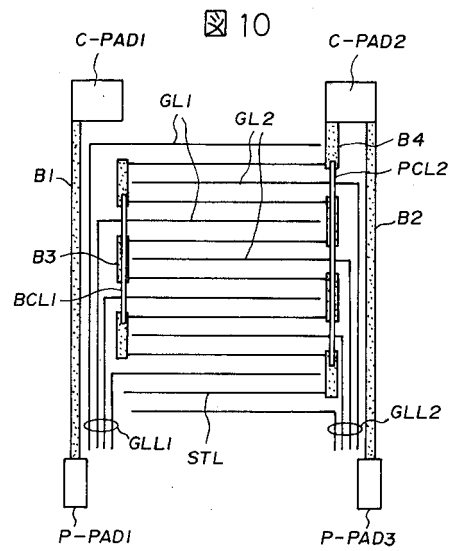
【図 8】



【図 9】

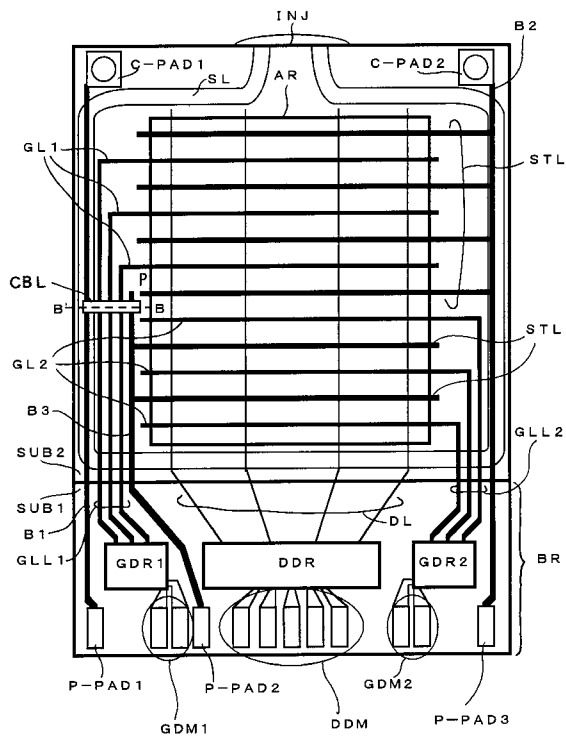


【図 10】



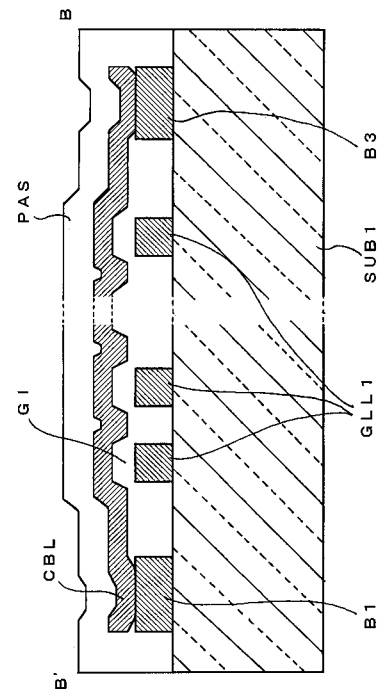
【図 1 1】

図 1 1



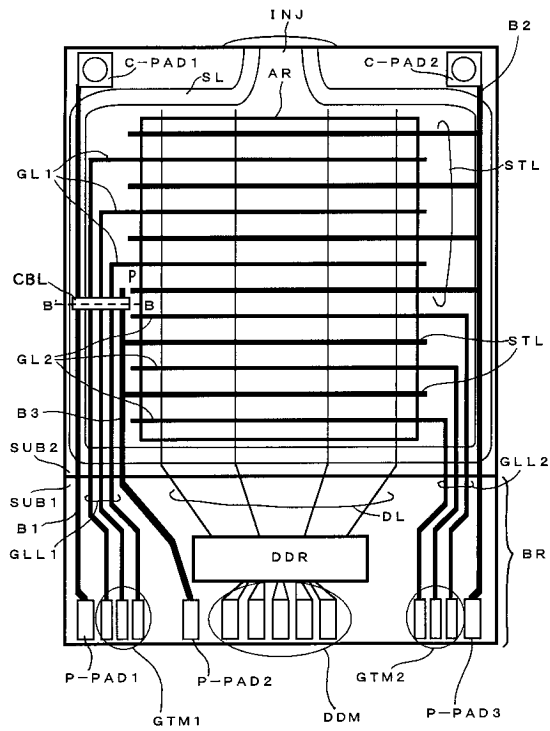
【図 1 2】

図 1 2



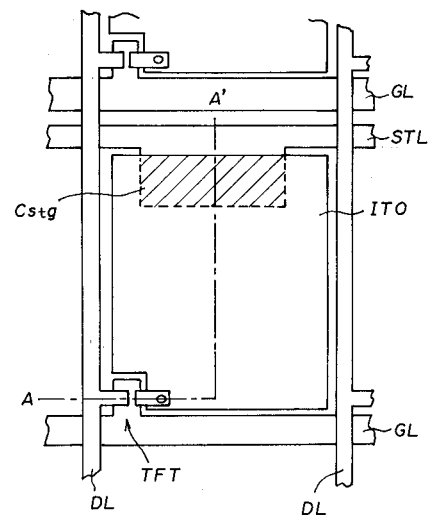
【図 1 3】

図 1 3

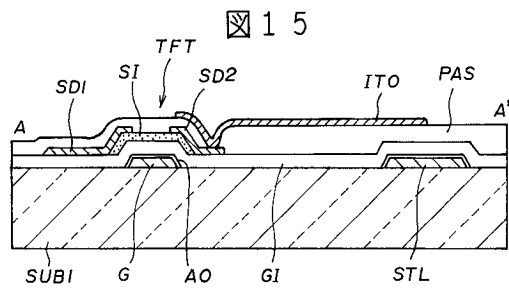


【図 1 4】

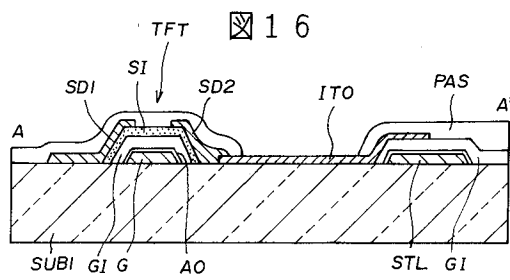
図 1 4



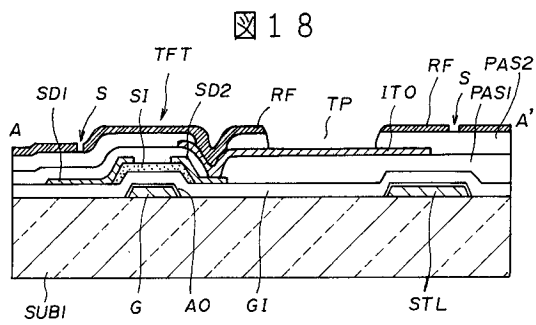
【図 15】



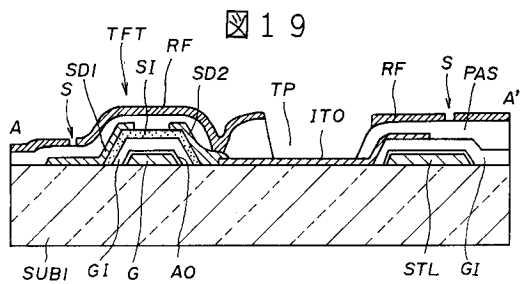
【図 16】



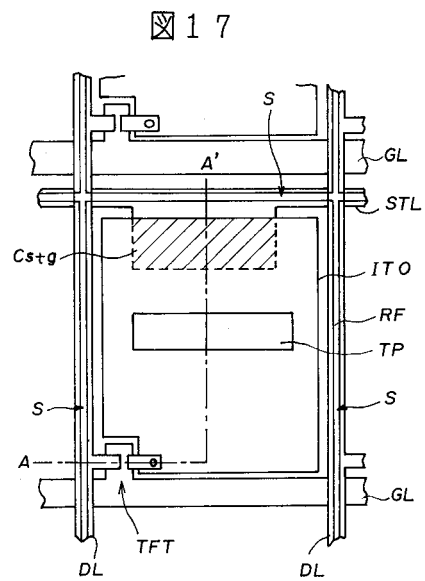
【図 18】



【図 19】



【図 17】



フロントページの続き

F ターム(参考) 5C094 AA02 AA03 AA31 AA32 AA42 BA03 CA19 EA10

专利名称(译)	显示装置和液晶显示装置		
公开(公告)号	JP2005301308A	公开(公告)日	2005-10-27
申请号	JP2005184618	申请日	2005-06-24
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	米納均 阿武恒一		
发明人	米納 均 阿武 恒一		
IPC分类号	G02F1/1345 G09F9/30		
FI分类号	G02F1/1345 G09F9/30.338 G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA59 2H092/GA60 2H092/HA06 2H092/JA26 2H092/JB23 2H092/JB32 2H092/JB69 2H092/KB03 2H092/NA16 2H092/NA29 5C094/AA02 5C094/AA03 5C094/AA31 5C094/AA32 5C094/AA42 5C094/BA03 5C094/CA19 5C094/EA10 2H092/GA38 2H192/AA24 2H192/BC31 2H192/BC64 2H192/BC72 2H192/CB05 2H192/DA12 2H192/EA43 2H192/FA15 2H192/FA32 2H192/FA35 2H192/FA37 2H192/FA39 2H192/FA44 2H192/FA46 2H192/FA73 2H192/FB02 2H192/FB22 2H192/FB34 2H192/FB46 2H192/GA41 2H192/HA86		
代理人(译)	小野寺杨枝		
优先权	2001300800 2001-09-28 JP		
其他公开文献	JP4006012B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：即使在左右框架区域中都布线了栅极线时，也要配置由栅极线和栅极线布线以及存储线和连接存储线的公共线组成的栅极布线图案。避免与使用的存储布线图交叉。 解决方案：栅极线GL1和GL2在左侧和右侧的框架区域中通过栅极线布线GLL1和GLL2进行布线，连接存储线STL的公共线B2和B3在左侧和右侧的框架区域中形成以形成栅极。在由线GL1和GL2形成的栅极布线图案与栅极线引出布线GLL1和GLL2与由存储线STL以及公共线B2和B3形成的存储布线图案之间没有交叉。 [选型图]图1

