

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-10791

(P2005-10791A)

(43) 公開日 平成17年1月13日(2005.1.13)

(51) Int.Cl.⁷

G09G 3/36

G02F 1/133

G09G 3/20

F I

G09G 3/36

G02F 1/133

G09G 3/20

G09G 3/20

G09G 3/20

505

612K

612L

660E

テーマコード (参考)

2H093

5C006

5C080

審査請求 有 請求項の数 15 O L (全 14 頁)

(21) 出願番号 特願2004-183022 (P2004-183022)

(22) 出願日 平成16年6月21日 (2004.6.21)

(31) 優先権主張番号 2003-040487

(32) 優先日 平成15年6月21日 (2003.6.21)

(33) 優先権主張国 韓国 (KR)

(特許庁注：以下のものは登録商標)

1. ポケットベル

(71) 出願人 599127667

エルジー フィリップス エルシーディー
カンパニー リミテッド大韓民国 ソウル, ヨンドンポーク,
ヨイドードン 20

(74) 代理人 100057874

弁理士 曾我 道照

(74) 代理人 100110423

弁理士 曾我 道治

(74) 代理人 100084010

弁理士 古川 秀利

(74) 代理人 100094695

弁理士 鈴木 憲七

(74) 代理人 100111648

弁理士 梶並 順

最終頁に続く

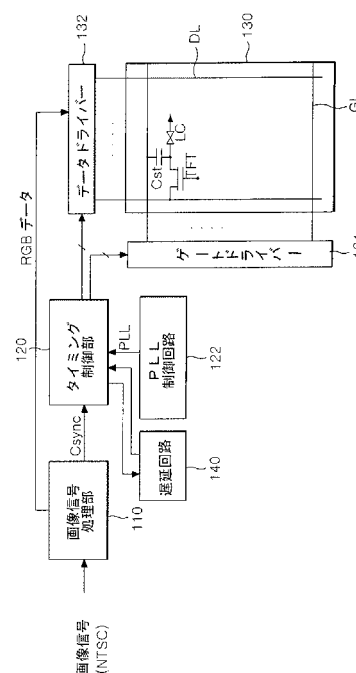
(54) 【発明の名称】 液晶表示装置の駆動装置

(57) 【要約】

【課題】 液晶パネルに表示される画像領域を外部から調整することができるようにした液晶表示装置の駆動装置を提供する。

【解決手段】 複合画像信号からテレビ画像信号と複合同期信号とを分離する画像信号処理部と、前記テレビ画像信号を表示する液晶パネルと、内部クロック信号と前記画像信号処理部からの前記複合同期信号を用いて前記液晶パネルに表示される前記テレビ画像信号の表示開始時点を決めるソーススタートパルス生成するタイミング制御部と、前記内部クロック信号を遅延させて前記タイミング制御部に供給する遅延回路を具備する。

【選択図】 図5



【特許請求の範囲】

【請求項 1】

複合画像信号からテレビ画像信号と複合同期信号とを分離する画像信号処理部と、
前記テレビ画像信号を表示する液晶パネルと、
内部クロック信号と前記画像信号処理部からの前記複合同期信号を用いて前記液晶パネルに表示される前記テレビ画像信号の表示開始時点を決めるソーススタートパルスを生成するタイミング制御部と、
前記内部クロック信号を遅延させて前記タイミング制御部に供給する遅延回路と
を具備することを特徴とする液晶表示装置の駆動装置。

【請求項 2】

前記タイミング制御部からの前記ソーススタートパルスを含む制御信号に応答して前記テレビ画像信号を前記液晶パネルのデータラインに供給するデータドライバーと、
前記タイミング制御部からの制御信号に応答して前記液晶パネルのゲートラインを駆動させるためのゲートドライバーと
をさらに具備する
ことを特徴とする請求項 1 記載の液晶表示装置の駆動装置。

【請求項 3】

前記内部クロック信号は、前記複合同期信号と同一周期を有する分周クロック信号と、
前記複合同期信号と同一周期を有し、前記複合同期信号に対し反転した水平同期信号とを含む
ことを特徴とする請求項 1 記載の液晶表示装置の駆動装置。

【請求項 4】

前記分周クロック信号の立ち上がりを前記複合同期信号の幅の中心部分に同期させるための PLL 制御信号を前記タイミング制御部に供給する PLL 制御回路をさらに具備することを特徴とする請求項 3 記載の液晶表示装置の駆動装置。

【請求項 5】

前記タイミング制御部は、前記複合同期信号と前記遅延回路から供給される前記内部クロック信号を用いて前記ソーススタートパルスを生成するソーススタートパルス生成部を具備する
ことを特徴とする請求項 3 記載の液晶表示装置の駆動装置。

【請求項 6】

前記遅延回路は、前記分周クロック信号を出力する前記タイミング制御部の出力端子に接続された可変抵抗と、前記可変抵抗とグランドとの間に接続されたキャパシターを具備し、前記可変抵抗と前記キャパシターとの間のノードは前記ソーススタートパルス生成部のクロック入力端子に接続される
ことを特徴とする請求項 5 記載の液晶表示装置の駆動装置。

【請求項 7】

前記遅延回路は、前記水平同期信号を出力する前記タイミング制御部の出力端子に接続された可変抵抗と、前記可変抵抗とグランドとの間に接続されたキャパシターを具備して、前記可変抵抗と前記キャパシターとの間のノードは前記ソーススタートパルス生成部のクロック入力端子に接続される
ことを特徴とする請求項 5 記載の液晶表示装置の駆動装置。

【請求項 8】

複合画像信号からテレビ画像信号と複合同期信号とを分離する画像信号処理部と、
前記テレビ画像信号を表示する液晶パネルと、
前記液晶パネルに表示される前記テレビ画像信号の表示開始時点を変化させるための可変信号を発生する可変回路と、
前記可変信号と前記複合同期信号を用いて前記テレビ画像信号の表示開始時点を決めるソーススタートパルスを生成するタイミング制御部と
を具備することを特徴とする液晶表示装置の駆動装置。

10

20

30

40

50

【請求項 9】

前記タイミング制御部からの前記ソーススタートパルスを含む制御信号に応答して前記テレビ画像信号を前記液晶パネルのデータラインに供給するデータドライバーと、

前記タイミング制御部からの制御信号に応答して前記液晶パネルのゲートラインを駆動させるためのゲートドライバーと

をさらに具備することを特徴とする請求項 8 記載の液晶表示装置の駆動装置。

【請求項 10】

前記タイミング制御部は、前記複合同期信号を用いて内部クロック信号を発生する分周器と、前記可変回路から供給される可変信号と前記画像信号処理部からの前記複合同期信号を用いて前記ソーススタートパルスを生成するソーススタートパルス生成部とを具備する

10

ことを特徴とする請求項 8 記載の液晶表示装置の駆動装置。

【請求項 11】

前記内部クロック信号は、前記複合同期信号と同一周期を有する分周クロック信号と、前記複合同期信号と同一周期を有し、前記複合同期信号に対し反転した水平同期信号とを含む

ことを特徴とする請求項 10 記載の液晶表示装置の駆動装置。

【請求項 12】

前記分周クロック信号の立ち上がりを前記複合同期信号の幅の中心部分に同期させるための PLL 制御信号を前記タイミング制御部に供給する PLL 制御回路をさらに具備する

20

ことを特徴とする請求項 11 記載の液晶表示装置の駆動装置。

【請求項 13】

前記可変回路は、前記分周器から供給される前記内部クロック信号を遅延させて前記表示開始時点を可変させるための可変信号を発生し、発生された前記可変信号を前記ソーススタートパルス生成部に供給する

ことを特徴とする請求項 11 記載の液晶表示装置の駆動装置。

【請求項 14】

前記可変回路は、前記分周クロック信号を出力する前記タイミング制御部の出力端子に接続された可変抵抗と、前記可変抵抗とグランドとの間に接続されたキャパシターを具備し、前記可変抵抗と前記キャパシターとの間のノードは前記ソーススタートパルス生成部のクロック入力端子に接続される

30

ことを特徴とする請求項 13 記載の液晶表示装置の駆動装置。

【請求項 15】

前記可変回路は、前記水平同期信号を出力する前記タイミング制御部の出力端子に接続された可変抵抗と、前記可変抵抗とグランドとの間に接続されたキャパシターを具備し、前記可変抵抗と前記キャパシターとの間のノードは前記ソーススタートパルス生成部のクロック入力端子に接続される

ことを特徴とする請求項 13 記載の液晶表示装置の駆動装置。

【発明の詳細な説明】

【技術分野】

40

【0001】

本発明は液晶表示装置の駆動装置に関し、特に液晶パネルに表示される画像領域を外部から調整することができるようにした液晶表示装置の駆動装置に関するものである。

【背景技術】

【0002】

アクティブマトリックス (Active Matrix) 駆動方式の液晶表示装置は、スイッチング素子として薄膜トランジスタ (Thin Film Transistor) を用いて自然な動画像を表示している。このような液晶表示装置は、ブラウン管に比べて小型化が可能で、デスクトップ型コンピュータやノートブック型コンピュータは勿論のこと、コピー機などのオフィスオートメーション機器、携帯電話機やポケットベルなどの携帯機器まで手広く利用されてい

50

る。

【0003】

アクティブマトリックスタイプの液晶表示装置は、液晶セルがゲートラインとデータラインの交差部のそれぞれに配列された画素マトリックス (Picture Element Matrix) にテレビ信号のようなビデオ信号にあたる画像を表示するようになる。薄膜トランジスタは、ゲートラインとデータラインの交差部に設置されてゲートラインからのスキャン信号 (ゲートパルス) に応答して液晶セルに送信されるデータ信号をスイッチングする。

【0004】

このような、液晶表示装置は、テレビ信号方式によりNTSC信号方式用とPAL信号方式用に分けられる。

10

【0005】

一般的に、NTSC信号 (525垂直ライン) が入力されれば、液晶表示装置の水平解像度はサンプリングされるデータの数により表現され、垂直解像度は234ラインデインタレース (de-interlace) 方式により表現される。一方、PAL信号 (625垂直ライン) が入力されれば、液晶表示装置の水平解像度はサンプリングされるデータの数によって表現され、垂直解像度は6垂直ライン毎に1ラインをとり除いて521ラインとなりNTSC信号のような処理方式により表現される。

【0006】

図1及び図2を参照すれば、従来の液晶表示装置の駆動装置は、液晶セルがマトリックス状に配列された液晶パネル30と、液晶パネル30のゲートラインGLを駆動するためのゲートドライバー34と、液晶パネル30のデータラインDLを駆動するためのデータドライバー32と、NTSC画像信号を受信してそのテレビ複合信号から分離したRGBデータ信号R、G、Bをデータドライバー32に供給すると共に複合同期信号Csyncをタイミング制御部20に出力する画像信号処理部10と、PLL制御回路22と、画像信号処理部10からの複合同期信号Csyncを受信して水平同期信号Hsync及び垂直同期信号Vsyncに分離すると共に水平同期信号Hsync及び垂直同期信号VsyncとPLL制御回路22からのPLL制御信号に応答してデータドライバー32及びゲートドライバー34に制御信号を供給して駆動タイミングを制御するタイミング制御部20を具備する。

20

【0007】

液晶パネル30は、マトリックス状に配列された液晶セルと、ゲートラインGLとデータラインDLの交差部毎に形成されて液晶セルそれぞれに接続された薄膜トランジスタTFTを具備する。

30

【0008】

薄膜トランジスタTFTは、ゲートラインGLからのスキャン信号、すなわちゲートハイ電圧VGHが供給される場合ターンオンされてデータラインDLからの画素信号を液晶セルに供給する。また、薄膜トランジスタTFTは、ゲートラインGLからゲートロー電圧VGLが供給される場合ターンオフされて液晶セルに充電された画素信号が維持されるようにする。

【0009】

液晶セルは、等価的に液晶容量キャパシターLCとして表現され、液晶を間に置いて対向する共通電極と薄膜トランジスタTFTに接続された画素電極を含む。また、液晶セルは、充電された画素信号が次の画素信号が充電されるまで安定的に維持されるようにするためにストレージキャパシターCstをさらに具備する。このストレージキャパシターCstは、前段のゲートラインと画素電極との間に形成される。このような液晶セルは、薄膜トランジスタTFTを通じて充電される画素信号により誘電異方性を有する液晶の配列状態が可変して光透過率を調節することでグレースケールレベルを表現するようになる。

40

【0010】

ゲートドライバー34は、タイミング制御部20からのゲート制御信号GSP、GSC、GOEに応答してゲートラインGLに順次ゲートハイ電圧VGHを供給する。これによ

50

り、ゲートドライバー３４は、ゲートラインＧＬに接続された薄膜トランジスタＴＦＴをゲートラインＧＬ単位に駆動する。

【００１１】

具体的には、ゲートドライバー３４は、ゲートスタートパルスＧＳＰをゲートシフトパルスＧＳＣによってシフトさせてシフトパルスが発生する。また、ゲートドライバー３４は、シフトパルスにตอบสนองして水平期間Ｈ１、Ｈ２、・・・毎に該当するゲートラインＧＬにゲートハイ電圧ＶＧＨを供給するようになる。この場合、ゲートドライバー３４はゲート出力のイネーブル信号ＧＯＥにตอบสนองしてイネーブル期間にのみゲートハイ電圧ＶＧＨを供給するようになる。また、ゲートドライバー３４は、ゲートラインＧＬにゲートハイ電圧ＶＧＨが供給されない他の期間ではゲートロー電圧ＶＧＬを供給するようになる。

10

【００１２】

データドライバー３２は、タイミング制御部２０からのデータ制御信号ＳＳＰ、ＳＳＣ、ＳＯＥにตอบสนองして水平期間Ｈ１、Ｈ２、・・・毎に１ライン分ずつの画素データ信号をデータラインＤＬに供給する。特に、データドライバー３２は、画像信号処理部１０からのＲＧＢデータを液晶パネル３０に供給する。

【００１３】

具体的には、データドライバー３２は、ソーススタートパルスＳＳＰをソースシフトクロックＳＳＣによってシフトさせてサンプリング信号が発生する。引き続いて、データドライバー３２は、サンプリング信号にตอบสนองしてアナログＲＧＢデータを一定単位ずつ順次入力してラッチする。また、データドライバー３２は、ラッチされた１ライン分のアナログデータをデータラインＤＬに供給するようになる。

20

【００１４】

画像信号処理部１０は、外部から供給される画像信号ＮＴＳＣを液晶パネル３０の特性によって駆動に適当な電圧Ｒ、Ｇ、Ｂに変換してデータドライバー３２に供給すると共に、複合同期信号Ｃｓｙｎｃをタイミング制御部２０に供給する。この時、複合同期信号Ｃｓｙｎｃは画像信号ＮＴＳＣから分離して発生する。

【００１５】

ＰＬＬ制御回路２２は、所定の発振周波数であるＰＬＬ制御信号が発生してタイミング制御部２０に供給する。

【００１６】

タイミング制御部２０は、複合同期信号Ｃｓｙｎｃと同一周期を有する分周信号ＤＩＶ及び複数のクロックを出力する図示しないＰＬＬを有する分周器を内蔵し、ＰＬＬを用いて複合同期信号Ｃｓｙｎｃと分周信号ＤＩＶを互いに同期させるようになる。この時、分周信号ＤＩＶは複合同期信号Ｃｓｙｎｃの幅の中心部分に同期される。

30

【００１７】

タイミング制御部２０は、分周器の複数のクロックを用いて複合同期信号Ｃｓｙｎｃに対し反転した水平同期信号Ｈｓｙｎｃが発生するようになる。なお、タイミング制御部２０は、図３に示されるように、液晶パネル３０に表示される画像信号ＮＴＳＣの水平方向表示開始時点ＳＴを決めるソーススタートパルスＳＳＰを発生するためのソーススタートパルス生成部２４を具備する。

40

【００１８】

ソーススタートパルス生成部２４は、画像信号処理部１０から複合同期信号Ｃｓｙｎｃを受けると共に、タイミング制御部２０の内部で発生される分周信号ＤＩＶ及び水平同期信号Ｈｓｙｎｃを受けようになる。これによって、ソーススタートパルス生成部２４は、複合同期信号Ｃｓｙｎｃ及び分周信号ＤＩＶを用いてソーススタートパルスＳＳＰを生成し、または複合同期信号Ｃｓｙｎｃ及び水平同期信号Ｈｓｙｎｃを用いてソーススタートパルスＳＳＰを生成するようになる。このような、ソーススタートパルス生成部２４で生成されたソーススタートパルスＳＳＰはデータドライバー３２に供給される。

【００１９】

このような従来の液晶表示装置の駆動装置は、ソーススタートパルスＳＳＰを用いて液

50

晶パネル 30 の 1 水平ラインに画像信号 N T S C の映像区間の中からソーススタートパルス S S P の開始時点 S T からの映像を表示するようになる。例えば、図 4 に示されるように、液晶パネル 30 の 1 水平ラインに 1 乃至 13 を表示する画像信号 A を前記ソーススタートパルス S S P を用いて表示すれば、斜線部分の画像信号 B、すなわち 3 乃至 12 が表示されるようになる。

【発明の開示】

【発明が解決しようとする課題】

【0020】

本発明の目的は液晶パネルに表示される画像領域を外部から調整することができるようにした液晶表示装置の駆動装置を提供することにある。

10

【課題を解決するための手段】

【0021】

前記目的を達成するために、本発明に係る液晶表示装置の駆動装置は、複合画像信号からテレビ画像信号を分離することと同時に複合同期信号を分離する画像信号処理部と、前記テレビ画像信号を表示する液晶パネルと、内部クロック信号と前記画像信号処理部からの前記複合同期信号を用いて前記液晶パネルに表示される前記テレビ画像信号の表示開始時点を決めるソーススタートパルスを生成するタイミング制御部と、前記内部クロック信号を遅延させて前記タイミング制御部に供給する遅延回路とを具備することを特徴とする。

【0022】

20

前記駆動装置は、前記タイミング制御部からの前記ソーススタートパルスを含む制御信号に応答して前記テレビ画像信号を前記液晶パネルのデータラインに供給するデータドライバーと、前記タイミング制御部からの制御信号に応答して前記液晶パネルのゲートラインを駆動させるためのゲートドライバーとをさらに具備することを特徴とする。

【0023】

前記駆動装置において、前記内部クロック信号は、前記複合同期信号と同一周期を有する分周クロック信号と、前記複合同期信号と同一周期を有し、前記複合同期信号に対し反転した水平同期信号を含むことを特徴とする。

【0024】

前記駆動装置において、前記分周クロック信号の立ち上がりを前記複合同期信号の幅の中心部分に同期させるための P L L 制御信号を前記タイミング制御部に供給する P L L 制御回路をさらに具備することを特徴とする。

30

【0025】

前記駆動装置において、前記タイミング制御部は、前記複合同期信号と前記遅延回路から供給される前記内部クロック信号を用いて前記ソーススタートパルスを生成するソーススタートパルス生成部を具備することを特徴とする。

【0026】

前記駆動装置において、前記遅延回路は、前記分周クロック信号を出力する前記タイミング制御部の出力端子に接続された可変抵抗と、前記可変抵抗とグランドとの間に接続されたキャパシターとを具備し、前記可変抵抗と前記キャパシターとの間のノードは前記ソーススタートパルス生成部のクロック入力端子に接続されることを特徴とする。

40

【0027】

前記駆動装置において、前記遅延回路は、前記水平同期信号を出力する前記タイミング制御部の出力端子に接続された可変抵抗と、前記可変抵抗とグランドとの間に接続されたキャパシターとを具備し、前記可変抵抗と前記キャパシターとの間のノードは前記ソーススタートパルス生成部のクロック入力端子に接続されることを特徴とする。

【0028】

本発明に係る液晶表示装置の駆動装置は、複合画像信号からテレビ画像信号を分離することと同時に、複合同期信号を分離する画像信号処理部と、前記テレビ画像信号を表示する液晶パネルと、使用者の調整により前記液晶パネルに表示される前記テレビ画像信号の

50

表示開始時点を可変させるための可変信号を発生する可変回路と、前記可変信号と前記複合同期信号を用いて前記テレビ画像信号の表示開始時点を決めるソーススタートパルスを生成するタイミング制御部とを具備することを特徴とする。

【0029】

前記駆動装置は、前記タイミング制御部からの前記ソーススタートパルスを含む制御信号に応答して前記テレビ画像信号を前記液晶パネルのデータラインに供給するデータドライバと、前記タイミング制御部からの制御信号に応答して前記液晶パネルのゲートラインを駆動させるためのゲートドライバとをさらに具備することを特徴とする。

【0030】

前記駆動装置において、前記タイミング制御部は、前記複合同期信号を用いて内部クロック信号を発生する分周器と、前記可変回路から供給される可変信号と前記画像信号処理部からの前記複合同期信号を用いて前記ソーススタートパルスを生成するソーススタートパルス生成部を具備することを特徴とする。 10

【0031】

前記駆動装置において、前記内部クロック信号は、前記複合同期信号と同一周期を有する分周クロック信号と、前記複合同期信号と同一周期を有し、前記複合同期信号に対し反転した水平同期信号とを含むことを特徴とする。

【0032】

前記駆動装置は、前記分周クロック信号の立ち上がりを前記複合同期信号の幅の中心部分に同期させるためのPLL制御信号を前記タイミング制御部に供給するPLL制御回路をさらに具備することを特徴とする。 20

【0033】

前記駆動装置において、前記可変回路は、前記分周器から供給される前記内部クロック信号を引き延ばさせて前記表示開始時点を可変させるための可変信号を発生して、発生された前記可変信号を前記ソーススタートパルス生成部に供給することを特徴とする。

【0034】

前記駆動装置において、前記可変回路は、前記分周クロック信号を出力する前記タイミング制御部の出力端子に接続された可変抵抗と、前記可変抵抗とグランドとの間に接続されたキャパシタとを具備して、前記可変抵抗と前記キャパシタとの間のノードは前記ソーススタートパルス生成部のクロック入力端子に接続されることを特徴とする。 30

【0035】

前記駆動装置において、前記可変回路は、前記水平同期信号を出力する前記タイミング制御部の出力端子に接続された可変抵抗と、前記可変抵抗とグランドとの間に接続されたキャパシタとを具備して、前記可変抵抗と前記キャパシタとの間のノードは前記ソーススタートパルス生成部のクロック入力端子に接続されることを特徴とする。

【発明の効果】

【0036】

上述したように、本発明に係る液晶表示装置の駆動装置は、ソーススタートパルスを可変させるために可変抵抗及びキャパシタを有する遅延回路を具備する。これによって、本発明は、可変抵抗の抵抗値を可変して液晶パネルの1水平ラインに表示される画像信号の表示開始時点を決めるソーススタートパルスを可変させることで、使用者が願う映像を表示することができるようになる。したがって、本発明は、液晶パネルに表示される画像の領域を使用者により外部から調整することができるようになる。 40

【発明を実施するための最良の形態】

【0037】

以下、本発明の実施の形態を添付した図5乃至図10を参照して詳細に説明する事にする。

【0038】

図5及び図6を参照すれば、本発明の実施の形態に係る液晶表示装置の駆動装置は、液晶セルがマトリクス状に配列された液晶パネル130と、液晶パネル130のゲートラ 50

インGLを駆動するためのゲートドライバー134と、液晶パネル130のデータラインDLを駆動するためのデータドライバー132と、複合同期信号としてNTSC画像信号を受けてRGBデータ信号R、G、Bに分離してデータドライバー132に供給すると共に複合同期信号Csyncを画像信号処理部110に出力する画像信号処理部110と、PLL制御回路122と、画像信号処理部110からの複合同期信号Csyncを受けて水平同期信号Hsync及び垂直同期信号Vsyncを分離して出力すると共に水平同期信号Hsync及び垂直同期信号VsyncとPLL制御回路122からのPLL制御信号に応答してデータドライバー132及びゲートドライバー134に制御信号を供給して駆動タイミングを制御するタイミング制御部120と、前記タイミング制御部120から供給されるクロック信号を遅延させてタイミング制御部120に再供給する遅延回路140とを具備する。 10

【0039】

液晶パネル130は、マトリックス状に配列された液晶セルと、ゲートラインGLとデータラインDLの交差部毎に形成されて液晶セルそれぞれに接続された薄膜トランジスタTFTとを具備する。

【0040】

薄膜トランジスタTFTは、ゲートラインGLからのスキャン信号、すなわちゲートハイ電圧VGHが供給される場合、ターンオンされて、データラインDLからの画素信号を液晶セルに供給する。また、薄膜トランジスタTFTは、ゲートラインGLからゲートロー電圧VGLが供給される場合、ターンオフされて、液晶セルに充電された画素信号が維持されるようにする。 20

【0041】

液晶セルは、等価的に液晶容量キャパシターLCに表現されて、液晶を間に置いて対向する共通電極と薄膜トランジスタTFTに接続された画素電極を含む。また、液晶セルは、充電された画素信号が次の画素信号が充電されるまで安定的に維持されるようにするために、ストレージキャパシターCstをさらに具備する。このストレージキャパシターCstは前段のゲートラインと画素電極の間に形成される。このような液晶セルは、薄膜トランジスタTFTを通じて充電される画素信号によって誘電異方性を有する液晶の配列状態が可変して光透過率を調節することで、グレースケールレベルを表現するようになる。 30

【0042】

ゲートドライバー134は、タイミング制御部120からのゲート制御信号GSP、GSC、GOEに응答してゲートラインGLに順次ゲートハイ電圧VGHを供給する。これによって、ゲートドライバー134はゲートラインGLに接続された薄膜トランジスタTFTがゲートラインGL単位に駆動されるようにする。

【0043】

具体的には、ゲートドライバー134はゲートスタートパルスGSPをゲートシフトパルスGSCによりシフトさせてシフトパルスを発生する。また、ゲートドライバー134はシフトパルスに응答して水平期間H1、H2、・・・毎に該当のゲートラインGLにゲートハイ電圧VGHを供給するようになる。この場合、ゲートドライバー134はゲート出力イネーブル信号GOEに응答してイネーブル期間でばかりゲートハイ電圧VGHを供給するようになる。また、ゲートドライバー134はゲートラインGLにゲートハイ電圧VGHが供給されない他の期間ではゲートロー電圧VGLを供給するようになる。 40

【0044】

データドライバー132はタイミング制御部120からのデータ制御信号SSP、SSC、SOEに응答して水平期間H1、H2、・・・毎に1ライン分ずつの画素データ信号をデータラインDLに供給する。特に、データドライバー132は画像信号処理部110からのRGBデータを液晶パネル130に供給する。

【0045】

具体的には、データドライバー132は、ソーススタートパルスSSPをソースシフトクロックSSCに沿ってシフトさせてサンプリング信号を発生する。引き続いて、データ 50

ドライバ１３２はサンプリング信号にตอบสนองしてアナログRGBデータを一定単位ずつ順次入力してラッチする。また、データドライバ１３２はラッチされた１ライン分のアナログデータをデータラインDLに供給するようになる。

【００４６】

画像信号処理部１１０は、外部から供給される画像信号NTSCを液晶パネル１３０の特性により駆動に適当な電圧R、G、Bに変換してデータドライバ１３２に供給すると共に、複合同期信号Csyncをタイミング制御部１２０に供給する。この時、複合同期信号Csyncは画像信号NTSCから分離して発生する。

【００４７】

PLL制御回路１２２は、所定の発振周波数であるPLL制御信号を発生してタイミング制御部１２０に供給する。 10

【００４８】

タイミング制御部１２０は、複合同期信号Csyncと同一周期を有する分周信号DIV及び複数のクロックを出力する図示しないPLLを有する分周器を内蔵して、PLLを用いて複合同期信号Csyncと分周信号DIVを互いに同期させるようになる。この時、分周信号DIVは複合同期信号Csyncの幅の中心部分に同期される。タイミング制御部１２０は、分周器の多くのクロックを用いて複合同期信号Csyncに対し反転した水平同期信号Hsyncを発生するようになる。なお、タイミング制御部２０は、図７に示されるように、液晶パネル１３０に表示される画像信号NTSCの水平方向表示開始時点F1、F2、F3を決めるソーススタートパルスSSPを発生するためのソーススタートパルス生成部１２４を具備する。 20

【００４９】

ソーススタートパルス生成部１２４は、画像信号処理部１１０から複合同期信号Csyncを受けると共に、遅延回路１４０からのクロック信号を受ける。この時、遅延回路１４０は、タイミング制御部１２０の内部で発生する水平同期信号HsyncをRC時定数により遅延させてソーススタートパルス生成部１２４に供給する。

【００５０】

このために、遅延回路１４０は、タイミング制御部１２０の水平同期信号Hsyncの出力ラインに接続された可変抵抗RBと、可変抵抗RBとグランドGNDとの間に接続されたキャパシターCを具備する。この時、可変抵抗RBとキャパシターCとの間のノードはソーススタートパルス生成部１２４のクロック入力端子に接続される。 30

【００５１】

このような遅延回路１４０は、可変抵抗RBの抵抗値を可変して水平同期信号Hsyncを遅延させて、遅延したクロック信号をソーススタートパルス生成部１２４に供給する。これによって、ソーススタートパルス生成部１２４は、複合同期信号Csync及び遅延回路１４０から供給されるクロック信号を用いてソーススタートパルスSSPを生成するようになる。したがって、タイミング制御部１２０からデータドライバ１３２に供給されるソーススタートパルスSSPは遅延回路１４０のRC時定数によって可変される。

【００５２】

一方、遅延回路１４０は、図８に示されるように、タイミング制御部１２０の分周信号DIVの出力ラインに接続された可変抵抗RBと、可変抵抗RBとグランドGNDとの間に接続されたキャパシターCを備えて構成することもできる。この時、可変抵抗RBとキャパシターCとの間のノードはソーススタートパルス生成部１２４のクロック入力端子に接続される。このような、遅延回路１４０は、可変抵抗RBの抵抗値を可変して分周信号DIVを遅延させて、遅延されたクロック信号をソーススタートパルス生成部１２４に供給する。これによって、ソーススタートパルス生成部１２４は、複合同期信号Csync及び遅延回路１４０から供給されるクロック信号を用いてソーススタートパルスSSPを生成するようになる。したがって、タイミング制御部１２０からデータドライバ１３２に供給されるソーススタートパルスSSPは遅延回路１４０のRC時定数により可変される。 40

【0053】

このような、本発明の実施の形態に係る液晶表示装置の駆動装置は、ソーススタートパルスSSPを用いて液晶パネル130の1水平ラインに画像信号NTSCの画像領域の中の、ソーススタートパルスSSPの開始時点F1、F2、F3からの画像を表示するようになる。例えば、図9に示されるように、開始時点F3を有するソーススタートパルスSSPを用いて液晶パネル130の1水平ラインに1乃至13を表示する画像信号Aを液晶パネル130上に表示すれば、斜線部分の画像信号B、すなわち4乃至13が表示されるようになる。言い換えて、使用者が遅延回路140の可変抵抗RBの抵抗値を可変してソーススタートパルスSSPの開始時点F1、F2、F3を可変させることで、画像信号NTSCの表示開始時点F1、F2、F3を変更することができるようになる。

10

【0054】

具体的には、テレビ画像信号NTSCが図9に図示されたA画像である時、使用者は可変抵抗RBを可変させて斜線部分の数字4乃至13を表示する画像Bを液晶パネル130に表示することができ、図10に示されるように、数字1乃至10を表示する画像Bを液晶パネル130に表示することができる。これによって、本発明の実施の形態に係る液晶表示装置の駆動装置は、液晶パネル130の1水平方向に図4に図示された従来の画像Bとしては見られなかった他の画像1、2、13を見られるようになる。ここで、図10に図示された数字1及び2の画像はテレビ画像信号NTSCに0画像が含まれた場合、これを1遅延させることで、液晶パネル130上に表示することができるようになる。

【0055】

このように、本発明の実施の形態に係る液晶表示装置の駆動装置は、液晶パネル130の1水平ラインに表示される画像信号の表示開始時点F1、F2、F3を決めるソーススタートパルスSSPをRC時定数で可変させることで、使用者が願う画像を表示することができるようになる。

20

【0056】

以上説明した内容を通じて当業者であれば本発明の技術思想を逸脱しない範囲内で多様な変更及び修正ができる。したがって、本発明の技術的範囲は明細書の詳細な説明に記載した内容に限定されるのではなく特許請求の範囲により決められなければならない。

【図面の簡単な説明】

【0057】

【図1】一般的な液晶表示装置の駆動装置を概略的に示すブロック図である。

30

【図2】図1に図示された液晶パネルの駆動に使われるクロック信号を示す波形図である。

【図3】図2に図示されたソーススタートパルス生成するためのタイミング制御部を示すブロック図である。

【図4】図2に図示された画像信号とソーススタートパルスにより液晶パネルに表示される映像を示す図面である。

【図5】本発明の実施の形態に係る液晶表示装置の駆動装置を概略的に示すブロック図である。

【図6】図5に図示された液晶パネルの駆動に使われるクロック信号を示す波形図である。

40

【図7】図6に図示されたソーススタートパルス生成するためのタイミング制御部を示すブロック図である。

【図8】図6に図示されたソーススタートパルス生成するためのタイミング制御部を示すブロック図である。

【図9】図6に図示された画像信号とソーススタートパルスにより液晶パネルに表示される映像を示す図面である。

【図10】図6に図示された画像信号とソーススタートパルスにより液晶パネルに表示される他の映像を示す図面である。

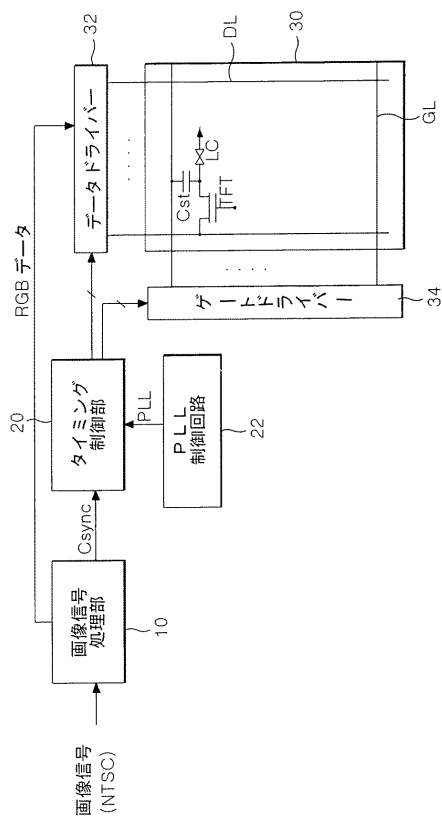
【符号の説明】

50

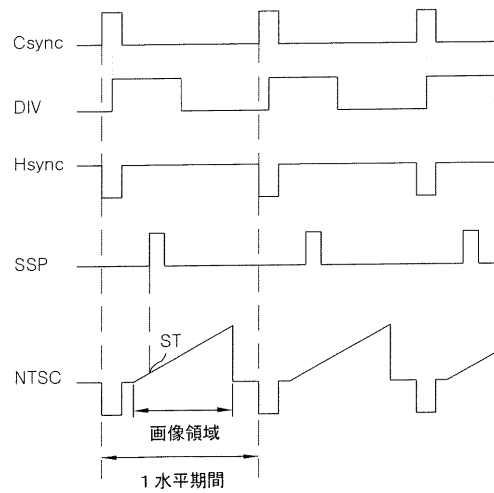
【 0 0 5 8 】

10、110 画像信号処理部、20、120 タイミング制御部、22、122 位相固定ループ制御回路、30、130 液晶パネル、24、124 ソーススタートパルス生成部、32、132 データドライバー、34、134 ゲートドライバー、140 遅延回路。

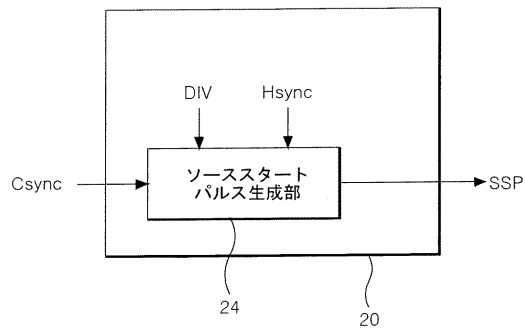
【 図 1 】



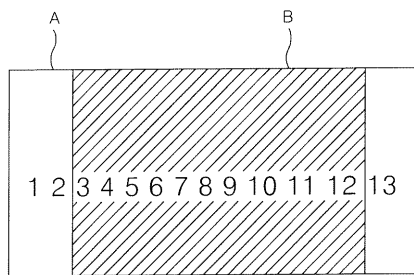
【 図 2 】



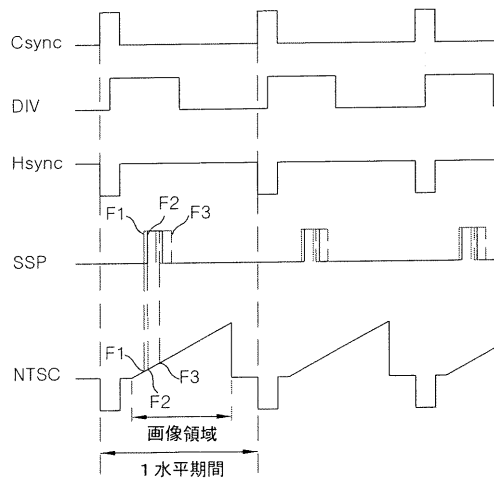
【図 3】



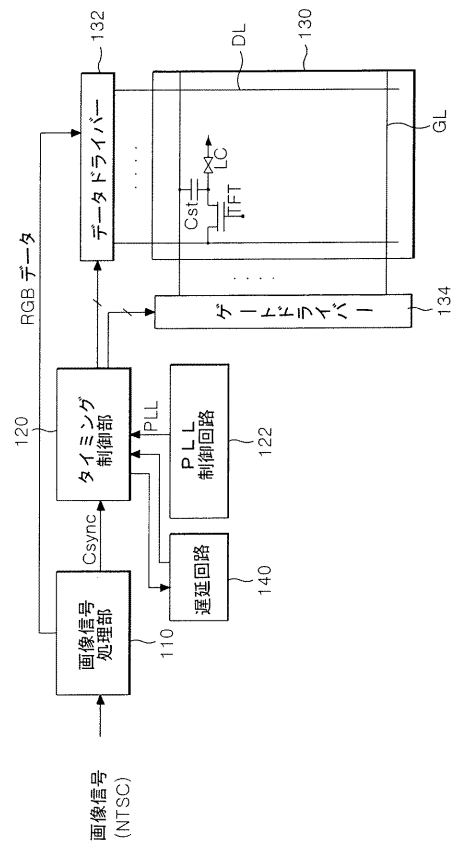
【図 4】



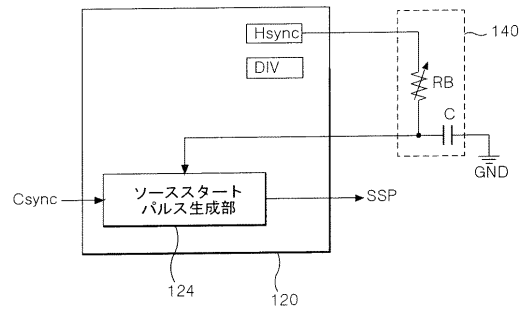
【図 6】



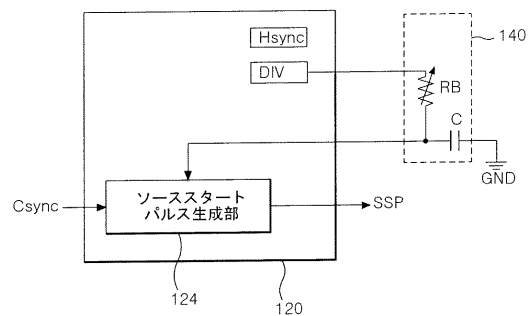
【図 5】



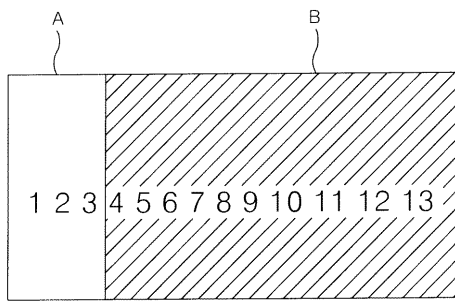
【図 7】



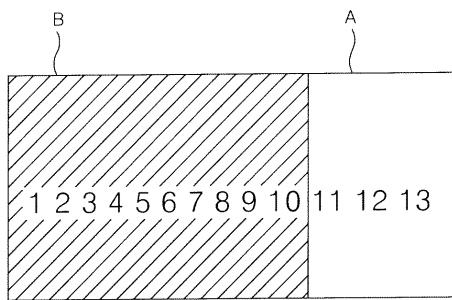
【図 8】



【図 9】



【図 10】



フロントページの続き

(72)発明者 チョン、サン・ペク

大韓民国、キョンサンプクード、クミース、ヒョンゴクードン 169、チュゴン・アパートメン
ト 404-506

(72)発明者 ソン、ヨン・クォン

大韓民国、キョンサンプクード、クミース、チンピョンードン、チュゴン・ミレ・アパートメント
104-305

Fターム(参考) 2H093 NA16 NA43 NC10 NC12 NC21 NC34 NC49 ND60 NH14

5C006 AF34 AF42 AF52 AF72 BB16 BF07 BF37 FA05

5C080 AA10 BB05 DD30 FF11 GG09 JJ02 JJ04 KK01 KK07 KK47

专利名称(译)	液晶显示装置的驱动装置		
公开(公告)号	JP2005010791A	公开(公告)日	2005-01-13
申请号	JP2004183022	申请日	2004-06-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
[标]发明人	チョンサンベク ソンヨンクォン		
发明人	チョン、サン・ベク ソン、ヨン・クォン		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 G09G5/18 H04N5/08 H04N5/66		
CPC分类号	G09G5/18 G09G2340/0478		
FI分类号	G09G3/36 G02F1/133.505 G09G3/20.612.K G09G3/20.612.L G09G3/20.660.E		
F-TERM分类号	2H093/NA16 2H093/NA43 2H093/NC10 2H093/NC12 2H093/NC21 2H093/NC34 2H093/NC49 2H093/ND60 2H093/NH14 5C006/AF34 5C006/AF42 5C006/AF52 5C006/AF72 5C006/BB16 5C006/BF07 5C006/BF37 5C006/FA05 5C080/AA10 5C080/BB05 5C080/DD30 5C080/FF11 5C080/GG09 5C080/JJ02 5C080/JJ04 5C080/KK01 5C080/KK07 5C080/KK47 2H193/ZA04 2H193/ZF22 2H193/ZF36		
代理人(译)	英年古河 Kajinami秩序		
优先权	1020030040487 2003-06-21 KR		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置的驱动装置，其能够从外部调节液晶面板上显示的图像区域。解决方案：提供一种图像信号处理部分，其从合成图像信号中分离电视图像信号和复合同步信号，显示电视图像信号的液晶面板，产生确定该点的源起始脉冲的定时控制部分通过使用内部时钟信号和来自图像信号处理部分的复合同步信号开始在液晶面板上显示电视图像信号的时间，以及延迟内部时钟信号并将其提供给定时的延迟电路控制部分。Ž

