

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2004-279717
(P2004-279717A)

(43) 公開日 平成16年10月7日(2004.10.7)

(51) Int.Cl. ⁷		F I	テーマコード (参考)		
GO2F	1/1335	GO2F	1/1335	500	2H089
GO2F	1/1333	GO2F	1/1335	520	2H091
GO2F	1/1343	GO2F	1/1333		2H092
GO2F	1/1365	GO2F	1/1343		
		GO2F	1/1365		
審査請求 未請求 請求項の数 10 O L (全 20 頁)					
(21) 出願番号	特願2003-70693 (P2003-70693)				
(22) 出願日	平成15年3月14日 (2003.3.14)				
(71) 出願人	000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号				
(74) 代理人	100098084 弁理士 川▲崎▼ 研二				
(72) 発明者	金子 英樹 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内				
(72) 発明者	田口 聡志 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内				
Fターム(参考)	2H089 HA07 LA07 LA15 LA19 LA41 QA05 QA16 SA01 TA13 UA05 UA09				
最終頁に続く					

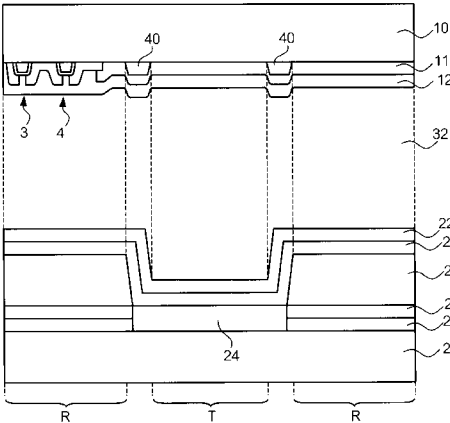
(54) 【発明の名称】 液晶表示装置、その製造方法および電子機器

(57) 【要約】 (修正有)

【課題】コントラストの低下を抑制し、表示品質を改善する。

【解決手段】素子基板上において、境界領域に相当する部分に遮光層を設け、光漏れが生じる部分をこれで覆う。或いは、素子基板上において、層間絶縁膜を配置することで画素電極の開口率を高くしてコントラストを向上すると共に、境界領域に相当する部分の一部に画素電極のコンタクトホールを設けることによって遮光され光漏れを低減する。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

表面に第 1 の透明電極が形成された第 1 の基板と、
前記第 1 の透明電極と対向する面側に第 2 の透明電極が形成された第 2 の基板と、
前記第 1 の基板と前記第 2 の基板との間に保持された液晶層とを有し、
前記第 2 の基板は、前記第 1 の透明電極と前記第 2 の透明電極とが対向する画素領域に前記液晶層の層厚が異なることにより区別される反射表示領域と透過表示領域と前記 2 つの表示領域の境界領域とを有し、
前記第 1 の基板は、スイッチング素子と遮光層とを有し、
前記スイッチング素子は、第 1 の金属膜と絶縁膜と前記第 1 の透明電極に導通する第 2 の金属膜とが積層されることにより形成され、
前記遮光層は、前記スイッチング素子を形成する複数の構成要素の少なくともひとつと同一の物質であり、前記第 1 の基板上にあって前記第 2 の基板上の前記境界領域に対向する領域の少なくとも一部を覆うように形成されることを特徴とする液晶表示装置。

【請求項 2】

表面に第 1 の透明電極が形成された第 1 の基板と、
前記第 1 の透明電極と対向する面側に第 2 の透明電極が形成された第 2 の基板と、
前記第 1 の基板と前記第 2 の基板との間に保持された液晶層とを有し、
前記第 2 の基板は、前記第 1 の透明電極と前記第 2 の透明電極とが対向する画素領域に前記液晶層の層厚が異なることにより区別される反射表示領域と透過表示領域と前記 2 つの表示領域の境界領域とを有し、
前記第 1 の基板は、スイッチング素子と保持容量とを有し、
前記スイッチング素子は、第 1 の金属膜と絶縁膜と前記第 1 の透明電極に導通する第 2 の金属膜とが積層されることにより形成され、
前記保持容量は、第 1 の容量電極と誘電体と第 2 の容量電極とにより形成され、前記第 1 の基板上にあって前記第 2 の基板上の前記境界領域に対向する領域の少なくとも一部を覆うように形成されることを特徴とする液晶表示装置。

【請求項 3】

表面に第 1 の透明電極が形成された第 1 の基板と、
前記第 1 の透明電極と対向する面側に第 2 の透明電極が形成された第 2 の基板と、
前記第 1 の基板と前記第 2 の基板との間に保持された液晶層とを有し、
前記第 2 の基板は、前記第 1 の透明電極と前記第 2 の透明電極とが対向する画素領域に前記液晶層の層厚が異なることにより区別される反射表示領域と透過表示領域と前記 2 つの表示領域の境界領域とを有し、
前記第 1 の基板は、データ線とスイッチング素子とを有し、かつ、前記データ線と前記スイッチング素子とを前記第 1 の透明電極から絶縁する絶縁層とを有し、
前記第 1 の透明電極と前記絶縁層との間には前記スイッチング素子と前記第 1 の透明電極とを導通させる金属層とコンタクトホールとを備え、
前記コンタクトホールは、前記第 1 の基板上の前記境界領域に対向する前記第 2 の基板上にある領域の少なくとも一部に形成されることを特徴とする液晶表示装置。

【請求項 4】

表面に第 1 の透明電極が形成された第 1 の基板と、
前記第 1 の透明電極と対向する面側に第 2 の透明電極が形成された第 2 の基板と、
前記第 1 の基板と前記第 2 の基板との間に保持された液晶層とを有し、
前記第 2 の基板は、前記第 1 の透明電極と前記第 2 の透明電極とが対向する画素領域に前記液晶層の層厚が異なることにより区別される反射表示領域と透過表示領域と前記 2 つの表示領域の境界領域とを有し、
前記第 1 の基板は、第 1 の金属膜と絶縁膜と前記第 1 の透明電極に導通する第 2 の金属膜が積層されることにより形成されるスイッチング素子と遮光層とを有する液晶表示装置の製造方法であって、

前記遮光層は、前記スイッチング素子を形成する複数の構成要素の少なくともひとつと同一の物質および工程で形成されることを特徴とする液晶表示装置の製造方法。

【請求項 5】

表面に第 1 の透明電極が形成された第 1 の基板と、
前記第 1 の透明電極と対向する面側に第 2 の透明電極が形成された第 2 の基板と、
前記第 1 の基板と前記第 2 の基板との間に保持された液晶層とを有し、
前記第 2 の基板は、前記第 1 の透明電極と前記第 2 の透明電極とが対向する画素領域に前記液晶層の層厚が異なることにより区別される反射表示領域と透過表示領域と前記 2 つの表示領域の境界領域とを有し、
前記第 1 の基板は、第 1 の金属膜と絶縁膜と前記第 1 の透明電極に導通する第 2 の金属膜とが積層されることにより形成されるスイッチング素子と、第 1 の容量電極と誘電体と第 2 の容量電極とにより形成される保持容量とを有する液晶表示装置の製造方法であって、
前記第 1 の容量電極を、前記第 1 の基板上にあって前記第 2 の基板上の前記境界領域に対向する領域の少なくとも一部を覆うように形成する第 1 工程と、
前記第 1 の容量電極と前記第 2 の容量電極との間に保持された誘電体を前記第 1 工程で形成された前記第 1 の容量電極上に形成する第 2 工程と、
前記第 2 の容量電極を前記第 2 工程で形成された前記誘電体上に形成する第 3 工程とを有することを特徴とする液晶表示装置の製造方法。

【請求項 6】

前記第 1 の容量電極は、前記スイッチング素子を構成する前記第 1 の金属膜と同一の工程で形成されることを特徴とする請求項 5 記載の液晶表示装置の製造方法。

【請求項 7】

前記第 2 の容量電極は、前記スイッチング素子を構成する前記第 2 の金属膜と同一の工程で形成されることを特徴とする請求項 5 記載の液晶表示装置の製造方法。

【請求項 8】

前記誘電体は、前記スイッチング素子を構成する絶縁膜と同様に、前記第 1 の金属膜を陽極酸化することで得られることを特徴とする請求項 5 記載の液晶表示装置の製造方法。

【請求項 9】

表面に第 1 の透明電極が形成された第 1 の基板と、
前記第 1 の透明電極と対向する面側に第 2 の透明電極が形成された第 2 の基板と、
前記第 1 の基板と前記第 2 の基板との間に保持された液晶層とを有し、
前記第 2 の基板は、前記第 1 の透明電極と前記第 2 の透明電極とが対向する画素領域に前記液晶層の層厚が異なることにより区別される反射表示領域と透過表示領域と前記 2 つの表示領域の境界領域とを有し、
前記第 1 の基板は、データ線とスイッチング素子とを有し、かつ、前記データ線と前記スイッチング素子とを前記第 1 の透明電極から絶縁する絶縁層とを有し、
前記第 1 の透明電極と前記絶縁層との間には前記スイッチング素子と前記第 1 の透明電極とを導通させる金属層とコンタクトホールとを有する液晶表示装置の製造方法であって、
前記コンタクトホールは、前記第 1 の基板上にあって前記第 2 の基板上の前記境界領域に対向する領域の少なくとも一部に形成される工程を有することを特徴とする液晶表示装置の製造方法。

【請求項 10】

請求項 1 ないし 3 のいずれかに記載の液晶表示装置を表示部として用いたことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示装置およびその製造方法ならびに当該液晶表示装置を用いた電子機器に係り、特に半透過・反射型液晶表示装置に関する。

【0002】

【従来の技術】

現在利用されている種々の液晶表示装置の中には、透過表示モードおよび反射表示モードにて画像表示が可能な半透過・反射型液晶表示装置がある。

半透過・反射型液晶表示装置においては、ひとつの画素領域中には透過表示領域と反射表示領域とが含まれる。液晶層を通過する光の光路長は、反射表示領域では観察者側表面より入射する入射光が底面で反射されて観察者側に出射されるため、底面より光が入射されてそのまま観察者側へ出射される透過表示領域の光路長と比較して約2倍となる。

【0003】

液晶表示装置の視認性は、液晶の長短軸の屈折率差 Δn と液晶層の層厚 d との積 $\Delta n d$ （リタデーション）を最適化することで得られるが、半透過・反射型液晶表示装置においては、同一の液晶材料に対して異なる光路長、すなわち層厚を有する表示領域により構成されるため、双方の出射光の光学特性が異なり、同一の視認性が得られないという問題があった。 10

【0004】

上述の問題を解決するために、特許文献1に示されるように透過表示領域と反射表示領域とで層厚を異ならせる構成が開発され、これにより双方の領域でリタデーションの一致させることが可能となった。

【0005】**【特許文献1】**

特開平11-242226号公報 20

【0006】**【発明が解決しようとする課題】**

しかし、この構成を採ると、層厚の異なる透過表示領域と反射表示領域との境界が、ある幅を有する斜面の領域となる。この境界領域ではリタデーションが連続的に変化し、また底面が斜面のため液晶分子の配向状態が乱れるため、この部分から光が漏れ出してコントラストが低下し、表示品質が低下するという問題が生じた。

本発明はこのような背景の下になされたもので、従来よりも表示品質を向上させた半透過・反射型液晶表示装置の提供を目的としている。

【0007】**【課題を解決するための手段】**

上記課題を解決するために、本発明に係る液晶表示装置は、表面に第1の透明電極が形成された第1の基板と、前記第1の透明電極と対向する面側に第2の透明電極が形成された第2の基板と、前記第1の基板と前記第2の基板との間に保持された液晶層とを有し、前記第2の基板は、前記第1の透明電極と前記第2の透明電極とが対向する画素領域に前記液晶層の層厚が異なることにより区別される反射表示領域と透過表示領域と前記2つの表示領域の境界領域とを有し、前記第1の基板は、第1の金属膜と絶縁膜と前記第1の透明電極に導通する第2の金属膜が積層されることにより形成されるスイッチング素子と遮光層とを有し、前記遮光層は、前記第1の基板上にあって前記第2の基板上の前記境界領域に対向する領域の少なくとも一部を覆うように形成されることを特徴としている。 30

【0008】

この態様によれば、前記遮光層が前記第2の基板（対向基板）上にある前記傾斜領域を覆うように前記第1の基板（素子基板）上に形成されることで、上述した光漏れの問題を低減することができ、また前記遮光層が、前記スイッチング素子を構成する材料にて前記スイッチング素子を形成する工程において形成されることで、製造工程を変化させることなく遮光膜を形成することが可能となる。 40

【0009】

また、本発明に係る液晶表示装置は、表面に第1の透明電極が形成された第1の基板と、前記第1の透明電極と対向する面側に第2の透明電極が形成された第2の基板と、前記第1の基板と前記第2の基板との間に保持された液晶層とを有し、前記第2の基板は、前記第1の透明電極と前記第2の透明電極とが対向する画素領域に前記液晶層の層厚が異なる 50

ことにより区別される反射表示領域と透過表示領域と前記２つの表示領域の境界領域とを有し、前記第１の基板は、第１の金属膜と絶縁膜と前記第１の透明電極に導通する第２の金属膜とが積層されることにより形成されるスイッチング素子と、前記第１の金属膜を第１の容量電極とし、前記第２の金属膜を第２の容量電極とすることにより形成される保持容量とを有し、前記保持容量は、前記第１の基板上にあって前記第２の基板上の前記境界領域に対向する領域の少なくとも一部を覆うように形成されることを特徴としている。

【００１０】

この態様によれば、保持容量が液晶容量に並列に形成されることにより、スイッチング素子が有する寄生容量の影響を低下させることが可能となり、また同時に、前記保持容量が前記第２の基板上の傾斜部分を覆うように前記第１の基板上に形成されることで、上述した光漏れの問題を低減することが可能となる。 10

【００１１】

また、本発明に係る液晶表示装置は、表面に第１の透明電極が形成された第１の基板と、前記第１の透明電極に対向する面側に第２の透明電極が形成された第２の基板と、前記第１の基板と前記第２の基板との間に保持された液晶層とを有し、前記第２の基板は、前記第１の透明電極と前記第２の透明電極とが対向する画素領域に前記液晶層の層厚が異なることにより区別される反射表示領域と透過表示領域と前記２つの表示領域の境界領域とを有し、前記第１の基板は、データ線とスイッチング素子とを有し、かつ、前記データ線と前記スイッチング素子とを前記第１の透明電極から絶縁する絶縁層とを有し、前記第１の透明電極と前記絶縁層との間には前記スイッチング素子と前記第１の透明電極とを導通させる金属層とコンタクトホールとを備え、前記コンタクトホールは、前記第１の基板上の前記境界領域に対向する前記第２の基板上にある領域の少なくとも一部に形成されることを特徴としている。 20

【００１２】

この態様によれば、前記第２の透明電極が、前記データ線と前記スイッチング素子が形成された平面とは異なる平面上に形成されることにより、画素領域を従来よりも大きく取ることが可能となり、また、前記コンタクトホールが前記第２の基板上の傾斜部分を覆うように前記第１の基板上に形成されることで、上述した光漏れの問題を低減することが可能となる。

【００１３】

30

【発明の実施の形態】

以下、図面を参照しつつ、本発明の実施形態について説明する。以下においては、本発明の一態様として、薄膜ダイオード（Thin Film Diode；以下、適宜TFDと表記する）等が画素に対するスイッチング素子としての役割を担う半透過・反射型液晶表示装置を例に説明を行う。

なお、以下に示される複数の図において、同一の部分については同一の符号を付し、適宜その説明を省略する。また、図が煩雑になるのを防ぐため、各部の詳細な説明をする際にも、不要な部分については適宜図示および説明を省略する。

【００１４】

40

< 第１実施形態 >

図１は本発明の第１実施形態に係る液晶パネルの電氣的構成を示すブロック図である。同図に示されるように、液晶パネル１には複数の走査線２（コモン電極）が行（X）方向に延在して形成される一方、複数のデータ線３（セグメント電極）が列（Y）方向に延在して形成される。走査線２とデータ線３との各交差にはTFD素子４と液晶容量５からなる画素６が形成されている。

【００１５】

複数の走査線２はそれぞれ導線 $X_1, X_2, \dots, X_m$ を介して駆動回路であるXドライバ７に接続され、また複数のデータ線３はそれぞれ導線 $Y_1, Y_2, \dots, Y_n$ を介してYドライバ８に接続される。なお、導線 $X_1, X_2, \dots, X_m$ および導線 $Y_1, Y_2, \dots, Y_n$ については、それらの個々を特に区別する必要がない場合には、それぞれ導線Xおよび 50

導線 Y と表記する。

【 0 0 1 6 】

図 2 は前記液晶パネル 1 の斜視図を示している。図および説明の理解を容易にするため、同図においては観察者側を下方に示している。同図に示されるように、当該液晶表示装置 1 0 0 は相互に対向する第 1 の基板たる素子基板 1 0 および第 2 の基板たる対向基板 2 0 とがシール材 3 0 によって貼り合わされると共に、両基板とシール材 3 0 とによって囲まれた領域に液晶 3 2 が封入された構成となっている。シール材 3 0 は、対向基板 2 0 の外周辺に沿って略長方形の枠状に形成される。そしてこのシール材 3 0 の一部には、液晶 3 2 を封入するための開口部が形成されており、この開口部を通して液晶 3 2 が封入された後、封止材 3 3 によって封止される。

10

【 0 0 1 7 】

図 3 は図 2 中の A - A ' 部分の断面図である。同図において、第 1 の基板である素子基板 1 0 上には第 1 の透明電極 1 1 , データ線 3 , T F D 素子 4 , 第 1 の配向膜 1 2 等が形成され、第 2 の基板である対向基板 2 0 上には第 2 の透明電極 2 1 , 第 2 の配向膜 2 2 , 反射層 2 3 , カラーフィルタ 2 4 , 膜厚調整層 2 5 等が形成される。第 2 の透明電極 2 1 は行方向に延在して、走査線 2 として機能している。

上記 2 つの基板はシール材 3 0 で貼り合わされ、基板とシール材 3 0 で囲まれた空間には液晶 3 2 が封入されている。

【 0 0 1 8 】

シール材 3 0 には導電性を有する多数の導電粒子 3 1 が分散されている。これらの導電粒子 3 1 は、例えば金属メッキの施されたプラスチック粒子等であり、素子基板 1 0 および対向基板 2 0 の各々に形成された配線同士を導通させる機能と両基板間のセルギャップを一定に保つスペーサの機能とを兼ね備える。

20

【 0 0 1 9 】

複数の導線 X の先端部はシール材部分で複数の導通部 X a を形成し、複数の走査線 2 の先端部も同様にして、シール材部分で複数の導通部 2 a を形成している。これら複数の導通部 X a , 2 a は、シール材 3 0 中の導電粒子 3 1 を介して導通することにより、複数の走査線 2 は X ドライバ 7 と導通する。

【 0 0 2 0 】

なお、実際には、素子基板 1 0 および対向基板 2 0 の外側表面には入射光を偏光させるための偏光板や干渉色を補償するための位相差板等が貼着されているが、これらは本発明と直接の関係がないため、その図示と説明は省略する。同様に、素子基板 1 0 および対向基板 2 0 の内側の構成についても適宜省略がなされたが、必要な部分については後述する各部の詳細な説明にて補う。

30

【 0 0 2 1 】

パネルが以上のような構造を採ることにより、従来双方の基板に行う必要のあった I C チップ等の実装を素子基板側の一方のみに行うことが可能となり、当該液晶表示装置 1 0 0 の構成を簡素にし、製造効率を向上させることが可能となる。

【 0 0 2 2 】

図 4 は上記液晶パネル 1 の画素領域のひとつを X 方向に切断した断面図である。同図に示されるように、素子基板 1 0 上にはデータ線 3 、 T F D 素子 4 、第 1 の透明電極 1 1 、第 1 の配向膜 1 2 等が形成され、対向基板 2 0 上には反射層 2 3 、カラーフィルタ 2 4 、膜厚調整層 2 5 、第 2 の透明電極 2 1 、第 2 の配向膜 2 2 等が順次形成され、上記 2 つの基板間には液晶 3 2 が封入されている。このような構成のもと上記液晶パネル 1 は、反射表示領域 R では外部からの入射光が反射層 2 3 によって反射されることにより画像表示を行い、透過表示領域 T では図示せぬバックライトからの光により画像表示を行う。

40

【 0 0 2 3 】

また、同図から明らかなように、これらの画素領域は反射表示領域 R と透過表示領域 T とで異なるセルギャップを有している。このような構成としたのは、2 つの基板間に介在する液晶 3 2 の長短軸の屈折率差 Δn と当該液晶層の層厚 d との積 $\Delta n d$ (リタデーション

50

）を、それぞれの表示領域において最適な値となるよう層厚 d を設定し、透過表示光と反射表示光双方で高い視認性を得るためである。また、層厚 d の調整のために、反射表示領域 R には膜厚調整層 25 が形成されている。

【0024】

この膜厚調整層を形成する際にはフォトリソグラフィが用いられるが、その際の露光精度や現像の際のサイドエッチングが原因で、透過表示領域 T と反射表示領域 R との境界部分に傾斜が生じてしまう。この傾斜部分のリタデーションは透過表示領域 T と反射表示領域 R のいずれとも異なり、また配向にも乱れが生じるため、表示不良の要因となる。特に液晶モードがノーマリーホワイトモードである場合、電圧が印加されて画面が黒く表示されるべきときに前記傾斜部分より光が漏れ出すために画面のコントラストが低下するという問題がある。 10

【0025】

図5は液晶パネル1上のひとつの画素6に着目し、上下の基板の構造を示した斜視図である。同図において、対向基板20上の反射表示領域 R は透過表示領域 T を取り囲むように配置されており、このため上述の傾斜部分は、平面的には観察者側から見た場合に2つの表示領域の境界に沿って枠状に存在する。

このとき素子基板10上には、観察者側から見た場合に上記傾斜部分と同様に枠状の形状をした遮光膜40が形成される。この遮光膜40は、観察者側から基板面に対して垂直に観察した場合に上記傾斜部分と重なるように形成されている。この遮光膜40によって、外部からの入射光は遮光されて対向基板20上の上記傾斜部分には到達せず、またバックライトからの透過光は遮光されて観察者側には到達しないため、上記傾斜部分からの光漏れを防ぐことが可能となる。 20

【0026】

図6に素子基板10上の画素領域のひとつを基板面に対して垂直に観察した場合の平面図を、図7には図6の $B-B'$ 部分の断面図をそれぞれ示す。以下にこの画素領域の構成を、これら2つの図を参照しつつ説明する。

素子基板10上の第1の透明電極11は、TFD素子4を介して走査線2に接続される。ここにおいて、TFD素子4は第1のTFD素子4aと第2のTFD素子4bからなる。これらのTFD素子は前記素子基板10の表面を覆う絶縁層44の面上に形成され、第1の金属膜41と絶縁膜43と第2の金属膜42により構成されている。ここで、第1のTFD素子4aは走査線側から見ると第2の金属膜42 / 絶縁膜43 / 第1の金属膜41、すなわち金属 / 絶縁体 / 金属の順に形成されているため、この部分で正負双方向にわたり非線形のダイオードスイッチング特性を有することとなる。また第2のTFD素子4bは走査線側から見ると第1の金属膜41 / 絶縁膜43 / 第2の金属膜42となり、第1のTFD素子4aとは逆の順に形成される。すなわち第2のTFD素子4bは、第1のTFD素子4aとは正負が逆転した電流 - 電圧特性を有するダイオードとして機能する。このように2つのダイオードを逆向きに直列接続することによって、TFD素子4は正負双方向で対称の電流 - 電圧特性を有する。ただし、当該液晶表示装置が交流駆動でない場合には、上記のようにダイオードスイッチング特性を対称化する必要はなく、単一のTFD素子のみによって構成されていても問題はない。 30 40

【0027】

第2のTFD素子4bはその先端を第1の透明電極11と接している。素子基板10と第1の透明電極11との間には、遮光膜40が前述のように成膜されている。この遮光膜40は第2の金属膜42と同一の材料および同一の工程にて形成されている。

【0028】

次に、本実施形態に係る素子基板10の製造プロセスについて説明する。なお、以下の説明に用いる断面図は、上述の図7と同じ断面を示している。

まず、図8(1)に示されるように、素子基板10上面に絶縁層44が形成される。この絶縁層44は例えば酸化タンタルからなり、スパッタリング法で堆積したタンタル膜を熱酸化する方法や、酸化タンタルからなるターゲットを用いたスパッタリング法あるいはコ 50

スパッタリング法等により形成される。この絶縁層 4 4 は、続いて成膜される第 1 の金属膜 4 1 の密着性を向上させ、更に素子基板からの不純物の拡散を防止することを主目的として設けられるので、その層厚は例えば 5 0 ~ 2 0 0 n m 程度で十分である。

【 0 0 2 9 】

次いで、同図 (2) に示されるように、絶縁層 4 4 上面に第 1 の金属膜 4 1 が成膜される。この第 1 の金属膜 4 1 の組成は、例えばタンタル単体あるいはタンタル合金からなる。タンタル合金とする場合、主成分のタンタルに例えばタングステン、クロム、モリブデン、レニウム、イットリウム、ランタン、ディスプロシウム等の周期律表において第 6 ~ 第 8 族に属する元素を添加しても良い。なお、添加する元素としてはタングステンが好ましく、その含有割合は、例えば 0 . 1 ~ 6 重量 % が望ましい。

10

また、第 1 の金属膜 4 1 は、スパッタリング法や電子ビーム蒸着法等で形成可能であり、タンタル合金からなる第 1 の金属膜 4 1 を形成する場合には、混合ターゲットを用いたスパッタリング法や、コスパッタリング法、電子ビーム蒸着法等が用いられる。なお、第 1 の金属膜 4 1 の膜厚は、T F D 素子の用途によって好適な値が選択され、例えば 1 0 0 ~ 5 0 0 n m 程度である。

そして、同図 (3 a) および (3 b) に示されるように、第 1 の金属膜 4 1 が一般に用いられているフォトリソグラフィおよびエッチング技術によってパターンニングされる。

【 0 0 3 0 】

続いて、同図 (4) に示されるように、T F D 素子 4 に相当する部分、およびデータ線 3 の基礎となる部分にある第 1 の金属膜 4 1 の表面に絶縁膜 4 3 が形成される。詳細には、第 1 の金属膜 4 1 の表面が、陽極酸化法によって酸化することで形成される。絶縁膜 4 3 の膜厚は、その用途によって好ましい値が選択され、例えば 2 0 ~ 3 0 n m 程度である。陽極酸化で用いられる化成液は特に限定されないが、例えば 0 . 0 1 ~ 0 . 1 重量 % のクエン酸水溶液を用いることができる。

20

【 0 0 3 1 】

次いで、図 9 (5) に示されるように、第 2 の金属膜 4 2 が成膜される。この第 2 の金属膜 4 2 は、例えばクロムや、アルミニウム、チタン、モリブデン等であり、スパッタリング法などによって堆積させることによって形成される。また、第 2 の金属膜 4 2 の膜厚は、例えば 5 0 ~ 3 0 0 n m 程度である。

【 0 0 3 2 】

30

続いて、同図 (6 a) および (6 b) に示されるように、第 2 の金属膜 4 2 が一般に用いられているフォトリソグラフィおよびエッチング技術によってパターンニングされる。これにより、第 1 , 第 2 の T F D 素子 4 a , 4 b における第 2 の金属膜 4 2 が離間して形成されるとともに、データ線 3 の最上層も第 2 の金属膜 4 2 によって被覆されることになる。また同時に、ここで遮光膜 4 0 が形成されることとなる。

【 0 0 3 3 】

そして、同図 (7) に示されるように、データ線 3 から枝分かれした絶縁膜 4 3 のうちの斜線部分が、その基礎となっている第 1 の金属膜 4 1 とともに、一般に用いられているフォトリソグラフィおよびエッチング技術により除去される。これにより、第 1 , 第 2 の T F D 素子 4 a , 4 b で共用される第 1 の金属膜 4 1 が、データ線 3 の最下層たる第 1 の金属膜 4 1 から電氣的に分離されることになる。

40

【 0 0 3 4 】

次に、同図 (8) に示されるように、透明電極 1 1 となる導電膜が成膜される。この導電膜は、半透過・反射型の液晶表示パネルでは I T O (I n d i u m T i n O x i d e) が好適であり、スパッタリング法等によって膜厚 3 0 ~ 2 0 0 n m で堆積させることで成膜される。

【 0 0 3 5 】

続いて、同図 (9) に示されるように、導電膜が、一般に用いられているフォトリソグラフィおよびエッチング技術によってパターンニングされて、透明電極 1 1 が形成される。

【 0 0 3 6 】

50

そして最後に、透明電極 1 1 上に配向膜 1 2 を成膜する（図示しない）。前記配向膜 1 2 は、例えばポリイミド等の耐熱性樹脂からなる。

配向膜 1 2 を基板上に成膜したら、液晶分子を一定の方向に配向させるために、配向膜 1 2 の表面にラビング処理を施す。配向膜 1 2 の膜厚は、例えば 50 ~ 100 nm 程度である。

【0037】

このようなプロセスにより、素子基板 1 0 には第 1 の T F D 素子 4 a と第 2 の T F D 素子 4 b からなる T F D 素子 4 が、透明電極 1 1 とともに形成される。

そして、このように構成される素子基板 1 0 には、透明電極 1 1 と交差して行方向に延在する走査線 2 や、透明電極 2 1 に対応する各色のカラーフィルタ 2 4 などが形成された対向基板 2 0 が、シール材 3 0 とスペーサである導電粒子 3 1 によって一定の間隙を保って貼り合わせられ、さらに、この閉空間に、例えば T N (T w i s t e d N e m a t i c) 型の液晶 3 2 が封入されて、最終的に液晶表示装置として構成される。

【0038】

また、上述の製造方法は、図 9 (6) にて T F D 素子 4 に加えて遮光膜 4 0 を同時に形成する点を除けば、既存の製造方法と同様である。すなわち、本実施形態においては、第 2 の金属膜 4 2 のパターニング形状を変化させるだけで、その他の製造工程を変更することなく遮光膜を形成することが可能である。

【0039】

なお、前記遮光膜 4 0 は、上述の説明においては第 2 の金属膜 4 2 によって形成されているが、前記遮光膜 4 0 の材料としては遮光性を有する物質であれば良く、その材料および形成工程については上述の方法に限定されるものではない。例えば上述の製造方法において、図 8 (2) に示された第 1 の金属膜 4 1 の形成工程において遮光膜 4 0 を同時に形成することも可能であり、また、T F D 素子 4 のように第 1 の金属膜 4 1、第 2 の金属膜 4 2、絶縁膜 4 3 の積層構造によって形成することも可能である。

【0040】

< 第 2 実施形態 >

以下では第 2 実施形態について説明を行う。

図 1 0 は本発明の第 2 実施形態に係る液晶パネル 1 ' の電氣的構成を示すブロック図である。同図において、第 1 実施形態と共通する部分については同一の符号を付し、その説明を省略する。

【0041】

本実施形態においては、画素中に保持容量 9 を有することを特徴としている。この保持容量 9 は液晶容量 5 に対しては並列に、T F D 素子 4 に対しては直列に接続されている。

【0042】

図 1 1 は本実施形態に係る液晶パネル 1 ' のシール材部分および隣接する画素領域を基板面に対して垂直に観察した場合の平面図を、また、図 1 2 は図 1 1 中の C - C ' 部分の断面図を示している。以下にこの画素領域の構成を、これら 2 つの図を参照しつつ説明する。

【0043】

本実施形態においては、対向基板 2 0 の傾斜部分に重なるように第 1 の金属膜 5 1、絶縁膜 5 3、第 2 の金属膜 5 2 の積層された積層体 5 4 が素子基板 1 0 上に配置されている。この積層体 5 4 の第 1 の金属膜 5 1 は、図 1 1 に示されるように隣接する画素領域の第 1 の金属膜 5 1 と互いに導通しており、端部の第 1 の金属膜 5 1 はシール材部分に延在する走査線の導通部 2 a と導通している。そしてここで導通部 2 a に接続することで、導電粒子 3 1 を介して第 2 の透明電極 2 1 と導通し、第 2 の透明電極 2 1、すなわち走査線 2 と等電位となる。また、この積層体 5 4 の第 2 の金属膜 5 2 は、データ線 3 や T F D 素子 4 を構成している第 2 の金属膜 4 2 と同一の材料であり、これらは同一の工程で形成され、互いに導通している。すなわち、前記積層体 5 4 は、前記第 1 の金属膜 5 1 を第 1 の極板、前記第 2 の金属膜 5 2 を第 2 の極板、前記絶縁膜 5 3 を誘電体としたコンデンサを形成

し、前記液晶容量 5 に並列に接続されている。よって、このコンデンサは当該画素領域に対して、保持容量として作用する。

【0044】

なお、第 1 の金属膜 51 のうち、導通のために形成される部分、すなわち対向基板 20 上の傾斜部分に重ならない部分については、表示領域の開口率に影響を及ぼすため、その面積を可能な限り小さくする必要がある。

【0045】

次に、本実施形態に係る素子基板 10 の製造プロセスについて説明する。なお、以下の説明に用いる断面図は、上述の図 12 と同じ断面を示している。

まず、図 13 (1) に示されるように、素子基板 10 上面に絶縁層 44 が形成される。この絶縁層 44 は例えば酸化タンタルからなり、スパッタリング法で堆積したタンタル膜を熱酸化する方法や、酸化タンタルからなるターゲットを用いたスパッタリング法あるいはコスパッタリング法等により形成される。この絶縁層 44 は、続いて成膜される第 1 の金属膜 51 の密着性を向上させ、更に素子基板からの不純物の拡散を防止することを主目的として設けられるので、その層厚は例えば 50 ~ 200 nm 程度で十分である。

【0046】

次いで、同図 (2) に示されるように、絶縁層 44 上面に第 1 の金属膜 51 が成膜される。この第 1 の金属膜 51 の組成は、例えばタンタル単体あるいはタンタル合金からなる。タンタル合金とする場合、主成分のタンタルに例えばタングステン、クロム、モリブデン、レニウム、イットリウム、ランタン、ディスプロシウム等の周期律表において第 6 ~ 第 8 族に属する元素を添加しても良い。なお、添加する元素としてはタングステンが好ましく、その含有割合は、例えば 0.1 ~ 6 重量% が望ましい。

また、第 1 の金属膜 51 は、スパッタリング法や電子ビーム蒸着法等で形成可能であり、タンタル合金からなる第 1 の金属膜 51 を形成する場合には、混合ターゲットを用いたスパッタリング法や、コスパッタリング法、電子ビーム蒸着法等が用いられる。なお、第 1 の金属膜 51 の膜厚は、TFD 素子の用途によって好適な値が選択され、例えば 100 ~ 500 nm 程度である。

そして、同図 (3a) および (3b) に示されるように、第 1 の金属膜 51 が一般に用いられているフォトリソグラフィおよびエッチング技術によってパターンニングされる。ここで、本実施形態では上述の第 1 実施形態の同工程、すなわち図 8 (3a) および (3b) とは異なり、配線部分および TFD 素子部分に加えて積層体 54 となる部分の第 1 の金属膜 51 が同時に形成される。

【0047】

続いて、同図 (4) に示されるように、TFD 素子 4 に相当する部分、およびデータ線 3 の基礎となる部分にある第 1 の金属膜 51 の表面に絶縁膜 53 が形成される。詳細には、第 1 の金属膜 51 の表面が、陽極酸化法によって酸化することで形成される。絶縁膜 53 の膜厚は、その用途によって好ましい値が選択され、例えば 20 ~ 30 nm 程度である。陽極酸化で用いられる化成液は特に限定されないが、例えば 0.01 ~ 0.1 重量% のクエン酸水溶液を用いることができる。

【0048】

そして、図 14 (5) に示されるように、データ線 3 から枝分かれした絶縁膜 53 のうちの斜線部分が、その基礎となっている第 1 の金属膜 51 とともに、一般に用いられているフォトリソグラフィおよびエッチング技術により除去される。これにより、第 1、第 2 の TFD 素子 4a, 4b で共用される第 1 の金属膜 51 が、データ線の最下層たる第 1 の金属膜 51 から電氣的に分離されることになる。

【0049】

続いて、同図 (6) に示されるように、積層体 54 に相当する部分の第 1 の金属膜 51 の表面に絶縁膜 53 が形成される。この工程は図 13 (4) の場合と同様に、陽極酸化法を用いることで形成されるが、ここでは図 13 (4) の場合と異なり、絶縁膜 53 の膜厚は 200 ~ 400 nm 程度となるように成膜する。

10

20

30

40

50

【 0 0 5 0 】

次いで、同図（ 7 ）に示されるように、第 2 の金属膜 5 2 が成膜される。この第 2 の金属膜 5 2 は、例えばクロムや、アルミニウム、チタン、モリブデン等であり、スパッタリング法などによって堆積させることによって形成される。また、第 2 の金属膜 5 2 の膜厚は、例えば 5 0 ~ 3 0 0 n m 程度である。

【 0 0 5 1 】

続いて、同図（ 8 ）に示されるように、第 2 の金属膜 5 2 が一般に用いられているフォトリソグラフィおよびエッチング技術によってパターンニングされる。これにより、第 1 , 第 2 の T F D 素子 4 a , 4 b における第 2 の金属膜 5 2 が離間して形成されるとともに、データ線 3 の最上層も第 2 の金属膜 5 2 によって被覆されることになる。

10

【 0 0 5 2 】

次に、同図（ 9 ）に示されるように、透明電極 1 1 となる導電膜が成膜される。この導電膜は、半透過・反射型の液晶表示パネルでは I T O が好適であり、スパッタリング法等によって膜厚 3 0 ~ 2 0 0 n m で堆積させることで成膜される。

【 0 0 5 3 】

続いて、同図（ 1 0 ）に示されるように、導電膜が一般に用いられているフォトリソグラフィおよびエッチング技術によってパターンニングされて、透明電極 1 1 が形成される。

【 0 0 5 4 】

そして最後に、透明電極 1 1 上に配向膜 1 2 を成膜する（図示しない）。前記配向膜 1 2 は、例えばポリイミド等の耐熱性樹脂からなる。配向膜 1 2 を基板上に成膜したら、液晶分子を一定の方向に配向させるために、配向膜 1 2 の表面にラビング処理を施す。配向膜 1 2 の膜厚は、例えば 5 0 ~ 1 0 0 n m 程度である。

20

【 0 0 5 5 】

このようなプロセスにより、素子基板 1 0 には第 1 の T F D 素子 4 a と第 2 の T F D 素子 4 b からなる T F D 素子 4 が、透明電極 1 1 とともに形成される。

そして、このように構成される素子基板 1 0 には、透明電極 1 1 と交差して行方向に延在する走査線 2 や、透明電極 2 1 に対応する各色のカラースフィルタ 2 4 などが形成された対向基板 2 0 が、シール材 3 0 とスペーサである導電粒子 3 1 によって一定の間隙を保って貼り合わせられ、さらに、この閉空間に、例えば T N (T w i s t e d N e m a t i c) 型の液晶 3 2 が封入されて、最終的に液晶表示装置として構成される。

30

【 0 0 5 6 】

上述のように保持容量 9 が付加されることにより、寄生容量が表示に与える影響を低減させることができる。液晶容量 5 を C_{LC} , T F D 素子 4 の寄生容量を C_{TFD} , 保持容量を C_R とすると、液晶部分の容量は C_{LC} と C_R の和で表ることができる。すなわち、液晶部分の T F D 素子 4 に対する容量比を k とすると、 k は数 1 で表される。

【 0 0 5 7 】

【数 1】

$$k = \frac{C_{LC} + C_R}{C_{TFD}}$$

40

【 0 0 5 8 】

すなわち、本発明を適用することにより、 C_{LC} や C_{TFD} を変化させずに、つまり画素 6 や T F D 素子 4 のサイズや材料を変化することなく、保持容量 C_R を変化させることで容量比 k を向上させることが可能である。

容量比 k はその値が大きいほど寄生容量 C_{TFD} の影響を小さくすることができるが、その反面容量比 k を大きくする、すなわち保持容量 C_R を増大させると、今度は液晶に対する電圧負荷が高くなる。容量比 k の値は、望ましくは 3 ~ 4 程度の値であり、この値を示すように保持容量 C_R の材料やサイズを決定すればよい。

【 0 0 5 9 】

50

なお、前記積層体 5 4 の、第 1 の金属膜 5 1 / 絶縁膜 5 3 / 第 2 の金属膜 5 2 という構成は T F D 素子 4 の構成と同一であるが、前記積層体 5 4 における絶縁膜 5 3 の層厚は 2 0 0 ~ 4 0 0 n m 程度と、T F D 素子 4 の絶縁膜 4 3 の膜厚 (約 2 0 ~ 3 0 n m) の約 1 0 倍以上であるから、この積層体 5 4 がダイオードスイッチング特性を有することはない。

【 0 0 6 0 】

以上のように、本実施形態に説明された要領で積層体 5 4 を構成することにより、前記積層体 5 4 は遮光膜であると同時に保持容量として機能し、液晶表示装置の表示品質の向上に重疊的に寄与する。

【 0 0 6 1 】

なお、上述の説明では積層体 5 4 を構成する第 1 の金属膜 5 1 , 第 2 の金属膜 5 2 は T F D 素子 4 を形成する工程において同時に形成されているが、積層体 5 4 は T F D 素子 4 とは異なる工程において形成されてもよい。 10

また、上述の説明では積層体 5 4 を構成する第 1 の金属膜 5 1 , 第 2 の金属膜 5 2 , 絶縁膜 5 3 は T F D 素子 4 を構成する第 1 の金属膜 5 1 , 第 2 の金属膜 5 2 , 絶縁膜 5 3 と同一の物質により形成されているが、積層体 5 4 は遮光性を有しかつ保持容量を有する構成であれば、T F D 素子 4 と同一の構成である必要はなく、その構成要素を問わない。

【 0 0 6 2 】

< 第 3 実施形態 >

以下では第 3 実施形態について説明を行う。

本実施形態においては、係る液晶パネルの電氣的構成は第 1 実施形態と同一である。ゆえにこの説明は省略する。 20

図 1 5 は本発明の第 3 実施形態に係る液晶パネル 1 の画素領域のひとつを、素子基板 1 0 の基板面に対して垂直に見た平面図であり、また図 1 6 は図 1 5 中 D - D ' 部分の断面図をそれぞれ示す。本実施形態において上述の 2 つの実施形態と大きく異なる点は、第 1 の透明電極 1 1 が画素領域のほぼ全体に広がっている点である。これは、図 1 6 に示されるように、基板上に透明の絶縁層 6 1 を形成することによって、第 1 の透明電極 1 1 がデータ線 3 と導通することなく画素領域全体を覆うことができることによる。以下に上記素子基板 1 0 の構成を説明する。

【 0 0 6 3 】

素子基板 1 0 上には第 1 の金属膜 4 1 、絶縁膜 4 3 、第 2 の金属膜 4 2 によりデータ線 3 および T F D 素子 4 が形成される。これらの材料および製法は上述の第 1 実施形態と同様であるため、ここではその説明を省略する。 30

第 2 の T F D を構成する第 2 の金属膜 4 2 と導通するように、導電体 6 2 が形成される。この導電体 6 2 は第 2 の金属膜 4 2 と同じクロムであり、第 2 の金属膜 4 2 と同時に形成される。

次に基板上には絶縁層 6 1 が形成される。この絶縁層 6 1 は感光性アクリル樹脂等からなり、上述の T F D 素子 4 および導電体 6 2 がじゅうぶん被覆される程度の層厚を以て形成される。

【 0 0 6 4 】

前記絶縁層 6 1 上に透明電極である第 1 の透明電極 1 1 が形成される。その材料および成膜法は第 1 実施形態にて既に述べた通りである。 40

この第 1 の透明電極 1 1 上には、上記導電体 6 2 に接触し、かつ対向基板 2 0 上にある前記傾斜部分と基板面に対し垂直に見たときに重なるようにコンタクトホール 6 3 が設けられている。このコンタクトホール 6 3 を介して第 1 の透明電極 1 1 は導電体 6 2 および T F D 素子 4 と導通することによって、第 1 の基板と第 2 の基板間に介在する液晶層に電圧を印加することが可能となる。

【 0 0 6 5 】

続いて、本実施形態に係る素子基板 1 0 の製造プロセスについて説明する。なお、以下の説明に用いる断面図は、上述の図 1 6 と同じ断面を示している。

本実施形態に係る素子基板 1 0 の製造プロセスについては、図 8 (5) に示された第 2 の 50

金属膜 4 2 のパターニング工程までは第 1 実施形態と同様であり、その説明は省略し、これに続く工程から説明を始める。

【 0 0 6 6 】

図 1 7 (1) に示されるように、第 2 の金属膜 4 2 が一般に用いられているフォトリソグラフィおよびエッチング技術によってパターニングされる。これにより、第 1 , 第 2 の T F D 素子 4 a , 4 b における第 2 の金属膜 4 2 が離間して形成されるとともに、データ線 3 の最上層も第 2 の金属膜 4 2 によって被覆されることになる。図 8 (6) と異なる点は、遮光膜 4 0 が形成されない点のみである。

【 0 0 6 7 】

第 2 の金属膜 4 2 のパターニングの後に、同図 (2) に示されるように絶縁層 6 1 を形成する。具体的には、例えば絶縁層 6 1 が感光性アクリル樹脂のとき、前記絶縁層 6 1 はスピコート法等により形成される。絶縁層 6 1 は第 1 の透明電極 1 1 とデータ線 3 とを絶縁するために形成されているので、その層厚はデータ線 3 が十分覆われる程度であればよい。

【 0 0 6 8 】

絶縁層 6 1 が形成されたら、続いて同図 (3) に示されるようにコンタクトホール 6 3 を形成する。前記コンタクトホール 6 3 は、例えばドライエッチング等の方法により、次工程で成膜される透明電極 1 1 と導電体 6 2 が導通するように形成される。その後、同図 (4) に示されるように透明電極 1 1 が成膜される。

その後図 8 (7) に示された第 1 の金属膜 4 1 の不要部分の除去を同様に行い、配向膜 1 2 の成膜およびラビング処理を行う。これらは第 1 実施例と同様であるため、その説明を省略する。

【 0 0 6 9 】

このような構造を採ることで、当該画素領域にある第 1 の透明電極 1 1 の面積はデータ線 3 の位置の影響を受けずに、隣接する画素領域の第 1 の透明電極 1 1 と接触しない範囲で可能な限り大きくすることができ、開口率が向上する。すなわち当該液晶表示装置のコントラストを高めることができる。

【 0 0 7 0 】

また、上述のように、前記コンタクトホール 6 3 が対向基板 2 0 上にある前記傾斜部分と基板面に対し垂直に見たときに重なるように設けられることで、当該コンタクトホール 6 3 が表示領域上で開口率を下げる要因とならず、かつ、当該傾斜部分の少なくとも一部は前記コンタクトホール 6 3 により遮光されて前述の光漏れを低減するというふたつの効果を同時に有する。

なお、上記導電体 6 2 の形状については、第 1 の透明電極 1 1 と T F D 素子 4 とが導通できるだけの大きさがあれば十分なのだが、この導電体 6 2 の形状を前記傾斜部分の一部または全部と一致するように大きく形成してもよい。このようにすることで前記傾斜部分の光漏れを防ぐ遮光領域を増加させることが可能である。

【 0 0 7 1 】

最後に、以上で説明した液晶表示装置 1 0 0 を搭載した電子機器について説明する。

図 1 8 は液晶表示装置 1 0 0 を表示部とする携帯電話端末 7 0 の外観図である。同図において携帯電話端末 7 0 は、複数の操作ボタン 7 1 の他、受話口 7 2 , 送話口 7 3 と共に、電話番号等の各種情報を表示する表示部として上記液晶表示装置 1 0 0 を具備している。また、携帯電話端末以外にも、上記液晶表示装置 1 0 0 は、コンピュータ、プロジェクタ、デジタルスチルカメラ、ムービーカメラ、車載機器、複写機、オーディオ機器等の各種電子機器の表示部として用いることも可能である。

【 0 0 7 2 】

< 変形例 >

なお、本発明は以下の態様にて実施することも可能である。

上述の第 1 実施形態および第 2 実施形態において、遮光膜は前記傾斜部分の全体を覆うように形成されたが、前記傾斜部分の少なくとも一部を覆っていれば、当該部分に関して前

10

20

30

40

50

述の光漏れを遮る効果を有する。

また、画素領域上の透過表示領域 T と反射表示領域 R とは、必ずしも前述の通りである必要はなく、その形状は製造可能な範囲において任意である。透過表示領域 T と反射表示領域 R の面積比についても自由であり、本発明が適用される電子機器の用途に応じて、透過表示モードに重点を置きたければ透過表示領域 T の比率を高めればよく、逆に反射表示モードに重点を置きたければ反射表示領域 R の比率を高めればよい。

【 0 0 7 3 】

また、第 3 実施形態の構成において保持容量を付加することも可能である。具体的には、上述の絶縁層 6 1 の上に I T O 等の透明材料からなる容量電極を形成し、前記容量電極の上に第 1 の透明電極 1 1 を、これらが導通せぬよう第 2 の絶縁層を間に設けつつ形成する。上述の構成のもと前記容量電極をシール材部分にて走査線電極と導通させれば、前記容量電極とデータ線 3 との間に保持容量を発生させることができる。

10

【 0 0 7 4 】

また、上述の各実施形態においては、スイッチング素子として T F D (薄膜ダイオード) を備えた液晶パネルを示したが、スイッチング素子の種類は T F D のみに限定されず、例えば T F T (T h i n F i l m T r a n s i s t o r : 薄膜トランジスタ) 等をスイッチング素子として用いたアクティブマトリクス方式の液晶パネルにおいても本発明を適用することが可能である。

【 図面の簡単な説明 】

【 図 1 】 本発明の第 1 実施形態に係る液晶パネルの電氣的構成を示すブロック図である。

20

【 図 2 】 同実施形態における液晶パネルの斜視図である。

【 図 3 】 図 2 の A - A ' 部分の断面図である。

【 図 4 】 同実施形態における画素領域のひとつを示した断面図である。

【 図 5 】 同実施形態における画素領域のひとつを示した斜視図である。

【 図 6 】 同実施形態における素子基板上の画素領域のひとつを示した平面図である。

【 図 7 】 図 6 の B - B ' 部分の断面図である。

【 図 8 】 同実施形態における素子基板の製造方法を示した図である。

【 図 9 】 同実施形態における素子基板の製造方法を示した図である。

【 図 1 0 】 本発明の第 2 実施形態に係る液晶パネルの電氣的構成を示すブロック図である。

30

【 図 1 1 】 同実施形態における液晶パネル 1 ' のシール材部分および隣接する画素領域の平面図である。

【 図 1 2 】 図 1 1 の C - C ' 部分の断面図である。

【 図 1 3 】 同実施形態における素子基板の製造方法を示した図である。

【 図 1 4 】 同実施形態における素子基板の製造方法を示した図である。

【 図 1 5 】 本発明の第 3 実施形態における素子基板上の画素領域のひとつを示した平面図である。

【 図 1 6 】 図 1 5 の D - D ' 部分の断面図である。

【 図 1 7 】 同実施形態における素子基板の製造方法を示した図である。

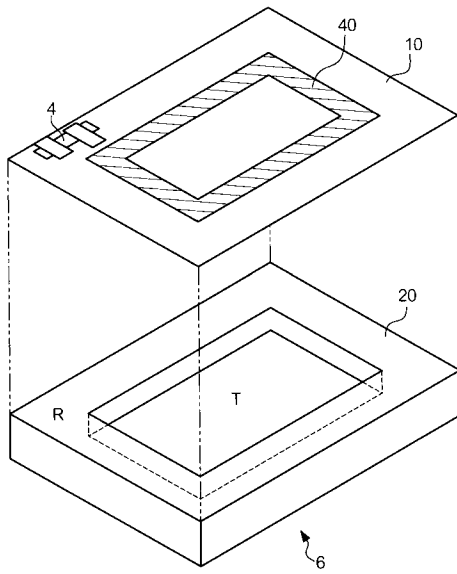
【 図 1 8 】 本発明に係る液晶表示装置を表示部として搭載した電子機器の一例を示す図である。

40

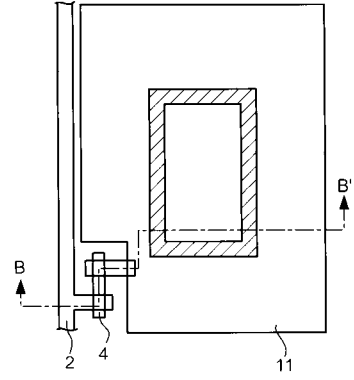
【 符号の説明 】

1 , 1 ' ... 液晶パネル、 2 ... 走査線、 3 ... データ線、 4 ... T F D 素子、 5 ... 液晶容量、 6 ... 画素、 9 ... 保持容量、 1 0 ... 素子基板、 1 1 ... 第 1 の透明電極、 2 0 ... 対向基板、 2 1 ... 第 2 の透明電極、 2 5 ... 膜厚調整層、 3 0 ... シール材、 3 1 ... 導電粒子、 3 2 ... 液晶、 4 0 ... 遮光膜、 4 1 ... 第 1 の金属膜、 4 2 ... 第 2 の金属膜、 4 3 ... 絶縁膜、 4 4 ... 絶縁層、 5 4 ... 積層体、 6 2 ... 導電体、 6 3 ... コンタクトホール、 7 0 ... 携帯電話端末、 1 0 0 ... 液晶表示装置。

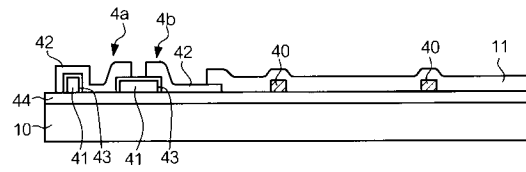
【図 5】



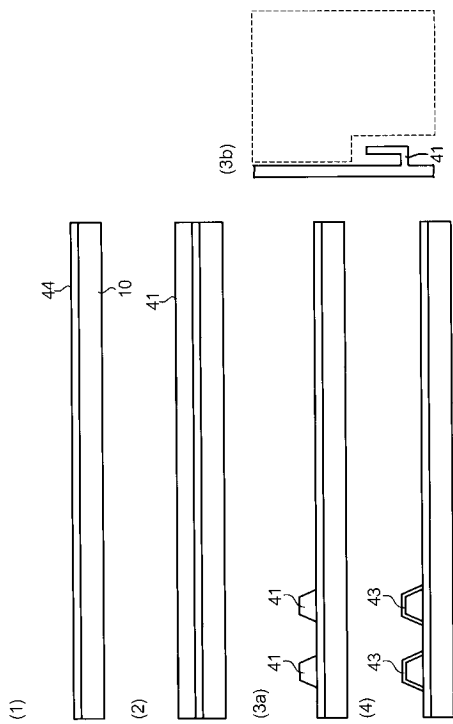
【図 6】



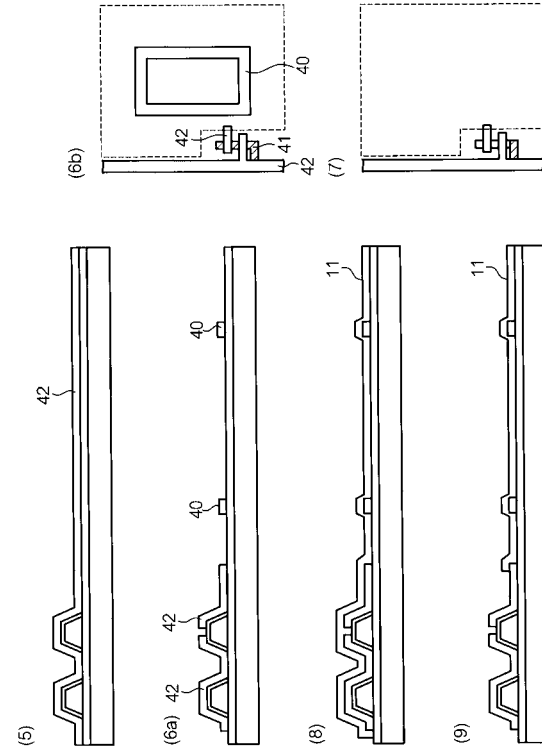
【図 7】



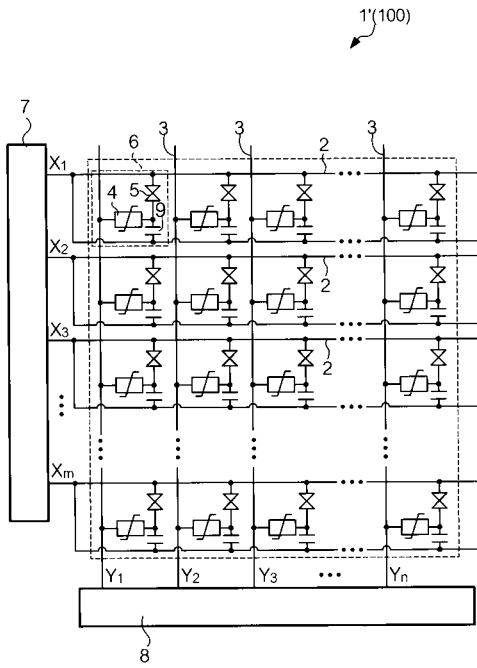
【図 8】



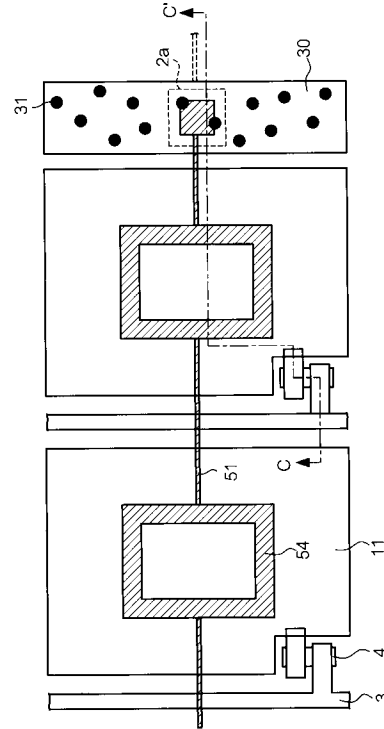
【図 9】



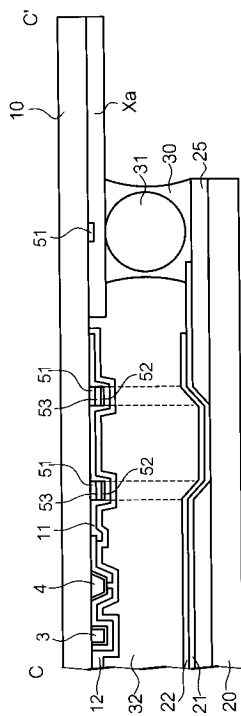
【図 10】



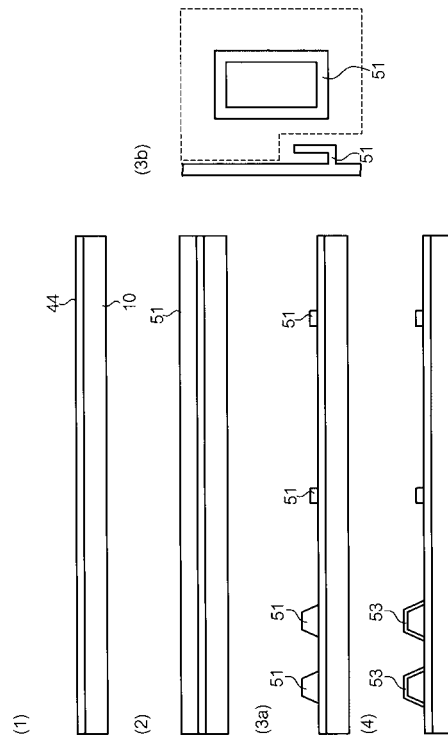
【図 11】



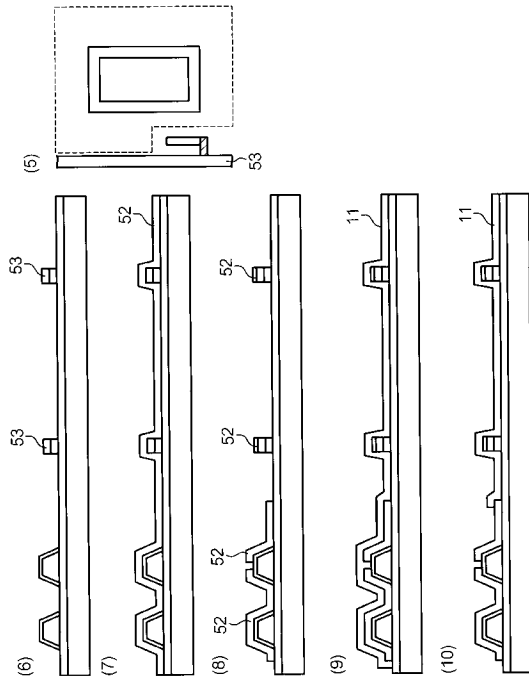
【図 12】



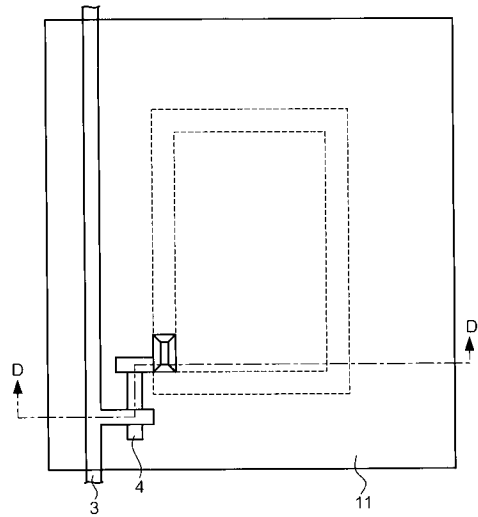
【図 13】



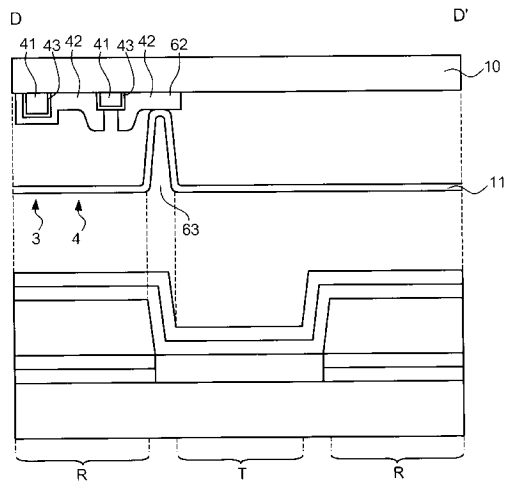
【図 14】



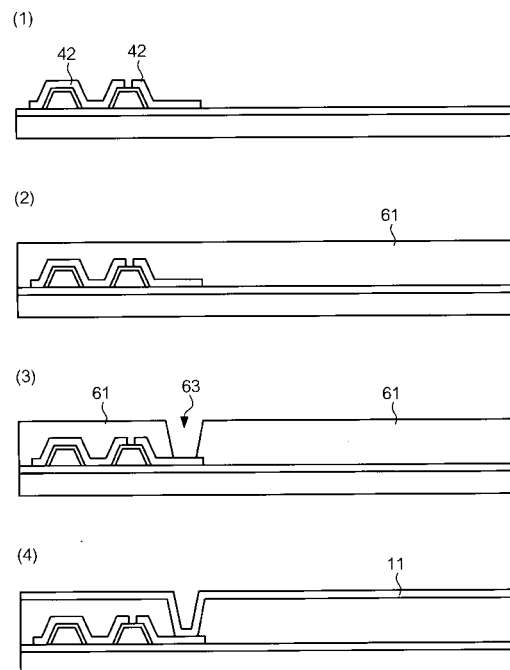
【図 15】



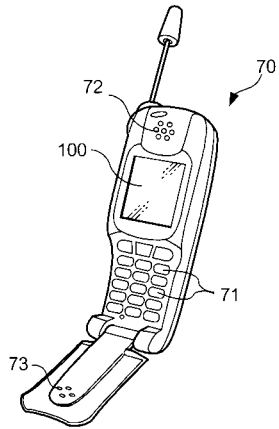
【図 16】



【図 17】



【図 18】



フロントページの続き

F ターム(参考) 2H091 FA14Y FA34Y FB08 FC02 LA03 LA17 MA03 MA07 MA10
2H092 GA17 GA29 HA04 HA05 HA13 JA03 JB56 JB62 JB66 JB68
KB25 NA01 PA09 RA05 RA10

专利名称(译)	液晶显示装置，其制造方法以及电子设备		
公开(公告)号	JP2004279717A	公开(公告)日	2004-10-07
申请号	JP2003070693	申请日	2003-03-14
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	金子英樹 田口聡志		
发明人	金子 英樹 田口 聡志		
IPC分类号	G02F1/1333 G02F1/1335 G02F1/1343 G02F1/1365		
FI分类号	G02F1/1335.500 G02F1/1335.520 G02F1/1333 G02F1/1343 G02F1/1365		
F-TERM分类号	2H089/HA07 2H089/LA07 2H089/LA15 2H089/LA19 2H089/LA41 2H089/QA05 2H089/QA16 2H089/SA01 2H089/TA13 2H089/UA05 2H089/UA09 2H091/FA14Y 2H091/FA34Y 2H091/FB08 2H091/FC02 2H091/LA03 2H091/LA17 2H091/MA03 2H091/MA07 2H091/MA10 2H092/GA17 2H092/GA29 2H092/HA04 2H092/HA05 2H092/HA13 2H092/JA03 2H092/JB56 2H092/JB62 2H092/JB66 2H092/JB68 2H092/KB25 2H092/NA01 2H092/PA09 2H092/RA05 2H092/RA10 2H189/AA07 2H189/HA05 2H189/HA16 2H189/KA01 2H189/LA15 2H189/MA05 2H189/MA15 2H191/FA02Y 2H191/FA13Y 2H191/FA31Y 2H191/FD22 2H191/FD25 2H191/GA04 2H191/GA05 2H191/GA08 2H191/GA11 2H191/GA15 2H191/GA19 2H191/HA06 2H191/JA03 2H191/LA03 2H191/LA22 2H191/MA20 2H191/NA13 2H191/NA17 2H191/NA29 2H191/NA35 2H192/AA23 2H192/BC31 2H192/BC64 2H192/BC74 2H192/CA02 2H192/CA12 2H192/DA12 2H192/DA42 2H192/DA52 2H192/EA02 2H192/EA04 2H192/EA43 2H192/FA73 2H192/FB22 2H291/FA02Y 2H291/FA13Y 2H291/FA31Y 2H291/FD22 2H291/FD25 2H291/GA04 2H291/GA05 2H291/GA08 2H291/GA11 2H291/GA15 2H291/GA19 2H291/HA06 2H291/JA03 2H291/LA03 2H291/LA22 2H291/MA20 2H291/NA13 2H291/NA17 2H291/NA29 2H291/NA35		
其他公开文献	JP4259149B2		
外部链接	Espacenet		

摘要(译)

解决的问题：抑制对比度下降并提高显示质量。在与元件基板上的边界区域相对应的部分上设置有遮光层，并且在发生漏光的部分上覆盖有遮光层。可替代地，通过在元件基板上布置层间绝缘膜，像素电极的开口率增加以改善对比度，并且像素电极的接触孔设置在与边界区域对应的部分的一部分中以阻挡光。减少了漏光。[选择图]图4

