

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A) (11)特許出願公開番号

特開2003 - 323164

(P2003 - 323164A)

(43)公開日 平成15年11月14日(2003.11.14)

(51) Int. Cl ⁷	識別記号	F I	テ-マ-コ-ド (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 8 9
G 0 2 F 1/133	550	G 0 2 F 1/133	2 H 0 9 2
	1/1333		2 H 0 9 3
	1/1345		5 C 0 0 6
	1/1368		5 C 0 8 0

審査請求 未請求 請求項の数 11 O L (全 12数) 最終頁に続く

(21)出願番号 特願2002 - 132720(P2002 - 132720)

(22)出願日 平成14年5月8日(2002.5.8)

(71)出願人 502356528

株式会社 日立ディスプレイズ
千葉県茂原市早野3300番地

(72)発明者 高橋 洋之

千葉県茂原市早野3300番地 株式会社日立
製作所ディスプレイグループ内

(74)代理人 100093506

弁理士 小野寺 洋二

最終頁に続く

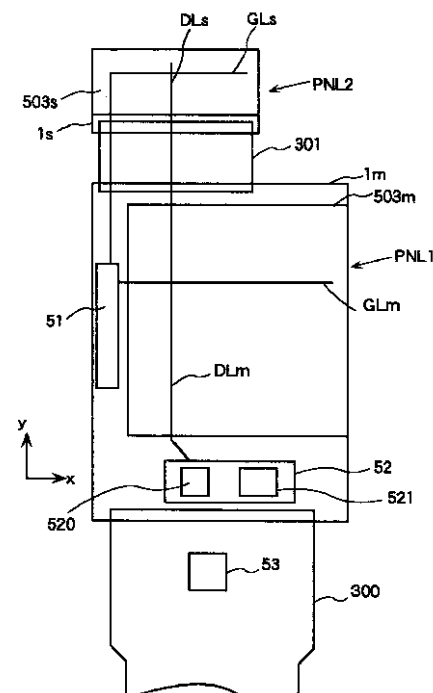
(54)【発明の名称】 液晶表示装置とその駆動方法

(57)【要約】

【課題】 二つの画面を二つの液晶表示パネルで実現する際の低消費電力化を図る。

【解決手段】 表示データ量が異なる第1の液晶表示パネル(メインパネル)と第2の液晶表示パネル(サブパネル)の二つの液晶表示パネルと、メインパネル側にドレインドライバとゲートドライバを有して、メインパネルとサブパネルを択一的または同時に映像の表示を可能とした。メインパネルPNL1側にタイミングコントローラ(TCON)520と映像メモリ(グラフィックRAM)521を備えたソースドライバ52とゲートドライバ51を備える。タイミングコントローラ520の制御の下に、ソースドライバ51は、メインパネルPNL1とサブパネルPNL2に連通する共通のソース線DLm(DLs)に映像信号を供給し、ゲートドライバ51はメインパネルPNL1とサブパネルPNL2のそれぞれに個別に有する各ゲート線GLm、GLmsに走査信号をそれぞれ供給する。

図1



【特許請求の範囲】

【請求項1】第1方向に延在し該第1方向に交差する第2方向に並設された多数の主走査信号線と、前記第2方向に延在し前記第1方向に並設された多数の主映像信号線とを形成した第1アクティブ基板を有する第1の液晶表示パネルと、

前記第1方向に延在し前記第2方向に並設された多数の副走査信号線と、前記第2方向に延在し前記第1方向に並設された多数の副映像信号線を形成した第2アクティブ基板を有する第2の液晶表示パネルと、

前記第1の液晶表示パネルの第1アクティブ基板に搭載されて前記主走査信号線と前記副走査線に走査信号を供給する走査信号線駆動回路と、

前記第1の液晶表示パネルの第1アクティブ基板に搭載され、少なくとも前記第1の液晶表示パネルの表示領域に表示される表示データ容量を有する映像メモリとタイミングコンバータを内蔵して前記主映像信号線と前記副映像信号線に映像信号を供給する映像信号線駆動回路と、

前記走査信号線駆動回路から出力される副走査信号および前記映像信号線駆動回路から出力される副映像信号を前記副走査信号線および前記副映像信号線に接続するフレキシブルプリント基板を有し、

前記タイミングコンバータの制御に基づいて前記第1の液晶表示パネルと第2の液晶表示パネルに異なる映像信号を供給することを特徴とする液晶表示装置。

【請求項2】前記映像信号線駆動回路に有する映像メモリは、その一部に前記第2の液晶表示装置に表示する表示データの領域を可変的に有することを特徴とする請求項1に記載の液晶表示装置。

【請求項3】前記走査信号線駆動回路は前記主走査線に供給する主走査信号と前記副走査線に供給する副走査信号の総和を生成することを特徴とする請求項1または2に記載の液晶表示装置。

【請求項4】前記副映像信号線は前記主映像信号線の一部に前記フレキシブルプリント基板を介して接続されていることを特徴とする請求項1乃至3の何れかに記載の液晶表示装置。

【請求項5】前記副走査信号線の数および前記副映像信号線の本数は前記主走査信号線の数および前記主映像信号線の数より少ないことを特徴とする請求項1乃至4の何れかに記載の液晶表示装置。

【請求項6】第1方向に延在し該第1方向に交差する第2方向に並設された多数の主走査信号線と、前記第2方向に延在し前記第1方向に並設された多数の主映像信号線とを形成した第1アクティブ基板を有する第1の液晶表示パネルと、

前記第1方向に延在し前記第2方向に並設された多数の副走査信号線と、前記第2方向に延在し前記第1方向に並設された多数の副映像信号線を形成した第2アクティ

ブ基板を有する第2の液晶表示パネルと、

前記第1の液晶表示パネルの第1アクティブ基板に搭載されて前記主走査信号線と前記副走査線に走査信号を供給する走査信号線駆動回路と、

前記第1の液晶表示パネルの第1アクティブ基板に搭載され、前記第1の液晶表示パネルの表示領域に表示される表示データ容量を有する映像メモリとタイミングコンバータを内蔵して前記主映像信号線と前記副映像信号線に映像信号を供給する映像信号線駆動回路と、

10 前記走査信号線駆動回路から出力される副走査信号および前記映像信号線駆動回路から出力される副映像信号を前記副走査信号線および前記副映像信号線に接続するフレキシブルプリント基板を有する液晶表示装置の駆動方法であって、

前記タイミングコンバータの制御に基づいて前記第1の液晶表示パネルと第2の液晶表示パネルに択一的または同時に映像信号を表示することを特徴とする液晶表示装置の駆動方法。

【請求項7】前記走査信号線駆動回路の走査信号出力数は前記第1の液晶表示パネルの主走査信号線と前記第2の液晶表示パネルの副走査信号線の総和であることを特徴とする請求項6に記載の液晶表示装置の駆動方法。

【請求項8】前記第1の液晶表示パネルにのみ表示を行う場合は、前記映像メモリ全体の領域に当該第1の液晶表示パネルの表示データを格納し、前記走査信号線駆動回路は前記主走査信号線に走査信号を順次供給すると共に、前記副走査信号線の帰線期間にリフレッシュのための走査信号を一括出力することを特徴とする請求項6に記載の液晶表示装置の駆動方法。

30 【請求項9】前記第1の液晶表示パネルと前記第2の液晶表示パネルとに表示を行う場合は、前記映像メモリ領域の一部に前記第2の液晶表示パネルの表示データを格納すると共に、残りの領域に前記第1の液晶表示パネルの表示データを格納し、

前記走査信号線駆動回路は前記主走査信号線に走査信号を順次供給し、前記第2の液晶表示パネルの表示期間に対応する主走査信号線の帰線期間にリフレッシュのための走査信号を一括出力することを特徴とする請求項6に記載の液晶表示装置の駆動方法。

40 【請求項10】前記第2の液晶表示パネルにのみ表示を行う場合は、前記映像メモリの一部の域に当該第2の液晶表示パネルの表示データを格納し、前記走査信号線駆動回路は前記副走査信号線に走査信号を順次供給すると共に、前記主走査信号線には帰線期間にリフレッシュのための走査信号を一括出力することを特徴とする請求項6に記載の液晶表示装置の駆動方法。

【請求項11】前記映像信号線駆動回路は、前記第1の液晶表示パネルと前記第2の液晶表示パネルのそれぞれの表示データを前記主映像信号線および/または前記副映像信号線に出力することを特徴とする請求項8乃至1

0の何れかに記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置に係り、特に表示データ量が異なる二つの液晶表示パネルを有し、各液晶表示パネルに択一的または同時に映像の表示を可能とした液晶表示装置とその駆動方法に関する。

【0002】

【従来の技術】液晶表示装置は、薄型、軽量、低消費電力といった特徴を生かして、パーソナルコンピュータに代表される情報機器や携帯型の情報端末、デジタルカメラやカメラ一体型VTR等の映像情報、文字情報の表示デバイスとして広く用いられている。近年、特に携帯電話機や携帯情報端末等の小型機器の急速な普及に伴って、低消費電力に対する要求がますます強くなっている。

【0003】特に、携帯電話機などでは、通信情報やコンテンツ情報などの主たる利用情報の表示を行う画面とは別に機器のステータス情報や操作情報、などの簡単な情報を表示する画面を備えることで、利便性や省電力化を達成することが期待されている。すなわち、折り畳みタイプの携帯電話機など、本体の二面に画面を有するものなどでの待ち受け状態では、表示データ量が少なく、小サイズ、低消費電力の画面のみ動作状態とし、通信情報の送受操作では必要とされる表示データ量の画面を動作させることで、全体としての低消費電力化が可能となる。

【0004】

【発明が解決しようとする課題】しかし、それぞれ独立して駆動される二つの液晶表示パネルを携帯電話機などに組み込むためには制限された筐体内容積が不足し、またそれぞれに有する駆動回路を使用状態に応じて駆動させるための回路も必要となるため、回路構成が複雑になり、コスト高を招く。

【0005】本発明の目的は、二つの画面を二つの液晶表示パネルで実現する際の容積低減と回路構成を簡単にし、かつ低電力化した液晶表示装置とその駆動方法を提供することにある。

【0006】

【課題を解決するための手段】上記の課題を解決するため、本発明は、表示データ量が異なる第1の液晶表示パネル（以下、メインパネルとも称する）と第2の液晶表示パネル（以下、サブパネルとも称する）の二つの液晶表示パネルと、メインパネル側にドレインドライバとゲートドライバを有して、メインパネルとサブパネルを択一的または同時に映像の表示を可能とした液晶表示装置を基本構成とする。

【0007】そして、メインパネル側に、所謂タイミングコントローラ（TCN）と映像メモリ（グラフィッ

クRAM）を備えた映像信号線駆動回路（以下、ドレインドライバとも称する）と走査信号線駆動回路（以下、ゲートドライバとも称する）を備える。そして、上記タイミングコントローラの制御の下に、ドレインドライバは、メインパネルとサブパネルに連通する共通の映像信号線（以下、ドレイン線とも称する）に映像信号を供給し、ゲートドライバはメインパネルとサブパネルのそれぞれに個別に有する各ゲート線に走査信号をそれぞれ供給する機能を有する。

【0008】本発明による液晶表示装置の代表的な構成の特徴は下記（1）乃至（5）に記載のとおりである。

【0009】（1）、第1方向に延在し該第1方向に交差する第2方向に並設された多数の主走査信号線と、前記第2方向に延在し前記第1方向に並設された多数の主映像信号線とを形成した第1アクティブ基板を有する第1の液晶表示パネルと、前記第1方向に延在し前記第2方向に並設された多数の副走査信号線と、前記第2方向に延在し前記第1方向に並設された多数の副映像信号線を形成した第2アクティブ基板を有する第2の液晶表示パネルと、前記第1の液晶表示パネルの第1アクティブ基板に搭載されて前記主走査信号線と前記副走査線に走査信号を供給する走査信号線駆動回路と、前記第1の液晶表示パネルの第1アクティブ基板に搭載され、少なくとも前記第1の液晶表示パネルの表示領域に表示される表示データ容量を有する映像メモリとタイミングコンバータを内蔵して前記主映像信号線と前記副映像信号線に映像信号を供給する映像信号線駆動回路と、前記走査信号線駆動回路から出力される副走査信号および前記映像信号線駆動回路から出力される副映像信号を前記副走査信号線および前記副映像信号線に接続するフレキシブルプリント基板を有し、前記タイミングコンバータの制御に基づいて前記第1の液晶表示パネルと第2の液晶表示パネルに異なる映像信号を供給する。

【0010】（2）、（1）において、前記映像信号線駆動回路に有する映像メモリは、その一部に前記第2の液晶表示装置に表示する表示データの領域を可変的に有する。

【0011】（3）、（1）または（2）において、前記走査信号線駆動回路は前記主走査線に供給する主走査信号と前記副走査線に供給する副走査信号の総和を生成する。

【0012】（4）、（1）乃至（3）の何れかにおいて、前記副映像信号線は前記主映像信号線の一部に前記フレキシブルプリント基板を介して接続されている。

【0013】（5）、（1）乃至（4）の何れかにおいて、前記副走査信号線の数および前記副映像信号線の数は前記主走査信号線の数および前記主映像信号線の数より少ない。

【0014】また、上記の構成とした本発明による液晶表示装置の駆動方法の特徴は下記（6）乃至（11）に

記載のとおりである。

【0015】(6)、前記タイミングコンバータの制御に基づいて前記第1の液晶表示パネルと第2の液晶表示パネルに択一的または同時に映像信号を表示する。

【0016】(7)、(6)において、前記走査信号線駆動回路の走査信号出力数を前記第1の液晶表示パネルの主走査信号線と前記第2の液晶表示パネルの副走査信号線の総和とした。

【0017】(8)、(6)において、前記第1の液晶表示パネルにのみ表示を行う場合は、前記映像メモリ 10の全領域に当該第1の液晶表示パネルの表示データを格納し、前記走査信号線駆動回路は前記主走査信号線に走査信号を順次供給すると共に、前記副走査信号線には帰線期間にリフレッシュのための走査信号を一括出力する。

【0018】(9)、(6)において、前記第1の液晶表示パネルと前記第2の液晶表示パネルとに表示を行う場合は、前記映像メモリ 20の領域の一部に前記第2の液晶表示パネルの表示データを格納すると共に、残りの領域に前記第1の液晶表示パネルの表示データを格納し、前記走査信号線駆動回路は前記主走査信号線に走査信号を順次供給し、前記第2の液晶表示パネルの表示期間に対応する主走査信号線の帰線期間にリフレッシュのための走査信号を一括出力する。

【0019】(19)、(6)において、前記第2の液晶表示パネルにのみ表示を行う場合は、前記映像メモリの一部の域に当該第2の液晶表示パネルの表示データを格納し、前記走査信号線駆動回路は前記副走査信号線に走査信号を順次供給すると共に、前記主走査信号線には帰線期間にリフレッシュのための走査信号を一括出力する。

【0020】(20)、(8)乃至(10)において、前記映像信号線駆動回路は、前記第1の液晶表示パネルと前記第2の液晶表示パネルのそれぞれの表示データを前記主映像信号線および/または前記副映像信号線に出力する。

【0021】上記構成とした本発明の液晶表示装置とその駆動方法により、二つの液晶表示パネルで択一的または同時に二つの画面を表示する際の映像メモリの容積低減と回路構成の簡単化、かつ低電力化を実現できる。

【0022】なお、本発明は、上記の構成および後述する実施例の構成に限定されるものではなく、本発明の技術思想を逸脱することなく種々の変更が可能であり、薄膜トランジスタをアクティブ素子としたアクティブマトリクス型に限らず、その他の既知のアクティブ素子を用いたもの、あるいは単純マトリクス型などの液晶表示パネルを用いた液晶表示装置にも同様に適用できることは言うまでもない。

【0023】

【発明の実施の形態】以下、本発明の具体的な実施の形態について、実施例の図面を参照して詳細に説明する。 50

以下の説明中に参照する図面において、同一機能を有するものは同一の参照符号を付し、重複説明は可能な限り省略する。なお、ここでは薄膜トランジスタをアクティブ素子として用いたツイステッドネマチック型液晶表示パネルを例として説明する。

【0024】図1は本発明による液晶表示装置の第1実施例の構成を模式的に説明する平面図である。図中の参照符号PNL1はメインパネルを示し、第1基板1mと第2基板503mの間に液晶層が挟持されている。第1基板1mの主面すなわち第2基板503mと対向する内面に第1の方向(水平方向、以下x方向)に延在し第2の方向(垂直方向、以下y方向)に並設された多数のゲート線GLmを有する。また、前記y方向に延在しx方向に並設されてゲート線GLmに交差して配置された多数のソース線(ドレイン線)DLmを有する。以下、ソース線DLmとして説明する。

【0025】参照符号PNL2はサブパネルを示し、第1基板1sと第2基板503sの間に液晶層が挟持されている。第1基板1sの主面すなわち第2基板503sと対向する内面にx方向に延在しy方向に並設された多数のゲート線GLsを有する。また、前記y方向に延在しx方向に並設されてゲート線GLsに交差して配置された多数のソース線DLsを有する。本実施例では、表示の解像度(精細度)が同一で、サブパネルPNL2の画面サイズがメインパネルPNL1の画面サイズより小さい。

【0026】すなわち、サブパネルPNL2に有するソース線DLsの数はメインパネルPNL1に有するソース線DLmの数より少なく、またサブパネルPNL2に有するゲート線GLsの数はメインパネルPNL1に有するゲート線GLmの数より少ない。

【0027】メインパネルPNL1の第1基板1mのx方向の片側(図1の左側)辺にはゲートドライバ(半導体チップ)51が搭載されている。このゲートドライバ51はメインパネルPNL1のゲート線GLmとサブパネルPNL2のゲート線GLsにゲート信号(走査信号)を供給する。すなわち、このゲートドライバ51はメインパネルPNL1のゲート線GLmとサブパネルPNL2のゲート線GLsの両方にゲート信号を供給する端子を有する。

【0028】同様に、第1基板1mのy方向の片側(図1の下側)辺にはソースドライバ(ドレインドライバ:半導体チップ)52が搭載されている。以下、ソースドライバ52として説明する。メインパネルPNL1のソース線DLmの一部はサブパネルPNL2のソース線DLsに連通してメインパネルPNL1の第1基板1mに搭載されたソースドライバ52で駆動される。

【0029】ソースドライバ52には、第1のフレキシブルプリント基板300を介して外部信号源(本体側のCPU等)から入力する映像データやクロック信号を含

む各種タイミング信号に基づいてメインパネルPNL1とサブパネルPNL2に映像を表示するタイミング信号等生成するタイミングコンバータ(TCON)520および映像データを格納する映像メモリ(グラフィックメモリ:GRAM)521を内蔵している。以下、映像メモリを内蔵メモリとして説明する。なお、フレキシブルプリント基板300には電源回路(半導体チップ)53が搭載されている。

【0030】メインパネルPNL1とサブパネルPNL2の間は第2のフレキシブルプリント基板301で接続され、ゲートドライバ51とソースドライバ52からの走査信号と映像信号(階調電圧)が供給される。また、メインパネルPNL1とサブパネルPNL2の各第2基板503m,503sの内面には3色のカラーフィルタ(RGB)と共通電極が形成され、共通電極には共通電極電圧(Vcom)が印加される。なお、カラーフィルタや共通電極は図示を省略してある。

【0031】図2は図1におけるメインパネルとサブパネルに対する走査信号と映像信号(表示データ)の供給形態例を説明する模式図である。この例では、メインパネルPNL1の表示容量がx方向で176列×RGB、y方向で240行である。そして、サブパネルPNL2の表示容量はx方向で88列×RGB、y方向で64行である。

【0032】ソースドライバ52に有する内蔵メモリ521はメインパネルPNL1の表示容量である(176列×RGB)×240行)に相当する容量を有する。この内蔵メモリ521はメインパネルPNL1とサブパネルPNLの両者に割当可能である。ソースドライバ52はメインパネルPNL1の表示幅(176×RGB=528本のソース線の配列幅)に相当する端子数を有する。

【0033】また、ゲートドライバ51は、メインパネルPNL1を走査するための端子数(240本)の配列幅に相当する端子数に加えて、サブパネルPNL2を走査するための端子数(64本)の配列幅に相当する端子数を有する。サブパネルPNL2のソース線DLsはメインパネルPNL1のソース線DLmを電氣的に延長したものである。サブパネルPNL2のソース線DLsとメインパネルPNL1のソース線DLmとは第2のフレキシブルプリント基板301で接続されることは前記のとおりである。

【0034】図3は本実施例におけるメインパネルPNL1とサブパネルPNL2の各表示モードにおける映像表示の状態を説明する模式図、図4は図3におけるメインパネルPNL1とサブパネルPNL2の各表示モードに対する内蔵メモリのメモリ領域の割当てを説明する模式図である。図4の内蔵メモリの割当て状態(a)(b)(c)は図3の(a)(b)(c)の各表示モードに対応する。

【0035】本実施例の液晶表示装置は3とおりの表示モードを有する。その第1表示モードはメインパネルPNL1のみに表示を行い(PNL1がオン)、サブパネルPNL2には表示をしない(PNL2がオフ)モード、第2表示モードはメインパネルPNL1とサブパネルPNL2の両者に表示を行うモード(PNL1、PNL2共にオン)、第3表示モードはサブパネルPNL2のみに表示を行い(PNL2がオン)、メインパネルPNL1には表示をしない(PNL1がオフ)モードである。図3中の白抜きは各パネルの表示状態を、斜線は非表示状態を示し、図4中の白抜きは内蔵メモリ521(GRAM)の表示に利用される領域を、斜線は表示に利用されない領域を示す。

【0036】図4の(a)は図3(a)の第1表示モードでの内蔵メモリ521の表示データ領域の割当て状態を示す。この動作モードでは、内蔵メモリ521の240行全て(176列×RGB)×240行をメインパネルPNL1の表示データの格納に使用する。また、図4の(a)は図3の(b)の第2表示モードでの内蔵メモリ521の領域割当て状態を示す。この動作モードでは、内蔵メモリ521の行方向(176列×RGB)×176行の領域をメインパネルPNL1に表示に用い、同(176列×RGB)×64行をサブパネルPNL2の表示に用いる。このとき、メインパネルPNL1の画面は、両端(176列×RGB)×32、および(176列×RGB)×32は非表示とされ、この分をサブパネルPNL2の表示に割当てられ、メインパネルPNL1にはサブパネルPNL2に表示される分、狭くなった画面表示となる。

【0037】この第2表示モードでのゲートドライバ51の動作は、メインパネルPNL1とサブパネルPNL2の両方を走査する。但し、合計の走査行数はソースドライバ52が扱える行数以下とする。ここでは全行数(240+64=304行)がソースドライバ52の扱える行数(240行)に対して大きいので、少なくとも超過分は非走査とする。非走査行は帰線期間にリフレッシュのために一括印加する。内蔵メモリ521をメインパネルPNL1の行数分(176行)とサブパネルPNL2の行数分(64行)の表示データの格納に用いる。

【0038】そして、図4の(c)は図3の(c)に示した第3表示モードでの内蔵メモリ521の表示データ格納領域の割当て状態を示す。この動作モードでは、内蔵メモリ521の(176列×RGB)×64行にサブパネルPNL2の表示データの領域に割りあてる。ゲートドライバ51の動作としては、サブパネルPNL2側を走査し、メインパネルPNL1側は帰線期間にリフレッシュのために一括して走査パルス印加する。内蔵メモリ521全体行(64行)をサブパネルPNL2の表示データの格納に用いる。サブパネルPNL2にのみ表示を行う時は、内蔵メモリ521のアクセス領域が少ない、すなわち走査行数が少ないので、消費電力の低減が可能であ

る。

【0039】このように、図3の各表示モードにおいて、メインパネルPNL1にのみ表示を行う第1表示モードではゲートドライバ51はメインパネルPNL1を通常走査し、サブパネルPNL2はその帰線期間に一括して走査パルスを印加し、リフレッシュを行う。内蔵メモリ521全体(ここでは、240行分)をメインパネルPNL1での表示データの格納に用いる。このゲート線の駆動のための制御信号はタイミングコントローラ(TCON)520で生成される。

【0040】図5は本発明による液晶表示装置の第2実施例の構成を模式的に説明する平面図である。また、図6は図5におけるメインパネルとサブパネルに対する走査信号と映像信号(表示データ)の供給形態を説明する模式図である。この例でも、メインパネルPNL1の表示容量がx方向で176列×RGB、y方向で240行である。そして、サブパネルPNL2の表示容量はx方向で88列×RGB、y方向で64行である。

【0041】図5および図6中、図1と同一の参照符号は同一機能部分に対応する。本実施例は、ゲートドライバをメインパネルPNL1の両側(図5では左右)に分割して第1のゲートドライバ511と第2のゲートドライバ512として搭載する。メインパネルPNL1のゲート線GLmは当該パネルの左右から配線される。サブパネルPNL2のゲート線GLsへの配線は第1のゲートドライバ511から引き出されているが、第2のゲートドライバ512から引き出すようにしてもよい。他の構成は第1実施例と同様なので重複説明は省略する。

【0042】本実施例によれば、液晶表示装置のメインパネルで構成する表示面の周縁、所謂額縁領域におけるゲート配線を左右対称とすることができ、また配線に要するスペースに余裕があるため、当該配線幅の寸法を広くすることが可能となり、配線抵抗の低減等、設計裕度が向上する。

【0043】次に、本発明による液晶表示装置の駆動方法を前記図3および図4で説明した各表示モードについて説明する。

【0044】図7は本発明による液晶表示装置の駆動方法の説明図であり、図2に示した本発明の第1実施例の構成にゲート線番号とソース線番号を付して簡略化した説明図である。また、図8は図7の構成とした液晶表示装置の駆動方法の第1例を説明するタイミング図である。この駆動例は図3の(a)および図4の(a)で説明したメインパネルのみで表示を行う(PNL1:オン、PNL2:オフ)の第1表示モードに対応する。なお、図6で説明した第2実施例についても、メインパネルPNL1の左右に振り分けたゲート線に図7と同様の番号を付したものとすることで図8の動作説明が適用される。

【0045】図7において、参照符号GLsはサブパネ

ルPNL2のゲート線(G1乃至G64)へのゲート信号線、GLmはメインパネルPNL1のゲート線(G65乃至G304)へのゲート信号線、DLm(S1乃至S528)はソースドライバ52からメインパネルPNL1のソース線(176×RGB)出力されるソース信号線である。このソース信号線DLmの一部(S1乃至S264)はサブパネルPNL2のソース線(88列×RGB)へのソース信号線DLsに連通している。ゲートドライバ51からサブパネルPNL2のゲート線G1乃至G64にゲート信号が供給される。また、ゲートドライバ51からメインパネルPNL1のゲート線G65乃至G304にゲート信号が供給される。

【0046】図8のタイミング図において、参照符号G1乃至G304、S1、S2乃至S528は図7における同一参照符号を付したゲート線およびソース線に対応する。また、参照符号Fはフレーム周期、Tsは走査期間、Tbは帰線期間、Vcomは対向電極電圧を示す。以下、図3の(a)および図4の(a)も参照して本動作例を説明する。

【0047】図8に示したように、非表示であるサブパネルPNL2のゲート線G1乃至G64には、その帰線期間Tbに走査信号(ハイレベルの走査パルス)を一括して印加し非走査とする。表示するメインパネルPNL1のゲート線G64乃至G304には、その走査期間Tsに順次走査信号を供給する。なお、走査期間Tsと走査信号を一括して印加する帰線期間Tbの期間に対向電極に電圧Vcomを表示レベル(ローレベル)とする。

【0048】また、全ての帰線期間Tbでは、ソース線S1乃至S528NIオフレベル(ローレベル)を印加し、走査期間Tsでは表示レベルである階調信号を供給する。このような動作により、メインパネルPNL1にのみ表示を行うことができる。

【0049】図9は本発明による液晶表示装置の駆動方法の第2例を説明するタイミング図である。この駆動例は図3の(b)および図4の(b)で説明したメインパネルサブパネルの両方で表示を行う(PNL1:オン、PNL2:オン)の第2表示モードに対応する。なお、図6で説明した第2実施例についても、メインパネルPNL1の左右に振り分けたゲート線に図7と同様の番号を付したものとすることで図9の動作説明が適用される。図9図において図8と同一参照符号は同一機能部分のタイミングを示す。以下、図9に示した第2表示モードの動作を図7および図3の(a)と図4の(a)も参照して本動作例を説明する。

【0050】図9において、サブパネルPNL2は、そのゲート線G1乃至G64に走査期間Tsで走査信号を供給する。一方、メインパネルPNL1のゲート線G65乃至G304の帰線期間Tbに走査信号(走査パルス)を一括して印加し非走査とする。一方、図4の(b)に示したように、内蔵メモリ(GRAM)521

の走査線64本分に相当する領域にサブパネルPNL2用の表示データを格納し、走査線176本分に相当する領域にメインパネルPNL1用の表示データを格納しておく。そして、帰線期間T_bではソース線S1乃至S528にオフレベル(非表示レベル)を供給し、走査期間T_sではオンレベル(表示レベル)を供給する。

【0051】これにより、サブパネルPNL2の全域に内蔵メモリ(GRAM)521の走査線64本分に相当する映像が表示され、メインパネルPNL1の走査線32乃至208までの範囲に内蔵メモリ(GRAM)521の走査線176本分の映像が表示される。

【0052】図10は本発明による液晶表示装置の駆動方法の第3例を説明するタイミング図である。この駆動例は図3の(c)および図4の(c)で説明したサブパネルのみで表示を行う(PNL1:オフ、PNL2:オン)の第3表示モードに対応する。なお、図6で説明した第2実施例についても、メインパネルPNL1の左右に振り分けたゲート線に図7と同様の番号を付したものとすることで図10の動作説明が適用される。図10において図8と同一参照符号は同一機能部分のタイミングを示す。以下、図10に示した第3表示モードの動作を図7および図3の(c)と図4の(c)も参照して本動作例を説明する。

【0053】図10において、非表示であるメインパネルPNL1のゲート線G65乃至G304には、その帰線期間T_bに走査信号(ハイレベルの走査パルス)を一括して印加し非走査とする。表示するサブパネルPNL2のゲート線G1乃至G64には、その走査期間T_sに順次走査信号を供給する。なお、走査期間T_sと走査信号を一括して印加する帰線期間T_bの期間に対向電極に電圧V_{com}を表示レベル(ローレベル)とする。

【0054】また、全ての帰線期間T_bでは、ソース線S1乃至S528NIオフレベル(ローレベル)を印加し、走査期間T_sでは表示レベルである階調信号を供給する。そして、ソース電極S265乃至528にはオフレベルを供給する。このような動作により、サブパネルPNL2にのみ表示を行うことができる。したがって、この表示モードでは消費電力を抑制して長時間の待ち受け等を実現できる。

【0055】図11は本発明による液晶表示装置を用いた液晶表示モジュールの構成例を説明する展開斜視図である。メインパネルPNL1の第1基板1にはアクティブマトリクスアレイ(表示領域)50とゲートドライバ51とソースドライバ52を有し、第2基板503の主面(内面)にはカラーフィルタCFおよび共通電極(図示せず)が形成されている。そして、第1基板1と第2基板503の間に液晶層が封入されている。さらに、第1基板1背面には位相差フィルム504と偏光フィルム505が設置されている。また、第2基板503の上面にも位相差フィルム509と偏光フィルム501が設置

*されている。

【0056】第1基板1の周辺には前記したゲートドライバ51とソースドライバ52が実装され、ソースドライバ52の実装辺に集積回路チップからなる電源回路53が搭載された第1フレキシブルプリント基板300の一端が接続され、他端の端子301が図示しない外部信号源に接続される。参照符号506は一端に発光ダイオード506と導光板507で構成した照明装置(バックライト)が配置されている。これらの構成要素は下ケース508と上ケース500で一体化されて液晶表示モジュールとされている。この液晶表示モジュールは携帯電話機や携帯情報端末の表示手段として使用される。

【0057】メインパネルPNL1の一辺にはサブパネルPNL2が第2フレキシブルプリント基板301で接続されている。このサブパネルPNL2の構造もメインパネルPNL1の構造に準じたものとなっており、ゲート線およびソース線の数は前記したようになっている。

【0058】図12は本発明による液晶表示装置の外観例を説明する平面図である。メインパネルPNL1は第1基板1と第2基板503で液晶表示パネルが形成され、そのアクティブマトリクスアレイ(表示領域)50の周辺に集積回路チップからなる走査信号線駆動回路51と映像信号線駆動回路52が実装されている。フレキシブルプリント基板300には電源回路53が搭載されている。

【0059】このメインパネルPNL1に第2のフレキシブルプリント基板301でサブパネルPNL2が接続されている。このような液晶表示装置は、例えば、形態電話機の主表示画面にメインパネルPNL1を、待ち受け表示や時計表示等の簡単なデータ表示にサブパネルPNL2を用いるような使い方ができる。

【0060】

【発明の効果】以上、説明したように、本発明によれば、二つの画面を二つの液晶表示パネルを択一的あるいは同時に用いる際の機器の容積低減と回路構成の単純化が実現され、全体として低電力の液晶表示装置を提供することができる。

【図面の簡単な説明】

【図1】本発明による液晶表示装置の第1実施例の構成を模式的に説明する平面図である。

【図2】図1におけるメインパネルとサブパネルに対する走査信号と映像信号(表示データ)の供給形態例を説明する模式図である。

【図3】本発明の第1実施例におけるメインパネルPNL1とサブパネルPNL2の各表示モードにおける映像表示の状態を説明する模式図である。

【図4】図3におけるメインパネルPNL1とサブパネルPNL2の各表示モードに対する内蔵メモリのメモリ領域の割当てを説明する模式図である。

【図5】本発明による液晶表示装置の第2実施例の構成

を模式的に説明する平面図である。

【図6】図5におけるメインパネルとサブパネルに対する走査信号と映像信号(表示データ)の供給形態例を説明する模式図である。

【図7】本発明による液晶表示装置の駆動方法の説明図である。

【図8】図7の構成とした液晶表示装置の駆動方法の第1例を説明するタイミング図である。

【図9】本発明による液晶表示装置の駆動方法の第2例を説明するタイミング図である。

【図10】本発明による液晶表示装置の駆動方法の第3例を説明するタイミング図である。

*【図11】本発明による液晶表示装置を用いた液晶表示モジュールの構成例を説明する展開斜視図である。

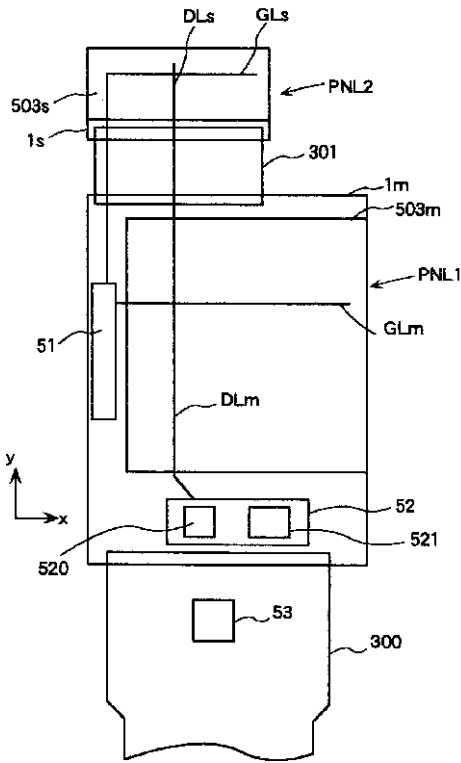
【図12】本発明による液晶表示装置の外観例を説明する平面図である。

【符号の説明】

- 1, 1' 第1基板、503, 503'
- 第2基板、50 表示領域、51 走査線
- 駆動回路(ゲートドライバ)、52 映像信号線
- 駆動回路(ソースドライバ)、53 電源回路、
- 10 520 タイミングコントローラ、521
- * 内蔵メモリ、300, 301 フレキシブルプリント基板。

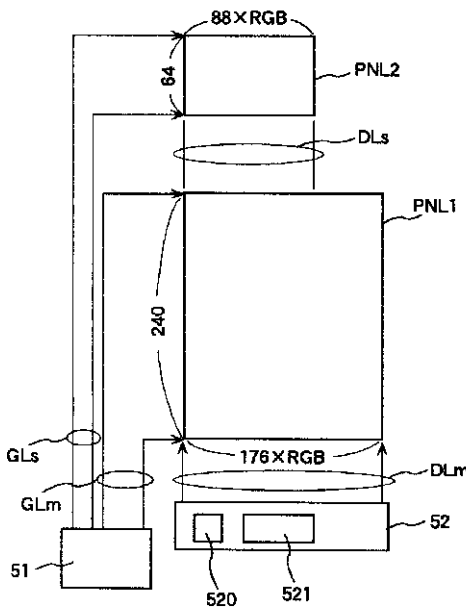
【図1】

図1



【図2】

図2

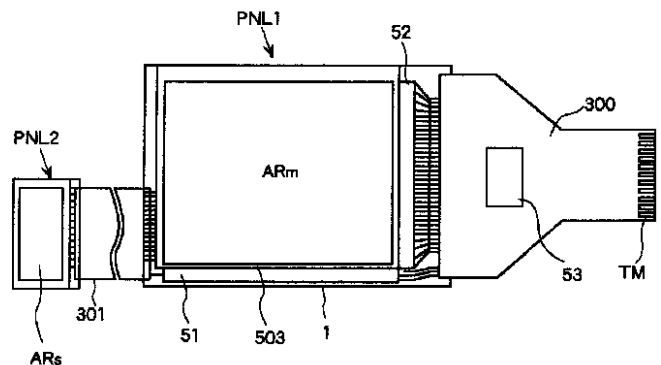
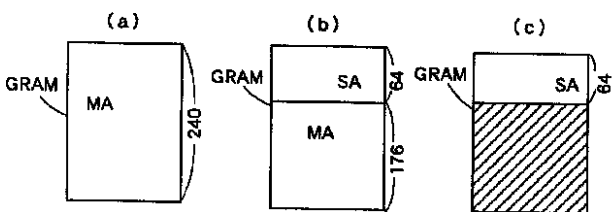


【図12】

図12

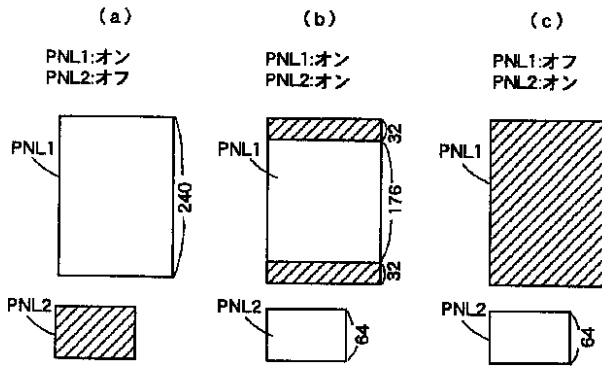
【図4】

図4



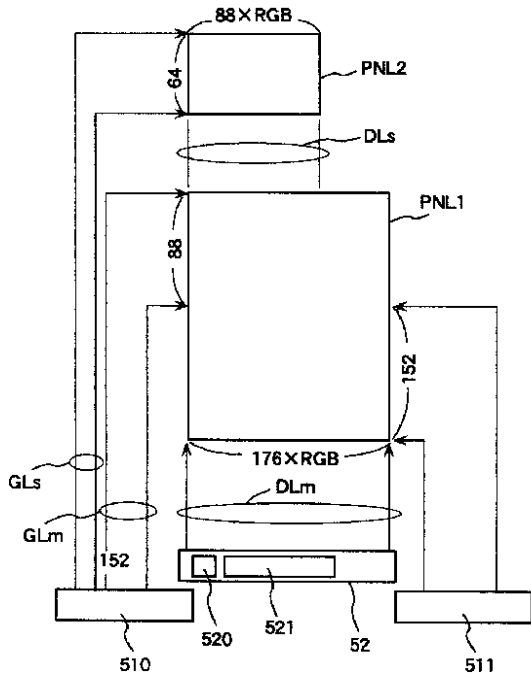
【図3】

図3



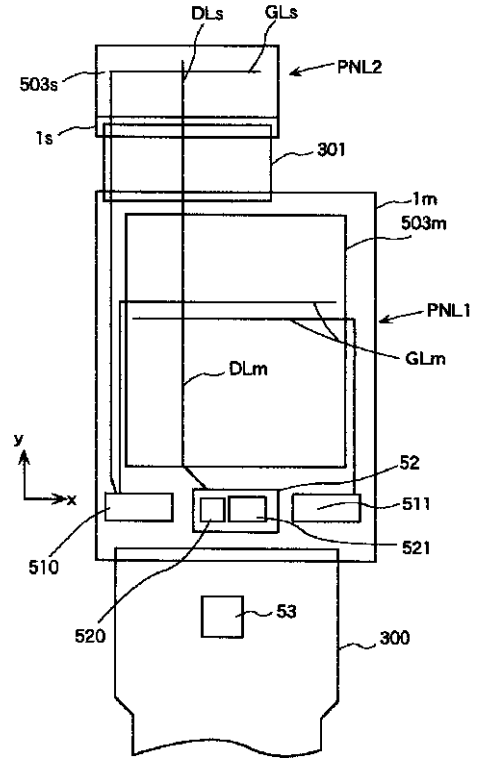
【図6】

図6



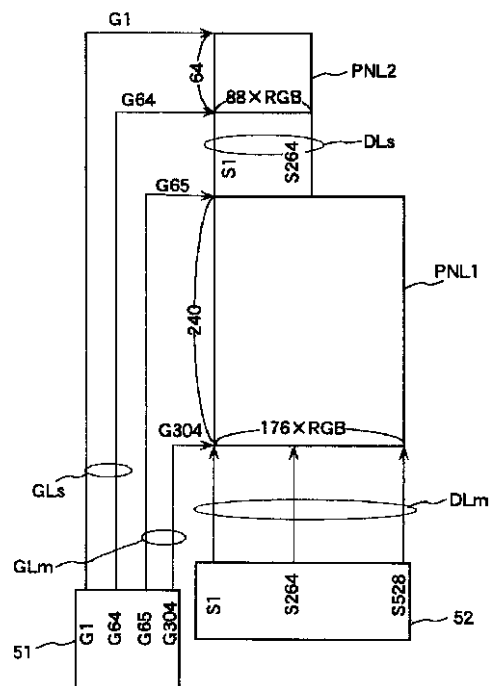
【図5】

図5



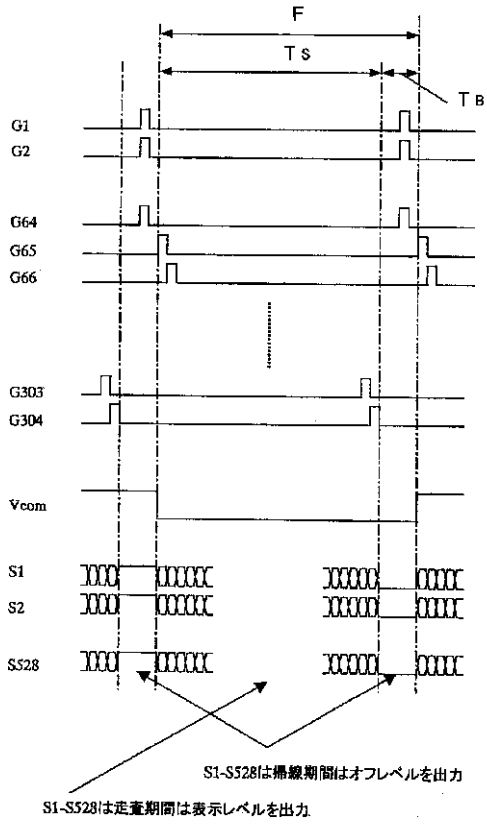
【図7】

図7



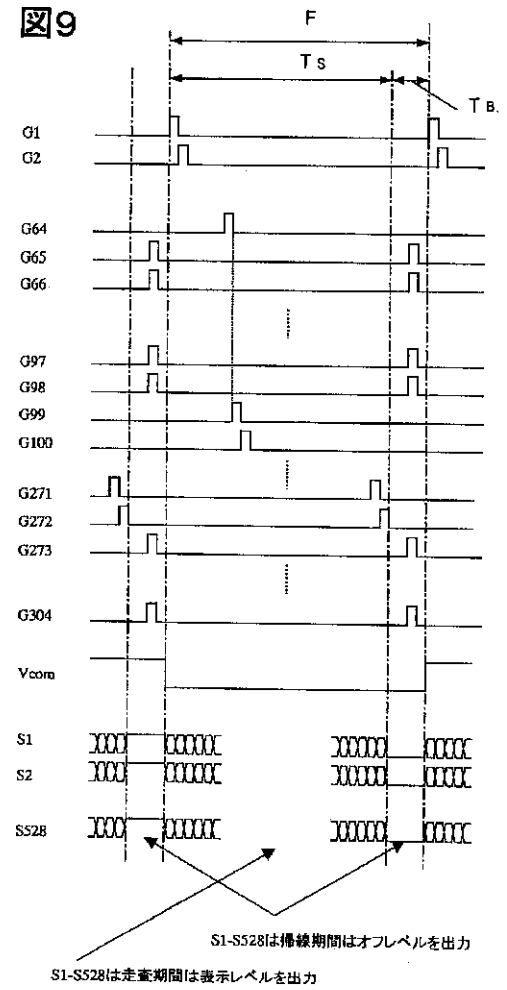
【図8】

図8



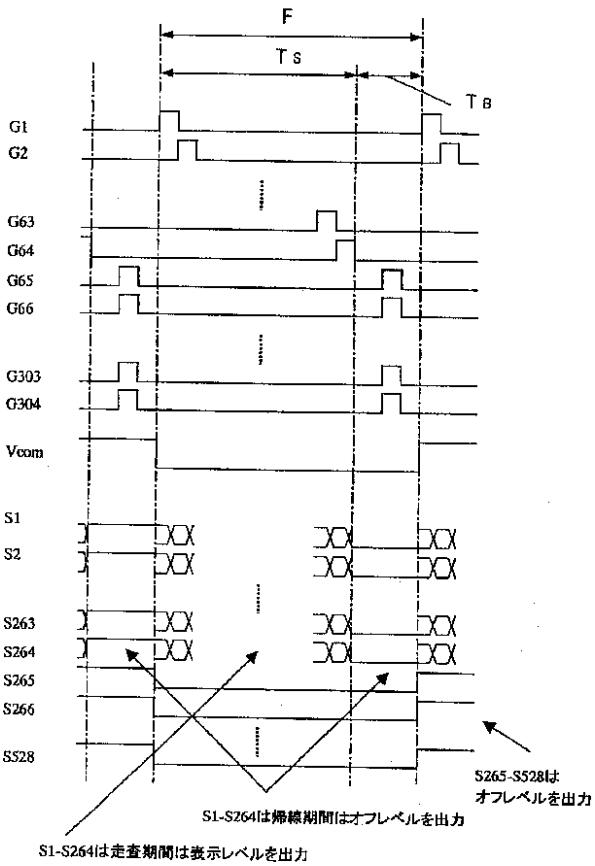
【図9】

図9



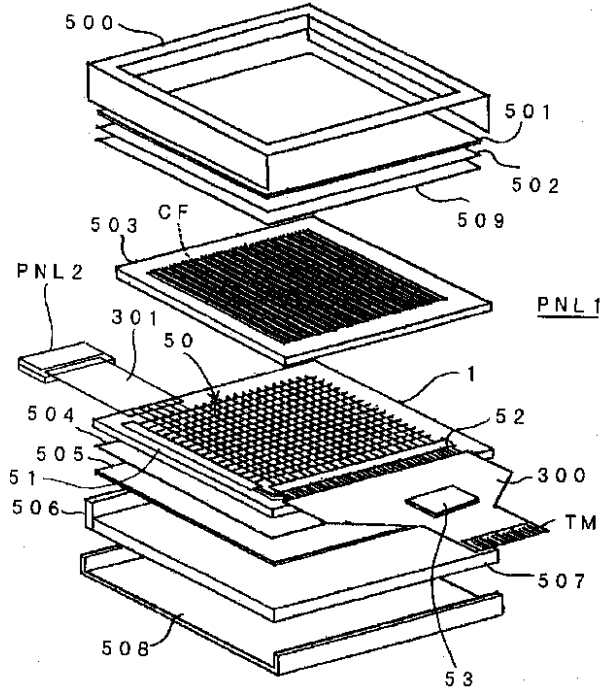
【図10】

図10



【図11】

図11



フロントページの続き

(51)Int.Cl.⁷

G 0 9 G 3/20

識別記号

6 1 2

6 2 1

6 2 2

6 3 1

6 8 0

F I

G 0 9 G 3/20

テ-マ-コード (参考)

6 1 2 T

6 2 1 M

6 2 2 Q

6 3 1 A

6 3 1 R

6 8 0 D

6 8 0 G

Fターム(参考) 2H089 HA31 KA16 KA17 KA19 QA11
QA16 TA03 TA07 UA09
2H092 GA50 GA59 JA24 NA26 PA06
RA10
2H093 NA16 NA25 NC10 NC12 NC34
ND39 ND42 NE07 NG20
5C006 AF01 AF12 AF69 AF71 AF73
BB16 BC03 BC11 BC16 BC20
BC22 BC23 BF24 EB04 EC08
FA41 FA47
5C080 AA10 BB05 CC07 DD22 DD26
DD28 FF11 JJ04 JJ06 KK07
KK47

专利名称(译)	<无法获取翻译>		
公开(公告)号	JP2003323164A5	公开(公告)日	2005-08-18
申请号	JP2002132720	申请日	2002-05-08
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	高橋洋之		
发明人	高橋 洋之		
IPC分类号	G02F1/1333 G09G3/36 G02F1/1345 G06F3/14 G09G5/36 G02F1/1368 G02F1/133 G09G3/20		
CPC分类号	G06F3/1431 G09G2310/063 G09G5/363		
FI分类号	G09G3/36 G02F1/133.550 G02F1/1333 G02F1/1345 G02F1/1368 G09G3/20.612.T G09G3/20.621.M G09G3/20.622.Q G09G3/20.631.A G09G3/20.631.R G09G3/20.680.D G09G3/20.680.G		
F-TERM分类号	2H089/HA31 2H089/KA16 2H089/KA17 2H089/KA19 2H089/QA11 2H089/QA16 2H089/TA03 2H089/TA07 2H089/UA09 2H092/GA50 2H092/GA59 2H092/JA24 2H092/NA26 2H092/PA06 2H092/RA10 2H093/NA16 2H093/NA25 2H093/NC10 2H093/NC12 2H093/NC34 2H093/ND39 2H093/ND42 2H093/NE07 2H093/NG20 5C006/AF01 5C006/AF12 5C006/AF69 5C006/AF71 5C006/AF73 5C006/BB16 5C006/BC03 5C006/BC11 5C006/BC16 5C006/BC20 5C006/BC22 5C006/BC23 5C006/BF24 5C006/EB04 5C006/EC08 5C006/FA41 5C006/FA47 5C080/AA10 5C080/BB05 5C080/CC07 5C080/DD22 5C080/DD26 5C080/DD28 5C080/FF11 5C080/JJ04 5C080/JJ06 5C080/KK07 5C080/KK47 2H189/AA31 2H189/CA32 2H189/CA33 2H189/CA35 2H189/HA11 2H189/HA16 2H189/LA04 2H189/LA08 2H189/MA15 2H192/AA24 2H192/AA63 2H192/EA43 2H192/FA44 2H192/FB22 2H192/FB34 2H192/FB46 2H192/GD61 2H192/JA05 2H193/ZA04 2H193/ZA36 2H193/ZF22 2H193/ZF36 5B074/AA04 5B074/CA01		
代理人(译)	小野寺杨枝		
其他公开文献	JP2003323164A		

摘要(译)

要解决的问题：当用两个液晶显示面板实现两个屏幕时，要减少功耗。
 SOLUTION：两个液晶显示面板，具有不同显示数据量的第一液晶显示面板（主面板）和第二液晶显示面板（子面板），以及漏极驱动器和栅极驱动器设置在主板侧。主面板和子面板可以交替显示或同时显示。在主面板PNL1侧设置有具有时序控制器（TCON）520和视频存储器（图形RAM）521的源极驱动器52以及栅极驱动器51。在定时控制器520的控制下，源极驱动器51将视频信号提供给与主面板PNL1和子面板PNL2通信的公共源极线DLm（DLs），并且栅极驱动器51将视频信号分别提供给主板PNL1和子面板PNL2。扫描信号被提供给分别设置在栅极线GLm和GLms中的每条栅极线。