

(19)日本国特許庁（J P）

(12) **公開特許公報** (A)

(11)特許出願公開番号

特開2003－43509

(P2003－43509A)

(43)公開日 平成15年2月13日(2003.2.13)

(51)Int.Cl ⁷	識別記号	F I	テマコード [*] (参考)
G 0 2 F 1/1343		G 0 2 F 1/1343	2 H 0 8 8
1/13	101	1/13 101	2 H 0 9 1
1/1335	500	1/1335 500	2 H 0 9 2
1/1362		1/1362	5 C 0 9 4
1/1368		1/1368	5 F 0 3 3
審査請求 未請求 請求項の数 10 O L (全 11数) 最終頁に続く			

(21)出願番号 特願2001－231079(P2001－231079)

(22)出願日 平成13年7月31日(2001.7.31)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 倉橋 永年

千葉県茂原市早野3300番地 株式会社日立
製作所ディスプレイグループ内

(72)発明者 仲吉 良彰

千葉県茂原市早野3300番地 株式会社日立
製作所ディスプレイグループ内

(74)代理人 100083552

弁理士 秋田 収喜

最終頁に続く

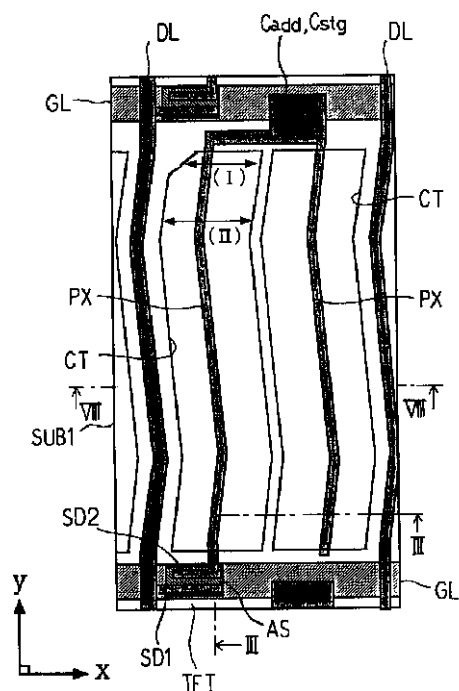
(54)【発明の名称】 液晶表示装置

(57)【要約】 (修正有)

【課題】 エッチング残渣を残存させず、これにより液晶内の電界の乱れを防止する。

【解決手段】 液晶を介して対向配置される各基板のうち一方の基板SUB1の液晶側の面の各画素領域に、一方向に延在し該方向と交差する方向に並設される複数の電極PXから構成される電極を備え、前記複数の電極のうち少なくとも一対の隣接する各電極の離間距離がその一部において他の部分よりも狭く形成されている。

図 1



【特許請求の範囲】

【請求項 1】 液晶を介して対向配置される各基板のうち一方の基板の液晶側の面の各画素領域に、一方向に延在し該方向と交差する方向に並設される複数の電極から構成される電極を備え、

前記複数の電極のうち少なくとも一对の隣接する各電極の離間距離がその一部において他の部分よりも狭く形成されていることを特徴とする液晶表示装置。

【請求項 2】 液晶を介して対向配置される各基板のうち一方の基板の液晶側の面の各画素領域に、一方向に延在し該方向と交差する方向に並設される複数の電極から構成される電極を備え、

前記複数の電極のうち一对の隣接する各電極の離間距離がその一部において他の部分よりも狭く形成されているとともに、

前記各基板のうちいずれかの基板に各画素領域を画する遮光膜が形成され、前記一对の隣接する各電極の幅の狭い部分が該遮光膜と重畳されていることを特徴とする液晶表示装置。

【請求項 3】 液晶を介して対向配置される各基板のうち一方の基板の液晶側の面の各画素領域に、一方向に延在し該方向と交差する方向に並設される複数の電極から構成される電極を備え、

前記複数の電極のうち一对の隣接する各電極の離間距離が他の一对の隣接する各電極の離間距離よりも小さく設定されていることを特徴とする液晶表示装置。

【請求項 4】 液晶を介して対向配置される各基板のうち一方の基板の液晶側の面の各画素領域に、一方向に延在し該方向と交差する方向に並設される複数の電極から構成される電極を備え、

前記複数の電極のうち一对の隣接する各電極の離間距離が他の一对の隣接する各電極の離間距離よりも小さく設定されているとともに、

離間距離の小さな一对の隣接する各電極間の領域の数は離間距離の大きな一对の隣接する各電極間の領域の数よりも少なく設定されていることを特徴とする液晶表示装置。

【請求項 5】 液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、その一方向に延在する複数のゲート信号線と該方向と交差する方向に延在する複数のドレイン信号線とで囲まれる領域を画素領域とし、これら各画素領域に、ゲート信号線からの走査信号によって作動するスイッチング素子と、このスイッチング素子を介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を発生せしめる対向電極とを備え、

前記画素電極および対向電極はそれぞれ交互に配置された帯状の複数の電極から構成され、

前記各対向電極は絶縁膜の上層に形成されて前記ドレイン信号線を被うようにするものを有し、前記各画素電極

は前記絶縁膜の下層に形成され、

前記複数の対向電極のうち一对の隣接する各対向電極の離間距離が他の一对の隣接する各対向電極の離間距離よりも小さく設定されているとともに、

離間距離の小さな一对の隣接する各電極間の領域は離間距離の大きな一对の隣接する各電極間の領域の間に位置づけられていることを特徴とする液晶表示装置。

【請求項 6】 液晶を介して対向配置される各基板のうち一方の基板の液晶側の面の各画素領域に、一方向に延在し該方向と交差する方向に並設される複数の電極から構成される電極を備え、

前記画素領域の集合体からなる液晶表示部の外側に、前記電極と同時に形成され、互いに対向する導電層でそれらの離間距離が変化するパターンからなる残渣検出用パターンが形成されていることを特徴とする液晶表示装置。

【請求項 7】 液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、その一方向に延在する複数のゲート信号線と該方向と交差する方向に延在する複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら各画素領域に、ゲート信号線からの走査信号によって作動するスイッチング素子と、このスイッチング素子を介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を発生せしめる対向電極とを備え、

前記画素電極および対向電極はそれぞれ交互に配置された帯状の複数の電極から構成され、

前記各対向電極は絶縁膜の上層に形成されて前記ドレイン信号線を被うようにするものを有し、前記各画素電極

は前記絶縁膜の下層に形成され、

前記対向電極はその上層をエッチング速度の遅い層とし下層をエッチング速度の速い層とした 2 層構造からなることを特徴とする液晶表示装置。

【請求項 8】 液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、その一方向に延在する複数のゲート信号線と該方向と交差する方向に延在する複数のドレイン信号線とで囲まれる領域を画素領域とし、

これら各画素領域に、ゲート信号線からの走査信号によって作動するスイッチング素子と、このスイッチング素子を介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を発生せしめる対向電極とを備え、

前記画素電極および対向電極はそれぞれ交互に配置された帯状の複数の電極から構成され、

前記各対向電極は絶縁膜の上層に形成されて前記ドレイン信号線を被うようにするものを有し、前記各画素電極は前記絶縁膜の下層に形成され、

前記対向電極は 3 層構造からなり、真中の層をエッチング速度の遅い層とし上層および下層をエッチング速度の速い層となっていることを特徴とする液晶表示装置。

【請求項 9】 液晶を介して対向配置される各基板のうち一方の基板の液晶側の面の各画素領域に、一方向に延在し該方向と交差する方向に並設される複数の電極から構成される電極を備え、この電極の下地層となる絶縁膜の表面が前記電極をマスクとしてエッチングされていることを特徴とする液晶表示装置。

【請求項 10】 液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、その一方向に延在する複数のゲート信号線と該方向と交差する方向に延在する複数のドレイン信号線とで囲まれる領域を画素領域とし、これら各画素領域に、ゲート信号線からの走査信号によって作動するスイッチング素子と、このスイッチング素子を介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を発生せしめる対向電極とを備え、前記画素電極および対向電極はそれぞれ交互に配置された帯状の複数の電極から構成され、前記各対向電極は絶縁膜の上層に形成されて前記ドレイン信号線を被うようにするものを有し、前記各画素電極は前記絶縁膜の下層に形成され、前記対向電極から露出された前記絶縁膜はその表面が前記対向電極をマスクとしてエッチングされていることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は液晶表示装置に係り、特に、いわゆる横電界方式と称される液晶表示装置に関する。

【0002】

【従来の技術】 横電界方式と称される液晶表示装置は、液晶を介し対向配置される一对の基板のうち一方の基板の液晶側の各画素領域に、画素電極とこの画素電極との間に電界を生じせしめる対向電極を備え、前記電界のうち基板とほぼ平行な成分によって液晶の光透過率を制御させるように構成されている。そして、これら画素電極および対向電極は、たとえば、それぞれ一方向に延在し該方向に交差する方向に交互に配置される帯状の複数の電極からなっている。小さな駆動電圧で液晶の光透過率を制御させるためには、画素電極と対向電極との離間距離を小さくすることが好ましいからである。また、このような横電界方式をアクティブ・マトリクス型のものに適用させたものとして、前記一方の透明基板の液晶側の面に、その x 方向に延在し y 方向に並設されたゲート信号線と y 方向に延在し x 方向に並設されたドレイン信号線とで囲まれる領域を各画素領域としている。そして、これら各画素領域には、ゲート信号線からの走査信号によって作動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線からの映像信号が供給さ

れる前記画素電極と、前記映像信号に対して基準となる信号が供給される前記対向電極とが備えられている。そして、このような構成は、いわゆるフォトリソグラフィ技術による選択エッチング方法によって所定のパターンで形成される導体層、半導体層、絶縁層等の各種の層を積層させることによってなされている。

【0003】

【発明が解決しようとする課題】 しかし、これらの各種の層の選択エッチングによる作業が信頼性よく正確になされれば問題がないが、たとえば導体層の選択エッチングの際にそのエッチング残渣が残存していた場合には、その段差によって液晶内に生じる電界を乱してしまうという不都合が生じる。上述したように、画素電極と対向電極の間に発生する電界のうち基板とほぼ平行な少ない成分によって液晶を挙動させる横電界方式の場合、前記残渣が少しでも残存していてもその影響は大きくなる。本発明は、このような事情に基づいてなされたもので、その目的は、エッチング残渣を残存させず、これにより液晶内の電界の乱れを防止した液晶表示装置を提供することにある。

【0004】

【課題を解決するための手段】 本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

手段 1. 本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面の各画素領域に、一方向に延在し該方向と交差する方向に並設される複数の電極から構成される電極を備え、前記複数の電極のうち少なくとも一对の隣接する各電極の離間距離がその一部において他の部分よりも狭く形成されていることを特徴とするものである。

【0005】 手段 2. 本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面の各画素領域に、一方向に延在し該方向と交差する方向に並設される複数の電極から構成される電極を備え、前記複数の電極のうち一对の隣接する各電極の離間距離がその一部において他の部分よりも狭く形成されているとともに、前記各基板のうちいずれかの基板に各画素領域を画する遮光膜が形成され、前記一对の隣接する各電極の幅の狭い部分が該遮光膜と重畳されていることを特徴とするものである。

【0006】 手段 3. 本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面の各画素領域に、一方向に延在し該方向と交差する方向に並設される複数の電極から構成される電極を備え、前記複数の電極のうち一对の隣接する各電極の離間距離が他の一对の隣接する各電極の離間距離よりも小さく設定されていることを特徴とするものである。

【0007】 手段 4. 本発明による液晶表示装置は、た

たとえば、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面の各画素領域に、一方向に延在し該方向と交差する方向に並設される複数の電極から構成される電極を備え、前記複数の電極のうち一对の隣接する各電極の離間距離が他の一对の隣接する各電極の離間距離よりも小さく設定されているとともに、離間距離の小さな一对の隣接する各電極間の領域の数は離間距離の大きな一对の隣接する各電極間の領域の数よりも少なく設定されていることを特徴とするものである。

【0008】手段5. 本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、その一方向に延在する複数のゲート信号線と該方向と交差する方向に延在する複数のドレイン信号線とで囲まれる領域を画素領域とし、これら各画素領域に、ゲート信号線からの走査信号によって作動するスイッチング素子と、このスイッチング素子を介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を発生せしめる対向電極とを備え、前記画素電極および対向電極はそれぞれ交互に配置された帯状の複数の電極から構成され、前記各対向電極は絶縁膜の上層に形成されて前記ドレイン信号線を被うようにするものを有し、前記各画素電極は前記絶縁膜の下層に形成され、前記複数の対向電極のうち一对の隣接する各対向電極の離間距離が他の一对の隣接する各対向電極の離間距離よりも小さく設定されているとともに、離間距離の小さな一对の隣接する各電極間の領域は離間距離の大きな一对の隣接する各電極間の領域の間に位置づけられていることを特徴とするものである。

【0009】手段6. 本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面の各画素領域に、一方向に延在し該方向と交差する方向に並設される複数の電極から構成される電極を備え、前記画素領域の集合体からなる液晶表示部の外側に、前記電極と同時に形成され、互いに対向する導電層でそれらの離間距離が変化するパターンからなる残渣検出用パターンが形成されていることを特徴とするものである。

【0010】手段7. 本発明による液晶表示装置によれば、たとえば、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、その一方向に延在する複数のゲート信号線と該方向と交差する方向に延在する複数のドレイン信号線とで囲まれる領域を画素領域とし、これら各画素領域に、ゲート信号線からの走査信号によって作動するスイッチング素子と、このスイッチング素子を介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を発生せしめる対向電極とを備え、前記画素電極および対向電極はそれぞれ交互に配置された帯状の複数の電極から構成され、前記各対向電極は絶縁膜の上層に形成されて前記ドレイン信号線を被うようにするものを有し、前記各画素電極

は前記絶縁膜の下層に形成され、前記対向電極はその上層をエッチング速度の遅い層とし下層をエッチング速度の速い層とした2層構造からなることを特徴とするものである。

【0011】手段8. 本発明による液晶表示装置によれば、たとえば、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、その一方向に延在する複数のゲート信号線と該方向と交差する方向に延在する複数のドレイン信号線とで囲まれる領域を画素領域とし、これら各画素領域に、ゲート信号線からの走査信号によって作動するスイッチング素子と、このスイッチング素子を介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を発生せしめる対向電極とを備え、前記画素電極および対向電極はそれぞれ交互に配置された帯状の複数の電極から構成され、前記各対向電極は絶縁膜の上層に形成されて前記ドレイン信号線を被うようにするものを有し、前記各画素電極は前記絶縁膜の下層に形成され、前記対向電極は3層構造からなり、真中の層をエッチング速度の遅い層とし上層および下層をエッチング速度の速い層となっていることを特徴とするものである。

【0012】手段9. 本発明による液晶表示装置によれば、たとえば、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面の各画素領域に、一方向に延在し該方向と交差する方向に並設される複数の電極から構成される電極を備え、この電極の下地層となる絶縁膜の表面が前記電極をマスクとしてエッチングされていることを特徴とするものである。

【0013】手段10. 本発明による液晶表示装置によれば、たとえば、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、その一方向に延在する複数のゲート信号線と該方向と交差する方向に延在する複数のドレイン信号線とで囲まれる領域を画素領域とし、これら各画素領域に、ゲート信号線からの走査信号によって作動するスイッチング素子と、このスイッチング素子を介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を発生せしめる対向電極とを備え、前記画素電極および対向電極はそれぞれ交互に配置された帯状の複数の電極から構成され、前記各対向電極は絶縁膜の上層に形成されて前記ドレイン信号線を被うようにするものを有し、前記各画素電極は前記絶縁膜の下層に形成され、前記対向電極から露出された前記絶縁膜はその表面が前記対向電極をマスクとしてエッチングされていることを特徴とするものである。

【0014】

【発明の実施の形態】以下、本発明による液晶表示装置の実施例を図面を用いて説明をする。

実施例1.

《等価回路》図2は、本発明による液晶表示装置の一実

施例を示す等価回路図である。同図は等価回路であるが、実際の幾何学的配置に対応したものとなっている。

【0015】液晶を介して互に対向配置される一対の透明基板SUB1、SUB2があり、該液晶は一方の透明基板SUB1に対する他方の透明基板SUB2の固定を兼ねるシール材SLによって封入されている。

【0016】シール材SLによって囲まれた前記一方の透明基板SUB1の液晶側の面には、そのx方向に延在しy方向に並設されたゲート信号線GLとy方向に延在しy方向に並設されたドレイン信号線DLとが形成されている。

【0017】各ゲート信号線GLと各ドレイン信号線DLとで囲まれた領域は画素領域を構成するとともに、これら各画素領域のマトリクス状の集合体は液晶表示部ARを構成するようになっている。

【0018】また、x方向に並設される各画素領域のそれぞれにはそれら各画素領域内に走行された共通の対向電圧信号線CLが形成されている。この対向電圧信号線CLは各画素領域の後述する対向電極CTに映像信号に対して基準となる電圧を供給するための信号線となるものである。

【0019】各画素領域には、その片側のゲート信号線GLからの走査信号によって作動される薄膜トランジスタTFTと、この薄膜トランジスタTFTを介して片側のドレイン信号線DLからの映像信号が供給される画素電極PXが形成されている。この画素電極PXは、前記対向電圧信号線CLと接続された対向電極CTとの間に電界を発生させ、この電界によって液晶の光透過率を制御させるようになっている。

【0020】前記ゲート信号線GLのそれぞれの一端は前記シール材SLを超えて延在され、その延在端は垂直走査駆動回路Vの出力端子が接続される端子を構成するようになっている。また、前記垂直走査駆動回路Vの入力端子は液晶表示パネルの外部に配置されたプリント基板からの信号が入力されるようになっている。

【0021】垂直走査駆動回路Vは複数個の半導体装置からなり、互いに隣接する複数のゲート信号線GLどうしがグループ化され、これら各グループ毎に一個の半導体装置があてがわれるようになっている。

【0022】同様に、前記ドレイン信号線DLのそれぞれの一端は前記シール材SLを超えて延在され、その延在端は映像信号駆動回路Heの出力端子が接続される端子を構成するようになっている。また、前記映像信号駆動回路Heの入力端子は液晶表示パネルの外部に配置されたプリント基板からの信号が入力されるようになっている。

【0023】この映像信号駆動回路Heも複数個の半導体装置からなり、互いに隣接する複数のドレイン信号線どうしがグループ化され、これら各グループ毎に一個の半導体装置があてがわれるようになっている。

【0024】また、x方向に併設された各画素領域に共通な前記対向電圧信号線CLはたとえば図中右側の端部で共通に接続され、その接続線はシール材SLを超えて延在され、その延在端において端子CTMを構成している。この端子CTMからは映像信号に対して基準となる電圧が供給されるようになっている。

【0025】前記各ゲート信号線GLは、垂直走査回路Vからの走査信号によって、その一つが順次選択されるようになっている。また、前記各ドレイン信号線DLのそれぞれには、映像信号駆動回路Heによって、前記ゲート信号線GLの選択のタイミングに合わせて映像信号が供給されるようになっている。

【0026】《画素の構成》図1は前記画素領域の構成の一実施例を示す平面図である。また、図3は図1のII-I-III線における断面図である。透明基板SUB1の液晶側の面に、まず、x方向に延在しy方向に並設される一対のゲート信号線GLが形成されている。これらゲート信号線GLと後述の一対のドレイン信号線DLで囲まれる領域を画素領域として構成するようになっている。

【0027】このようにゲート信号線GLが形成された透明基板の表面にはたとえばSiNからなる絶縁膜GIが該ゲート信号線GLをも被って形成されている。この絶縁膜GIは、後述のドレイン信号線DLの形成領域においては前記ゲート信号線GLに対する層間絶縁膜としての機能を、後述の薄膜トランジスタTFTの形成領域においてはそのゲート絶縁膜としての機能を、後述の容量素子Caddの形成領域においてはその誘電体膜としての機能を有するようになっている。

【0028】そして、この絶縁膜GIの表面であって、前記ゲート信号線GLの一部に重畳するようにしてたとえばアモルファスSiからなる半導体層ASが形成されている。この半導体層ASは、薄膜トランジスタTFTのそれであって、その上面にドレイン電極SD1およびソース電極SD2を形成することにより、ゲート信号線GLの一部をゲート電極とする逆スタガ構造のMIS型トランジスタを構成することができる。

【0029】ここで、前記ドレイン電極SD1およびソース電極SD2はドレイン信号線DLの形成の際に同時に形成されるようになっている。すなわち、y方向に延在されx方向に並設されるドレイン信号線DLが形成され、その一部が前記半導体層ASの上面にまで延在されてドレイン電極SD1が形成され、また、このドレイン電極SD1と薄膜トランジスタTFTのチャンネル長分だけ離間されてソース電極SD2が形成されている。

【0030】このソース電極SD2は半導体層AS面から画素領域側の絶縁膜GIの上面に至るまで延在され画素電極PXを構成するようになっている。この画素電極PXは画素領域をたとえば図中y方向に延在するたとえば2本の電極群から構成され、これら各電極は画素領域の上部で互いに接続されている。

【0031】なお、これら各画素電極PXはその延在方向に沿っていくつかの屈曲部が形成され、これによりいわゆるジグザグ状のパターンとして形成されている。このようにした理由はいわゆるマルチドメイン方式を採用しているもので、その詳述は対向電極CTの説明の際にする。

【0032】さらに、各画素電極PXの接続部にはその一部がゲート信号線GLに重畳されるように形成され、それらの間の絶縁膜GIを誘電体膜とする容量素子Caddが形成されている。この容量素子Caddは画素電極PXに映像信号が供給された場合にそれを長く蓄積するため等の機能を有する。なお、この画素電極PXの材料としては、たとえばITO(Indium Tin Oxide)等の透光性の導電体あるいは金属等の非透光性の導電体であってもよい。

【0033】また、半導体層ASとドレイン電極SD1およびソース電極SD2との界面には、図示されていないが、高濃度の不純物がドーピングされた薄い層が形成され、この層はコンタクト層として機能するようになっている。

【0034】このコンタクト層は、たとえば半導体層ASの形成時に、その表面にすでに高濃度の不純物層が形成されており、その上面に形成したドレイン電極SD1およびソース電極SD2のパターンをマスクとしてそれらから露出された前記不純物層をエッチングすることによって形成することができる。

【0035】このように薄膜トランジスタTFT、ドレイン信号線DL、ドレイン電極SD1、およびソース電極SD2が形成された透明基板SUB1の表面には保護膜PSVが形成されている。この保護膜PSVは前記薄膜トランジスタTFTの液晶との直接の接触を回避する膜で、該薄膜トランジスタTFTの特性劣化を防止せんとするようになっている。

【0036】この保護膜PSVの材料としては、たとえばSiN等のような無機材料層、樹脂等の有機材料層、あるいは無機材料層と有機材料層の順次積層体であってもよい。保護膜PSVとして有機材料層を用いることで、ドレイン信号線DLと後述する対向電極CTとの間の容量を小さくできる効果を奏する。

【0037】保護膜PSVの上面には対向電極CTが形成されている。この対向電極CTは平面的に観て、前記各画素電極PXの間をy方向に延在する対向電極、この対向電極に対してそれぞれ前記各画素電極PXを間にして配置される各対向電極の合計3本の電極群から構成されている。

【0038】これらの電極群のうちドレイン信号線DLに隣接する対向電極CTはこの画素領域に隣接する他の画素領域に形成される対向電極CTであって前記ドレイン信号線DLに隣接する対向電極CTと該ドレイン信号線DLを被うようにして互いに接続されている。

【0039】換言すれば、ドレイン信号線DLはその上方の層において対向電極CTと重畳され、該対向電極CTの幅は該ドレイン信号線DLを充分被うようにして幅広に構成されることになる。

【0040】このようにした理由は、ドレイン信号線DLからの電気力線は該対向電極CTに終端されやすく構成し、これにより該電気力線が画素電極PXに終端させないようにしている。画素電極PXに電気力線が終端した場合にそれがノイズになってしまうからである。

【0041】また、これら各対向電極CTは、画素電極PXと同様に、その延在方向に沿っていくつかの屈曲部が設けられ、画素電極PXと平行配置を保持したまま、それらがジグザグ状に延在するように構成されている。

【0042】いわゆるマルチドメイン方式を採用した構成となっている。すなわち、液晶はその分子配列が同じ状態でも、透明基板に入射する光の入射方向によって透過光の偏光状態が変化するので、入射方向に対応して光の透過率が異なってしまう。

【0043】このような液晶表示装置の視角依存性は視角方向に対し視点を斜めに傾けると、輝度の逆転現象を引き起こすことになり、カラー表示の場合に画像が色づくという表示特性を有する。

【0044】このため、各電極の屈曲点を結んだ仮想の線を境にし一方の領域と他方の領域とで各電極間に作用する電界の方向を異ならしめ、これにより、視野角に依存する画像の色づきを補償するようにしている。

【0045】また、これら各対向電極CTは、ゲート信号線GLに重畳する領域で互いに接続されたパターンで形成され、たとえば該対向電極CT全体の電気抵抗を低減させるようにしている。なお、この対向電極CTの材料としては、たとえばITO(Indium Tin Oxide)等の透光性の導電体あるいは金属等の非透光性の導電体であってもよい。

【0046】ここで、各対向電極CTとそれに隣接する他の対向電極CTとのx方向における離間距離は等しく設定されているが、その一部において、該離間距離を狭めるようにして形成される部分を有している。

【0047】この部分は、この実施例では、たとえば画素領域の上部においてドレイン信号線DLを被うようにして形成される対向電極CTの幅を大きくすることにより、この対向電極CTに隣接する他の対向電極CTを狭めている。

【0048】図1に示すように、この狭まれた離間距離は(I)で示され、画素領域のほぼ中央における各対向電極CTとの離間距離(II)よりも小さく形成されている。なお、この離間距離(I)の個所を、透明基板SUB2の液晶側の面に形成されるブラックマトリクスBMに重畳させる部分にすることによって、画素のいわゆる開口率を低減させないようにすることができる。ここ

で、該ブラックマトリクスBMは、各画素領域を画するようにして形成された遮光膜をいう。

【0049】このように、各対向電極CTの間の領域において、それらの離間距離を狭くした部分を形成することによって、該対向電極CTのフォトリソグラフィ技術による選択エッチング方法を用いた形成において、該対向電極CTの残渣が残存しているか否かを効率よく検査することができるようになる。このような残渣が残存していると、画素電極PXと対向電極CTとの間に発生する電界の分布を変化させ、ひいては表示の品質上好ましくないからである。

【0050】互いに隣接する対向電極CTの離間距離を狭めて形成した部分は、エッチング液が循環しにくく、エッチング時の残渣が生じやすい部分となる。このため、この部分に残渣がなくなっていることを確認することにより、エッチングが完了したことを容易に認識することができる。

【0051】また、本実施例では、図1に示すように、ドレイン信号線DLを被う対向電極CTの幅広の部分は順次幅が大きくなるように形成し、これにより、隣接する対向電極CTとの離間距離は順次狭くなるように構成している。これにより、この部分の残渣を幅の広い部分から狭い部分にかけてなくなっていく過程を目視できるようになり、エッチングの際にその完了までの間の時間を予測することもできるようになる。

【0052】対向電極CTは、前記各画素電極PXを互いに接続させた部分と重畳されて形成され、この重畳部分において、保護膜PSVを誘電体膜とする容量素子Cstgが形成されるようになっている。

【0053】この容量素子Cstgは、前述した容量素子Caddとともに、たとえば画素電極PXに供給された映像信号を比較的長く蓄積させる等の機能をもたせるようになっている。

【0054】そして、このように対向電極CTが形成された透明基板SUB1の上面には該対向電極CTをも被って配向膜ORI1が形成されている。この配向膜ORI1は液晶と直接に当接する膜で、その表面に形成されたラビングによって該液晶の分子の初期配向方向を決定づけるようになっている。

【0055】以上説明したことから明らかとなるように、本実施例による液晶表示装置によれば、画素領域のなかで対向電極CTの形成の際（導電層のパターン化）に、エッチング残渣の生じ易い部分を積極的に形成し、この部分において該残渣がなくなるまでエッチングを継続することにより、他の部分において残渣が生じていないことを確認できるようになる。

【0056】実施例2. 図4は、本発明による液晶表示装置の画素の他の実施例を示す平面図で、図1に対応した図となっている。図4において特徴的な構成は、複数の電極群からなる対向電極CTにおいて、一对の隣接す

る各対向電極の離間距離（図中（IV）に示す）が、他の一对の隣接する各対向電極の離間距離（図中（III）に示す）よりも小さく形成されていることにある。

【0057】このように構成した場合、小さな離間距離を隔てて形成された一对の隣接する各対向電極CTの間の領域においてエッチングの際の残渣が残存しているか否かによってエッチングが完了しているか否かを確認することができるようになる。

【0058】本実施例では、一画素領域に対向電極CTがたとえば4本並設され、これにより、隣接された各対向電極によって挟まれた領域が3つできることになる。このうちエッチング残渣検出用の領域を1つとし、エッチング残渣を検出することのない領域よりも少なくしている。これにより、残渣発生の可能性を低減できるようになる。

【0059】また、前記エッチング残渣検出用の領域を画素領域の中央にすることにより、エッチング残渣を検出することのない領域の幅を大きくすることができるようになる。

【0060】このことは、ドレイン信号線DLを被って形成される対向電極CTとそれに隣接して配置される画素電極PXとの離間距離（V）を大きくすることができ、その分、ドレイン信号線DLを被って形成される対向電極CTの幅を大きくして、該ドレイン信号線DLからの電気力線を該対向電極CTへ終端させる効果を大きくすることができる。

【0061】実施例3. 図5は、本発明による液晶表示装置の他の実施例を示す平面図で、図2に対応した図となっている。図5において、透明基板SUB1の液晶側の面であって、液晶表示部ARの形成領域以外、すなわち、透明基板SUB2の形成領域以外の部分において、残渣検出用のパターンRPが形成されている。

【0062】この残渣検出用のパターンRPは、該透明基板SUB1の四隅にそれぞれ形成され、液晶表示部ARにおけるエッチング工程の際の残渣の検出を行うとする被エッチング材料の形成と同時に形成されるようになっている。なお、該残渣検出用のパターンRPは、該透明基板SUB1の四隅に限定されることはなく、また4個に限ることはなく少なくとも1個あればよい。

【0063】また、残渣検出用のパターンRPは、たとえば図6（a）のようになっている。同図において、一方向に延在し互に対向する一对のパターンを有し、このうち一方のパターンの他のパターンと対向する側の辺が順次段差的に幅が広がって形成され、これにより、各パターンの離間距離はそれらの長手方向に沿って順次段差的に狭く形成されるようになる。

【0064】このようにした場合、残渣検出用のパターンRPの一对の各パターンの間の領域において残渣が残存しているか否かによって、液晶表示部AR内の領域において、対応する材料層のエッチングが完了しているか

否かを容易に判定することができるようになる。この場合、一对のパターンの離間距離は段階的に変化しているため、残渣の消滅が段階的に行われ、判定が明瞭となり管理がしやすいという効果を奏する。

【0065】なお、必ずしも一对のパターンの離間距離は段階的に変化させなくてもよく、たとえば図6(b)に示すように、各パターンはその離間距離を連続的に変化させるように構成してもよい。

【0066】また、図6(c)に示すように、被エッチング材料のオーバエッチングを防止するためのオーバエッチング検出用のパターンを示しており、前記残渣検出用のパターンRPと併用し、また単独に形成してもよい。

【0067】オーバエッチング検出用のパターンは、同図では左右対称のパターンからなり、その一端から他端にかけて、順次幅が大きくなるように構成されている。幅が最も小さい側からどの程度エッチングされているかによって被エッチング材料のエッチング度合いを認識でき、オーバエッチングが生じるのを防止することができるようになる。

【0068】実施例4. 図7(a)は、本発明による液晶表示装置の他の実施例を示す要部構成図で、画素電極PXあるいは対向電極CTの断面を示した図となっている。

【0069】電極は2層構造からなっており、その下層L(d)の導体層はエッチング速度の大きい層で形成し、上層L(u)の導体層はエッチング速度の小さい層で形成していることにある。ここで上層L(u)の導体層の層厚は下層L(d)の導体層の厚に比べて大幅に小さくすることが好ましい。

【0070】これにより、前記電極をフォトリソグラフィ技術による選択エッチング方法で形成した場合に、電極材料の大部分がエッチング速度の大きい層で形成されているため、残渣の発生を抑制できるようになる。

【0071】また、この場合、下層L(d)の導体層がいわゆる逆テーパー状になってしまうことから、図7(b)に示すように、上層L(u)の導体層の層厚を下層L(d)の導体層の層厚よりも大きくするようにしてもよい。

【0072】さらに、図7(c)に示すように、3層構造にし、下層L(d)から、エッチング速度の速い導体層、エッチング速度の遅い導体層、およびエッチング速度の速い導体層を順次積層させた構成としてもよい。この場合、エッチング速度の遅い導体層の層厚を他の導体層の層厚よりも大きくすることが好ましい。エッチング速度の遅い導体層はいわゆるテーパー状に形成され、交差して積層される他の導体層の段切れ等を防止することができる。また、最上層の導体層に比較して最下層の導体層の層厚は小さい方が望ましい。この最下層の導体層は残渣の発生を抑制する機能を有するものだからであ

*る。

【0073】上述した電極材料としては、Cr、Mo、Al、Ti、Ta、W、Cuのいずれかを含み、もしくはそれらの合金で構成することができる。また、ITO、SnO₂、In₂O₃、IZO等のような透光性の導体層であってもよい。この場合、同一のエッチング液でエッチングできる導体層を選択して組み合わせるようにする。

【0074】さらに、同一材料で成膜条件を変えて密度を変えた膜、すなわち疎な膜をエッチング速度の大きな層に、密な膜をエッチング速度が小さな層として用いてもよい。このようにすることによって、連続成膜が可能で工程短縮が図れるようになる。

【0075】実施例5. 図8は、本発明による液晶表示装置の他の実施例を示す図で、図1のVIII-VIII線に相当する部分の断面図である。パターン化されて形成された対向電極CTをマスクとして、該対向電極CTの下地層となった保護膜PSVの表面が軽くエッチングされた構成となっている。

【0076】対向電極CTを形成した後に残渣が生じていたとしても、保護膜PSVのエッチングにより該残渣が除去され、該保護膜PSVの表面には該残渣が残存されることがなくなる。

【0077】また、前記保護膜PSVとして、無機材料層を下層にし有機材料層を上層とした2層構造とした場合、ドレイン信号線DLとその上層に形成される対向電極CTとの間の保護膜の厚さは容量低減のため充分大きく確保でき、また、画素電極PX上の保護膜の厚さは駆動電圧低減のため充分小さく確保できるという効果を有する。

【0078】また、図9は、上述の構成とほぼ同様となっており、各対向電極CTの間の領域にはその周辺部から中央部にかけてなだらかな傾斜を有する凹陷部が設けられた構成となっている。このようにした場合、段差が少なくなり、これらの上面に形成する配向膜ORI1のラビング処理を信頼性よく行うことができる効果を奏する。

【0079】さらに、図10は、対向電極CTの下部に至るまで保護膜PSVをサイドエッチングし、その後に該対向電極CTのサイドエッチングされた個所において垂れ下がらせた構成としたものである。このようにした場合、さらに段差が少なくなり、これらの上面に形成する配向膜ORI1のラビング処理を信頼性よく行うことができる。

【0080】

【発明の効果】以上説明したことから明らかなように、本発明による液晶表示装置によれば、エッチング残渣を残存させず、これにより液晶内の電界の乱れを防止することができるようになる。

【図面の簡単な説明】

【図 1】 本発明による液晶表示装置の画素の一実施例を示す平面図である。

【図 2】 本発明による液晶表示装置の一実施例を示す等価回路図である。

【図 3】 図 1 の III-III 線における断面図である。

【図 4】 本発明による液晶表示装置の画素の他の実施例を示す平面図である。

【図 5】 本発明による液晶表示装置の他の実施例を示す外観平面図である。

【図 6】 図 5 に示した残渣検出用のパターン等の実施例を示した平面図である。

【図 7】 本発明による液晶表示装置の他の実施例を示*

*す断面図である。

【図 8】 本発明による液晶表示装置の他の実施例を示す断面図である。

【図 9】 本発明による液晶表示装置の他の実施例を示す断面図である。

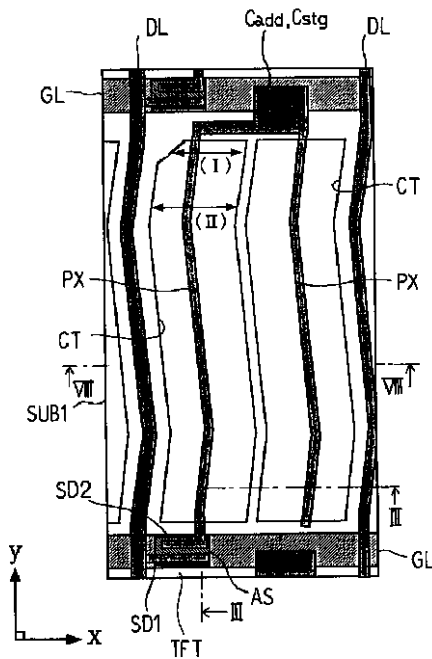
【図 10】 本発明による液晶表示装置の他の実施例を示す断面図である。

【符号の説明】

SUB…透明基板、GL…ゲート信号線、DL…ドレイン信号線、TFT…薄膜トランジスタ、PX…画素電極、CT…対向電極、GI…絶縁膜、PSV…保護膜、RP…残渣検出用のパターン。

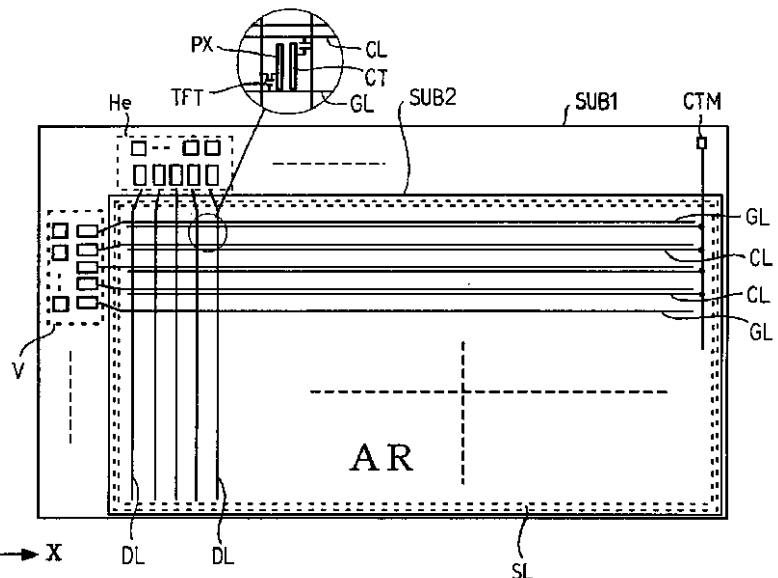
【図 1】

図 1



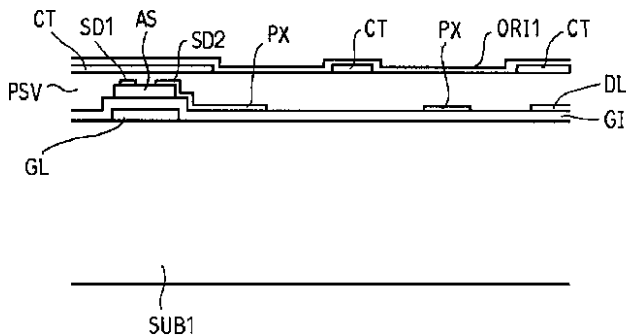
【図 2】

図 2



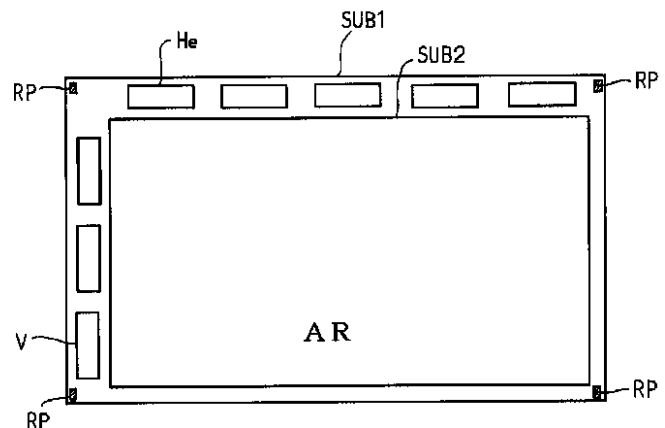
【図 3】

図 3



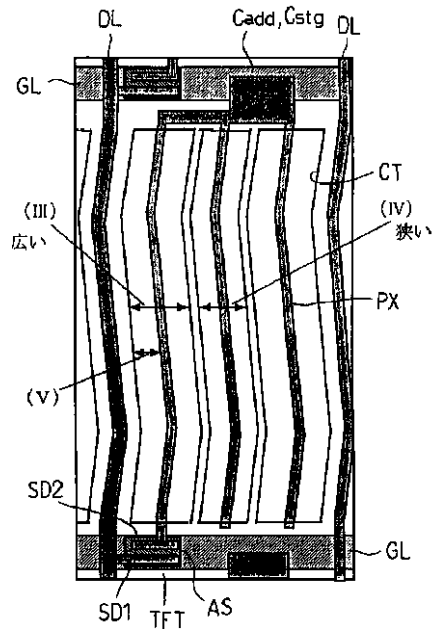
【図 5】

図 5



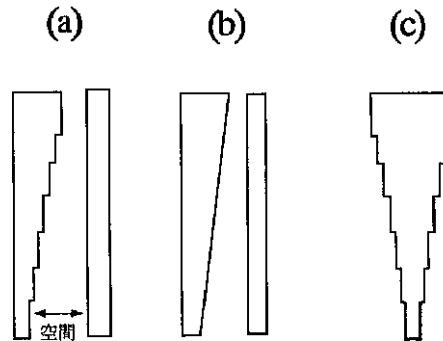
【図4】

図4



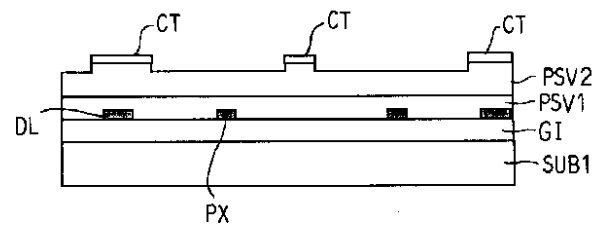
【図6】

図6



【図8】

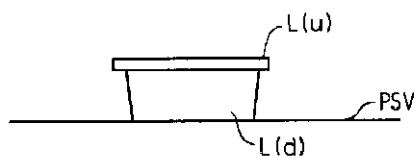
図8



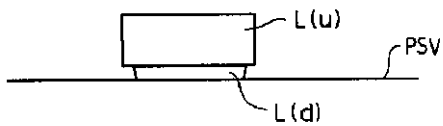
【図7】

図7

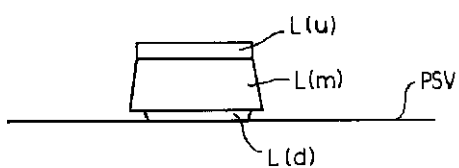
(a)



(b)

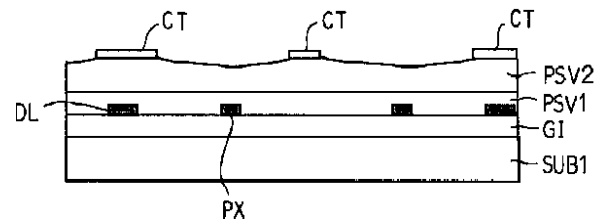


(c)



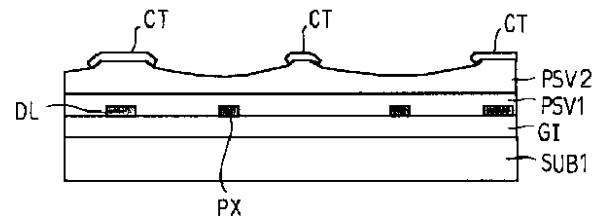
【図9】

図9



【図10】

図10



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 9 F 9/30	3 3 0	G 0 9 F 9/30	3 3 0 Z 5 F 1 1 0
	3 4 9		3 4 9 C
	9/35		9/35
H 0 1 L 21/3205		H 0 1 L 29/78	6 1 2 D
21/336		21/88	S
29/786			

(72)発明者 柳川 和彦
 千葉県茂原市早野3300番地 株式会社日立
 製作所ディスプレイグループ内

F ターム(参考) 2H088 FA11 HA02 HA08 HA14 MA20
 2H091 FA34Y FC26 FD06 GA02
 GA13 LA30
 2H092 GA14 GA33 GA40 GA45 JA26
 JA37 JA41 NA25 PA01
 5C094 AA03 AA43 BA43 DA15 EA04
 EA07
 5F033 HH08 HH11 HH17 HH18 HH19
 HH20 HH21 HH38 QQ08 QQ34
 RR06 RR21 TT04 UU03 VV12
 VV15 XX21 XX37
 5F110 AA30 BB01 CC07 FF03 GG02
 GG15 HK02 HK07 HK09 NN03
 NN24 NN27 NN72 NN73 QQ01

专利名称(译)	<无法获取翻译>		
公开(公告)号	JP2003043509A5	公开(公告)日	2004-08-19
申请号	JP2001231079	申请日	2001-07-31
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	KURAHASHI NAGATOSHI NAKAYOSHI YOSHIKI YANAGAWA KAZUHIKO 倉橋永年 仲吉良彰 柳川和彦		
发明人	倉橋 永年 仲吉 良彰 柳川 和彦		
IPC分类号	G02F1/13 G02F1/1335 G02F1/1343 G02F1/1362 G02F1/1368 G09F9/30 G09F9/35 H01L21/3205 H01L21/336 H01L23/52 H01L29/786		
FI分类号	G02F1/1343 G02F1/13.101 G02F1/1335.500 G02F1/1362 G02F1/1368 G09F9/30.330.Z G09F9/30.349. C G09F9/35 H01L29/78.612.D H01L21/88.S		
F-TERM分类号	5F033/TT04 2H092/GA33 5C094/EA07 5F033/HH17 2H092/GA14 5F033/HH11 5F033/XX21 5F033/ /VV15 5C094/AA03 2H092/PA01 2H092/JA41 2H088/FA11 5C094/BA43 5F110/BB01 5F110/QQ01 5F033/HH08 5F033/HH20 5F033/RR06 5F110/NN72 2H092/JA26 5C094/AA43 5F110/NN73 5F110/ /CC07 5F110/FF03 5C094/DA15 5F033/RR21 2H088/MA20 2H092/NA25 5F033/QQ34 5C094/EA04 5F110/HK02 5F033/HH38 5F033/XX37 5F033/HH19 2H091/FA34Y 5F110/GG15 5F110/GG02 5F033/ /QQ08 5F033/HH18 5F110/NN24 5F110/HK07 5F110/NN03 2H092/GA40 2H088/HA02 2H092/GA45 2H091/LA30 5F033/UU03 5F033/VV12 2H092/JA37 2H088/HA08 2H091/GA13 5F110/NN27 5F110/ /HK09 2H091/GA02 2H088/HA14 5F110/AA30 2H091/FC26 2H091/FD06 5F033/HH21 2H191/FA13Y 2H191/FC36 2H191/FD07 2H191/GA04 2H191/GA19 2H191/LA40 2H192/AA24 2H192/BB04 2H192/ /BB42 2H192/BB53 2H192/BB64 2H192/BB72 2H192/BB73 2H192/BB84 2H192/CB05 2H192/CC04 2H192/CC55 2H192/DA02 2H192/DA72 2H192/EA22 2H192/EA66 2H192/FB22 2H192/GA03 2H192/ /GD81 2H192/HA32 2H192/HA80 2H291/FA13Y 2H291/FC36 2H291/FD07 2H291/GA04 2H291/GA19 2H291/LA40		
其他公开文献	JP2003043509A		

摘要(译)

(带更正) 解决的问题: 通过不留下蚀刻残留物来防止液晶中的电场干扰。 在彼此相对并隔着液晶的基板中, 在一个方向上延伸并且在与一个基板SUB1的液晶侧表面上的每个像素区域相交的方向上平行地排列的多个基板。 提供包括电极PX的电极, 并且形成多个电极中的至少一对相邻电极, 使得它们之间的距离小于另一部分的距离。

