

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5032188号
(P5032188)

(45) 発行日 平成24年9月26日(2012.9.26)

(24) 登録日 平成24年7月6日(2012.7.6)

(51) Int.Cl.

F I

G O 2 F 1/1368 (2006.01)

G O 2 F 1/1368

G O 2 F 1/1335 (2006.01)

G O 2 F 1/1335 5 2 0

請求項の数 10 (全 11 頁)

(21) 出願番号	特願2007-108919 (P2007-108919)	(73) 特許権者	000006013
(22) 出願日	平成19年4月18日(2007.4.18)		三菱電機株式会社
(65) 公開番号	特開2008-268392 (P2008-268392A)		東京都千代田区丸の内二丁目7番3号
(43) 公開日	平成20年11月6日(2008.11.6)	(74) 代理人	100103894
審査請求日	平成22年3月18日(2010.3.18)		弁理士 冢入 健
		(72) 発明者	柴田 英次
			熊本県合志市御代志997番地 メルコ・
			ディスプレイ・テクノロジー株式会社内
		(72) 発明者	日野 輝重
			熊本県合志市御代志997番地 メルコ・
			ディスプレイ・テクノロジー株式会社内
		(72) 発明者	田上 和昭
			熊本県合志市御代志997番地 メルコ・
			ディスプレイ・テクノロジー株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

表面が平坦な透明絶縁基板上に形成されたゲート電極と、
 前記ゲート電極を覆うように前記透明絶縁基板上に形成されたゲート絶縁膜と、
 前記ゲート絶縁膜上に形成された半導体層と、
 前記半導体層上に形成されたソース電極及びドレイン電極と、
 前記ゲート絶縁膜上に形成された反射電極とを備えた液晶表示装置であって、
 前記反射電極下において、前記ゲート絶縁膜の裏面は平坦であるとともに、表面は凹凸形状を有している液晶表示装置。

【請求項2】

前記ドレイン電極と前記反射電極とが一体に形成されていることを特徴とする請求項1に記載の液晶表示装置。

【請求項3】

前記半導体層は、半導体能動膜及びオーミックコンタクト膜を備えることを特徴とする請求項1又は2に記載の液晶表示装置。

【請求項4】

透明絶縁基板上に第1の金属膜を形成し、当該第1の金属膜をパターニングしてゲート電極を形成する工程と、

前記ゲート電極を覆うゲート絶縁膜及び半導体層を順次形成した後、当該半導体層をパターニングするとともに、前記ゲート絶縁膜上に凹凸形状を形成する工程と、

10

20

前記半導体層及びゲート絶縁膜上に第2の金属膜を形成し、当該第2の金属膜をパターンニングして前記半導体層上にソース電極及びドレイン電極を形成するとともに、前記凹凸形状を備えるゲート絶縁膜上に反射電極を形成する工程とを備える液晶表示装置の製造方法。

【請求項5】

前記半導体層におけるTFT形成領域及び前記凹凸形状形成領域上にレジストパターンを形成し、当該半導体層をパターンニングすることを特徴とする請求項4に記載の液晶表示装置の製造方法。

【請求項6】

前記凹凸形状形成領域上のレジストパターンは半導体層のエッチング工程において消失することを特徴とする請求項5に記載の液晶表示装置の製造方法。

10

【請求項7】

前記凹凸形状形成領域上のレジストパターンは半導体層のエッチング工程においてリフトオフすることを特徴とする請求項5に記載の液晶表示装置の製造方法。

【請求項8】

前記半導体層をパターンニングする前に、当該半導体層上に酸化インジウムを含有する透明導電膜を形成し、シュウ酸系エッチング液を用いて当該透明導電膜をエッチングした後、前記前記半導体層をパターンニングすることを特徴とする請求項4に記載の液晶表示装置の製造方法。

【請求項9】

20

前記ドレイン電極と前記反射電極とを一体に形成することを特徴とする請求項4～8のいずれかに記載の液晶表示装置の製造方法。

【請求項10】

前記半導体層は、半導体能動膜及びオーミックコンタクト膜を備えることを特徴とする請求項4～9のいずれかに記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置及びその製造方法に関し、特に、反射型液晶表示装置又は半透過型液晶表示装置及びそれらの製造方法に関する。

30

【背景技術】

【0002】

近年の高度情報化社会の本格的な進展やマルチメディアシステムの急速な普及に伴い、液晶表示装置(Liquid Crystal Display)や有機EL(ElectroLuminescence)表示装置などの重要性はますます増大している。これら表示装置の駆動方式の一つに、スイッチング素子を用いたアクティブマトリクス型があり、現在の主流となっている。アクティブマトリクス型では、例えば、スイッチング素子であるTFT(Thin Film Transistor)が、各画素電極に電氣的に接続され、アレイ状に配列されたTFTアレイ基板を用いている。

【0003】

他方、液晶表示装置は、バックライトを必要とする透過型液晶表示装置と、バックライトが不要であり、外部からの反射光を利用する反射型液晶表示装置と、両者を兼ね備えた半透過型液晶表示装置との3種類に大別される。従来は透過型液晶表示装置が主流であったが、低消費電力化の要請から、反射型及び半透過型液晶表示装置の開発が進められている。

40

【0004】

反射型及び半透過型液晶表示装置におけるTFTアレイ基板では、視認性を向上するために、各画素電極と電氣的に接続された反射電極の表面に凹凸が形成されている。このような凹凸形状は、例えば、TFTチャネル部上に形成した有機平坦化膜の表面に凹凸を形成し、この有機平坦化膜上に反射電極を形成することにより得られる(特許文献1参照)。

50

【特許文献1】特開2000-347219号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、特許文献1に記載された液晶表示装置では、有機平坦化膜を形成する必要があるだけでなく、当該有機平坦化膜にコンタクトホールを形成し、有機平坦化膜上に形成された反射電極と、有機平坦膜下に形成されたドレイン電極とを電氣的に接続する必要があった。このため、製造工程数及び製造コストが増加し、生産性に劣るという問題があった。

【0006】

10

本発明はこのような問題点を鑑みてなされたものであり、視認性及び生産性に優れた液晶表示装置及びその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明に係る液晶表示装置は、透明絶縁基板上に形成されたゲート電極と、前記ゲート電極を覆うゲート絶縁膜と、前記ゲート絶縁膜上に形成された半導体層と、前記半導体層上に形成されたソース電極及びドレイン電極と、前記ゲート絶縁膜上に形成された反射電極とを備えた液晶表示装置であって、前記反射電極下の前記ゲート絶縁膜の表面に凹凸形状が形成されているものである。

【0008】

20

本発明に係る液晶表示装置の製造方法は、透明絶縁基板上に第1の金属膜を形成し、当該第1の金属膜をパターンニングしてゲート電極を形成する工程と、前記ゲート電極を覆うゲート絶縁膜及び半導体層を順次形成した後、当該半導体層をパターンニングするとともに、前記ゲート絶縁膜上に凹凸形状を形成する工程と、前記半導体層及びゲート絶縁膜上に第2の金属膜を形成し、当該第2の金属膜をパターンニングして前記半導体層上にソース電極及びドレイン電極を形成するとともに、前記凹凸形状を備えるゲート絶縁膜上に反射電極を形成する工程とを備えるものである。

【発明の効果】

【0009】

本発明によれば、視認性及び生産性に優れた液晶表示装置及びその製造方法を提供することができる。

30

【発明を実施するための最良の形態】

【0010】

以下、本発明に係る液晶表示装置の実施の形態について説明する。ただし、本発明が以下の実施の形態に限定される訳ではない。また、説明を明確にするため、以下の記載及び図面は、適宜、省略及び簡略化されている。

【0011】

実施の形態1.

本実施の形態に係る半透過型液晶表示装置の構成について図1、2を用いて説明する。図1は本実施の形態に係る半透過型液晶表示装置のTFTアレイ基板の1画素の構成を示す平面図である。図2は図1のX-X'断面図である。

40

【0012】

本実施の形態に係るアクティブマトリクス型TFTアレイ基板は、図2に示すように、透明絶縁基板1、ゲート電極・配線2、ゲート絶縁膜3、半導体能動膜4、オーミックコンタクト膜5、ソース配線6a、ソース電極6b、ドレイン電極7a、反射電極7b、パッシベーション膜8、画素電極9、コンタクトホール10を備える。なお、図1では、明確化のため、パッシベーション膜8を省略している。

【0013】

透明絶縁基板1としては、ガラス基板、石英ガラス等の透明な絶縁基板を用いることができる。絶縁基板1の厚さは任意でよいが、液晶表示装置の厚さを薄くするために1. 1

50

mm厚以下のものが好ましい。絶縁基板1が薄すぎると、プロセスの熱履歴により基板の歪みが生じるため、パターンニング精度が低下する。そのため、絶縁基板1の厚さは使用するプロセスを考慮して選択する必要がある。また、絶縁基板1がガラスなどの脆性材料からなる場合、端面からのチップングによる異物の混入を防止するため、基板の端面を面取しておくことが好ましい。さらに、各プロセスでの基板処理の方向を特定するため、透明絶縁基板1の一部に切り欠きを設けておくことが、プロセス管理上好ましい。

【0014】

ゲート電極・配線2は、透明絶縁基板1上に形成されている。ゲート電極・配線2としては、厚さ100～500nm程度のAl、Mo、Cr、Ta、Ti、Cu等を主成分とする金属膜を用いることができる。

10

【0015】

ゲート絶縁膜3は、透明絶縁基板1上のゲート電極・配線2を覆うように形成されている。ゲート絶縁膜3としては、厚さ300～600nm程度のシリコン窒化膜(SiN_x)、シリコン酸化膜(SiO_x)、シリコン酸化窒化膜(SiO_xN_y)やこれらの積層膜を用いることができる。膜厚が薄い場合には、ゲート電極・配線2とソース配線6aの交差部で短絡を生じやすいため、ゲート電極・配線2の膜厚以上とすることが好ましい。一方、膜厚が厚い場合には、TFTのON電流が小さくなり、表示特性が低下する。

【0016】

半導体能動膜4は、ゲート絶縁膜3上に形成されている。半導体能動膜4としては、厚さ100～300nm程度のアモルファスシリコン(a-Si)膜又は多結晶シリコン(p-Si)膜を用いることができる。膜が薄い場合には、後述するオーミックコンタクト膜5のドライエッチング時に消失が発生しやすい。一方、膜が厚い場合には、TFTのON電流が小さくなる。

20

【0017】

なお、半導体能動膜4としてa-Si膜を用いる場合には、ゲート絶縁膜3のa-Si膜との界面は、 SiN_x 又は SiO_xN_y とすることが、TFTが導通状態となるゲート電圧であるTFTの閾値電圧(V_{th})の制御性及び信頼性の観点から好ましい。一方、半導体能動膜4としてp-Si膜を用いる場合には、ゲート絶縁膜3のp-Si膜との界面は SiO_x 又は SiO_xN_y とすることがTFTの V_{th} の制御性及び信頼性の観点から好ましい。

30

【0018】

オーミックコンタクト膜5は、半導体能動膜4上に形成されている。オーミックコンタクト膜5としては、厚さ20～70nm程度のa-Si又はp-SiにPを微量にドーピングしたn型a-Si膜、n型p-Si膜を用いることができる。TFTのチャンネル部では、半導体能動膜4上のオーミックコンタクト膜5は除去されている。すなわち、オーミックコンタクト膜5は1つの半導体能動膜4上においてソース側とドレイン側の2つの領域に分割して形成されている。

【0019】

ソース電極6b及びドレイン電極7aは、オーミックコンタクト膜5上に形成され、各々これを介し、半導体能動膜4と接続されている。また、ソース電極6bは、図1に示すように、ソース配線6aとゲート配線2とが平面的に交差する領域において、ソース配線6aから分岐して形成されている。ソース配線6aは、ゲート電極・配線2と略直行するように、ソース端子(不図示)まで延設されている。

40

【0020】

一方、ドレイン電極7aは反射電極7bと一体に形成されている。ここで、反射電極7bはゲート絶縁膜3上に形成されている。図1及び図2に示すように、このゲート絶縁膜3には複数の凸部が形成されているため、反射電極7bも複数の凸部11を備える。すなわち、反射電極7bの表面は凹凸形状となっている。これにより、視認性に優れる液晶表示装置が得られる。また、本発明に係る液晶表示装置は、ドレイン電極7aと反射電極7bとが一体に形成され、有機平坦化膜が不要である。そのため、製造工程を簡略化するこ

50

とができ、生産性に優れる。

【0021】

ソース配線6a、ソース電極6b及びドレイン電極7a、反射電極7bは、同一の金属膜から構成されている。この金属膜としては、厚さ100～500nm程度のCr、Al、Ag等を主成分とする金属膜を用いることができる。

【0022】

パッシベーション膜8はソース配線6a、ソース電極6b、ドレイン電極7a及び反射電極7bの上に形成されている。パッシベーション膜8としては、ゲート絶縁膜3と同様の材料を用いることができる。

【0023】

画素電極9はパッシベーション膜8上に形成されている。画素電極9は、パッシベーション膜8に形成されたコンタクトホール10を介し、反射電極7bと電氣的に接続されている。画素電極9としては、ITOに代表される透明導電膜を用いることができる。

【0024】

次に、図3、4を用いて、本実施の形態1に係るアクティブマトリクス型TFTアレイ基板の製造方法について説明する。なお、以下に説明する例は典型的なものであって、本発明の趣旨に合致する限り他の製造方法を採用することができることは言うまでもない。

【0025】

図3(a)に示すように、絶縁基板1上にゲート電極・配線2を形成する。具体的には、まず、表面を清浄化した絶縁基板1上に、スパッタリング、真空蒸着等の方法でゲート電極・配線2を形成するための第1の金属膜を成膜する。好適な実施例として、スパッタリングにより厚さ200nmのCr膜を成膜する。

【0026】

そして、第1のフォトリソグラフィプロセス（写真工程）で上記第1の金属膜をパターニングし、ゲート電極・配線2を形成する。フォトリソグラフィプロセスは以下の通りである。アクティブマトリクス型TFTアレイ基板を洗浄後、感光性レジストを塗布・乾燥する。次に、所定のパターンが形成されたマスクパターンを通して露光し、現像することで写真製版的に基板上にマスクパターンを転写したレジストを形成する。この感光性レジストを加熱硬化させた後にエッチングを行い、感光性レジストを剥離する。

【0027】

上記第1の金属膜は、エッチング液によりエッチングすることができる。例えば、Cr膜の場合、エッチング液として硝酸第2セリウムアンモニウム水溶液を用いればよい。また、この第1の金属膜のエッチングは、パターンエッジがテーパ形状となるようにすることが、他の配線との段差での短絡を防止する上で好ましい。ここで、テーパ形状とは断面が台形状になるようにパターンエッジがエッチングされることをいう。

【0028】

次に、図3(b)に示すように、 SiN_x 、 SiO_x 、 SiO_xN_y 等からなるゲート絶縁膜3、 a-Si 又は p-Si からなる半導体能動膜4、 n型a-Si 又は n型p-Si からなるオーミックコンタクト膜5を形成するための薄膜を、プラズマCVD（Chemical Vapor Deposition）法により連続で成膜する。好適な実施例として、厚さ400nmの SiN_x 膜、厚さ200nmの a-Si 膜、厚さ50nmの n型a-Si 膜を連続成膜する。また、半導体能動膜4として a-Si 膜を用いる場合、ゲート絶縁膜3の界面付近の成膜レートを小さくし、上層部の成膜レートを大きくすることにより、短い成膜時間で、移動度が大きく、OFF時のリーク電流が小さいTFTを得ることができる。

【0029】

第2のフォトリソグラフィプロセスで、TFT部を形成する領域上にレジストパターン12を形成し、同時に、後工程において形成される反射電極7bの凸部11に対応する位置に、レジストパターン12よりも薄いレジストパターン12aを複数形成する。そして、半導体能動膜4及びオーミックコンタクト膜5をパターニングする。半導体能動膜4及びオーミックコンタクト膜5は、公知のガス組成（例えば、 SF_6 と HCl の混合ガス）

10

20

30

40

50

でドライエッチングできる。

【0030】

この半導体能動膜4及びオーミックコンタクト膜5のエッチング過程について詳細に説明する。まず、図3(c)に示すように、レジストパターン12、12aの形成されていない領域の半導体能動膜4及びオーミックコンタクト膜5がエッチングされていく。エッチングがある程度進行すると、薄いレジストパターン12aは消失し、その下の半導体能動膜4及びオーミックコンタクト膜5がエッチングされ始める。従って、薄いレジストパターン12aが形成されていた箇所が凸部を形成した状態で、エッチングが進行する。除去すべき半導体能動膜4及びオーミックコンタクト膜5を完全に除去するため、ゲート絶縁膜3に至るまでオーバーエッチングする。これにより、図4(d)に示すように、エッチング完了時には、ゲート絶縁膜3に凸部が形成される。すなわち、ゲート絶縁膜3の表面が凹凸形状となる。ここで、この凹凸形状は、ゲート絶縁膜3の下層に形成された凹凸形状を反映させたものではなく、ゲート絶縁膜3自体の表面に形成されたものであるため、精密な形状制御が可能である。なお、薄いレジストパターン12aを確実に消失させるため、エッチング過程においてアッシング工程を設けても良い。また、上記凸部の高さはレジストパターン12aの厚さにより変えることができる。さらに、半導体能動膜4とゲート絶縁膜3とのエッチングレートの選択比によっても変えることができる。

10

【0031】

次に、図4(e)に示すように、スパッタリングなどの方法でソース配線6a、ソース電極6b、ドレイン電極7a及び反射電極7bを形成するための第2の金属膜13を成膜した後、第3のフォトリソグラフィプロセスにより、第2の金属膜からソース配線6a、ソース電極6b、ドレイン電極7a及び反射電極7bを形成する領域上にレジストパターン14を形成する。好適な実施例として、スパッタリングにより厚さ200nmのCr膜を成膜する。ここで、反射電極7bとなる領域の第2の金属膜13は、凸部を有するゲート絶縁膜3上に形成されているため、反射電極7bの領域の第2の金属膜13も凸部11を有する。第2の金属膜13のエッチング方法としては、ウェットエッチングを用いる。例えば、第2の金属膜13がCrからなる場合、硝酸セリウムアンモニウム水溶液を用いればよい。なお、第2の金属膜の少なくとも表面を、Al又はAl合金とすれば、さらに反射特性を向上させることができる。

20

【0032】

次に、図4(f)に示すように、TFT部チャネル部のオーミックコンタクト膜5をエッチングにより除去する。これにより、TFT部チャネル部において半導体能動膜4が露出する。オーミックコンタクト膜5は、例えば、HClを用いてドライエッチングできる。

30

【0033】

次に、 SiN_x 、 SiO_x 、 SiO_xN_y 等からなるパッシベーション膜8を形成するための膜を、プラズマCVD法により形成する。好適な実施例として、厚さ300nmの SiN_x 膜を成膜する。第4のフォトリソグラフィプロセスにより、この膜からパッシベーション膜8を形成する。図1に示すようなコンタクトホール10に対応する部分を開口した遮光マスク（不図示）を用いて、均一に露光を行う。上記露光工程後、現像液を用いて現像を行う。その後、コンタクトホール10に対応する領域では、エッチング工程により開口部が形成され反射電極7bが露出する。

40

【0034】

次に、画素電極9を形成するための透明導電膜を、スパッタリング法、真空蒸着法、塗布法等により形成する。第5のフォトリソグラフィプロセスにより、透明導電膜から画素電極9を形成する。例えば、ITOであれば、シュウ酸系のエッチング液を用いればよい。上記により、図2に示すアクティブマトリクス型TFTアレイ基板が得られる。

【0035】

このように製造されたアクティブマトリクス型TFTアレイ基板は、カラーフィルターや対向電極を有する対向基板（不図示）と、スペーサーを介して、一対の基板として貼り

50

合わされ、その間隙に液晶が注入される。この液晶層が挟持された液晶パネルをバックライトユニットに取り付けることにより、半透過型液晶表示装置が製造される。なお、本発明は反射型液晶表示装置にも適用可能である。反射型の場合、バックライトユニットは不要である。

【0036】

実施の形態2

次に、上記実施の形態1に係るTFTアレ基板とは異なる実施の形態について説明する。なお、以下の説明において、上記実施の形態1と同一の構成部材は、同一の符号を付し、適宜その説明を省略する。実施の形態1に係るTFTアレ基板と実施の形態2に係るTFTアレ基板は、同一の基本構成を有するが、反射電極7bの凸部11の形成方法が異なる。具体的には、ゲート絶縁膜3の凸部形成方法が異なる。

10

【0037】

図5を用いて、本実施の形態2に係るアクティブマトリクス型TFTアレ基板の製造方法について説明する。ゲート電極2を形成後、 SiN_x 、 SiO_x 、 SiO_xN_y 等からなるゲート絶縁膜3、 a-Si 又は p-Si からなる半導体能動膜4、 n型a-Si 又は n型p-Si からなるオーミックコンタクト膜5を形成するための薄膜を、プラズマCVD (Chemical Vapor Deposition) 法により連続で成膜するまでは、実施の形態1と同様である。

【0038】

次に、図5(a)に示すように、第2のフォトリソグラフィプロセスで、TFT部を形成する領域上にレジストパターン12を形成し、同時に、後工程において形成される反射電極7bの凸部11に対応する位置に、レジストパターン12bを複数形成する。ここで、実施の形態1では、レジストパターン12aがレジストパターン12より薄かったが、実施の形態2では、レジストパターン12bとレジストパターン12とが同じ厚さでよい。そして、半導体能動膜4及びオーミックコンタクト膜5をパターニングする。ここで、半導体能動膜4及びオーミックコンタクト膜5をドライエッチングでなく、フッ酸系のエッチング液によりウェットエッチングする。

20

【0039】

この半導体能動膜4及びオーミックコンタクト膜5のエッチング過程について詳細に説明する。まず、図5(b)に示すように、レジストパターン12、12bの形成されていない領域の半導体能動膜4及びオーミックコンタクト膜5がエッチングされていく。エッチングがある程度進行すると、レジストパターン12bはその下の半導体能動膜4及びオーミックコンタクト膜5がサイドエッチングされることによりリフトオフされる。そのため、その下の半導体能動膜4及びオーミックコンタクト膜5は表面からもエッチングされ始める。従って、レジストパターン12bが形成されていた箇所が台形上の凸部を形成した状態で、エッチングが進行する。除去すべき半導体能動膜4及びオーミックコンタクト膜5を完全に除去するため、ゲート絶縁膜3に至るまでオーバーエッチングする。これにより、図5(c)に示すように、エッチング完了時には、ゲート絶縁膜3に凸部が形成される。すなわち、ゲート絶縁膜3の表面が凹凸形状となる。これ以降の製造工程は実施の形態1と同様である。

30

40

【0040】

実施の形態2に係る液晶表示装置のゲート絶縁膜3にも複数の凸部が形成され、この上に形成される反射電極7bが複数の凸部11を備える。すなわち、反射電極7bの表面は凹凸形状となっている。これにより、視認性に優れる液晶表示装置が得られる。ドレイン電極7aと反射電極7bとが一体に形成され、有機平坦化膜が不要である。そのため、製造工程を簡略化することができ、生産性に優れる。

【0041】

実施の形態3

次に、上記実施の形態1、2に係るTFTアレ基板とは異なる実施の形態について説明する。なお、以下の説明において、上記実施の形態1と同一の構成部材は、同一の符号

50

を付し、適宜その説明を省略する。実施の形態 1 に係る T F T アレイ基板と実施の形態 3 に係る T F T アレイ基板は、同一の基本構成を有するが、反射電極 7 b の凸部 1 1 の形成方法が異なる。具体的には、ゲート絶縁膜 3 の凸部形成方法が異なる。

【0042】

図 6 を用いて、本実施の形態 3 に係るアクティブマトリクス型 T F T アレイ基板の製造方法について説明する。ゲート電極 2 を形成後、 SiN_x 、 SiO_x 、 SiO_xN_y 等からなるゲート絶縁膜 3、 a-Si 又は p-Si からなる半導体能動膜 4、 n型 a-Si 又は n型 p-Si からなるオーミックコンタクト膜 5 を形成するための薄膜を、プラズマ C V D (Chemical Vapor Deposition) 法により連続で成膜するまでは、実施の形態 1 と同様である。

10

【0043】

次に、図 6 (a) に示すように、オーミックコンタクト膜 5 上に酸化インジウムを含有する透明導電膜 1 4 を成膜する。膜厚は、80 nm 程度が好ましい。透明導電膜 1 4 を成膜する際に、100 ~ 175 °C の温度範囲で透明絶縁基板 1 を予備加熱するか、透明導電膜 1 4 を成膜後に、上記温度範囲にて加熱する。

【0044】

次に、透明導電膜 1 4 を、シュウ酸を用いてウェットエッチングすることにより、図 6 (b) に示すように、オーミックコンタクト膜 5 上にインジウムの結晶 1 5 が残留する。

【0045】

次に、図 6 (c) に示すように、第 2 のフォトリソグラフィプロセスで、T F T 部を形成する領域上にレジストパターン 1 2 を形成する。そして、半導体能動膜 4 及びオーミックコンタクト膜 5 を、例えば、 SF_6 と HCl の混合ガスでドライエッチングする。ここで、インジウムの結晶 1 5 がマスクとして機能する。そのため、まずレジストパターン 1 2 及び結晶 1 5 が形成されていない領域の半導体能動膜 4 及びオーミックコンタクト膜 5 がエッチングされていく。エッチングがある程度進行すると、インジウム結晶 1 5 が消失し、その下の半導体能動膜 4 及びオーミックコンタクト膜 5 もエッチングされ始める。従って、結晶 1 5 が形成されていた箇所が微細な凸部を形成した状態で、エッチングが進行する。除去すべき半導体能動膜 4 及びオーミックコンタクト膜 5 を完全に除去するため、ゲート絶縁膜 3 に至るまでオーバーエッチングする。これにより、図 6 (d) に示すように、エッチング完了時には、ゲート絶縁膜 3 に凸部が形成される。すなわち、ゲート絶縁膜 3 の表面が凹凸形状となる。これ以降の製造工程は実施の形態 1 と同様である。

20

30

【0046】

実施の形態 3 に係る液晶表示装置のゲート絶縁膜 3 にも複数の凸部が形成され、この上に形成される反射電極 7 b が複数の凸部 1 1 を備える。すなわち、反射電極 7 b の表面は凹凸形状となっている。これにより、視認性に優れる液晶表示装置が得られる。ドレイン電極 7 a と反射電極 7 b とが一体に形成され、有機平坦化膜が不要である。そのため、製造工程を簡略化することができ、生産性に優れる。

【図面の簡単な説明】

【0047】

【図 1】本発明の実施の形態に係る T F T アレイ基板の構成を示す平面図である。

40

【図 2】図 1 の X - X' 断面図である。

【図 3】実施の形態 1 に係る T F T アレイ基板の製造工程を示す断面図である。

【図 4】実施の形態 1 に係る T F T アレイ基板の製造工程を示す断面図である。

【図 5】実施の形態 2 に係る T F T アレイ基板の製造工程を示す断面図である。

【図 6】実施の形態 3 に係る T F T アレイ基板の製造工程を示す断面図である。

【符号の説明】

【0048】

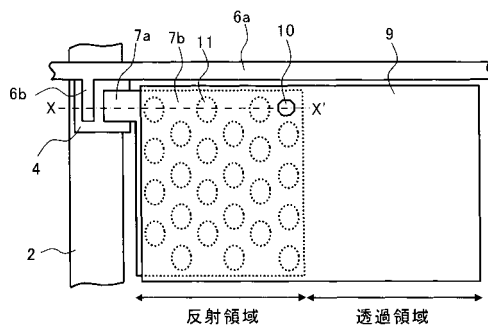
- 1 透明絶縁基板
- 2 ゲート電極・配線
- 3 ゲート絶縁膜

50

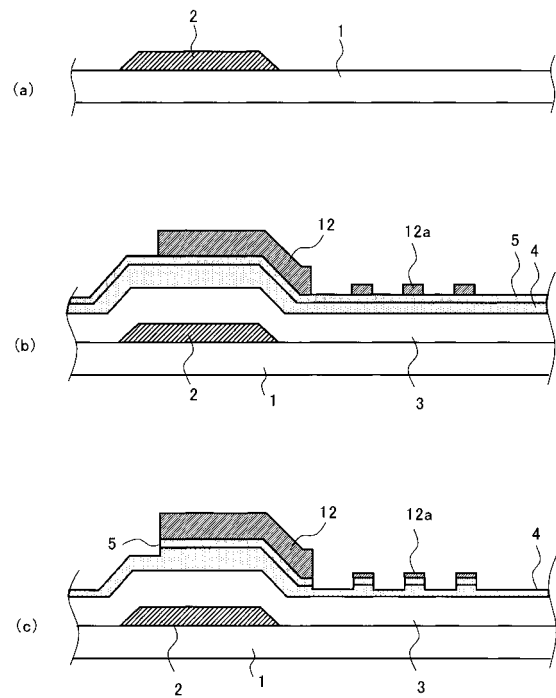
- 4 半導体能動膜
- 5 オーミックコンタクト膜
- 6 a ソース配線
- 6 b ソース電極
- 7 a ドレイン電極
- 7 b 反射電極
- 8 パッシベーション膜
- 9 画素電極
- 10 コンタクトホール
- 11 凸部
- 12、12 a、12 b、14 レジストパターン
- 13 第2の金属膜
- 14 透明導電膜
- 15 インジウム結晶

10

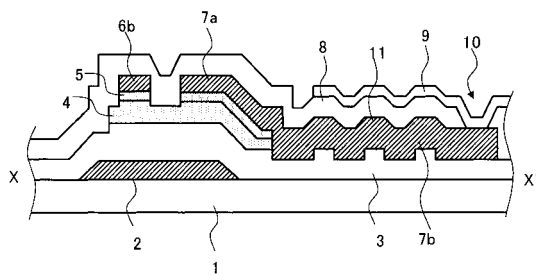
【図 1】



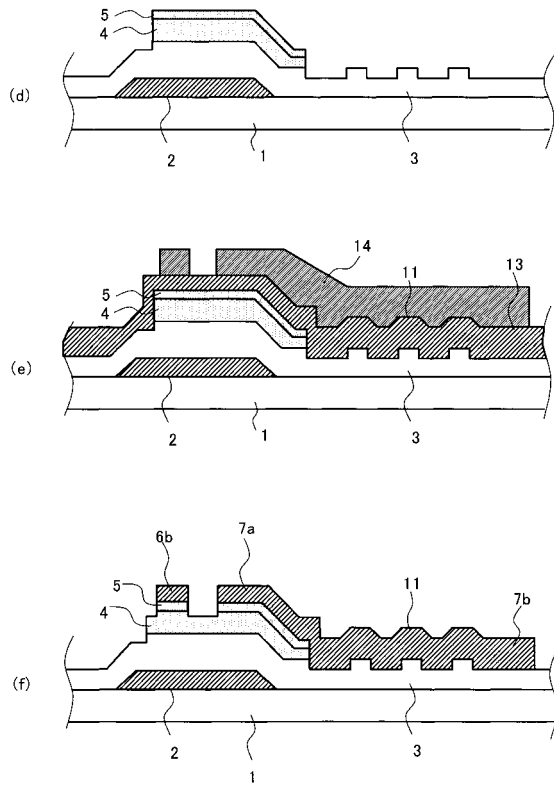
【図 3】



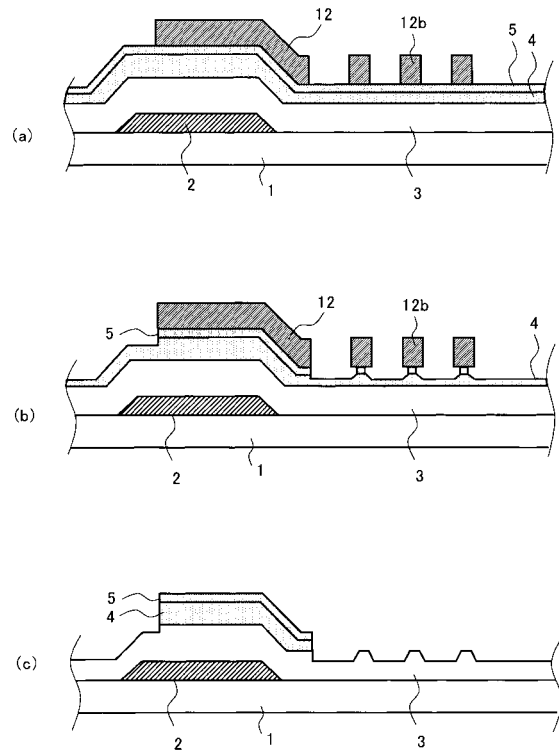
【図 2】



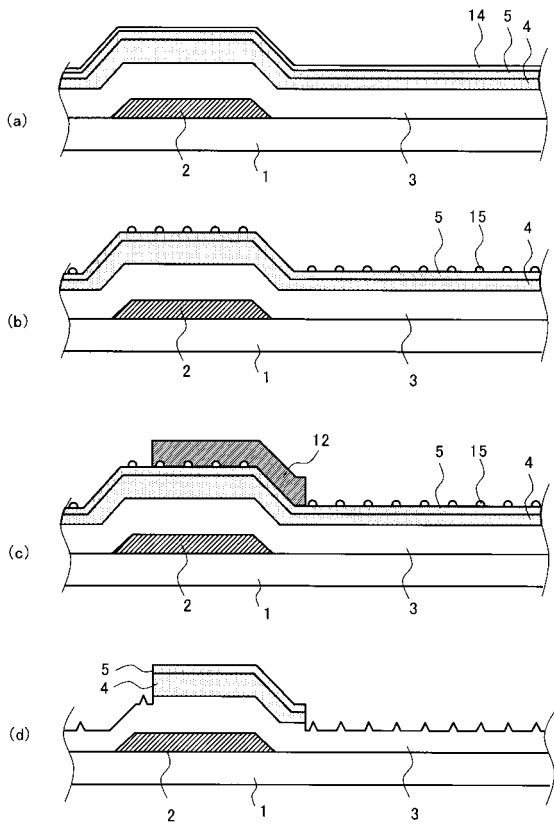
【図 4】



【図 5】



【図 6】



フロントページの続き

審査官 鈴木 俊光

- (56)参考文献 特開平08-313890 (JP, A)
特開2001-257359 (JP, A)
特開2002-202502 (JP, A)
特開2004-020688 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
G02F 1/1335
G02F 1/1368

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	JP5032188B2	公开(公告)日	2012-09-26
申请号	JP2007108919	申请日	2007-04-18
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
当前申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	柴田英次 日野輝重 田上和昭		
发明人	柴田 英次 日野 輝重 田上 和昭		
IPC分类号	G02F1/1368 G02F1/1335		
FI分类号	G02F1/1368 G02F1/1335.520 G02B5/02.C G02B5/08.A G02B5/08.C H01L29/78.612.Z		
F-TERM分类号	2H042/BA03 2H042/BA13 2H042/BA15 2H042/BA20 2H042/DA02 2H042/DA12 2H042/DA14 2H042/DA22 2H042/DB10 2H042/DC02 2H042/DC03 2H042/DD01 2H042/DE04 2H091/FA14Y 2H091/FC22 2H091/FC26 2H091/FC27 2H091/GA01 2H091/GA02 2H091/GA07 2H091/GA13 2H091/LA12 2H091/LA16 2H092/GA11 2H092/HA05 2H092/JA24 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JA46 2H092/JA47 2H092/JB57 2H092/MA04 2H092/MA05 2H092/MA08 2H092/MA13 2H092/MA15 2H092/MA17 2H092/NA01 2H092/NA25 2H092/PA01 2H092/PA12 2H191/FA02Y 2H191/FA34Y 2H191/FB14 2H191/FC02 2H191/FC36 2H191/FD04 2H191/FD22 2H191/GA10 2H191/GA19 2H191/GA22 2H191/LA13 2H191/LA21 2H191/NA29 2H191/NA34 2H191/NA37 2H192/AA24 2H192/BC31 2H192/BC63 2H192/BC74 2H192/BC83 2H192/CB05 2H192/CB82 2H192/CC12 2H192/EA43 2H192/GA42 2H192/HA64 2H291/FA02Y 2H291/FA34Y 2H291/FB14 2H291/FC02 2H291/FC36 2H291/FD04 2H291/FD22 2H291/GA10 2H291/GA19 2H291/GA22 2H291/LA13 2H291/LA21 2H291/NA29 2H291/NA34 2H291/NA37 5F110/AA30 5F110/BB01 5F110/CC07 5F110/DD02 5F110/DD03 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE23 5F110/EE43 5F110/EE44 5F110/FF02 5F110/FF03 5F110/FF04 5F110/FF09 5F110/FF30 5F110/GG02 5F110/GG13 5F110/GG15 5F110/GG24 5F110/GG45 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK09 5F110/HK14 5F110/HK16 5F110/HK21 5F110/HK33 5F110/HK35 5F110/NN02 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN72 5F110/QQ04 5F110/QQ05 5F110/QQ09		
审查员(译)	铃木俊光		
其他公开文献	JP2008268392A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供可视性和生产率优异的液晶显示器，以及其制造方法。ŽSOLUTION：液晶显示器具有形成在透明绝缘基板1上的栅电极2，覆盖栅电极2的栅绝缘膜3，形成在栅绝缘膜3上的半导体层4,5，源电极6b和漏电极7a两者形成在半导体层4,5上的反射电极7b和形成在栅极绝缘膜3上的反射电极7b。此外，在反射电极7b下面的栅极绝缘膜3的表面上形成凹凸不平。Ž

