

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4596797号
(P4596797)

(45) 発行日 平成22年12月15日 (2010.12.15)

(24) 登録日 平成22年10月1日 (2010.10.1)

(51) Int. Cl.

F I

G O 2 F 1/133 (2006.01)

G O 2 F 1/133 5 5 0

G O 2 F 1/1368 (2006.01)

G O 2 F 1/133 5 7 5

G O 9 G 3/20 (2006.01)

G O 2 F 1/1368

G O 9 G 3/36 (2006.01)

G O 9 G 3/20 6 1 2 U

G O 9 G 3/20 6 2 4 A

請求項の数 7 (全 12 頁) 最終頁に続く

(21) 出願番号 特願2004-67895 (P2004-67895)
 (22) 出願日 平成16年3月10日 (2004.3.10)
 (65) 公開番号 特開2005-257931 (P2005-257931A)
 (43) 公開日 平成17年9月22日 (2005.9.22)
 審査請求日 平成19年3月9日 (2007.3.9)

(73) 特許権者 000001889
 三洋電機株式会社
 大阪府守口市京阪本通2丁目5番5号
 (74) 代理人 100131071
 弁理士 ▲角▼谷 浩
 (72) 発明者 広沢 考司
 大阪府守口市京阪本通2丁目5番5号 三
 洋電機株式会社内
 (72) 発明者 横山 良一
 大阪府守口市京阪本通2丁目5番5号 三
 洋電機株式会社内

審査官 小濱 健太

最終頁に続く

(54) 【発明の名称】 液晶表示装置及びその制御方法

(57) 【特許請求の範囲】

【請求項 1】

互いに交差するように配置された複数のドレイン線及び複数のゲート線と、
 第1画素電極及び第2画素電極、ならびに対向電極に挟まれた液晶層と、
 前記第1画素電極に接続された第1電極と、第2電極を有する補助容量を含む第1画素部と、
 前記第2画素電極に接続された第3電極と、第4電極を有する補助容量を含む第2画素部と、
 前記第2電極に接続された第1補助容量線と、
 前記第4電極に接続された第2補助容量線と、を備える液晶表示装置において、
前記第1補助容量線及び前記第2補助容量線のそれぞれに、全ての画素部に映像信号を書き終える期間である1フレーム期間毎にHレベルの電位及びLレベルの電位を交互に供給するとともに、前記第1補助容量線にHレベルの電位を供給する場合には前記第2補助容量線にLレベルの電位を供給し、前記第1補助容量線にLレベルの電位を供給する場合には前記第2補助容量線にHレベルの電位を供給する電位供給回路部と、
前記第1補助容量線に前記Hレベル又はLレベルの電位が供給される前後の液晶層に印加される電位の少なくともどちらかが、前記液晶層のC-V曲線の遷移領域内の電位となる場合に、前記第1画素部への映像信号を補正し、前記第2補助容量線に前記Hレベル又はLレベルの電位が供給される前後の液晶層に印加される電位の少なくともどちらかが、前記液晶層のC-V曲線の遷移領域内の電位となる場合に、前記第2画素部への映像信号を補正

10

20

する補正回路を備え、

前記補正回路は、前記Hレベル又はLレベルの電位の供給による前記第1補助容量線の電位の変化に伴う液晶容量の変化を加味して前記第1画素部への映像信号を補正し、前記Hレベル又はLレベルの電位の供給による前記第2補助容量線の電位の変化に伴う液晶容量の変化を加味して前記第2画素部への映像信号を補正することを特徴とする液晶表示装置。

【請求項2】

前記第1画素部及び前記第2画素部は、1つのゲート線に沿い、且つ互いに隣接するように配置されている、請求項1に記載の液晶表示装置。

【請求項3】

前記電位供給回路部は、少なくとも1つのゲート線に沿って配置された全ての画素部に映像信号を書き終えた後、前記第1補助容量線にHレベルの電位及び前記第2補助容量線にLレベルの電位、又は前記第1補助容量線にLレベルの電位及び前記第2補助容量線にHレベルの電位を供給する、請求項2に記載の液晶表示装置。

【請求項4】

前記第1電極及び前記第3電極に供給される映像信号は、互いに反転した波形を有する、請求項1に記載の液晶表示装置。

【請求項5】

複数の前記第1画素部のみで構成された第1ブロックと、複数の前記第2画素部のみで構成された第2ブロックとが互いに隣接するように配置されており、

前記第1ブロックを構成する複数の前記第1画素部及び前記第2ブロックを構成する複数の前記第2画素部に供給される信号は、互いに反転した波形を有する、請求項1に記載の液晶表示装置。

【請求項6】

前記補正回路は γ 補正回路に含まれることを特徴とする請求項1に記載の液晶表示装置。

【請求項7】

互いに交差するように配置されたドレイン線及びゲート線と、

第1画素電極及び第2画素電極、ならびに対向電極に挟まれた液晶層と、

前記第1画素電極に接続された第1電極と、第2電極を有する補助容量を含む第1画素部と、

前記第2画素電極に接続された第3電極と、第4電極を有する補助容量を含む第2画素部と、

前記第2電極に接続された第1補助容量線と前記第4電極に接続された第2補助容量線と、を備える液晶表示装置において、

前記第1補助容量線及び前記第2補助容量線のそれぞれに、全ての画素部に映像信号を書き終える期間である1フレーム期間毎にHレベルの電位及びLレベルの電位を交互に供給するとともに、前記第1補助容量線にHレベルの電位を供給する場合には前記第2補助容量線にLレベルの電位を供給し、前記第1補助容量線にLレベルの電位を供給する場合には前記第2補助容量線にHレベルの電位を供給し、少なくとも1つのゲート線に沿って配置された全ての第1画素電極に入力電圧をそれぞれ入力し終えた後、前記第1補助容量線に前記Hレベル又はLレベルの電位を供給するとともに、前記少なくとも1つのゲート線に沿って配置された全ての第2画素電極に入力電圧をそれぞれ入力し終えた後、前記第2補助容量線に前記Hレベル又はLレベルの電位を供給する電位供給回路と、

前記Hレベル又はLレベルの電位を供給する前に、前記第1画素部又は前記第2画素部に直接入力される電圧に対する、前記Hレベル又はLレベルの電位を供給した後の前記液晶層の透過率曲線を用いて前記第1画素部又は前記第2画素部に入力される映像信号を γ 補正する γ 補正回路とを備える液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

10

20

30

40

50

この発明は、表示装置に関し、特に、画素部を有する表示装置に関する。

【背景技術】

【0002】

液晶表示装置において、画素部の液晶（画素電極）に長時間にわたり直流電圧が印加されると、焼き付きと呼ばれる残像現象が生じる。したがって、液晶表示装置を駆動させる場合には、所定の周期で、画素電極の電位（画素電位）を、対向電極の電位に対して反転させる駆動方法を用いる必要がある。このような液晶表示装置の駆動方法の一例として、対向電極に直流電圧を印加するDC駆動法がある。また、このDC駆動法として、1水平期間毎に、画素電位を、直流電圧が印加される対向電極の電位に対して反転させるライン反転駆動法が知られている（たとえば、非特許文献1参照）。なお、1水平期間とは、1本のゲート線に沿って配置された全ての画素部に、映像信号を書き終える期間である。

10

【0003】

図7は、従来のライン反転駆動法を用いて液晶表示装置を駆動させる場合の波形図である。図7を参照して、従来のライン反転駆動法を用いて液晶表示装置を駆動させる場合には、1水平期間毎に、対向電極の電位COMに対して映像信号を反転させる。また、画素部A～F毎に、表示する画像に応じて映像信号を変化させる。

【0004】

また、隣接する画素部A～F毎に、映像信号を対向電極の電位COMに対して反転させるドット反転駆動法を用いた液晶表示装置も提案されている。

【0005】

20

図8は、従来のドット反転駆動法を用いて液晶表示装置を駆動させる場合の波形図である。従来のドット反転駆動法を用いて液晶表示装置を駆動させる場合には、図7に示した従来のライン反転駆動法と異なり、画素部A～F毎に、対向電極の電位COMに対して、表示する画像に応じた映像信号を反転させる。

【非特許文献1】鈴木八十二著「液晶ディスプレイ工学入門」日刊工業新聞社、1998年11月20日、pp. 101-103

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、上述した従来の駆動法では、映像信号電圧に対する液晶層の透過率曲線が図9に示すように非常に急峻であるため、階調を多くすると各階調を実現するための液晶に印加される電圧の間隔が非常に狭くなる。従って、その電圧（＝映像信号電圧）に対する透過率の変化量が大きいため、なめらかな階調表示がしにくかった。

30

【課題を解決するための手段】

【0007】

本願の第1の発明は、互いに交差するように配置された複数のドレイン線及び複数のゲート線と、第1画素電極と対向電極に挟まれた液晶層と、前記第1画素電極に接続された第1電極と、第2電極を有する補助容量を含む第1画素部と、前記第2電極に接続された第1補助容量線と、を備える液晶表示装置において、前記第1補助容量線に第1電位が供給される前後の液晶層に印加される電位の少なくともどちらかが、前記液晶層のC-V曲線の遷移領域内の電位となる場合に、前記第1画素部への映像信号を補正する補正回路を備える。

40

【0008】

本願の第2の発明は、互いに交差するように配置された複数のドレイン線及び複数のゲート線と、第1画素電極及び第2画素電極、ならびに対向電極に挟まれた液晶層と、前記第1画素電極に接続された第1電極と、第2電極を有する補助容量を含む第1画素部と、前記第2画素電極に接続された第3電極と、第4電極を有する補助容量を含む第2画素部と、前記第2電極に接続された第1補助容量線と、前記第4電極に接続された第2補助容量線と、を備える液晶表

50

示装置において、

前記第1補助容量線に第1電位が供給される前後の液晶層に印加される電位の少なくともどちらかが、前記液晶層のC-V曲線の遷移領域内の電位となる場合に、前記第1画素部への映像信号を補正し、前記第2補助容量線に第2電位が供給される前後の液晶層に印加される電位の少なくともどちらかが、前記液晶層のC-V曲線の遷移領域内の電位となる場合に、前記第2画素部への映像信号を補正する補正回路を備える。

【0009】

本願の第3の発明は、

互いに交差するように配置されたドレイン線及びゲート線と、第1画素電極と対向電極に挟まれた液晶層と、前記第1画素電極に接続された第1電極と、第2電極を有する補助容量を含む第1画素部と、前記第2電極に接続された第1補助容量線と、を備える液晶表示装置において、

少なくとも1つのゲート線に沿って配置された全ての第1画素電極に入力電圧をそれぞれ入力し終えた後、前記第1補助容量線に、前記第1電位を供給する電位供給回路と、前記画素部に直接入力される電圧に対する、前記第1電位を供給した後の前記液晶層の透過率曲線を用いて γ 補正する γ 補正回路とを備える。

【0010】

本願の第4の発明は

互いに交差するように配置されたドレイン線及びゲート線と、第1画素電極及び第2画素電極、ならびに対向電極に挟まれた液晶層と、前記第1画素電極に接続された第1電極と、第2電極を有する補助容量を含む第1画素部と、前記第2画素電極に接続された第3電極と、第4電極を有する補助容量を含む第2画素部と、前記第2電極に接続された第1補助容量線と前記第4電極に接続された第2補助容量線と、を備える液晶表示装置において、

少なくとも1つのゲート線に沿って配置された全ての第1画素電極に入力電圧をそれぞれ入力し終えた後、前記第1補助容量線に前記第1電位を供給するとともに、前記少なくとも1つのゲート線に沿って配置された全ての第2画素電極に入力電圧をそれぞれ入力し終えた後、前記第2補助容量線に前記第2電位を供給する電位供給回路と、前記画素部に直接入力される電圧に対する、前記第1電位を供給した後の前記液晶層の透過率曲線を用いて γ 補正する γ 補正回路とを備える。

【発明の効果】

【0011】

映像信号の供給後に画素電極の電位を変化させる前後で、液晶容量が変化する場合に画素電極に入力される入力電圧を補正することにより、なめらかな階調表示ができ、高品質な表示を得ることができるとともに、補助容量カップリングを用いた駆動方法により低消費電力化を実現することができる。

【0012】

また、入力電圧と液晶を駆動したときに得られる透過率との関係を用いて γ 補正することにより、従来の駆動方法と同じ液晶材料を用いたとしても各階調に対応する電圧の差が大きくなるため、階調をより正確に表示できると共に、多階調化することが可能である。

【発明を実施するための最良の形態】

【0013】

以下、本発明の実施形態を図面に基づいて説明する。

【0014】

(第1実施形態)

図1は、本発明の第1実施形態による液晶表示装置を示した平面図である。基板1上に表示部2が設けられている。表示部2には、画素部3-1a~3-1d及び3-2a及び3-2dが配置されている。なお、図1では、図面の簡略化のため、2本のゲート線G1及びG2、そのゲート線G1及びG2に交差する4本のドレイン線D1~D4、ならびに8つの画素部3-1a~3-1d及び3-2a~3-2dからなる2行4列のマトリクス

10

20

30

40

50

を図示しているが、実際には、複数のゲート線と複数のドレイン線とが互いに交差するように配置されているとともに、複数の画素部がm行n列のマトリクス状に配置されている。

【0015】

画素部3-1a~3-1d及び3-2a~3-2dは、それぞれ液晶層31、トランジスタ32及び補助容量33によって構成されている。液晶層31は、それぞれ、各画素電極34と共通の対向電極（共通電極）35との間に配置されている。

【0016】

また、画素部3-1a及び3-2aのトランジスタ32のドレインは、ドレイン線D1に接続されているとともに、画素部3-1b及び3-2bのトランジスタ32のドレインは、ドレイン線D2に接続されている。同様に、画素部3-1c及び3-2cのトランジスタ32のドレインは、ドレイン線D3に接続されているとともに、画素部3-1d及び3-2dのトランジスタ32のドレインは、ドレイン線D4に接続されている。全ての画素部のソースは、それぞれ画素電極34に接続されている。

【0017】

各画素部の補助容量33の一方の電極36は、それぞれ、画素電極34に接続されている。また、画素部3-1a及び3-1cの補助容量33の他方の電極37-1a及び37-1cは、ともに補助容量線SC1-1に接続されているとともに、画素部3-1b及び3-1dの補助容量33の他方の電極37-1b及び37-1dは、ともに補助容量線SC2-1に接続されている。同様に、画素部3-2a及び3-2cの補助容量33の他方の電極37-2a及び37-2cは、ともに補助容量線SC1-2に接続されているとともに、画素部3-2b及び3-2dの補助容量33の他方の電極37-2b及び37-2dは、ともに補助容量線SC2-2に接続されている。

【0018】

また、基板1上には、ドレイン線D1~D4ならびに図示しない5段目以降のドレイン線を駆動（走査）するためのHスイッチ（nチャネルトランジスタ）4a及び4bと、Hドライバ5とが設けられている。そして、画素部3a（ドレイン線D1）に対応するHスイッチ4aは、映像信号線VIDEO1に接続されているとともに、画素部3b（ドレイン線D2）に対応するHスイッチ4bは、映像信号線VIDEO2に接続されている。なお、本実施形態においてはHスイッチをHスイッチで示しているが、Hスイッチ及びpチャネルトランジスタからなるトランスファークゲート等、その他の手段でも良い。

【0019】

また、基板1上には、1段目のゲート線G1、2段目のゲート線G2及び図1には図示しない3段目以降のゲート線を駆動（走査）するためのVドライバ46が設けられている。

【0020】

また、基板1の外部には、駆動IC9が設置されている。この駆動IC9からHドライバ5には、正側電位HVDD、負側電位HVSS、スタート信号STH及びクロック信号CKHが供給される。また、駆動IC9からVドライバ46には、正側電位VVDD、負側電位VVSS、スタート信号STV、クロック信号CKV及びイネーブル信号ENBが供給される。また、駆動IC9から電位供給回路7には、正側電位VSCCH、負側電位VSCCL及びクロック信号CKVSCが供給される。

【0021】

図2は、第1実施形態における液晶表示装置のVドライバ46及び電位供給回路47の動作を説明するためのタイミングチャートである。まず、Vドライバ46に、Hレベルのスタート信号STVが入力される。次に、Vドライバ46において、クロック信号CKV1がHレベルになることによって、シフトレジスタ回路部461a（図2参照）からHレベルの信号がAND回路部462aに入力される。この後、クロック信号CKV1がLレベルになるとともに、クロック信号CKV2がHレベルになることによって、シフトレジスタ回路部461bからHレベルの信号がAND回路部462a及び62bに入力される

。

【0022】

次に、イネーブル信号ENBがHレベルになることによって、AND回路部462aに
入力される3つの信号（シフトレジスタ回路部461a及び461bの信号とイネーブル
信号ENB）が全てHレベルとなるので、AND回路部462aからゲート線G1にHレ
ベルの信号が供給される。次に、イネーブル信号ENBがLレベルになることによって、
AND回路部462aからゲート線G1にLレベルの信号が供給されるとともに、そのL
レベルの信号は、1フレーム期間Lレベルに保持される。この後、クロック信号CKV2
がLレベルになる。

【0023】

10

次に、クロック信号CKV1が再びHレベルになることによって、シフトレジスタ回路
部461cからHレベルの信号がAND回路部462b及び462cに入力される。次に
、イネーブル信号ENBが再びHレベルになることによって、AND回路部462bに入
力される3つの信号（シフトレジスタ回路部461b及び461cの信号とイネーブル信
号ENB）が全てHレベルとなるので、AND回路部462bからゲート線G2にHレ
ベルの信号が供給される。次に、イネーブル信号ENBがLレベルになることによって、A
ND回路部462bからゲート線G2にLレベルの信号が供給されるとともに、1フレ
ーム期間Lレベルに保持される。この後、クロック信号CKV1がLレベルになる。

【0024】

次に、上記したAND回路部462a及び462bと同様、クロック信号CKV1及び
CKV2に同期して、シフトレジスタ回路部461d～461fからのHレベルの信号が
、AND回路部462c～462eに順次入力される。これにより、上記したゲート線G
1及びG2と同様、イネーブル信号ENBに同期して、AND回路部462c～462e
からのHレベルの信号が、ゲート線G3～G5に順次供給される。この後、イネーブル信
号ENBに同期して、AND回路部462c～462eからのLレベルの信号が、ゲート
線G3～G5に順次供給され、1フレーム期間Lレベルに保持される。なお、図2に示す
ように、イネーブル信号ENBがLレベルの期間中、ゲート線G1～G5は強制的にLレ
ベルになるので、隣接するゲート線のHレベルの期間が重なることはない。

20

【0025】

また、2段目以降のゲート線に信号を供給するAND回路部462b～462eからの
Hレベルの信号が、電位供給回路部47a～47dに順次入力される。電位供給回路部4
7a～47dでは、シフトレジスタ8からHレベルの入力信号が入力されると、補助容量
線SC1-1にHレベル側の電位VSC Hが供給されるとともに、補助容量線SC2-1
にLレベル側の電位VSC Lが供給される。なお、電気供給回路部47aへの入力信号が
Lレベルになった場合にも、補助容量線SC1-1にHレベル側の電位VSC Hが供給さ
れ続けるとともに、補助容量線SC2-1にLレベル側の電位VSC Lが供給され続け、
1フレーム間保持される。その後、各補助容量線に供給される電位が逆になり、また1フ
レーム間保持される。なお、図2に示した電位供給回路部47b～47dにおいても、電
位供給回路部47aと同様の動作が行われる。

30

【0026】

このように、電位供給回路部47a～47dからのHレベル側の電位VSC H及びLレ
ベル側の電位VSC Lが、ゲート線G2～G5にHレベルの信号が供給されるタイミ
ングと同様のタイミングで、補助容量線SC1-1～SC1-4及び補助容量線SC2-1～
SC2-4に順次供給される。

40

【0027】

図3は、図1に示したVドライバ46のブロック図である。Vドライバ46は、シフト
レジスタ回路部461a～461f、3つの入力端子と1つの出力端子とを有するAND
回路部462a～462e、及び電位供給回路47a～dを内蔵している。

【0028】

AND回路部462aの入力端子には、シフトレジスタ回路部461a及び461bの

50

出力信号と、イネーブル信号ENBとが入力される。AND回路部462b以降も同様に、1段ずつずらした2段のシフトレジスタ回路部の出力信号及びイネーブル信号ENBが入力される。また、AND回路部462a~462eの出力端子は、それぞれ、ゲート線G1~G5に接続されている。また、Vドライバ46には電位供給回路47が内蔵されている。この電位供給回路47は、電位供給回路部47a~47dを含んでいる。そして、電位供給回路部47a~47dは、それぞれ、ゲート線G1~G4に対応するように設けられている。なお、ゲート線G5に対応する電位供給回路部は、図面の簡略化のため、図示していない。

【0029】

ゲート線G1に対応する電位供給回路部47aには、出力端子がゲート線G2に接続されたAND回路部462bの出力信号が入力される。すなわち、この第1実施形態では、所定段のゲート線に対応する補助容量線が接続する電位供給回路部には、出力端子が次段のゲート線に接続されたAND回路部の出力信号が入力される。また、電位供給回路部47b~47dの回路構成は、電位供給回路部47aと同様である。

【0030】

補助容量線SC1-1及びSC2-1は、共に電位供給回路部47aに接続され、補助容量線SC1-2及びSC2-2は、共に電位供給回路部47bに接続されている。これらの電位供給回路部47a及び47bは、補助容量線SC1-1及びSC2-1ならびにSC1-2及びSC2-2に、それぞれ、Hレベル側の電位VSH及びLレベル側の電位VSLの一方及び他方を、1フレーム期間毎に交互に供給する機能を有する。なお、1フレーム期間とは、表示部2を構成する全ての画素部に、映像信号を書き終える期間である。また、シフトレジスタ部461は、1段目のゲート線G1に沿った1対の補助容量線SC1-1及びSC2-1ならびにSC1-2及びSC2-2から最終段のゲート線に沿った1対の補助容量線（図示せず）に、電位供給回路47からの信号が順次供給されるように、電位供給回路47を駆動する機能を有する。

【0031】

以上に説明したように、本実施形態においては、画素電極34に映像信号を入力した後、補助容量線の電位を ΔV だけ変化させる。この変化により、補助容量33の一方の電極36の電位、即ち電極36と等電位の画素電極34の電位が $(C_{SC}/C_{ALL}) \times \Delta V$ だけ変化するので、画素電極34と対向電極35の間に印加される電圧、即ち液晶層に印加される電圧が変化する。本願発明では、このような補助容量カップリングを利用することにより低い電位の映像信号でも表示が可能となるため、低電圧化を実現することができる。なお、 C_{ALL} とは画素内の全容量であり、補助容量33の容量 C_{SC} 、液晶容量 C_{LC} 及び画素内のその他の容量（寄生容量等）の和である。

【0032】

しかし、液晶に電圧を印加すると液晶の誘電率が変化することにより、液晶容量が変化する。そのため、上述したように補助容量線の電位を ΔV 変化させても、画素電極34の電位が $(C_{SC}/C_{ALL}) \times \Delta V$ 分変化しないことがある。これを示しているのが図4の電圧-液晶容量曲線（C-V曲線）である。液晶容量 C_{LC} が大きく変化する電圧領域である遷移領域Rに、補助容量線の電位を変化させる前後の対向電極35に対する画素電極34の電圧の少なくとも一方が入るならば、補助容量線の電位を変化に伴って液晶容量 C_{LC} が変化する。すなわち、この場合、補助容量線の電位の変化に伴う画素電極34の電位の変化分 $(C_{SC}/C_{ALL}) \times \Delta V$ の C_{ALL} の構成要素の1つである C_{LC} が変化する。従って、変化後の C_{LC} を加味した C_{ALL} を用いて画素電極34の電位の変化分を加味した映像信号の補正を行うことにより、なめらかな階調表示ができ、高品質な表示を得ることができる。なお、図4において、遷移領域Rは液晶容量 C_{LC} が変化し始める電圧から変化し終える電圧までとすることが好ましいが、変化のし始めと終わりは変化量が少なく、表示への影響が小さいため、少なくともその変化量が10%以上90%未満の電圧の範囲とすればよい。

【0033】

ゆえに、少なくとも一の補助容量線、好ましくは一対の補助容量線、更に好ましくは、全ての補助容量線 $SC1-1$ 、 $SC2-1$ 、 $SC1-2$ 、 $SC2-2$ ・・・の電位を変化させる前後の対向電極 35 に対する画素電極 34 の電圧のうち、少なくとも一方の電圧が遷移領域 R に入る場合には、変化後の液晶容量 C_{LC} を用いた $(C_{SC}/C_{ALL}) \times \Delta V$ を映像信号に対して補償する補正回路 19 を設ける。図 1 には基板 1 内に配置した場合の補正回路 19 をしめしているが、好ましくは、このような補償を基板 1 外の駆動 IC 9 等に設ける。より好ましくは、駆動 IC 9 等に内蔵されている γ 補正回路（不図示）内で補償する。

【0034】

第 1 実施形態では、上記のように映像信号の供給後に画素電極の電位を変化させるという駆動方法によりなめらかな階調表示ができ、高品質な表示を得ることができると共に、低消費電力化を実現することができる。

【0035】

さらに、電位供給回路 47 を V ドライバ 46 に内蔵するとともに、ゲート線 $G2 \sim G5$ を順次駆動するための信号を用いて電位供給回路部 47a $\sim$ 47d を順次駆動することによって、回路規模を縮小することができるとともに、歩留まりをさらに向上させることができる。

【0036】

また、第 1 実施形態では、所定段のゲート線に対応する電位供給回路部に、出力端子が次段のゲート線に接続された AND 回路部の出力信号を入力することにより、所定段のゲート線に対応する電位供給回路部を駆動することによって、所定段の次段のシフトレジスタ回路部からの出力信号は、所定段のゲート線を駆動するためのシフトレジスタ回路部の出力信号が出力した後に出力されるので、より容易に、所定段のゲート線に沿って配置された画素部に映像信号を書き終えた後に、所定段のゲート線に対応する 1 対の補助容量線に、それぞれ H レベル側の電位 V_{SCH} 及び L レベル側の電位 V_{SCL} の一方及び他方を供給することができる。

（第 2 実施形態）

従来の駆動方法では、画素電極への入力電圧が液晶層への実効電圧にほぼ等しいが、本願発明で用いられる補助容量カップリングを用いた駆動方法では、画素電極への映像信号の入力後に補助容量線の電位を変化させることによって画素電極の電位そのものを変化させてしまうことに加え、画素電極の電位の変化により液晶容量も変化するため、画素電極への入力電圧は液晶層に印加される実効電圧と異なるほか、結果的に液晶層に印加される実効電圧を算出することはできても測定することは極めて困難である。しかも算出値は C_{ALL} の設定の仕方により異なるため、正確性に欠ける。

【0037】

そこで、本実施形態においては、液晶に対する実効電圧ではなく、補助容量線の電位を変化させる前に液晶に印加される入力電圧と補助容量カップリングを用いて画素電極の電位を変動させた後に結果的に得られる液晶の透過率との関係を用いて γ 補正をする γ 補正回路を用いる。この γ 補正回路は基板の内外のどちらに設けられても良い。なお、その他の構成及び駆動方法は上記の第 1 実施形態と同様である。

【0038】

図 5 に本実施形態における入力電圧と透過率の関係を示す。図 5 において、x 軸方向は画素電極への入力電圧を表し、y 軸方向はその電位の信号が画素電極に供給された後、補助容量線の電位を変化させた時に結果的に得られる液晶の透過率を示している。また、実線が本実施形態における入力電圧と透過率の関係を示し、点線は本実施形態と同じ液晶材料からなる液晶層を用いた表示装置において、従来の駆動方法を用いた場合の入力電圧と透過率との関係を示している。この図によれば、同じ液晶材料を用いているにもかかわらず、本実施形態の方が緩やかな曲線となる。従って、図 5 に示すような曲線を用いて γ 補正することにより、各階調に対応する電圧の差が大きくなるため、より階調を正確に表示できると共に、多階調化することが可能である。

【0039】

なお、本願発明は以上の実施形態に限らず、例えば、図6に示すように、複数の補助容量線への信号供給を順次行う別のシフトレジスタ8を設けても良い。また、映像信号線が2本である場合を例示したが、これを1本にして全てのドレイン線に接続する構成であっても良い。

【図面の簡単な説明】

【0040】

【図1】本発明の第1実施形態による液晶表示装置を示した平面図である。

【図2】本発明の第1実施形態のタイミングチャートである。

【図3】本発明の第1実施形態のVドライバのブロック図である

10

【図4】対向電極電圧に対する入力電圧に対する液晶容量を示した図である。

【図5】本発明の第1実施形態の対向電極電圧に対する入力電圧に対する液晶層の透過率を示した図である。

【図6】本発明の他の実施形態による液晶表示装置を示した平面図である。

【図7】従来のライン反転駆動法を用いて液晶表示装置を駆動させる場合の波形図である。

【図8】従来のドット反転駆動法を用いて液晶表示装置を駆動させる場合の波形図である。

【図9】従来の駆動法を用いて液晶表示装置を駆動させる場合の対向電極電圧に対する入力電圧に対する液晶層の透過率を示した図である。

20

【符号の説明】

【0041】

3-1a～3-1d、3-2a～3-2d 画素部

6、46 Vドライバ

7、47 電位供給回路

33 補助容量

34 画素電極

36 電極（第1電極）

37-1a～37-1d、37-2a～37-2d 電極（第2電極）

D1～D4 ドレイン線

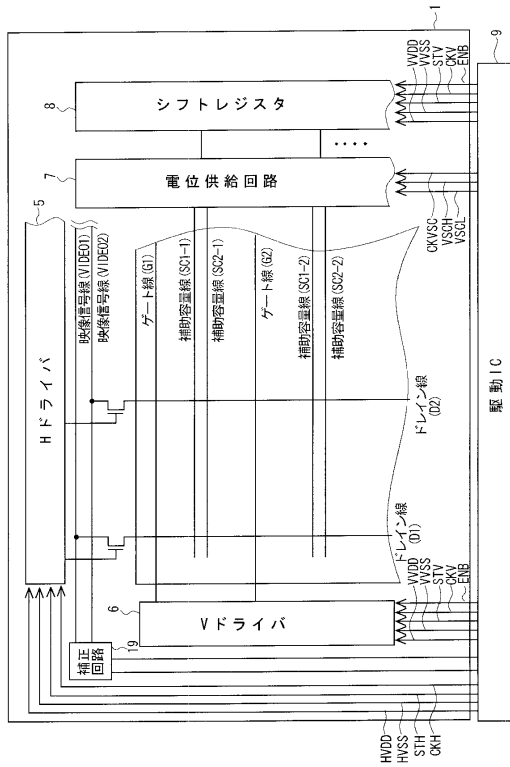
30

G1～G7 ゲート線

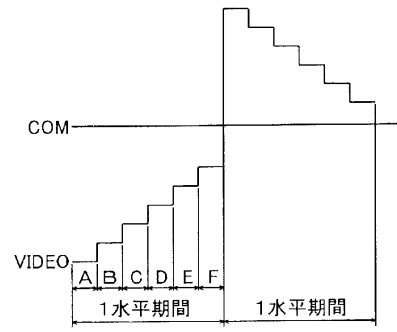
SC1-1～SC1-4 補助容量線（第1補助容量線）

SC2-1～SC2-4 補助容量線（第2補助容量線）

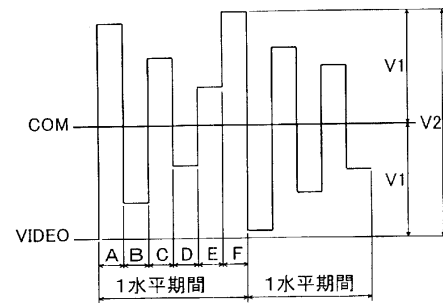
【図 6】



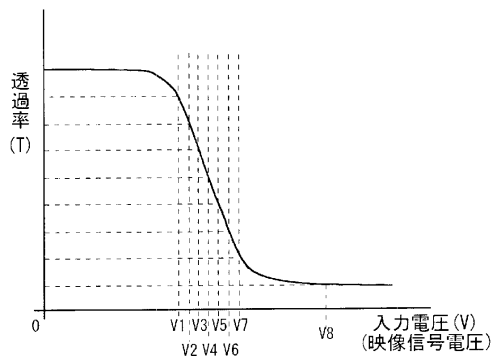
【図 7】



【図 8】



【図 9】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 3 2 Z
G 0 9 G 3/20 6 4 1 P
G 0 9 G 3/20 6 4 1 Q
G 0 9 G 3/36

(56)参考文献 特開 2 0 0 3 - 2 9 5 1 5 7 (J P, A)

(58)調査した分野(Int.Cl., DB名)
G 0 2 F 1 / 1 3 3
G 0 2 F 1 / 1 3 6 8
G 0 9 G 3 / 3 6

专利名称(译)	液晶显示装置及其控制方法		
公开(公告)号	JP4596797B2	公开(公告)日	2010-12-15
申请号	JP2004067895	申请日	2004-03-10
[标]申请(专利权)人(译)	三洋电机株式会社		
申请(专利权)人(译)	三洋电机株式会社		
当前申请(专利权)人(译)	三洋电机株式会社		
[标]发明人	広沢考司 横山良一		
发明人	広沢 考司 横山 良一		
IPC分类号	G02F1/133 G02F1/1368 G09G3/20 G09G3/36		
CPC分类号	G09G3/3648 G09G3/3614 G09G3/3659 G09G3/3677 G09G2300/0876 G09G2320/043		
FI分类号	G02F1/133.550 G02F1/133.575 G02F1/1368 G09G3/20.612.U G09G3/20.624.A G09G3/20.632.Z G09G3/20.641.P G09G3/20.641.Q G09G3/36		
F-TERM分类号	2H092/JA24 2H092/JA28 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JB22 2H092/JB31 2H092/JB69 2H092/NA01 2H093/NA16 2H093/NA31 2H093/NA51 2H093/NC03 2H093/NC09 2H093/NC11 2H093/NC22 2H093/NC34 2H093/NC35 2H093/ND08 2H093/ND38 2H192/AA24 2H192/DA14 2H192/DA52 2H192/FA73 2H192/FB05 2H192/GD61 2H193/ZA04 2H193/ZA07 2H193/ZB14 2H193/ZC36 2H193/ZD21 2H193/ZF03 5C006/AC11 5C006/AC25 5C006/AF42 5C006/AF43 5C006/AF46 5C006/BB16 5C006/BC06 5C006/BC21 5C006/FA47 5C006/FA56 5C080/AA10 5C080/BB05 5C080/DD01 5C080/DD26 5C080/EE29 5C080/FF07 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ05		
其他公开文献	JP2005257931A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种通过使用辅助电容耦合驱动方法获得优异显示的液晶显示装置。解决方案：在辅助电容线电位变化之前或之后朝向对电极35的至少一个像素电极34的电压进入过渡区域R的情况下，该过渡区域R是液晶电容C_{LC}急剧变化，如C_{LC}，像素电极34的电位变化的C_{ALL}成分 (C_{SC}/C_{ALL}) × ΔV变化，考虑到像素电极34的电位的变化的图像信号的校正通过以下方式进行：考虑到变化后，使用C_{ALL}和C_{LC}。

