

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-192995

(P2009-192995A)

(43) 公開日 平成21年8月27日(2009.8.27)

(51) Int.Cl.	F I	テーマコード (参考)
G09F 9/00 (2006.01)	G09F 9/00 338	2H088
G02F 1/13 (2006.01)	G02F 1/13 101	2H092
G02F 1/1343 (2006.01)	G02F 1/1343	5G435

審査請求 未請求 請求項の数 7 O L (全 32 頁)

(21) 出願番号 特願2008-35986 (P2008-35986)
 (22) 出願日 平成20年2月18日 (2008.2.18)

(71) 出願人 502356528
 株式会社 日立ディスプレイズ
 千葉県茂原市早野3300番地
 (74) 代理人 100083552
 弁理士 秋田 収喜
 (74) 代理人 100103746
 弁理士 近野 恵一
 (72) 発明者 大原 健
 千葉県茂原市早野3300番地 株式会社
 日立ディスプレイズ内
 (72) 発明者 山本 恒典
 茨城県日立市大みか町七丁目1番1号 株
 式会社日立製作所日立研究所内

最終頁に続く

(54) 【発明の名称】 表示装置の製造方法

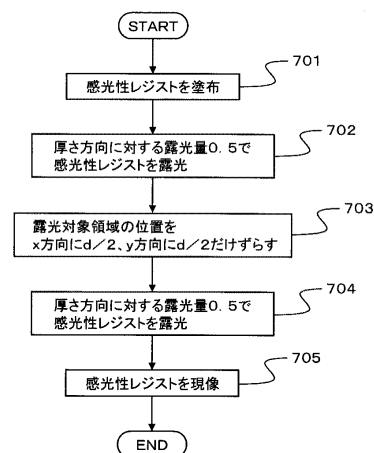
(57) 【要約】

【課題】 液晶表示パネルを製造するときに、走査信号線などのパターンの高精細化を容易にする。

【解決手段】 絶縁基板の表面上に走査信号線、映像信号線、TFT素子、および画素電極を形成する過程で、感光性材料膜を露光、現像する露光/現像工程を複数回行う表示装置の製造方法であって、1つの前記感光性材料膜に対する露光は、複数の段階に分けて行い、1つの前記感光性材料膜に対する前記複数の段階の露光は、連続する2つの段階の露光の間に、前記感光性材料膜のうちの前記露光する領域の位置を、露光時に使用するレイアウトデータにおける単位領域の寸法よりも短い距離だけ移動させるステップを挟み、1つの前記感光性材料膜に対するそれぞれの段階での露光は、前記単位領域の前記感光性材料膜全体の感光に要する露光量を前記段階の数で除した値と概ね一致する露光量で行う表示装置の製造方法。

【選択図】 図4

図4



【特許請求の範囲】**【請求項 1】**

絶縁基板の表面のうちのあらかじめ定められた1つの領域に、複数本の走査信号線、複数本の映像信号線、複数個のTFT素子、および複数個の画素電極を形成する過程で、前記絶縁基板の前記表面上に形成された感光性材料膜を露光した後、露光した前記感光性材料膜を現像する露光/現像工程を複数回行う表示装置の製造方法であって、

前記露光/現像工程での前記感光性材料膜の露光は、前記1つの領域を第1の方向および第2の方向に行列状に配置される多数の単位領域に分割し、前記単位領域毎に前記感光性材料膜を感光させるか否かを指定したレイアウトデータに基づいて、前記感光性材料膜のうちの、前記1つの領域に対応する1つの露光対象領域全体を露光する露光装置を用いて行い、

前記露光装置は、光源と、前記光源から前記感光性材料膜に照射される光により前記感光性材料膜を感光させるときに、前記感光性材料膜の表面から前記感光性材料膜の厚さ方向に順次感光させる光学系と、前記感光性材料膜の前記露光対象領域の位置を制御する位置制御手段とを有し、

1つの前記感光性材料膜に対する露光は、複数の段階に分けて行い、

1つの前記感光性材料膜に対する前記複数の段階の露光は、連続する2つの段階の露光の間に、前記感光性材料膜の前記露光対象領域の位置を、前記単位領域の前記第1の方向の寸法よりも短い距離だけ前記第1の方向に移動させるとともに、前記単位領域の前記第2の方向の寸法よりも短い距離だけ前記第2の方向に移動させるステップを挟み、かつ、それぞれの段階での露光を前記レイアウトデータに基づいて行うことを特徴とする表示装置の製造方法。

【請求項 2】

前記レイアウトデータは、それぞれの前記単位領域の前記露光対象領域における位置を示す情報と、感光させるか否かを示す情報とを有し、

1つの前記感光性材料膜に対するそれぞれの段階での露光は、前記単位領域の前記感光性材料膜全体を感光させるのに要する露光量を、当該感光性材料膜に対して行う露光の段階の総数で除した値と概ね一致する露光量で行うことを特徴とする請求項1に記載の表示装置の製造方法。

【請求項 3】

前記レイアウトデータは、それぞれの前記単位領域の前記露光対象領域における位置を示す情報と、感光させるか否かを示す情報と、前記複数の段階のうちのどの段階で露光するかを示す情報とを有し、

1つの前記感光性材料膜に対するそれぞれの段階での露光は、前記レイアウトデータに基づいて、それぞれの感光させる前記単位領域における露光量の総和が、前記単位領域の前記感光性材料膜全体を感光させるのに要する露光量を満たすように、前記感光させる前記単位領域への露光量を制御しながら露光することを特徴とする請求項1に記載の表示装置の製造方法。

【請求項 4】

前記絶縁基板の表面のうちの前記1つの領域に前記複数本の走査信号線、前記複数本の映像信号線、前記複数個のTFT素子、および前記複数個の画素電極を形成する前記過程に加え、

前記過程を経て形成された前記複数本の走査信号線の寸法、前記複数本の映像信号線の寸法、前記複数個のTFT素子の寸法、および前記複数個の画素電極の寸法のうちの1つ以上を計測するステップと、

前記計測するステップで計測した寸法に基づいて、前記レイアウトデータに補正が必要か否かを判定するステップと、

前記判定するステップにおいて補正が必要であると判定されたときに、前記レイアウトデータを補正するステップとを有することを特徴とする請求項1乃至請求項3のいずれか1項に記載の表示装置の製造方法。

10

20

30

40

50

【請求項 5】

前記補正するステップは、前記レイアウトデータの寸法を前記単位領域の第 1 の方向の寸法の整数倍だけ大きくするまたは小さくする補正と、前記レイアウトデータの寸法を前記単位領域の第 2 の方向の寸法の整数倍だけ大きくするまたは小さくする補正と、それぞれの前記単位領域を露光する段階の補正のうちの 1 つ以上を行うことを特徴とする請求項 4 に記載の表示装置の製造方法。

【請求項 6】

前記露光装置の前記光学系は、前記単位領域毎に前記光源からの光を前記感光性材料膜に照射するか否かを制御する制御手段を有し、

前記露光装置による前記感光性材料膜の露光は、前記感光性材料膜の前記露光対象領域に含まれるすべての前記単位領域を、前記レイアウトデータに基づいて感光させる単位領域と感光させない単位領域とに振り分け、

前記感光性材料膜上における前記光源および前記光学系の相対位置を移動させながら、前記感光させる単位領域のみに対して前記光源からの光を照射して感光させることで、前記露光対象領域全体を露光することを特徴とする請求項 1 乃至請求項 5 のいずれか 1 項に記載の表示装置の製造方法。

【請求項 7】

前記 1 つの前記感光性材料膜に対する露光は、1 つの前記露光対象領域を 2 以上の複数の副露光対象領域に分割して行い、

それぞれの段階での露光は、前記複数の副露光対象領域を個別に露光することで前記 1 つの前記露光対象領域全体を露光することを特徴とする請求項 1 乃至請求項 6 のいずれか 1 項に記載の表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置の製造方法に関し、特に、液晶表示装置に用いる液晶表示パネルの TFT 基板の製造方法に適用して有効な技術に関するものである。

【背景技術】

【0002】

液晶テレビや PC (パーソナルコンピュータ) の液晶モニタなどの液晶表示装置は、一対の基板の間に液晶材料を封入した液晶表示パネルを有する。

【0003】

前記一対の基板のうちの一方の基板は、ガラス基板などの絶縁基板の表面上に、複数本の走査信号線、複数本の映像信号線、マトリクス状に配置された複数個の TFT 素子、および前記 TFT 素子に接続された画素電極などが形成されており、一般に、TFT 基板と呼ばれている。また、前記一対の基板のうちの他方の基板は、ガラス基板などの絶縁基板の表面上に、ブラックマトリクスと呼ばれる遮光膜やカラーフィルタなどが形成されており、一般に、対向基板と呼ばれている。

【0004】

また、前記液晶表示パネルの表示領域は、前記 TFT 素子および前記画素電極を有する画素の集合で設定されており、前記各画素は、前記画素電極、対向電極、および前記液晶材料で形成される画素容量 (液晶容量と呼ぶこともある。) を有する。

【0005】

前記液晶表示パネルが横電界駆動方式 (たとえば、IPS 方式) の場合、前記対向電極は前記 TFT 基板に形成されている。このとき、前記画素電極と前記対向電極は、ある 1 つの絶縁層の同じ面にあらかじめ定められた間隔で対向させて配置することもあるし、1 層以上の絶縁層を介して積層させて配置することもある。

【0006】

また、前記液晶表示パネルが縦電界駆動方式 (たとえば、TN 方式や VA 方式) の場合、前記対向電極は前記対向基板に形成されている。

【0007】

前記TFT基板の製造方法において、前記走査信号線を形成する工程、前記映像信号線（TFT素子のソース電極およびドレイン電極を含む）を形成する工程、および前記画素電極を形成する工程は、通常、それぞれ独立した工程であり、所定の膜厚の導電膜を形成（成膜）した後、当該導電膜をエッチングして形成する。そのため、前記TFT基板の製造方法では、通常、絶縁基板の表面のうちあらかじめ定められた1つの領域に前記走査信号線、前記映像信号線、前記TFT素子、および前記画素電極などを形成する過程で、エッチングレジストを形成する工程を複数回行う。すなわち、前記TFT基板の製造方法では、前記絶縁基板の表面上に成膜された感光性材料膜を露光した後、露光した前記感光性材料膜を現像する露光/現像工程を複数回行う。

10

【0008】

前記感光性材料膜の露光は、前記絶縁基板の前記1つの領域に形成する前記走査信号線や前記映像信号線、前記TFT素子、および前記画素電極のレイアウトデータに基づいて行われる。たとえば、前記走査信号線を形成するときに行う前記感光性材料膜の露光は、前記1つの領域に形成する複数本の前記走査信号線の形成位置や寸法などを規定するレイアウトデータに基づいて行われる。

【0009】

前記感光性材料膜の露光に使用する露光装置がフォトマスク（レクチル）を用いて露光する装置である場合、前記感光性材料膜は、前記レイアウトデータに基づいて作成したフォトマスクを用いて露光する。

20

【0010】

また、前記感光性材料膜の露光に使用する露光装置が前記フォトマスクを用いないで露光する装置である場合、前記感光性材料膜は、たとえば、前記1つの領域に対応する露光対象領域を多数の微小領域（単位領域）に分割し、前記レイアウトデータに基づいて前記多数の微小領域を感光させる微小領域と感光させない微小領域とに振り分け、感光させる微小領域のみに光源からの光を照射して露光する。このような露光方式は、一般に、ダイレクト露光方式または直描露光方式と呼ばれている。

【0011】

ところで、前記感光性材料膜を露光するときには、たとえば、使用する光源の波長や光学系の構成などにより、制御可能な光の照射領域の最小寸法が決まる。そして、従来の一般的な方法で前記感光性材料膜を露光、現像してエッチングレジストを形成するときの最小加工寸法は、制御可能な光の照射領域の最小寸法にほぼ等しい。そのため、前記レイアウトデータは、たとえば、前記制御可能な光の照射領域の最小寸法を単位領域にし、それぞれの単位領域を感光させる単位領域と感光させない単位領域とに振り分けることで、形成する物体の位置や寸法を規定する形式で作成される。このとき、前記レイアウトデータは、たとえば、前記1つの領域における単位領域の位置を指定する座標値と、感光させるか否かを示す値で構成される。

30

【0012】

前記レイアウトデータに基づいて前記感光性材料膜を露光するときには使用する前記直描露光方式の露光装置の前記光学系は、前記単位領域毎に前記光源からの光を前記感光性材料膜に照射するか否かを制御する制御手段を有する。そして、当該露光装置を用いて前記感光性材料膜を露光するときには、前記感光性材料膜の前記露光対象領域に含まれるすべての前記単位領域を、前記レイアウトデータに基づいて感光させる単位領域と感光させない単位領域とに振り分け、前記感光性材料膜上における前記光源および前記光学系の相対位置を移動させながら、前記感光させる単位領域のみに対して前記光源からの光を照射して感光させることで、前記露光対象領域全体を露光する。

40

【0013】

また、前記直描露光方式の露光装置を用いて前記感光性材料膜を露光するときには、たとえば、独立した制御が可能な前記光源および前記光学系の組を複数組設け、前記感光性材料膜の複数箇所を前記光源および前記光学系の組で並行して露光することもある。この

50

ようにすると、前記露光対象領域全体の露光に要する時間が短くなり、TFT基板の生産性の低下や、製造コストの上昇を抑えることができる。

【0014】

またこのとき、たとえば、前記単位領域を非常に小さくした前記レイアウトデータを作成し、前記単位領域の大きさに応じた前記光源および前記光学系の組を有する露光装置を用いれば、高精細な加工ができる。

【発明の開示】

【発明が解決しようとする課題】

【0015】

しかしながら、前記露光装置は、前記レイアウトデータにおける単位領域の寸法を小さくすると、たとえば、単位領域毎に光を照射するか否かの制御をすることが難しくなるという問題がある。

10

【0016】

また、従来の前記露光/現像工程によるエッチングレジストの形成方法では、前記レイアウトデータにおける単位領域の寸法を小さくしすぎると、逆に、エッチングレジストの加工精度が悪くなり、前記絶縁基板上に形成する走査信号線、映像信号線、TFT素子、および画素電極などの加工精度が悪くなることもある。そのため、従来のTFT基板の製造方法では、前記絶縁基板上に形成する走査信号線、映像信号線、TFT素子、および画素電極などの寸法の高精細化に制約があった。

【0017】

また、従来の前記レイアウトデータは、たとえば、前記単位領域毎に感光させるか否かの指定をすることで形成するパターンを表現している。そのため、前記レイアウトデータを補正するときには、補正対象となるパターンを前記単位領域の寸法の整数倍だけ大きくする補正、または小さくする補正しかできない。このとき、前記レイアウトデータの補正による寸法の差(ずれ)は、最小でも前記単位領域の寸法と同じ値になる。したがって、走査信号線や映像信号線に関する前記レイアウトデータの補正をした場合、たとえば、補正した前記寸法に差(ずれ)が生じる部分において電気的な特性(たとえば、配線抵抗)に大きな変化が生じ、画質むらの原因になることがある。また、TFT素子に関する前記レイアウトデータの補正をした場合、たとえば、補正した前記寸法に差(ずれ)が生じる部分において電気的な特性(たとえば、書き込み電流値)に大きな変化が生じ、画質むらの原因になることがある。

20

30

【0018】

本発明の目的は、たとえば、液晶表示パネルを製造するとき、TFT基板に形成する走査信号線などのパターンの高精細化を容易にすることが可能な技術を提供することにある。

【0019】

本発明の他の目的は、たとえば、液晶表示パネルを製造するとき用いるレイアウトデータを補正したときに、補正後のレイアウトデータを用いて製造される液晶表示パネルの画質むらを抑制することが可能な技術を提供することにある。

【0020】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面によって明らかになるであろう。

40

【課題を解決するための手段】

【0021】

本願において開示される発明のうち、代表的なものの概略を説明すれば、以下の通りである。

【0022】

(1) 絶縁基板の表面のうちのあらかじめ定められた1つの領域に、複数本の走査信号線、複数本の映像信号線、複数個のTFT素子、および複数個の画素電極を形成する過程で、前記絶縁基板の前記表面上に形成された感光性材料膜を露光した後、露光した前記感

50

光性材料膜を現像する露光 / 現像工程を複数回行う表示装置の製造方法であって、前記露光 / 現像工程での前記感光性材料膜の露光は、前記 1 つの領域を第 1 の方向および第 2 の方向に行列状に配置される多数の単位領域に分割し、前記単位領域毎に前記感光性材料膜を感光させるか否かを指定したレイアウトデータに基づいて、前記感光性材料膜のうちの、前記 1 つの領域に対応する 1 つの露光対象領域全体を露光する露光装置を用いて行い、前記露光装置は、光源と、前記光源から前記感光性材料膜に照射される光により前記感光性材料膜を感光させるときに、前記感光性材料膜の表面から前記感光性材料膜の厚さ方向に順次感光させる光学系と、前記感光性材料膜の前記露光対象領域の位置を制御する位置制御手段とを有し、1 つの前記感光性材料膜に対する露光は、複数の段階に分けて行い、1 つの前記感光性材料膜に対する前記複数の段階の露光は、連続する 2 つの段階の露光の間に、前記感光性材料膜の前記露光対象領域の位置を、前記単位領域の前記第 1 の方向の寸法よりも短い距離だけ前記第 1 の方向に移動させるとともに、前記単位領域の前記第 2 の方向の寸法よりも短い距離だけ前記第 2 の方向に移動させるステップを挟み、かつ、それぞれの段階での露光を前記レイアウトデータに基づいて行う表示装置の製造方法。

10

【 0 0 2 3 】

(2) 前記 (1) の表示装置の製造方法において、前記レイアウトデータは、それぞれの前記単位領域の前記露光対象領域における位置を示す情報と、感光させるか否かを示す情報とを有し、1 つの前記感光性材料膜に対するそれぞれの段階での露光は、前記単位領域の前記感光性材料膜全体を感光させるのに要する露光量を、当該感光性材料膜に対して行う露光の段階の総数で除した値と概ね一致する露光量で行う表示装置の製造方法。

20

【 0 0 2 4 】

(3) 前記 (1) の表示装置の製造方法において、前記レイアウトデータは、それぞれの前記単位領域の前記露光対象領域における位置を示す情報と、感光させるか否かを示す情報と、前記複数の段階のうちどの段階で露光するかを示す情報とを有し、1 つの前記感光性材料膜に対するそれぞれの段階での露光は、前記レイアウトデータに基づいて、それぞれの感光させる前記単位領域における露光量の総和が、前記単位領域の前記感光性材料膜全体を感光させるのに要する露光量を満たすように、前記感光させる前記単位領域への露光量を制御しながら露光する表示装置の製造方法。

【 0 0 2 5 】

(4) 前記 (1) 乃至 (3) のいずれかの表示装置の製造方法において、前記絶縁基板の表面のうちの前記 1 つの領域に前記複数本の走査信号線、前記複数本の映像信号線、前記複数個の TFT 素子、および前記複数個の画素電極を形成する前記過程に加え、前記過程を経て形成された前記複数本の走査信号線の寸法、前記複数本の映像信号線の寸法、前記複数個の TFT 素子の寸法、および前記複数個の画素電極の寸法のうちの 1 つ以上を計測するステップと、前記計測するステップで計測した寸法に基づいて、前記レイアウトデータに補正が必要か否かを判定するステップと、前記判定するステップにおいて補正が必要であると判定されたときに、前記レイアウトデータを補正するステップとを有する表示装置の製造方法。

30

【 0 0 2 6 】

(5) 前記 (4) の表示装置の製造方法において、前記補正するステップは、前記レイアウトデータの寸法を前記単位領域の第 1 の方向の寸法の整数倍だけ大きくするまたは小さくする補正と、前記レイアウトデータの寸法を前記単位領域の第 2 の方向の寸法の整数倍だけ大きくするまたは小さくする補正と、それぞれの前記単位領域を露光する段階の補正のうち 1 つ以上を行う表示装置の製造方法。

40

【 0 0 2 7 】

(6) 前記 (1) 乃至 (5) のいずれかの表示装置の製造方法において、前記露光装置の前記光学系は、前記単位領域毎に前記光源からの光を前記感光性材料膜に照射するか否かを制御する制御手段を有し、前記露光装置による前記感光性材料膜の露光は、前記感光性材料膜の前記露光対象領域に含まれるすべての前記単位領域を、前記レイアウトデータに基づいて感光させる単位領域と感光させない単位領域とに振り分け、前記感光性材料膜

50

上における前記光源および前記光学系の相対位置を移動させながら、前記感光させる単位領域のみに対して前記光源からの光を照射して感光させることで、前記露光対象領域全体を露光する表示装置の製造方法。

【0028】

(7)前記(1)乃至(6)のいずれかの表示装置の製造方法において、前記1つの前記感光性材料膜に対する露光は、1つの前記露光対象領域を2以上の複数の副露光対象領域に分割して行い、それぞれの段階での露光は、前記複数の副露光対象領域を個別に露光することで前記1つの前記露光対象領域全体を露光する表示装置の製造方法。

【発明の効果】

【0029】

本発明の表示装置の製造方法によれば、たとえば、液晶表示パネルを製造するときに、TFT基板に形成する走査信号線などのパターンの高精細化を容易にすることができる。

【0030】

また、本発明の表示装置の製造方法によれば、たとえば、液晶表示パネルを製造するときに用いるレイアウトデータを補正したときに、補正後のレイアウトデータを用いて製造される液晶表示パネルの画質むらを抑制することができる。

【発明を実施するための最良の形態】

【0031】

以下、本発明について、図面を参照して実施の形態(実施例)とともに詳細に説明する。

なお、実施例を説明するための全図において、同一機能を有するものは、同一符号を付け、その繰り返しの説明は省略する。

【0032】

図1(a)乃至図1(c)は、本発明に関わる液晶表示パネルの概略構成の一例を示す模式図である。

図1(a)は、液晶表示パネルの平面構成の一例を示す模式平面図である。図1(b)は、図1(a)のA-A'線における液晶表示パネルの断面構成の一例を示す模式断面図である。図1(c)は、液晶表示パネルのTFT基板における走査信号線と映像信号線の配置方法の一例を示す模式平面図である。

なお、図1(c)に示したx方向およびy方向は、それぞれ、図1(a)に示したx方向およびy方向と同じ方向である。

【0033】

本発明は、たとえば、液晶テレビやPCに接続する液晶モニタなどの液晶表示装置に用いる液晶表示パネルのTFT基板の製造方法に適用することができる。前記液晶表示パネルは、たとえば、図1(a)および図1(b)に示すように、TFT基板1、対向基板2、液晶材料3、シール材4、下偏光板5、および上偏光板6を有する。また、液晶表示パネルの表示領域DAは、複数の画素の集合で設定される領域である。

【0034】

TFT基板1は、たとえば、図1(c)に示すように、複数本の走査信号線101と、複数本の映像信号線102と、図示しない複数個のTFT素子および画素電極などを有する基板である。このとき、走査信号線101、映像信号線102、前記TFT素子、および前記画素電極などは、ガラス基板などの絶縁基板の表面上に形成されている。またこのとき、各映像信号線102は、絶縁層を介して前記複数本の走査信号線101と立体交差している。

【0035】

また、TFT基板1において1つの画素が占有する領域は、たとえば、2本の隣接する走査信号線101と2本の隣接する映像信号線102とで囲まれた領域に相当する。

【0036】

図2(a)乃至図2(c)は、TFT基板1における1つの画素の概略構成の一例を示す模式図である。

10

20

30

40

50

図2(a)は、TFT基板1において1つの画素が占有する領域およびその周辺の平面構成の一例を示す模式平面図である。図2(b)は、図2(a)のB-B'線におけるTFT基板1の断面構成の一例を示す模式断面図である。図2(c)は、図2(a)のC-C'線におけるTFT基板1の断面構成の一例を示す模式断面図である。

なお、図2(a)に示したx方向およびy方向は、図1(a)に示したx方向およびy方向と同じ方向である。

【0037】

本発明は、基本的に、TFT基板1がどのような構成であっても適用可能であるが、本明細書の以下の説明では、TFT基板1における1つの画素が、たとえば、図2(a)乃至図2(c)に示したような構成の場合を例に挙げる。図2(a)乃至図2(c)に示した構成は、横電界駆動方式の透過型液晶表示パネルに用いるTFT基板1における1つの画素の一構成例である。

10

【0038】

このとき、TFT基板1は、たとえば、ガラス基板などの絶縁基板100の表面上に、走査信号線101、保持容量線103、第1の絶縁層104、TFT素子の半導体層105、映像信号線102(TFT素子のドレイン電極を含む)、TFT素子のソース電極106、第2の絶縁層107、画素電極108、対向電極109、および配向膜110が形成されている。

【0039】

このような構成のTFT基板1を製造するときには、たとえば、まず、絶縁基板100の表面全体にアルミニウム膜などの導電膜を成膜し、当該導電膜をエッチングして、走査信号線101および保持容量線103を形成する。

20

【0040】

次に、走査信号線101および保持容量線103が形成された絶縁基板100の表面全体に、たとえば、シリコン酸化膜またはシリコン窒化膜を成膜して第1の絶縁層104を形成する。なお、図2(b)および図2(c)に示した断面構成では、第1の絶縁層104の表面(半導体層105、映像信号線102などを形成する面)が平坦になっているが、これに限らず、第1の絶縁層104の表面に段差(凹凸)があってもよい。

【0041】

次に、第1の絶縁層104の表面に、TFT素子の半導体層105、TFT素子のドレイン電極を含む映像信号線102、およびTFT素子のソース電極106を形成する。半導体層105、ドレイン電極を含む映像信号線102、およびソース電極106を形成するときには、たとえば、まず、半導体層105の能動層の形成に用いる第1の半導体膜と、ソース領域およびドレイン領域の形成に用いる第2の半導体膜とを形成し、エッチングして複数の島状半導体層を形成する。次に、第1の絶縁層104の表面全体にアルミニウム膜などの導電膜を成膜し、当該導電膜をエッチングして、ドレイン電極を含む映像信号線102およびソース電極106を形成する。このとき、ソース電極106および映像信号線102のドレイン電極部分は、それぞれ、その一部分が前記島状半導体層に乗り上げるように形成する。次に、ドレイン電極およびソース電極106をマスクにして第2の半導体層をエッチングし、それぞれの前記島状半導体層の第2の半導体層をソース領域とドレイン領域に分離する。

30

40

【0042】

次に、半導体層105、映像信号線102、およびソース電極106が形成された第1の絶縁層104の表面全体に、たとえば、シリコン窒化膜などの絶縁膜を成膜して第2の絶縁層107を形成した後、スルーホールTH1, TH2を形成する。なお、図2(b)および図2(c)に示した断面構成では、第2の絶縁層107の表面(画素電極108、対向電極109などを形成する面)が平坦になっているが、これに限らず、第2の絶縁層107の表面に段差(凹凸)があってもよい。また、第2の絶縁層107は、ある1種類の絶縁膜で形成してもよいし、2種類以上の絶縁膜を積層して形成してもよい。

【0043】

50

次に、第2の絶縁層107の表面全体およびスルーホールTH1、TH2に、たとえば、ITOなどの透明な導電膜を成膜し、当該導電膜をエッチングして画素電極108および対向電極109を形成する。このとき、画素電極108はスルーホールTH1によりソース電極106と電氣的に接続され、対向電極109はスルーホールTH2により保持容量線103と電氣的に接続される。

【0044】

そして最後に、画素電極108および対向電極109が形成された第2の絶縁層107の表面に配向膜110を形成する。

【0045】

このように、従来のTFT基板1の製造方法では、絶縁基板100の表面に走査信号線101、映像信号線102、TFT素子、および画素電極108などを形成する過程で、導電膜や半導体膜をエッチングする工程を複数回行う。すなわち、従来の前記TFT基板1の製造方法では、前記絶縁基板100の表面上に成膜された感光性材料膜を露光した後、露光した前記感光性材料膜を現像してエッチングレジストを形成する露光/現像工程を複数回行う。

10

【0046】

このとき、前記感光性材料膜の露光は、あらかじめ用意されたレイアウトデータに基づいて行われる。

【0047】

図3(a)および図3(b)は、レイアウトデータの概略構成の一例と従来の露光方法における問題点の一例を示す模式平面図である。

20

図3(a)は、図2(a)に示した領域R1部分のレイアウトデータの一例を示す模式平面図である。図3(b)は、図2(a)に示した領域R1部分のレイアウトデータの補正方法の一例を示す模式平面図である。

【0048】

従来のTFT基板1の製造方法における前記感光性材料膜の露光方法は、フォトリソグラフィーを使用して露光する方法と、前記フォトリソグラフィーを使用せずに露光する方法(ダイレクト露光方式または直描露光方式と呼ばれる方法)とに大別される。前記直描露光方式と呼ばれる露光方法は、前記感光性材料膜の露光対象領域を多数の微小領域に分割し、レイアウトデータに基づいて前記多数の微小領域を感光させる微小領域と感光させない微小領域とに振り分け、前記感光させる微小領域のみに光源からの光を照射して感光させることで、前記露光対象領域全体を露光する露光方法である。

30

【0049】

また、前記感光性材料膜を露光するときには、たとえば、使用する光源の波長や光学系の構成などにより、制御可能な光の照射領域の最小寸法が決まる。そのため、従来の一般的な方法で前記感光性材料膜を露光、現像してエッチングレジストを形成するときの最小加工寸法は、前記制御可能な光の照射領域の最小寸法にほぼ等しい。したがって、前記レイアウトデータは、たとえば、図3(a)に示すように、前記制御可能な光の照射領域の最小寸法を単位領域UAにし、それぞれの単位領域UAを感光させる単位領域と感光させない単位領域とに振り分けることで、形成する物体(たとえば、画素電極108および対向電極109)の位置や寸法を規定する形式で作成される。このとき、前記レイアウトデータは、たとえば、前記1つの領域における単位領域UAの位置を示す座標値と、感光させるか否かを示す値とで構成される。

40

【0050】

なお、図3(a)は、図2(a)に示した領域R1における映像信号線102のレイアウトデータの一例と、画素電極108および対向電極109のレイアウトデータの一例を示しており、1つのマス目が1つの単位領域UAを表している。1つの単位領域UAは、通常、正方形であり、横方向(x方向)および縦方向(y方向)の寸法dは、たとえば、0.25μmから0.5μm程度の値である。

【0051】

50

また、図3(a)に示したレイアウトデータの例では、映像信号線102の幅(x方向の寸法)DLWは、単位領域UAの寸法dの6倍の値に設定されている。また、画素電極108の幅(x方向の寸法)PXWは、単位領域UAのx方向の寸法dの3倍の値に設定されている。また、対向電極109のうちの、映像信号線102と重畳する位置に形成される部分の幅(x方向の寸法)CTW1は、単位領域UAのx方向の寸法dの8倍の値に設定され、映像信号線102と重畳しない位置に形成される部分の幅(x方向の寸法)CTW2は、単位領域UAのx方向の寸法dの3倍の値に設定されている。またさらに、画素電極108と対向電極109の間隙CTGは、それぞれ、単位領域UAのx方向の寸法dの8倍の値に設定されている。

【0052】

フォトマスクを使用して前記感光性材料膜を露光する場合は、たとえば、前記感光性材料膜に照射される光のパターンが、前記レイアウトデータと一致するパターンになるように作成されたフォトマスクを使用する。そのため、前記フォトマスクを使用して前記感光性材料膜を露光すれば、前記感光性材料膜に、前記レイアウトデータを反映した潜像、すなわち感光した領域と感光していない領域からなるパターンが形成される。したがって、露光した前記感光性材料膜を現像して得られるエッチングレジストを用いて導電膜をエッチングすれば、前記レイアウトデータを反映した導体パターン(たとえば、画素電極108および対向電極109)が形成される。

【0053】

また、前記直描露光方式で前記感光性材料膜を露光するときには、たとえば、前記感光性材料膜の露光対象領域上で光源および光学系を走査させながら、前記レイアウトデータに基づいて、前記露光対象領域のうちの感光させる単位領域UAのみに順次光を照射し感光させる。そのため、前記光源および前記光学系が露光対象領域全体を走査すると、前記感光性材料膜に、前記レイアウトデータを反映した潜像が形成される。したがって、たとえば、露光した前記感光性材料膜を現像して得られるエッチングレジストを用いて導電膜をエッチングすれば、前記レイアウトデータを反映した導体パターン(たとえば、画素電極108および対向電極109)が形成される。

【0054】

ところで、前記レイアウトデータにおける最小寸法(最小変化量)は、単位領域UAの寸法dである。そのため、従来のTFT基板1の製造方法において、たとえば、画素電極108と対向電極109の間隙CTGの寸法を、図3(a)に示したレイアウトデータにおける寸法よりも狭くしたい場合は、たとえば、図3(b)に示すように、少なくとも、単位領域UAのx方向の寸法dだけ狭くしなければならない。

【0055】

また、従来のTFT基板1の製造方法では、TFT基板1の各画素における画素電極108と対向電極109の間隙CTG、保持容量の面積、TFT素子のチャネル長およびチャネル幅などの寸法は、すべて単位領域UAの寸法dの整数倍とほぼ同じ値になる。

【0056】

したがって、従来のTFT基板1の製造方法では、前記レイアウトデータにおける前記最小寸法の制約により、たとえば、液晶表示パネルを高精細化させるときに、各画素におけるTFT素子の特性などを最適な値に近づけることが難しい、画素の開口率が低下するといった問題が生じやすい。

【0057】

またさらに、従来のTFT基板1の製造方法では、たとえば、あらかじめ用意されたレイアウトデータに基づいて製造されたTFT基板1における走査信号線101などの寸法を測定した後、その測定結果に基づいて前記レイアウトデータの補正をすることもある。しかしながら、従来のTFT基板1の製造方法では、前記レイアウトデータの補正をする場合の補正量が単位領域UAの寸法dの整数倍に制約される。そのため、従来のTFT基板1の製造方法では、前記レイアウトデータの補正をしたときに、たとえば、補正後の寸法を最適な値に近づけることが難しい、補正量が異なる2つの画素(領域)の境界部分に

10

20

30

40

50

画質むらが発生するといった問題が生じやすい。

【0058】

また、上記のような問題は、たとえば、単位領域UAの寸法dを小さくして、前記レイアウトデータにおける最小寸法を小さくすることで対応できる。しかしながら、単位領域UAの寸法dを変える場合、変更後の単位領域UAの寸法に合わせて、前記感光性材料膜を露光するときに使用する光源の波長や光学系の構成を変える必要がある。また、単位領域UAの寸法dを小さくしすぎると、単位領域UA毎の光の照射/非照射の制御、たとえば、ある1つの単位領域を感光させ、その隣の単位領域は感光させない場合に、前記ある1つの単位領域のみを感光させることが難しく、感光させない前記隣の単位領域まで感光してしまうことがある。そのため、単位領域UAの寸法dを小さくすると、たとえば、露光した感光性材料膜を現像して得られるエッチングレジストの加工精度や、前記エッチングレジストを用いたエッチングで形成される導体パターン（たとえば、画素電極108および対向電極109）の加工精度が低下するという別の問題が発生する可能性もある。

10

【0059】

本発明は、上記のような問題点を鑑みてなされたものであり、以下に説明するような方法でTF T基板1を製造することにより、走査信号線101などのパターンの高精細化を容易にしたり、レイアウトデータを補正したときに、補正後のレイアウトデータを用いて製造されるTF T基板1を有する液晶表示パネルの画質むらを抑制したりする。

【実施例1】

【0060】

図4は、本発明による実施例1のTF T基板の製造方法における1つの感光性材料膜の露光/現像工程の手順の一例を示す模式フロー図である。

20

【0061】

実施例1のTF T基板1の製造方法では、1つの感光性材料膜に対する露光/現像工程を、たとえば、図4に示したような手順で行う。

【0062】

まず、絶縁基板100の表面上に成膜された導電膜または半導体膜の上に感光性材料膜（感光性レジスト）を形成する（ステップ701）。ステップ701は、たとえば、ポジ型のフォトリソを塗布して形成する。

【0063】

次に、あらかじめ用意された1つのレイアウトデータに基づき、感光性材料膜の厚さ方向に対する露光量0.5で、前記感光性材料膜を露光する（ステップ702）。ステップ702で感光性材料膜を露光するときには、もっとも浅い部分、すなわち絶縁基板100からもっとも遠い表面部分から厚さ方向に感光が進むように露光する。また、ステップ702における露光での露光量0.5というのは、感光性材料膜全体を感光させるのに要する露光量の半分の露光量で前記感光性材料膜を露光することを意味する。すなわち、ステップ702では、感光させる単位領域の感光性材料膜を、膜厚の半分程度の深さまで感光させる。

30

【0064】

次に、絶縁基板100（感光性材料膜）上における露光対象領域の位置を、たとえば、x方向にd/2、y方向にd/2だけずらす（ステップ703）。すなわち、ステップ703では、感光性材料膜上における露光対象領域（レイアウトデータ）の基準位置を、ステップ702の露光時における位置から、x方向に単位領域UAのx方向の寸法dの半分の値、y方向に単位領域UAのy方向の寸法dの半分の値だけずらす。

40

【0065】

このとき、使用している露光装置がフォトマスクを用いる露光装置であれば、たとえば、感光性材料膜が形成された絶縁基板100と前記フォトマスクとの位置関係を、x方向にd/2、y方向にd/2だけずらす。また、使用している露光装置が直描露光方式の露光装置であれば、たとえば、露光開始位置および露光終了位置を、x方向にd/2、y方向にd/2だけずらす。

50

【0066】

次に、ステップ702で使用したものと同一レイアウトデータに基づき、感光性材料膜の厚さ方向に対する露光量0.5で、感光性材料膜を露光する(ステップ704)。ステップ704も、たとえば、感光性材料膜を露光するときに、もっとも浅い部分、すなわち絶縁基板100からもっとも遠い表面部分から厚さ方向に感光が進むように露光する。また、ステップ704における露光での露光量0.5というのも、感光性材料膜全体を感光させるのに要する露光量の半分の露光量で前記感光性材料膜を露光することを意味する。したがって、ステップ702においてすでに感光性材料膜の膜厚の半分程度の深さまで感光している部分は、感光性材料膜全体が感光し、ステップ702で感光していない部分は、膜厚の半分程度の深さまで感光する。

10

【0067】

次に、ステップ702およびステップ704で露光した感光性材料膜を現像する(ステップ705)。感光性材料膜がポジ型の場合、ステップ705では、感光した部分のみが除去される。そのため、ステップ705の現像をした後の感光性材料膜は、形成時の膜厚で残っている部分の外周に、形成時の膜厚の半分の厚さで残っている部分が存在する。

【0068】

ステップ704における露光は、別の言い方をすると、ステップ702で露光を行うときに使用したレイアウトデータにおけるすべての単位領域の位置を示す座標値をx方向に $d/2$ 、y方向に $d/2$ だけずらしたレイアウトデータに基づいて行っていると言える。また、ステップ702およびステップ704の露光で使用するレイアウトデータにおける走査信号線101の寸法、映像信号線102の寸法、画素電極108および対向電極109の寸法などは、前述のように、単位領域UAの寸法dの整数倍の値になっている。そのため、ステップ705で現像した後に得られるエッチングレジストの寸法は、単位領域UAの寸法dの整数倍の値に、単位領域UAの寸法dの半分の値を加えた値(すなわち寸法dの半整数倍の値)になる。

20

【0069】

したがって、図4に示した手順で形成されたエッチングレジストをマスクにして導体膜をエッチングする場合、エッチング後に得られる導体パターン寸法の単位領域UAの寸法dの半整数倍の値で制御することができる。

【0070】

また、ステップ703において露光対象領域をずらすときには、たとえば、露光装置に絶縁基板100を設置するステージの移動手段、言い換えると、絶縁基板100(感光性材料膜)上における露光対象領域と光の照射範囲との位置合わせに使用する位置制御手段を利用することができる。そのため、実施例1の露光/現像工程を適用することで、TFT基板1に形成する走査信号線101などのパターンを高精細化を容易にすることができる。

30

【0071】

以下に、実施例1の露光/現像工程の手順について、図2(a)乃至図2(c)に示した構成の画素を有するTFT基板1の画素電極108および対向電極109を形成するときに行う露光/現像工程に適用した場合を例に挙げ、具体的に説明する。

40

【0072】

図5(a)および図5(b)、図6、図7(a)乃至図7(c)、図8、および図9は、実施例1の露光/現像工程の一具体例を説明するための模式図である。

図5(a)は、実施例1の露光/現像工程における第1段階の露光時の絶縁基板とレイアウトデータとの位置関係の一例を示す模式平面図である。図5(b)は、図5(a)のD-D'線における第1段階の露光が終了した時点での模式断面図である。

図6は、絶縁基板とレイアウトデータとの位置関係のずらし方の一例を示す模式平面図である。

図7(a)は、実施例1の露光/現像工程における第2段階の露光時の絶縁基板とレイアウトデータとの位置関係の一例を示す模式平面図である。図7(b)は、図7(a)の

50

E - E' 線における第 2 段階の露光が終了した時点での模式断面図である。図 7 (c) は、図 7 (a) の E - E' 線における現像が終了した時点での模式断面図である。

図 8 は、実施例 1 の T F T 基板 1 の製造方法で形成される画素電極および対向電極の寸法とレイアウトデータの単位領域との関係の一例を示す模式平面図である。

図 9 は、実施例 1 の T F T 基板 1 の製造方法で形成される T F T 素子の平面形状とレイアウトデータの単位領域との関係の一例を示す模式平面図である。

なお、図 5 (a) および図 7 (a) は、図 2 (a) に示した領域 R 1 部分の絶縁基板とレイアウトデータとの位置関係の一例を示している。また、図 5 (a)、図 6、図 7 (a)、図 8、および図 9 に示した x 方向および y 方向は、それぞれ、図 1 (a) に示した x 方向および y 方向と同じ方向である。

【 0 0 7 3 】

図 2 (a) 乃至図 2 (c) に示した構成の画素を有する T F T 基板 1 の製造方法において、画素電極 1 0 8 および対向電極 1 0 9 を形成するときには、まず、第 2 の絶縁層 1 0 7 の表面全体に、I T O 膜などの透明な導電膜を成膜する。そして、前記透明な導電膜の上に、たとえば、ポジ型の感光性材料膜 (フォトレジスト) を形成する (ステップ 7 0 1) 。

【 0 0 7 4 】

次に、あらかじめ用意されたレイアウトデータに基づいて、第 1 段階の露光を行う (ステップ 7 0 2) 。前記第 1 段階の露光は、たとえば、絶縁基板 1 0 0 の表面における領域 R 1 と、レイアウトデータの単位領域 U A との位置関係が、図 5 (a) に示したような位置関係になっている状態で行う。なお、図 5 (a) では、1 つのマスキが 1 つの単位領域 U A を示している。また、図 5 (a) において、網掛けが入っているマスキは感光させる単位領域を示しており、無地のマスキは感光させない単位領域を示している。

【 0 0 7 5 】

また、図 5 (a) に示したレイアウトデータには、無地のマスキの集合で構成されるブロックが 3 つあり、左側のブロックから、それぞれ、映像信号線 1 0 2 と重畳する対向電極 1 0 9 を形成するブロック、画素電極 1 0 8 を形成するブロック、画素の中央部分に延在する対向電極 1 0 9 を形成するブロックに相当する。このとき、それぞれのブロックの幅 (x 方向の寸法) は、単位領域 U A の x 方向の寸法 d の整数倍の値であり、映像信号線 1 0 2 と重畳する対向電極 1 0 9 の幅 C T W 1 は、単位領域 U A の x 方向の寸法 d の 8 倍の値に設定されている。また、画素電極 1 0 8 の幅 P X W および画素の中央部分に延在する対向電極 1 0 9 の幅 C T W 2 は、単位領域 U A の x 方向の寸法 d の 3 倍の値に設定されている。また、画素電極 1 0 8 と対向電極 1 0 9 との間隙 C T G は、単位領域 U A の x 方向の寸法 d の 8 倍の値に設定されている。

【 0 0 7 6 】

また、第 1 段階の露光において、前記感光性材料膜は、たとえば、図 5 (b) に示すように、前記透明な導電膜 8 の上に形成された感光性材料膜 9 の表面 (絶縁基板 1 0 0 からもっとも遠い位置) から、感光性材料膜 9 の膜厚の半分の深さまで感光させる。すなわち、第 1 段階の露光では、感光性材料膜 9 のうちの、レイアウトデータにおいて網掛けが入っている単位領域 U A と重なる部分に、図 5 (b) に示したように、感光性材料膜 9 の膜厚の約半分の深さであり、かつ、平面寸法が単位領域 U A の寸法 d の整数倍である感光領域 9 a が形成される。感光性材料膜 9 の膜厚の半分の深さまで感光させるには、たとえば、前記感光性材料膜 9 の全体を感光させるときに要する露光量の半分の露光量で露光すればよい。

【 0 0 7 7 】

次に、たとえば、図 6 に示すように、絶縁基板 1 0 0 (感光性材料膜 9) の表面における露光対象領域を、第 1 の露光対象領域 E A 1 から第 2 の露光対象領域 E A 2 にずらす (ステップ 7 0 3) 。このとき、第 2 の露光対象領域 E A 2 は、たとえば、第 1 の露光対象領域 E A 1 における各単位領域を x 方向に d / 2、y 方向に d / 2 だけずらした領域であり、大きさはそのままである。なお、図 6 において、絶縁基板 1 0 0 の下側に拡大して示

10

20

30

40

50

している矩形領域の実線は、移動後の第2の露光対象領域EA2における単位領域の境界を表しており、波線は移動前の第1の露光対象領域EA1における単位領域の境界を表している。

【0078】

フォトマスクを使用して感光性材料膜9を露光している場合、ステップ703では、フォトマスクと絶縁基板100（感光性材料膜9）との位置関係を、x方向に $d/2$ 、y方向に $d/2$ だけずらす。また、直描露光方式で感光性材料膜9を露光している場合、ステップ703では、絶縁基板100（感光性材料膜9）の表面における露光開始位置および露光終了位置の座標をx方向に $d/2$ 、y方向に $d/2$ だけずらす。

【0079】

次に、第1段階の露光のときと同じレイアウトデータに基づいて、第2段階の露光を行う（ステップ704）。前記第2段階の露光は、たとえば、絶縁基板100の表面における領域R1と、レイアウトデータの単位領域UAとの位置関係が、図7(a)に示したような位置関係になっている状態で行われる。なお、図7(a)でも、1つのマス目が1つの単位領域UAを示しているが、角部のマス目は単位領域UAの $1/4$ の領域、その他の外周のマス目は単位領域UAの $1/2$ の領域を示している。また、図7(a)において、網掛けが入っているマス目は感光させる単位領域を示しており、無地のマス目は感光させない単位領域を示している。

【0080】

また、図7(a)に示したレイアウトデータにおいて、無地のマス目の集合で構成される3つのブロックは、左側のブロックから、それぞれ、映像信号線102と重畳する対向電極109を形成するブロック、画素電極108を形成するブロック、画素の中央部分に延在する対向電極109を形成するブロックに相当する。また、図7(a)に示したレイアウトデータは、図5(a)に示したレイアウトデータと同じデータである。そのため、それぞれのブロックの幅（x方向の寸法）は、単位領域UAのx方向の寸法 d の整数倍の値であり、映像信号線102と重畳する対向電極109の幅CTW1は、単位領域UAのx方向の寸法 d の8倍の値に設定されている。また、画素電極108の幅PXWおよび画素の中央部分に延在する対向電極109の幅CTW2は、単位領域UAのx方向の寸法 d の3倍の値に設定されている。また、画素電極108と対向電極109との間隙CTGは、単位領域UAのx方向の寸法 d の8倍の値に設定されている。

【0081】

また、第2段階の露光においても、前記感光性材料膜は、たとえば、図7(b)に示すように、前記透明な導電膜8の上に形成された感光性材料膜9の表面（絶縁基板100からもっとも遠い位置）から、感光性材料膜9の膜厚の半分の深さまで感光させる。このとき、感光性材料膜9は、すでに膜厚の半分の深さまで感光した感光領域9aを有する。そのため、第2段階の露光において感光領域9aを有する部分を露光すると、感光領域9aの下部にある未感光の部分が感光する。したがって、第2段階の露光では、図7(b)に示したように、感光性材料膜9の、レイアウトデータにおいて網掛けが入っている単位領域UAと重なる部分のうち、すでに感光領域9aが形成されている部分には、その下部に感光領域9bが形成され、感光領域9aが形成されていない部分には、膜厚の約半分の深さまで感光した感光領域9cが形成される。すなわち、第2段階の露光が終了した時点での感光性材料膜9は、第1段階および第2段階の両方で露光した部分がすべて感光し、第1段階または第2段階のいずれかで露光した部分が膜厚の約半分の深さまで感光している。また、当然のことではあるが、第1段階および第2段階の両方で露光していない部分は、すべて未感光の状態である。

【0082】

次に、たとえば、第2段階の露光が終了した感光性材料膜9を現像する（ステップ705）。感光性材料膜9がポジ型の場合、現像すると感光領域9a、9b、9cが除去される。そのため、図7(b)に示したような状態で感光している感光性材料膜9を現像すると、その感光性材料膜9の断面形状は、たとえば、図7(c)に示すような形状になる。

10

20

30

40

50

このとき、図7(c)のような断面形状を有する感光性材料膜9(エッチングレジストER1, ER2, ER3)の平面レイアウトと、第1段階の露光時におけるレイアウトデータの単位領域UAとの関係は、たとえば、図8に示すような関係になる。すなわち、映像信号線102と重畳する対向電極109を形成する位置のエッチングレジストER1の幅(x方向の寸法)ERW1は、単位領域UAのx方向の寸法dの8.5倍になる。また、画素電極108を形成する位置のエッチングレジストER2の幅(x方向の寸法)ERW2、および画素の中央部分に延在する対向電極109を形成する位置のエッチングレジストER3の幅(x方向の寸法)ERW3は、それぞれ、単位領域UAのx方向の寸法dの3.5倍になる。また、画素電極108を形成する部分のエッチングレジストER2と対向電極109を形成する部分のエッチングレジストER1, ER3との間隙CTGは、それぞれ、単位領域UAのx方向の寸法dの7.5倍になる。

10

【0083】

したがって、図7(c)および図8に示したような状態で形成されたエッチングレジストER1, ER2, ER3を用いて導電膜8をエッチングすると、画素電極108のx方向の寸法PXWおよび対向電極109のx方向の寸法CTW2を、単位領域UAのx方向の寸法dの半整数倍にすることができる。また、図7(c)および図8に示したような状態で形成されたエッチングレジストER1, ER2, ER3を用いて導電膜8をエッチングすれば、画素電極108および対向電極109のy方向の寸法(図示しない)も、単位領域UAのy方向の寸法dの半整数倍にすることができる。そのため、レイアウトデータの単位領域UAの寸法を変更することなく、画素電極108および対向電極109のパターンを高精細化できる。

20

【0084】

また、映像信号線102(TFT素子のドレイン電極を含む)およびTFT素子のソース電極106を形成するときに行う露光/現像工程を、図4に示した手順で行った場合、TFT素子の平面形状は、たとえば、図9に示したような形状になる。なお、図9には、TFT素子の平面形状と、第1段階の露光時におけるレイアウトデータの単位領域UAとの位置関係を重ねて示している。また、図9においても、1つのマス目が1つの単位領域UAを示している。

【0085】

このように、実施例1の露光/現像工程の手順を映像信号線102およびソース電極106を形成するとき露光/現像工程に適用すると、たとえば、TFT素子のドレイン電極とソース電極106との距離(すなわちチャネル長)TrLを、単位領域UAの寸法dの半整数倍(図9に示した例では3/2倍)にすることができる。

30

【0086】

また、走査信号線101および保持容量線103を形成するときに行う露光/現像工程を、図4に示した手順で行うことも可能である。

【0087】

以上説明したように、実施例1のTFT基板1の製造方法によれば、絶縁基板100の表面上に形成する走査信号線101、映像信号線102、TFT素子、および画素電極108などの平面寸法の高精細化が容易になる。

40

【0088】

また、実施例1では、1つの感光性材料膜9に対する露光を2段階にわけて行う場合を例に挙げたが、これに限らず、3段階以上のn段階(nは3以上の整数)にわけて行ってよいことはもちろんである。1つの感光性材料膜9に対する露光をn段階に分けて行う場合は、たとえば、連続する2つの段階の露光を行う間に、露光対象領域EAを単位領域UAの寸法dの1/nの値だけずらしながら行い、かつ、それぞれの段階での露光を、感光性材料膜9の全体を露光するとき要する露光量の1/nの露光量で行えばよい。

【実施例2】

【0089】

図10(a)乃至図10(c)は、本発明による実施例2のTFT基板1の製造方法に

50

関わるレイアウトデータの補正方法の一例を説明するための模式図である。

図10(a)は、2面取りのTFT基板の製造方法の一例を示す模式平面図である。図10(b)は、図10(a)に示した2面取りのTFT基板の製造方法における導電膜の膜厚分布の一例を示す模式平面図である。図10(c)は、図10(a)に示した2面取りのTFT基板の製造方法における1本の走査信号線の形状とレイアウトデータの補正方法の一例を示す模式グラフ図である。

なお、図10(a)および図10(b)に示したx方向およびy方向は、それぞれ、図1(a)に示したx方向およびy方向と同じ方向である。

また、図10(c)に示したグラフ図には、走査信号線の延在方向(x方向)でみた導電膜の膜厚MTの分布の一例、1本の走査信号線のx方向でみた各位置における断面積GLSの分布の一例、および1本の走査信号線のx方向でみた各位置における幅(y方向の寸法)GLWcの一補正例を示している。また、図10(c)に示したグラフ図における横軸は、図10(b)に示したx方向の位置である。

【0090】

液晶表示パネルのTFT基板1を製造するときには、一般に、1枚の大面积のガラス基板(マザーガラス)を用いた多面取りと呼ばれる方法で製造される。

【0091】

TFT基板1を2面取りと呼ばれる方法で製造する場合、たとえば、図10(a)に示すように、1枚のマザーガラス10の2つの領域1001, 1002のそれぞれに、走査信号線101や映像信号線102などを形成してTFT基板1を形成する。そして、最後にマザーガラス10から2つの領域1001, 1002を切り出すことで、2枚のTFT基板1を得る。

【0092】

また、1枚のマザーガラス10の面積に対して、1枚のTFT基板1の面積が小さい場合には、1枚のマザーガラス10からさらに多数のm枚のTFT基板1を得ることもでき、その場合はm面取りと呼ばれる。

【0093】

TFT基板1を、図10(a)に示したような2面取りで製造する場合、たとえば、走査信号線101を形成するための導電膜は、通常、マザーガラス10の表面全体に形成する。このとき、前記導電膜は、たとえば、スパッタリングで形成(成膜)する。そのため、マザーガラス7の表面に形成された前記導電膜の膜厚MTには、たとえば、図10(b)および図10(c)に示したような分布が生じる。すなわち、マザーガラス10の表面に形成された導電膜の膜厚MTは、マザーガラス10の表面の中心部分でもっとも厚くなり、マザーガラス10の表面の中心部分から遠ざかるにつれて、同心円状に膜厚が薄くなっていく。そのため、形成する走査信号線101の延在方向(x方向)でみた導電膜の膜厚MTは、図10(c)に示したように、マザーガラス10の表面のx方向における中心部分($x = x_c$)でもっとも厚くなり(厚さ t_1)、マザーガラス10の表面のx方向における両端($x = 0$, $x = X$)に近づくにつれて徐々に薄くなり、マザーガラス7の表面のx方向における両端部分($x = 0$, $x = X$)でもっとも薄くなる(厚さ t_2)。

【0094】

なお、導電膜の厚さ t_1 , t_2 は、マザーガラス10の表面のy方向でみた位置によって変化するが、どの位置でも、図10(c)に示したような変化をする。

【0095】

ところで、実施例1で説明したようなレイアウトデータを作成するときには、通常、導電膜の膜厚が均一であると想定して作成している。このとき、1本の走査信号線101のx方向でみた各位置における幅(y方向の寸法)は、通常、常に同じ値になるように設定されている。そのため、そのようなレイアウトデータに基づいて形成されたエッチングレジストを用いて導電膜をエッチングし、走査信号線101を形成すると、1本の走査信号線101のx方向でみた各位置における断面積GLSは、たとえば、図10(c)に示したような分布になる。すなわち、形成された走査信号線101の延在方向(x方向)でみ

10

20

30

40

50

た断面積 GLS は、マザーガラス 10 の表面の x 方向における中心部分 ($x = x_c$) でもっとも大きくなり (面積 s_1)、当該走査信号線の両端 ($x = x_{T1}$, $x = x_{T2}$) に近づくとつれて徐々に小さくなり、当該両端 ($x = x_{T1}$, $x = x_{T2}$) のいずれか一方または両方でもっとも小さくなる (面積 s_2)。

【0096】

このように、1本の走査信号線 101 の x 方向で見た各位置における断面積 GLS の大きさにばらつき (変化) があると、たとえば、各位置における配線抵抗が設計時 (レイアウトデータ作成時) の値と異なる値になり、画質が低下する原因になる。

【0097】

したがって、走査信号線 101 を形成するための導電膜の膜厚 MT にばらつきがある場合、そのばらつきを考慮して、たとえば、レイアウトデータにおける1本の走査信号線 101 の x 方向で見た各位置における幅 (y 方向の寸法) を補正することが好ましい。レイアウトデータにおける走査信号線 101 の幅を補正するときには、補正後の幅 $GLWc$ が、たとえば、図 10 (c) に示したような分布になるように補正する。すなわち、走査信号線 101 の延在方向 (x 方向) でみた補正後の幅 $GLWc$ は、マザーガラス 10 の表面の x 方向における中心部分 ($x = x_c$) の幅がもっとも小さくなり (幅 w_1)、当該走査信号線の両端 ($x = x_{T1}$, $x = x_{T2}$) に近づくとつれて徐々に大きくなり、当該両端 ($x = x_{T1}$, $x = x_{T2}$) のいずれか一方または両方でもっとも大きくなる (幅 w_2) ようにする。またこのとき、各位置における幅は、導電膜の膜厚 MT の分布を参照し、補正後の走査信号線 101 の各位置における断面積がほぼ均一になるように補正する。

【0098】

なお、図 10 (c) に示した走査信号線 101 の補正後の幅 $GLWc$ の分布は、連続的な曲線で示しているが、レイアウトデータの補正は、単位領域 UA の寸法 d の整数倍の値でしか行うことができない。そのため、レイアウトデータにおける走査信号線 101 の補正後の幅 $GLWc$ の分布は、実際には、任意の区間毎に幅 $GLWc$ が不連続に変動する分布になる。

【0099】

図 11 (a) および図 11 (b) は、従来のレイアウトデータの補正方法の一例を説明するための模式図である。

図 11 (a) は、実際の補正後のレイアウトデータにおける走査信号線の幅 $GLWc$ の分布の一例を示す模式グラフ図である。図 11 (b) は、従来の補正後のレイアウトデータに基づいた露光方法の一例を説明する模式テーブル図である。

なお、図 11 (a) は、図 10 (c) の区間 R_2 における走査信号線の幅 $GLWc$ の分布の一例を示しており、横軸はマザーガラス 10 の表面における x 方向の位置であり、縦軸は補正後の走査信号線の幅 $GLWc$ である。また、図 11 (a) において、点線で示した分布は、導電膜の膜厚 MT の分布から計算で求められる理想的な幅であり、太い実線で示した分布は、従来の露光方法におけるレイアウトデータの制約に基づいて定められる幅である。

【0100】

走査信号線 101 を形成するための導電膜の膜厚 MT の分布は、通常、連続的な曲線で表されるので、導電膜の膜厚 MT の分布に基づいて、1本の走査信号線 101 の x 方向でみた各位置における断面積が均一になるように幅 $GLWc$ を補正すると、図 11 (a) に点線で示したような、値が連続的に変化する分布になる。

【0101】

しかしながら、走査信号線 101 を形成するときに行う露光で使用するレイアウトデータにおける走査信号線 101 の幅 (y 方向の寸法) は、単位領域 UA の y 方向の寸法 d の整数倍の値にする必要がある。そのため、レイアウトデータを補正するときには、たとえば、図 11 (a) に示したように、計算で求めた、値が連続的に変化する分布 (点線で示した分布) に基づいて、 $x_a < x < x_b$ の区間 R_2 を、 $x_a < x < x_d$ の区間 b_1 、 $x_d < x < x_e$ の区間 b_2 、および $x_e < x < x_b$ の区間 b_3 に分割し、区間 b_1 は幅 $w_1 +$

10

20

30

40

50

8・d、区間b₂は幅w₁+7・d、区間b₃は幅w₁+6・dというように補正しなければならない。

【0102】

なお、図11(a)に示した補正後の幅GLW_cは、マザーガラス10の表面のx方向における中心部分(x=x_c)における幅w₁を基準にして表現している。また、図11(a)における幅w₁からの増加量は一例であり、導電膜の膜厚MTの分布に応じて適宜変更される。

【0103】

そして、従来の露光方法では、レイアウトデータにおける走査信号線101の幅を補正した場合でも、たとえば、図11(b)に示すように、補正前と同様の条件で感光性材料膜9を露光する。図11(b)において、GLBは、図11(a)に示した3つの区間b₁、b₂、b₂であり、GLW_iは、補正前のレイアウトデータにおける3つの区間b₁、b₂、b₃の走査信号線101の幅である。また、図11(b)において、GLW_cは、補正後のレイアウトデータにおける3つの区間b₁、b₂、b₃の走査信号線101の幅であり、QoEは、露光時の3つの区間b₁、b₂、b₃の露光量の相対値である。

10

【0104】

従来の露光方法では、作成時のレイアウトデータにおける3つの区間b₁、b₂、b₃の走査信号線101の幅は同じ(GLW_i=w₁)であり、かつ、同じ露光量(QoE=1)で露光する。また、レイアウトデータを補正した場合、補正後のレイアウトデータにおける3つの区間b₁、b₂、b₃の走査信号線101の幅はそれぞれ、たとえば、w₁+8・d、w₁+7・d、w₁+6・dに変わるが、3つの区間b₁、b₂、b₃はそれぞれ、同じ露光量(QoE=1)で露光する。

20

【0105】

したがって、最終的に得られる1本の走査信号線101の区間R₂における幅(y方向の寸法)を計測すると、区間b₁は幅w₁+8・dでほぼ一定、区間b₂は幅w₁+7・dでほぼ一定、区間b₃は幅w₁+6・dでほぼ一定になる。すなわち、区間R₂における走査信号線の幅は、区間b₁と区間b₂の境界部分(x=x_d)、および区間b₂と区間b₃の境界部分(x=x_e)において、それぞれ、単位領域UAのy方向の寸法dだけ不連続に変動する。

【0106】

そのため、従来の露光方法およびレイアウトデータの補正方法では、3つの区間b₁、b₂、b₃のそれぞれの長さが、たとえば、数十画素分に相当する長さである場合に、区間b₁と区間b₂の境界部分や区間b₂とb₃の境界部分で画質むらが生じる可能性がある。

30

【0107】

図12(a)および図12(b)は、本発明による実施例2のTF T基板1の製造方法の一例を説明するための模式図である。

図12(a)は、実施例2のTF T基板1の製造方法におけるレイアウトデータの補正方法の原理を示す模式グラフ図である。図12(b)は、実施例2のTF T基板の製造方法におけるレイアウトデータの補正方法および露光方法の一例を示す模式テーブル図である。

40

なお、図12(a)は、図10(c)の区間R₂における走査信号線101の幅GLW_cの分布の一例を示しており、横軸はマザーガラス10の表面におけるx方向の位置であり、縦軸は補正後の走査信号線101の幅GLW_cである。また、図12(a)において、点線で示した分布は、導電膜の膜厚MTの分布から計算で求められる理想的な幅であり、太い実線で示した分布は、実施例1の露光/現像工程を適用した場合のレイアウトデータの制約に基づいて定められる幅である。

【0108】

実施例2のTF T基板1の製造方法は、実施例1で説明した露光/現像工程を有する製造方法であり、たとえば、1つの感光性材料膜9に対する露光を2段階に分けて行うこと

50

を前提とする。このとき、たとえば、走査信号線 101 の幅 (y 方向の寸法) は、レイアウトデータにおける単位領域 U A の y 方向の寸法 d の半整数倍で制御できる。

【0109】

したがって、図 10 (c) に示した区間 R 2 における走査信号線 101 の幅を補正するときには、単位領域 U A の y 方向の寸法 d の半分の値を最小補正寸法 (最小変化量) にすることができる。すなわち、区間 R 2 におけるレイアウトデータ (走査信号線 101 の幅) を補正するときには、たとえば、図 12 (a) に示すように、計算で求めた、値が連続的に変化する分布 (点線で示した分布) に基づいて、 $x_a < x < x_b$ の区間 R 2 を、 $x_a < x < x_f$ の区間、 $x_f < x < x_g$ の区間 b_1' 、 $x_g < x < x_h$ の区間 b_2' 、 $x_h < x < x_i$ の区間 b_3' 、 $x_i < x < x_j$ の区間 b_4' 、 $x_j < x < x_k$ の区間 b_5' 、および $x_k < x < x_b$ の区間に分割し、区間 b_1' は幅 $w_1 + 8 \cdot d$ 、区間 b_2' は幅 $w_1 + 7 \cdot d + d/2$ 、区間 b_3' は幅 $w_1 + 7 \cdot d$ 、区間 b_4' は幅 $w_1 + 6 \cdot d + d/2$ 、区間 b_5' は幅 $w_1 + 6 \cdot d$ にするというような補正をすることができる。

10

【0110】

ただし、レイアウトデータにおける各区間 b_1' 、 b_2' 、 b_3' 、 b_4' 、 b_5' の走査信号線 101 の幅は、単位領域 U A の y 方向の寸法 d の整数倍の値で設定しなければならない。そのため、上記のような補正を実現するためには、たとえば、図 12 (b) に示すように、各区間 b_1' 、 b_2' 、 b_3' 、 b_4' 、 b_5' に対する露光条件を変えればよい。図 12 (b) において、GLB は、図 11 (a) に示した 5 つの区間 b_1' 、 b_2' 、 b_3' 、 b_4' 、 b_5' であり、GLWi は、補正前のレイアウトデータにおける 5 つの区間 b_1' 、 b_2' 、 b_3' 、 b_4' 、 b_5' の走査信号線 101 の幅である。また、図 12 (b) において、GLWc は、補正後のレイアウトデータにおける 5 つの区間 b_1' 、 b_2' 、 b_3' 、 b_4' 、 b_5' の走査信号線 101 の幅である。また、図 12 (b) において、QoE1 は、第 1 段階の露光時における 5 つの区間 b_1' 、 b_2' 、 b_3' 、 b_4' 、 b_5' の露光量の相対値であり、QoE2 は、第 2 段階の露光時における 5 つの区間 b_1' 、 b_2' 、 b_3' 、 b_4' 、 b_5' の露光量の相対値である。

20

【0111】

本発明の TFT 基板 1 の製造方法における 1 つの感光性材料膜 9 に対する露光は、たとえば、2 段階に分けて行われ、かつ、第 1 段階の露光と第 2 段階の露光の間に、露光対象領域を単位領域 U A の寸法 d の半分の値だけずらすという操作を行う。そのため、感光性材料膜 9 のうちのある領域を露光するときに、たとえば、第 1 段階の露光時にすべて感光させ、第 2 段階の露光時には感光させなければ、その領域には、単位領域 U A の寸法 d の整数倍の寸法のエッチングレジストが形成される。また、感光性材料膜 9 のうちのある領域を露光するときに、たとえば、第 1 段階の露光時に露光量 0.5 で感光させ、第 2 段階の露光時に露光量 0.5 で感光させれば、その領域には、単位領域 U A の寸法 d の半整数倍の寸法のエッチングレジストが形成される。

30

【0112】

したがって、走査信号線 101 の幅を単位領域 U A の寸法 d の整数倍の値にしたい区間 b_1' 、 b_3' 、 b_5' の感光性材料膜 9 は、たとえば、第 1 段階の露光時にすべて感光させ、第 2 段階の露光時には感光させないようにする。また、走査信号線 101 の幅を単位領域 U A の寸法 d の半整数倍の値にしたい区間 b_2' 、 b_4' の感光性材料膜 9 は、第 1 段階の露光時に露光量 0.5 で感光させ、第 2 段階の露光時に露光量 0.5 で感光させるようにする。このようにすれば、走査信号線 101 の幅を、図 12 (a) に示した太い実線のような分布にすることができる。

40

【0113】

このようにすると、たとえば、区間 b_1' と区間 b_2' との境界部分や、区間 b_2' と区間 b_3' との境界部分における走査信号線 101 の幅の変動量は、単位領域 U A の y 方向の寸法 d の半分の値になる。そのため、従来の露光方法を適用して製造された TFT 基板を有する液晶表示パネルに比べて、区間 b_1' と区間 b_2' との境界部分や、区間 b_2' と区間 b_3' との境界部分などにおける画質むらの発生を抑制できる。

50

【 0 1 1 4 】

なお、上記のような露光方法を実現するためには、たとえば、レイアウトデータの構成を、単位領域 U A の位置を示す座標値および感光させるか否かを示す情報に加え、どの段階で感光させるかを示す情報や、それぞれの段階における露光量を示す情報が付加された構成にすればよい。

【 0 1 1 5 】

また、実施例 2 の T F T 基板 1 の製造方法におけるレイアウトデータの補正方法は、直描露光方式の露光装置を用いて露光する場合に適用することが好ましい。直描露光方式の露光装置は、C A D などで作成されたレイアウトデータ（数値データ）に基づいて感光させる単位領域 U A の位置を特定するため、数値データの値を変更するだけで、露光パターン（感光させる単位領域 U A の位置）を容易に変更することができる。また、直描露光方式の露光装置は、たとえば、微小なミラーにより単位領域 U A に対する光の照射 / 非照射を制御するため、それぞれの単位領域 U A に対する露光量の制御を独立して行うことができる。そのため、レイアウトデータに、たとえば、図 1 2 (b) に示したような露光条件を含めておけば、走査信号線 1 0 1 の幅を図 1 2 (a) に示したような分布に容易に補正でき、画質むらの発生を容易に抑制できる。

10

【 0 1 1 6 】

また、直描露光方式の露光装置の場合、レイアウトデータの数値を変更するだけで露光パターンを変更できるので、たとえば、複数枚のマザーガラス 1 0 を用いて連続して T F T 基板 1 を製造している途中で、レイアウトデータを容易に補正することができる。すなわち、あるレイアウトデータに基づいて複数枚の T F T 基板 1 を製造した後、得られた T F T 基板 1 における走査信号線 1 0 1 などの寸法を計測し、その計測結果に基づいてレイアウトデータを補正するとき、レイアウトデータの補正に要する時間、および補正したレイアウトデータを反映させるために要する時間を短くできるので、T F T 基板 1 の製造効率を落とさずに補正できる。

20

【 0 1 1 7 】

また、実施例 2 では、走査信号線 1 0 1 を形成するときに行う露光で使用するレイアウトデータの補正方法を例に挙げて説明したが、これに限らず、映像信号線 1 0 2 (T F T 素子のドレイン電極を含む) および T F T 素子のソース電極 1 0 6 を形成するときに行う露光や、画素電極 1 0 8 および対向電極 1 0 9 を形成するときに行う露光で使用するレイアウトデータについても、同様の方法で補正できることはもちろんである。

30

【 0 1 1 8 】

以上説明したように、実施例 2 の T F T 基板 1 の製造方法によれば、レイアウトデータを容易に補正できる。また、実施例 2 の方法で製造された T F T 基板 1 を有する液晶表示パネルにおける画質むらの発生を抑制できる。

【 0 1 1 9 】

図 1 3 は、実施例 2 の T F T 基板 1 の製造方法の変形例を説明するための模式平面図である。

【 0 1 2 0 】

実施例 2 では、T F T 基板 1 の製造方法の一例として、図 1 0 (a) に示したような 2 面取りの場合を例に挙げた、レイアウトデータの補正方法および露光方法について説明した。しかしながら、実施例 2 のレイアウトデータの補正方法および露光方法は、2 面取りの場合に限らず、たとえば、図 1 3 に示すような 2 4 面取りの場合にも適用できることはもちろんである。この場合も、たとえば、マザーガラス 1 0 の領域 1 0 0 1 から切り出した 1 つの T F T 基板 1 を有する液晶表示パネルにおける画質むらを抑制できる。また、このような多面取りの場合は、たとえば、マザーガラス 1 0 の角部付近に位置する領域 1 0 0 1 から切り出した T F T 基板 1 を有する液晶表示パネルにおける画質と、マザーガラス 1 0 の中央付近に位置する領域 1 0 0 3 から切り出した T F T 基板 1 を有する液晶表示パネルにおける画質のばらつきを軽減することもできる。

40

【 0 1 2 1 】

50

また、実施例 2 の T F T 基板 1 の製造方法は、2 面取り、2 4 面取りに限らず、1 枚のマザーガラス 1 0 で 1 枚の T F T 基板のみを形成する場合や、他の多面取りの場合にも適用できることはもちろんである。

【 0 1 2 2 】

図 1 4 (a) および図 1 4 (b) は、実施例 2 の T F T 基板 1 の製造方法におけるレイアウトデータの補正方法において生じる可能性がある問題点の一例を説明するための模式図である。

図 1 4 (a) は、図 1 2 (a) に示した区間 b 1 ' と区間 b 2 ' の境界付近にある画素を示す模式平面図である。図 1 4 (b) は、図 1 4 (a) に示したブロックにおける保持容量の面積の分布の一例および画素電極と対向電極の間隙の分布の一例を示す模式グラフ図である。

10

【 0 1 2 3 】

実施例 2 で説明したような方法でレイアウトデータの補正をする場合、図 1 2 (a) に示した区間 b 1 ' と区間 b 2 ' の境界部分では、たとえば、保持容量の面積や、画素電極 1 0 8 と対向電極 1 0 9 の間隙 C T G が不連続な変化をする。T F T 基板 1 における区間 b 1 ' および区間 b 2 ' は、それぞれ、たとえば、図 1 4 (a) に示すように、複数の画素で構成されている。図 1 4 (a) において、1 つの長方形のマス目は 1 つの画素を示しており、B O は区間 b 1 ' と区間 b 2 ' の境界を示している。

【 0 1 2 4 】

このとき、たとえば、実施例 2 で説明した方法により補正されたレイアウトデータに基づいて製造された T F T 基板 1 の、図 1 4 (a) に示したブロック B L の画素における保持容量の面積 S_{tgS} の分布、および画素電極 1 0 8 と対向電極 1 0 9 の間隙 C T G の分布は、たとえば、図 1 4 (b) に示すような分布になることが考えられる。図 1 4 (b) において、横軸は、図 1 4 (a) に示した領域における x 方向の位置であり、縦軸は、保持容量の面積 S_{tgS} の大きさ、および画素電極 1 0 8 と対向電極 1 0 9 の間隙 C T G の大きさである。

20

【 0 1 2 5 】

保持容量の大きさは、電極 (ソース電極 1 0 6 と保持容量線 1 0 3) の重畳領域の面積の大きさに比例し、電極間に介在する絶縁層の厚さに反比例する。電極間に介在する絶縁層は、たとえば、C V D 法などで形成されるため、膜厚分布は、図 1 0 (b) および図 1 0 (c) に示した導電膜の膜厚分布と同様の傾向を示す。したがって、図 1 2 (a) に示した区間 b 1 ' における絶縁層の厚さは、区間 b 2 ' における絶縁層の厚さよりも薄い。そのため、区間 b 1 ' に属する画素の保持容量と、区間 b 2 ' に属する画素の保持容量とを同程度の大きさにするには、たとえば、ソース電極 1 0 6 のレイアウトデータを補正して、区間 b 1 ' に属する画素における保持容量の面積 s_{s1} よりも、区間 b 2 ' に属する画素における保持容量の面積 s_{s2} のほうが大きくなるようにすればよい。この場合、区間 b 1 ' と区間 b 2 ' の境界 B O で、画素の保持容量の面積が不連続に変化する。

30

【 0 1 2 6 】

またこのとき、たとえば、ブロック B L の各画素の T F T 素子におけるゲート絶縁膜の膜厚も、前記保持容量の絶縁層の膜厚と同様の分布になる。そのため、区間 b 1 ' に属する画素の T F T 素子における書き込み電流値は、区間 b 2 ' に属する画素の T F T 素子における書き込み電流値よりも大きくなる。このような場合、たとえば、T F T 素子の書き込み電流値の違いによる画質むらを抑制するために、画素電極 1 0 8 および対向電極 1 0 9 のレイアウトデータ補正し、たとえば、区間 b 1 ' の画素における画素電極 1 0 8 と対向電極 1 0 9 との間隙 g_1 が、区間 b 2 ' の画素における間隙 g_2 よりも大きくなるような補正をすることがある。この場合、区間 b 1 ' と区間 b 2 ' の境界 B O で、画素電極 1 0 8 と対向電極 1 0 9 の間隙 C T G が不連続に変化する。

40

【 0 1 2 7 】

このように、1 つの境界 B O の両側において、各画素の動作 (特性) に影響する 2 種類以上の寸法が不連続な変化をする場合、個々の寸法の変動幅が小さくても、境界 B O にお

50

いて画質むらが発生する要因になりうる。

【0128】

そのため、レイアウトデータを補正するときには、1つの境界BOにおいて、各画素の動作（特性）に影響する2種類以上の寸法が不連続な変化をしないようにすることが望ましい。

【0129】

図15(a)乃至図15(c)は、実施例2のTF T基板1の製造方法におけるレイアウトデータの補正方法の好ましい例を説明するための模式図である。

図15(a)は、保持容量の面積に関するレイアウトデータの補正をするときの境界の取り方の一例を示す模式平面図である。図15(b)は、画素電極と対向電極の間隙に関するレイアウトデータの補正をするときの境界の取り方の一例を示す模式平面図である。図15(c)は、図15(a)および図15(b)に示したブロックにおける保持容量の面積の分布の一例および画素電極と対向電極の間隙の分布の一例を示す模式グラフ図である。

【0130】

実施例2で説明したような方法でレイアウトデータの補正をする場合、たとえば、図14(b)に示したように、1つの境界BOにおいて、保持容量の面積 S_{tgS} 、および画素電極108と対向電極109の間隙CTGの2種類の寸法が不連続な変化をしていると、その境界BO部分に画質むらが生じる可能性がある。

【0131】

このような画質むらを抑制するためには、たとえば、図15(a)および図15(b)に示すように、保持容量の面積 S_{tgS} に関するレイアウトデータの補正をするときの境界BO1と、画素電極108と対向電極109の間隙CTGに関するレイアウトデータの補正をするときの境界BO2とを、別の位置にとればよい。

【0132】

このとき、図15(a)および図15(b)に示したブロックBLの各画素における保持容量の面積 S_{tgS} の分布と、画素電極108と対向電極109の間隙CTGの分布は、それぞれ、たとえば、図15(c)に示すような分布になる。

【0133】

このとき、補正後のレイアウトデータに基づいて作成されるブロックBLの各画素の保持容量の面積 S_{tgS} は、たとえば、境界BO1において、面積 s_{s1} から面積 s_{s2} に不連続な変化をする。またこのとき、補正後のレイアウトデータに基づいて作成されるブロックBLの各画素の画素電極108と対向電極109の間隙CTGは、たとえば、境界BO2において、間隙 g_1 から間隙 g_2 に不連続な変化をする。

【0134】

したがって、ブロックBLの各画素について、保持容量の面積 S_{tgS} と、画素電極108と対向電極109の間隙CTGとの関係を見ると、保持容量の面積が s_{s1} で間隙が g_1 の画素が並んでいる区間と、保持容量の面積が s_{s2} で間隙が g_2 の画素が並んでいる区間との間に、保持容量の面積が s_{s2} で間隙が g_1 の画素が並んでいる区間が存在する。このとき、保持容量の面積が s_{s1} で間隙が g_1 の画素が並んでいる区間と、保持容量の面積が s_{s2} で間隙が g_1 の画素が並んでいる区間とは、保持容量の面積 S_{tgS} と間隙CTGのうちの保持容量の面積 S_{tgS} のみが異なる。そのため、たとえば、図14(b)に示したように、保持容量の面積 S_{tgS} および間隙CTGの両方が異なる区間（画素）が並んでいる場合に比べて、画質むらが発生しにくい。

【0135】

同様に、保持容量の面積が s_{s2} で間隙が g_1 の画素が並んでいる区間と、保持容量の面積が s_{s2} で間隙が g_2 の画素が並んでいる区間とは、保持容量の面積 S_{tgS} と間隙CTGのうちの間隙CTGのみが異なる。そのため、たとえば、図14(b)に示したように、保持容量の面積 S_{tgS} および間隙CTGの両方が異なる区間（画素）が並んでいる場合に比べて、画質むらが発生しにくい。

10

20

30

40

50

【0136】

すなわち、保持容量の面積 S_{tgS} と間隙 CTG を補正する場合、たとえば、図15(c)に示したように、保持容量の面積 S_{tgS} に関する補正の境界 $BO1$ の位置と、間隙 CTG に関する補正の境界 $BO2$ の位置とをずらすことで、補正後の寸法が不連続な変化をする境界部分における画質むらの発生を抑制することができる。

【0137】

なお、図15(c)には、保持容量の面積 S_{tgS} と間隙 CTG を補正する場合を例に挙げているが、これに限らず、他の寸法、たとえば、TFT素子のチャネル長またはチャネル幅を補正する場合の境界、走査信号線101の幅、映像信号線102の幅などを補正する場合において補正後の寸法が不連続に変化する境界の位置についても、それぞれの境界が一致しないように設定することで、画質むらの発生を抑制することができる。

10

【0138】

以上、本発明を、前記実施例に基づき具体的に説明したが、本発明は、前記実施例に限定されるものではなく、その要旨を逸脱しない範囲において、種々変更可能であることはもちろんである。

【0139】

たとえば、実施例1および実施例2では、図2(a)乃至図2(c)に示したような構成の画素を有するTFT基板1の製造方法を例に挙げているが、本発明は、これに限らず、画素の構成が別の構成であるTFT基板の製造方法にも適用できることはもちろんである。

20

【0140】

また、実施例1および実施例2では、液晶表示パネルに用いるTFT基板1の製造方法を例に挙げているが、本発明は、これに限らず、TFT基板1と同様の手順で製造する基板、たとえば、有機EL(Electro-Luminescence)を用いた自発光型の表示パネルに用いる基板の製造方法などにも適用できることはもちろんである。

【0141】

また、1つの感光性材料膜に対する1つの段階の露光は、たとえば、1つの露光対象領域を複数の副露光対象領域に分割し、前記副露光対象領域毎に個別に露光してもよいことはもちろんである。このとき、フォトマスクを使用して露光するのであれば、1つの感光性材料膜の露光時に使用する1つのレイアウトデータを前記副露光対象領域毎のレイアウトデータに分割し、それぞれのレイアウトデータに基づいて複数枚のフォトマスクを作成し、各副露光対象領域を順次露光すればよい。また、直描露光方式で露光するのであれば、1つの感光性材料膜の露光時に使用する1つのレイアウトデータを前記副露光対象領域毎のレイアウトデータに分割し、たとえば、各副露光対象領域に1つの割合で光源を用意して、各副露光対象領域を並行して露光すればよい。

30

【0142】

またさらに、実施例1および実施例2で説明したような手順は、TFT基板1を製造する際に行われるすべての露光/現像工程に適用してもよいし、複数回の露光/現像工程のうち何回かの工程のみに適用し、残りの工程は従来通りの手順で行うようにしてもよいことはもちろんである。

40

【図面の簡単な説明】

【0143】

【図1(a)】液晶表示パネルの平面構成の一例を示す模式平面図である。

【図1(b)】図1(a)のA-A'線における液晶表示パネルの断面構成の一例を示す模式断面図である。

【図1(c)】液晶表示パネルのTFT基板における走査信号線と映像信号線の配置方法の一例を示す模式平面図である。

【図2(a)】TFT基板1において1つの画素が占有する領域およびその周辺の平面構成の一例を示す模式平面図である。

【図2(b)】図2(a)のB-B'線におけるTFT基板1の断面構成の一例を示す模

50

式断面図である。

【図2(c)】図2(a)のC-C'線におけるTF T基板1の断面構成の一例を示す模式断面図である。

【図3(a)】図2(a)に示した領域R1部分のレイアウトデータの一例を示す模式平面図である。

【図3(b)】図2(a)に示した領域R1部分のレイアウトデータの補正方法の一例を示す模式平面図である。

【図4】本発明による実施例1のTF T基板の製造方法における1つの感光性材料膜の露光/現像工程の手順の一例を示す模式フロー図である。

【図5(a)】実施例1の露光/現像工程における第1段階の露光時の絶縁基板とレイアウトデータとの位置関係の一例を示す模式平面図である。

【図5(b)】図5(a)のD-D'線における第1段階の露光が終了した時点での模式断面図である。

【図6】絶縁基板とレイアウトデータとの位置関係のずらし方の一例を示す模式平面図である。

【図7(a)】実施例1の露光/現像工程における第2段階の露光時の絶縁基板とレイアウトデータとの位置関係の一例を示す模式平面図である。

【図7(b)】図7(a)のE-E'線における第2段階の露光が終了した時点での模式断面図である。

【図7(c)】図7(a)のE-E'線における現像が終了した時点での模式断面図である。

【図8】実施例1のTF T基板1の製造方法で形成される画素電極および対向電極の寸法とレイアウトデータの単位領域との関係の一例を示す模式平面図である。

【図9】実施例1のTF T基板1の製造方法で形成されるTF T素子の平面形状とレイアウトデータの単位領域との関係の一例を示す模式平面図である。

【図10(a)】2面取りのTF T基板の製造方法の一例を示す模式平面図である。

【図10(b)】図10(a)に示した2面取りのTF T基板の製造方法における導電膜の膜厚分布の一例を示す模式平面図である。

【図10(c)】図10(a)に示した2面取りのTF T基板の製造方法における1本の走査信号線の形状とレイアウトデータの補正方法の一例を示す模式グラフ図である。

【図11(a)】実際の補正後のレイアウトデータにおける走査信号線の幅GLWcの分布の一例を示す模式グラフ図である。

【図11(b)】従来の補正後のレイアウトデータに基づいた露光方法の一例を説明する模式テーブル図である。

【図12(a)】実施例2のTF T基板1の製造方法におけるレイアウトデータの補正方法の原理を示す模式グラフ図である。

【図12(b)】実施例2のTF T基板の製造方法におけるレイアウトデータの補正方法および露光方法の一例を示す模式テーブル図である。

【図13】実施例2のTF T基板1の製造方法の変形例を説明するための模式平面図である。

【図14(a)】図12(a)に示した区間b1'と区間b2'の境界付近にある画素を示す模式平面図である。

【図14(b)】図14(a)に示したブロックにおける保持容量の面積の分布の一例および画素電極と対向電極の間隙の分布の一例を示す模式グラフ図である。

【図15(a)】保持容量の面積に関するレイアウトデータの補正をするときの境界の取り方の一例を示す模式平面図である。

【図15(b)】画素電極と対向電極の間隙に関するレイアウトデータの補正をするときの境界の取り方の一例を示す模式平面図である。

【図15(c)】図15(a)および図15(b)に示したブロックにおける保持容量の面積の分布の一例および画素電極と対向電極の間隙の分布の一例を示す模式グラフ図であ

10

20

30

40

50

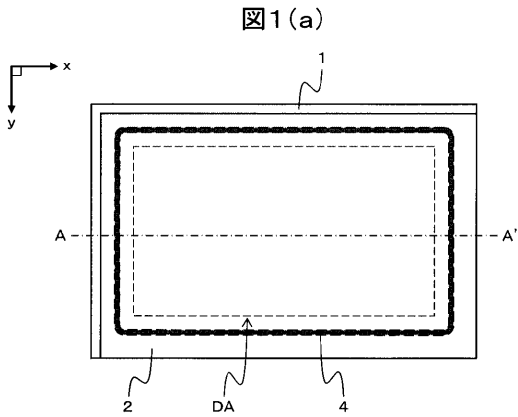
る。

【符号の説明】

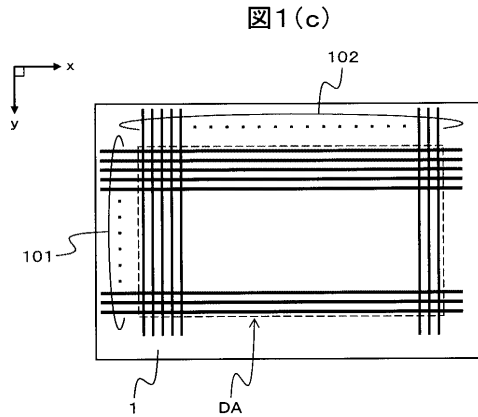
【0144】

1 ... T F T 基板	
1 0 0 ... 絶縁基板	
1 0 1 ... 走査信号線	
1 0 2 ... 映像信号線	
1 0 3 ... 保持容量線	
1 0 4 ... 第 1 の絶縁層	
1 0 5 ... 半導体層	10
1 0 6 ... ソース電極	
1 0 7 ... 第 2 の絶縁層	
1 0 8 ... 画素電極	
1 0 9 ... 対向電極	
1 1 0 ... 配向膜	
2 ... 対向基板	
3 ... 液晶材料	
4 ... シール材	
5 ... 下偏光板	
6 ... 上偏光板	20
8 ... 導電膜	
9 ... 感光性材料膜	
9 a , 9 b , 9 c ... 感光領域	
1 0 ... マザーガラス	
D A ... 表示領域	
T H 1 , T H 2 ... スルーホール	
U A ... 単位領域	
D L W ... 映像信号線の幅 (x 方向の寸法)	
P X W ... 画素電極の幅 (x 方向の寸法)	
C T W 1 , C T W 2 ... 対向電極の幅 (x 方向の寸法)	30
C T G ... 画素電極と対向電極の間隙	
E A 1 ... 第 1 の露光対象領域	
E A 2 ... 第 2 の露光対象領域	
E R 1 , E R 2 , E R 3 ... エッチングレジスト	
E R W 1 , E R W 2 , E R W 3 ... エッチングレジストの幅 (x 方向の寸法)	

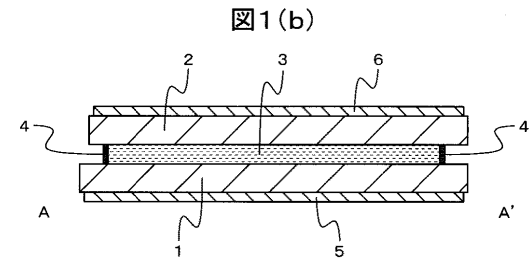
【 図 1 (a) 】



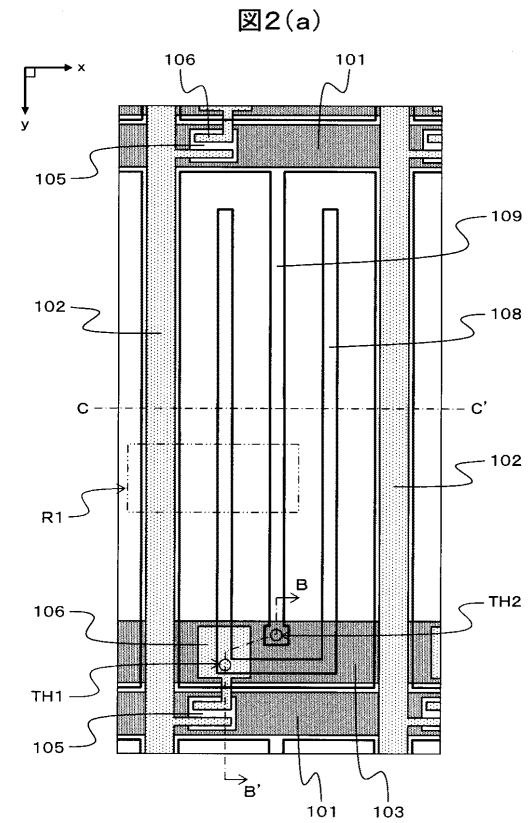
【 図 1 (c) 】



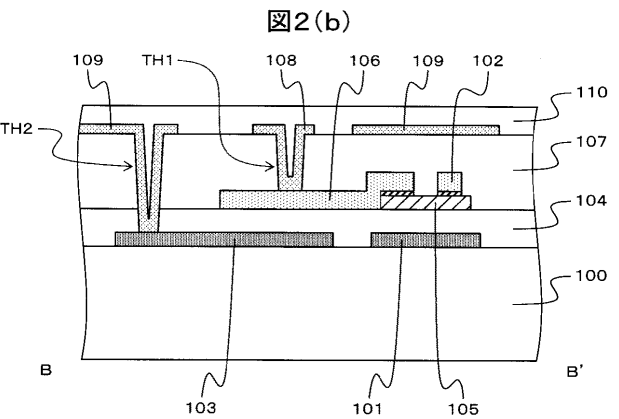
【 図 1 (b) 】



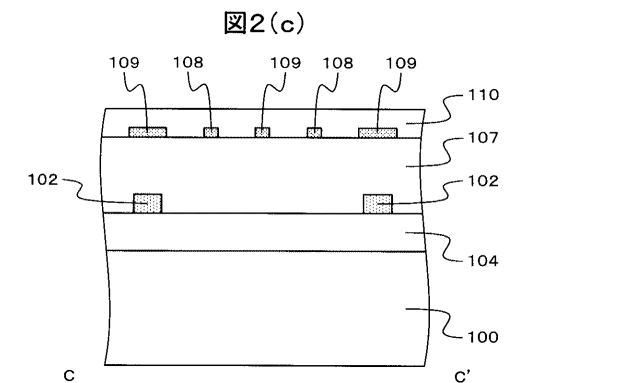
【 図 2 (a) 】



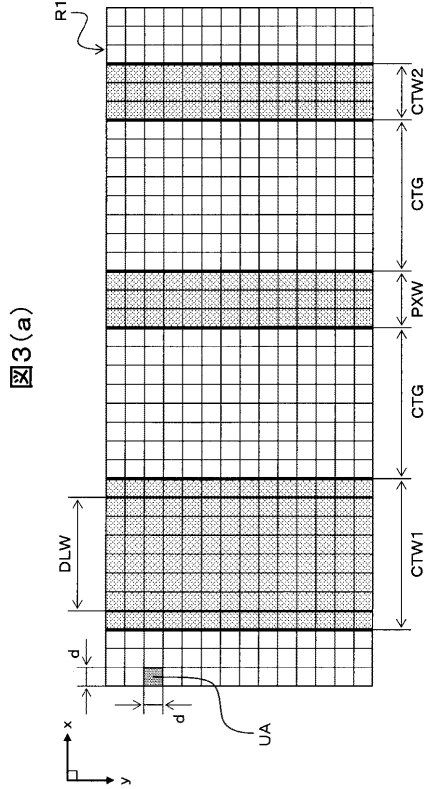
【 図 2 (b) 】



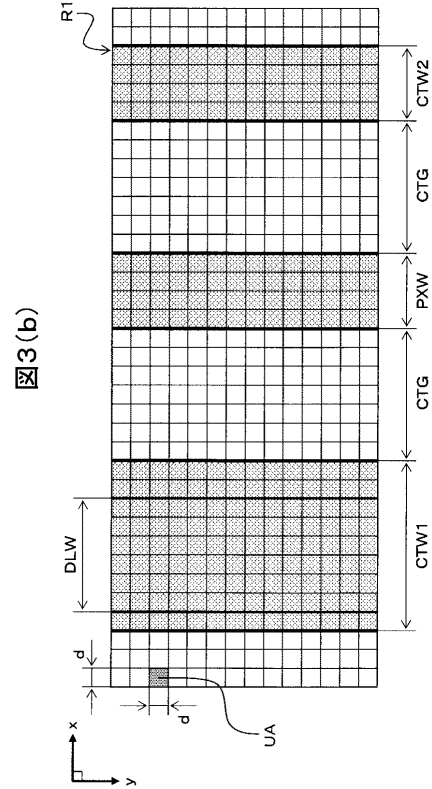
【 図 2 (c) 】



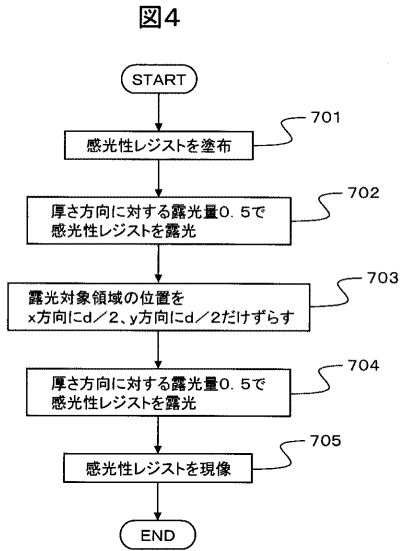
【 図 3 (a) 】



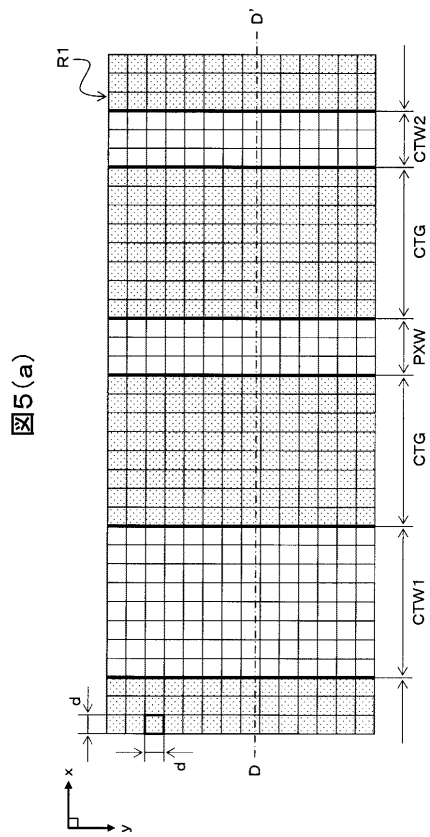
【 図 3 (b) 】



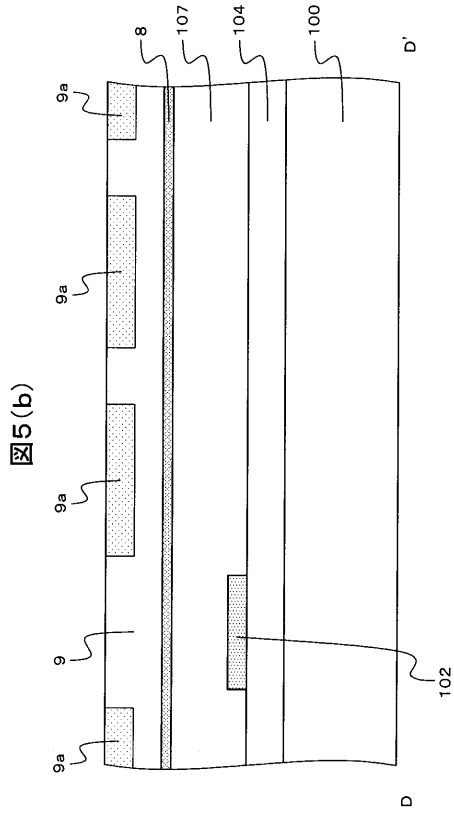
【 図 4 】



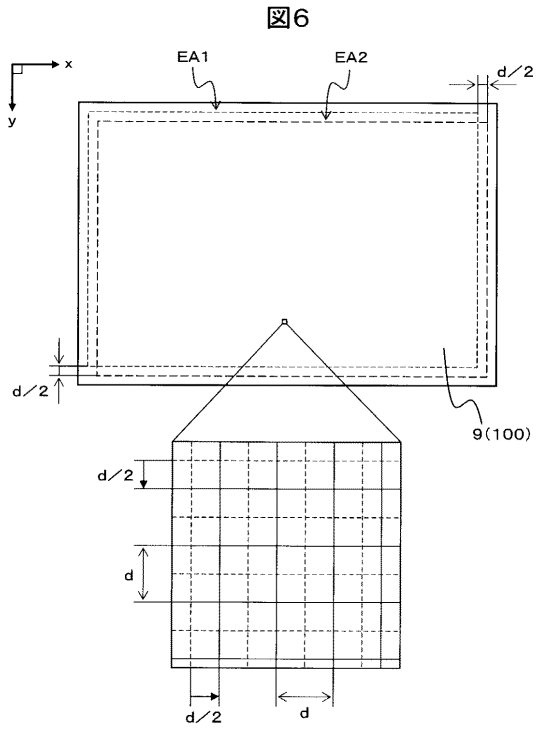
【 図 5 (a) 】



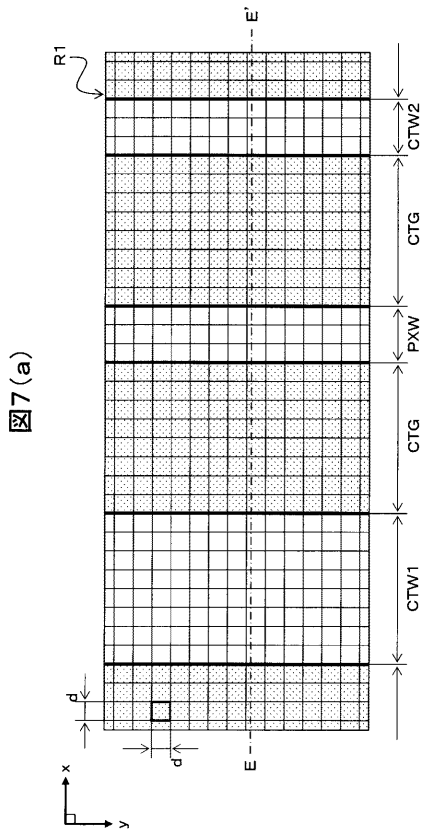
【 図 5 (b) 】



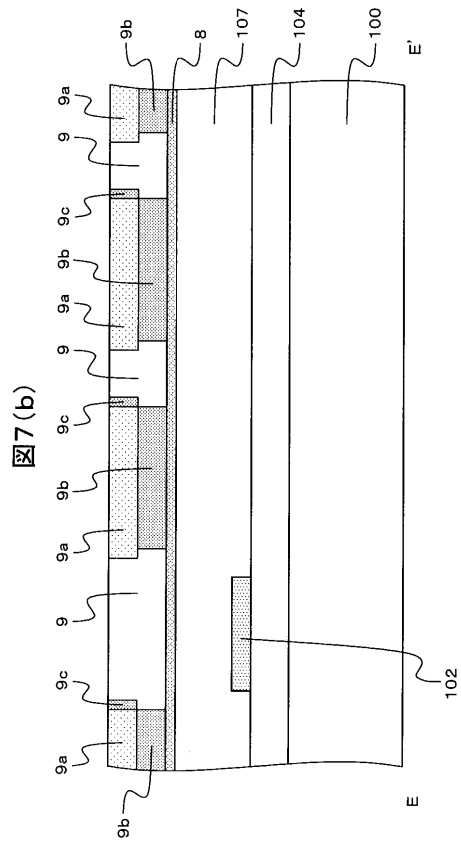
【 図 6 】



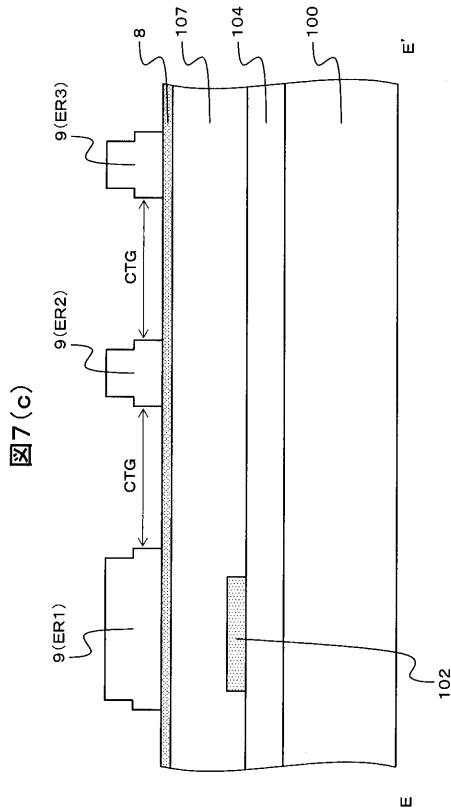
【 図 7 (a) 】



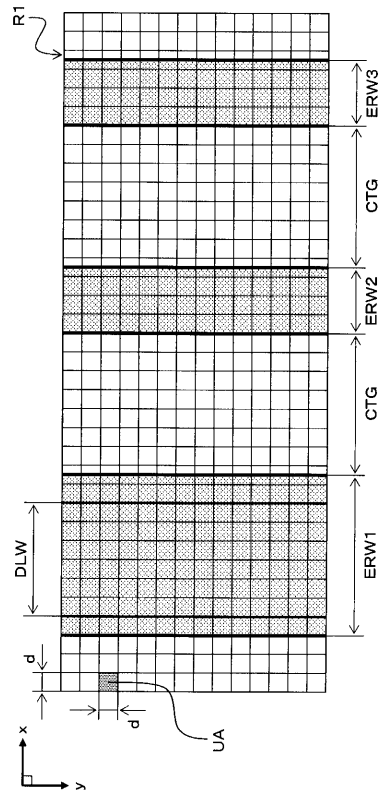
【 図 7 (b) 】



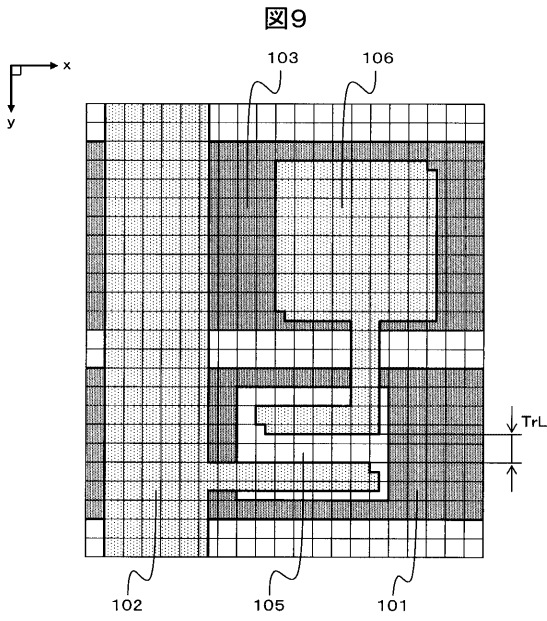
【 図 7 (c) 】



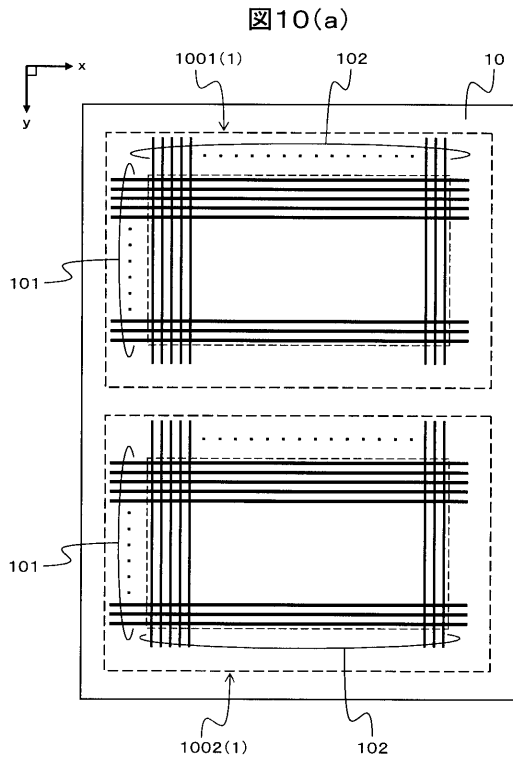
【 図 8 】



【 図 9 】

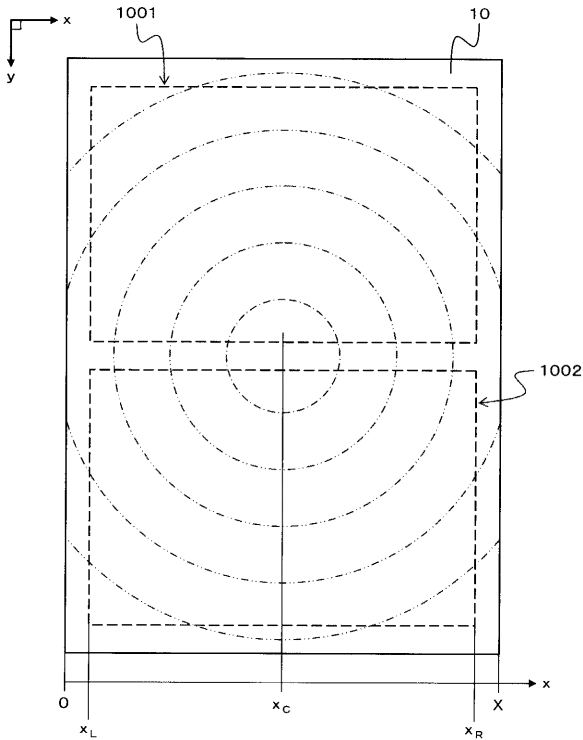


【 図 10 (a) 】



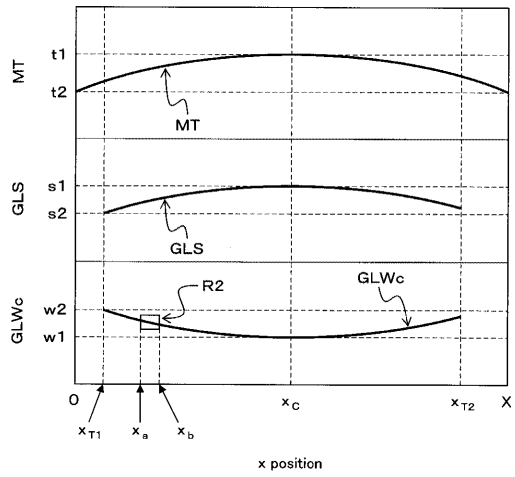
【 図 1 0 (b) 】

図10(b)



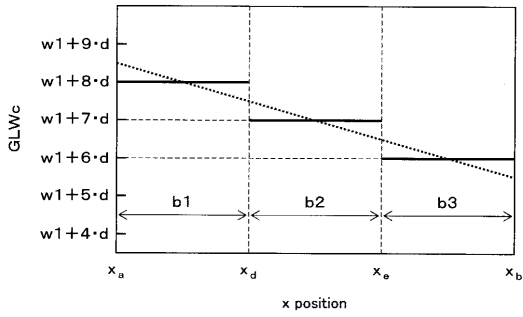
【 図 1 0 (c) 】

図10(c)



【 図 1 1 (a) 】

図11(a)



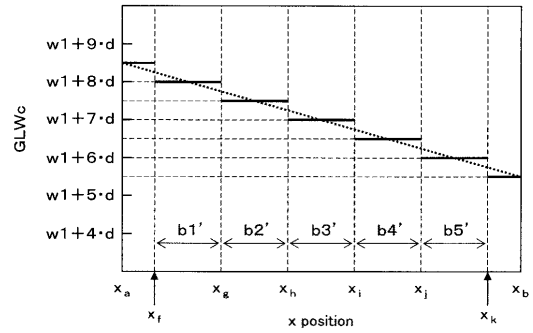
【 図 1 1 (b) 】

図11(b)

GLB	b1	b2	b3
GLWi	w1	w1	w1
GLWc	w1+8·d	w1+7·d	w1+6·d
QoE	1	1	1

【 図 1 2 (a) 】

図12(a)



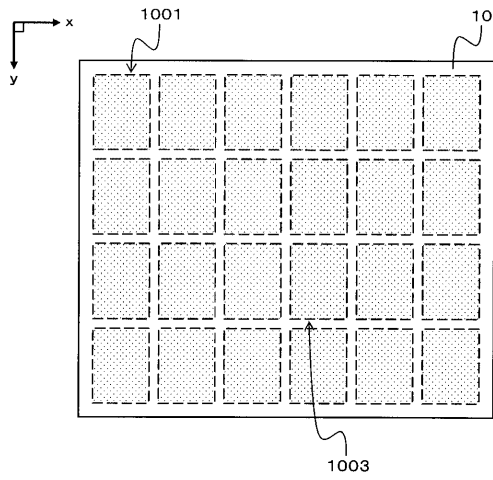
【 図 1 2 (b) 】

図12(b)

GLB	b1'	b2'	b3'	b4'	b5'
GLWi	w1	w1	w1	w1	w1
GLWc	w1+8·d	w1+7·d	w1+7·d	w1+6·d	w1+6·d
QoE1	1	0.5	1	0.5	1
QoE2	0	0.5	0	0.5	0

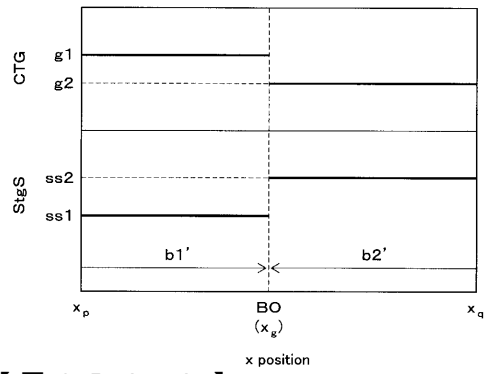
【 図 1 3 】

図13



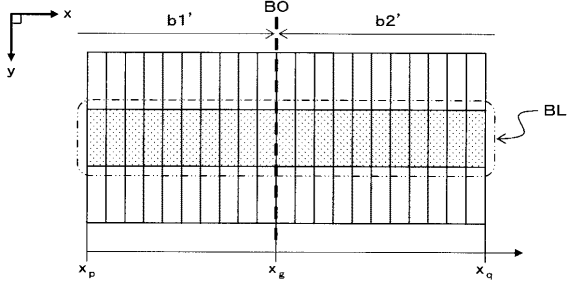
【 図 1 4 (b) 】

図14(b)



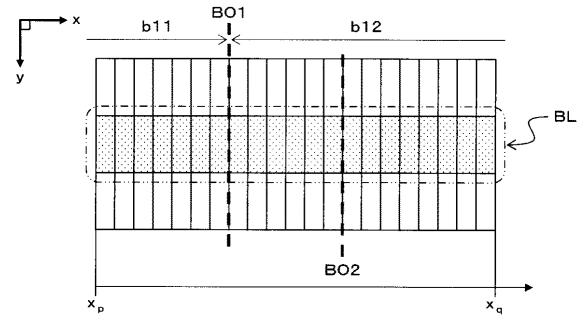
【 図 1 4 (a) 】

図14(a)



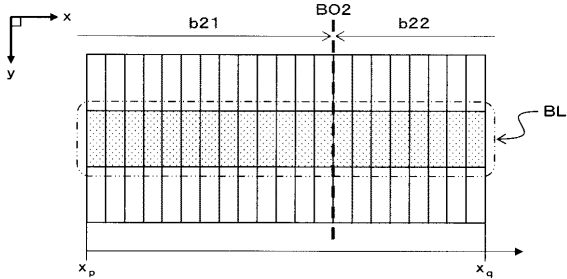
【 図 1 5 (a) 】

図15(a)



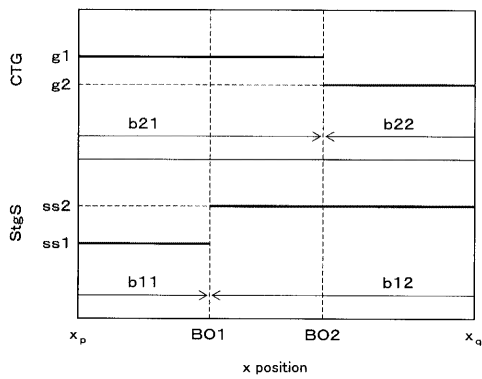
【 図 1 5 (b) 】

図15(b)



【 図 1 5 (c) 】

図15(c)



フロントページの続き

(72)発明者 江戸 進

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72)発明者 仲吉 良彰

千葉県茂原市早野3300番地 株式会社日立ディスプレイズ内

(72)発明者 斉藤 裕

千葉県茂原市早野3300番地 株式会社日立ディスプレイズ内

Fターム(参考) 2H088 FA24 FA30 HA02 HA08 MA03

2H092 GA12 GA24 HA02 HA03 HA04 JA24 JB02 JB22 MA09 MA13

MA14 MA15 MA35 MA37 NA27

5G435 AA01 BB12 EE12 FF14 HH09 HH12 HH13 HH20 KK05

专利名称(译)	显示装置的制造方法		
公开(公告)号	JP2009192995A	公开(公告)日	2009-08-27
申请号	JP2008035986	申请日	2008-02-18
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	大原健 山本恒典 江戸進 仲吉良彰 齐藤裕		
发明人	大原 健 山本 恒典 江戸 進 仲吉 良彰 齐藤 裕		
IPC分类号	G09F9/00 G02F1/13 G02F1/1343		
FI分类号	G09F9/00.338 G02F1/13.101 G02F1/1343		
F-TERM分类号	2H088/FA24 2H088/FA30 2H088/HA02 2H088/HA08 2H088/MA03 2H092/GA12 2H092/GA24 2H092/HA02 2H092/HA03 2H092/HA04 2H092/JA24 2H092/JB02 2H092/JB22 2H092/MA09 2H092/MA13 2H092/MA14 2H092/MA15 2H092/MA35 2H092/MA37 2H092/NA27 5G435/AA01 5G435/BB12 5G435/EE12 5G435/FF14 5G435/HH09 5G435/HH12 5G435/HH13 5G435/HH20 5G435/KK05		
外部链接	Espacenet		

摘要(译)

解决的问题：在制造液晶显示面板时，为了使诸如扫描信号线之类的图案的清晰度更高。 解决方案：在绝缘基板的表面上形成扫描信号线，视频信号线，TFT元件和像素电极的过程中，显示设备执行多次曝光/显影步骤，以对感光材料膜进行多次曝光和显影。 在该制造方法中，一个感光材料膜的曝光是分多个阶段进行的，并且一个感光材料膜的多个阶段的曝光是在两个连续的曝光之间进行的。 其中，对于一个感光材料膜中的每一个，将感光材料膜的曝光区域的位置移动到比曝光时使用的布局数据中的单位区域的尺寸短的距离的步骤之间。 在显示装置的制造方法中，在该步骤中的曝光以基本上等于通过将在单元区域中曝光整个感光材料膜所需要的曝光量除以该步骤中的数量而获得的值的曝光量来进行。 [选择图]图4

