



## 【特許請求の範囲】

## 【請求項 1】

M本のコモン線の各々に出力するコモン信号であって、各コモン線について、Mフェーズからなる1フレームにおいて、ある1フェーズのみでアクティブ状態を示すようなコモン信号、および、

N本のセグメント線の各々に出力するセグメント信号であって、各セグメント線において、前記Mフェーズのそれぞれに、対応するコモン線の表示状態を示すようなセグメント信号を生成する液晶表示装置の駆動装置であって、

ホストコンピュータから与えられ、メモリに一時的に記憶されたグラフィックデータから、前記セグメント線の各々に関して、1フェーズの表示状態を示すために、前半の1/2フェーズおよび後半の1/2フェーズに割り当てるべき異なる電位の組を示す信号の系列であるセグメント指定信号を生成するセグメント信号変換手段と、

前記コモン線の各々に関して、何れかの1フェーズにおいてアクティブを示す前半の1/2フェーズおよび後半の1/2フェーズに割り当てるべき異なる電位の組を示す信号、並びに、他のフェーズにおいては、非アクティブを示す前半の1/2フェーズおよび後半の1/2フェーズに割り当てるべき異なる他の電位の組を示す信号の系列であるコモン指定信号を生成するコモン信号変換手段と、

前記セグメント指定信号の各々を受け入れ、前記1フェーズにおける異なる電位の組に相当する第1のPWM信号を出力するとともに、前記コモン指定信号の各々を受け入れ、前記1フェーズにおける異なる電位の組に相当する第2のPWM信号を出力するPWM変換手段であって、

各電位について、当該電位を表す $1/2^n$ フェーズの区間のPWMパターン信号であって、少なくとも全てが同一とはならないPWMパターン信号を $2^{(n-1)}$ 回生成することにより、前記セグメント線および前記コモン線のそれぞれのPWM信号を生成するように構成されたPWM変換手段と、を備え、

前記PWM変換手段から出力された前記第1のPWM信号を、前記セグメント線に、それぞれ出力するとともに、前記第2のPWM信号を、前記コモン線にそれぞれ出力するように構成されたことを特徴とする液晶表示装置の駆動装置。

## 【請求項 2】

前記PWM変換手段が、各電位について異なる複数のPWMパターン信号を生成でき、 $1/2^n$ フェーズごとに、前記複数のPWMパターン信号から何れか1つを選択する選択手段を有することを特徴とする請求項1に記載の液晶表示装置の駆動装置。

## 【請求項 3】

前記PWM変換手段に、ランダムな変調信号を与える変調信号生成手段を備え、

前記PWM変換手段の選択手段が、前記変調信号にしたがって、前記PWMパターン信号を選択するように構成されたことを特徴とする請求項2に記載の液晶表示装置の駆動装置。

## 【請求項 4】

前記PWM変換手段が、ロードされた初期値からカウントするカウンタを有し、当該カウント値にしたがって $1/2^n$ フェーズ周期のPWMパターン信号を生成し、

前記 $1/2^n$ フェーズごとに、カウント値の初期値をロードすることにより、前記 $1/2^n$ フェーズごとに、当該カウント値の初期値に基づくPWMパターン信号を生成することを特徴とする請求項1に記載の液晶表示装置の駆動装置。

## 【請求項 5】

前記PWM変換手段に、ランダムな変調信号を与える変調信号生成手段を備え、

前記PWM変換手段が、前記変調信号に示す値をカウンタの初期値として、PWMパターン信号を生成するように構成されたことを特徴とする請求項4に記載の液晶表示装置の駆動装置。

## 【請求項 6】

前記PWM変換手段が、PWMパターン信号を記憶するレジスタを有し、前記レジスタ

10

20

30

40

50

に、外部から P W M パターンがロード可能に構成されたことを特徴とする請求項 1 ないし 5 の何れか 1 項に記載の液晶表示装置の駆動装置。

【請求項 7】

M 本のコモン線の各々に出力するコモン信号であって、各コモン線について、M フェーズからなる 1 フレームにおいて、ある 1 フェーズのみアクティブ状態を示すようなコモン信号、および、

N 本のセグメント線の各々に出力するセグメント信号であって、各セグメント線において、前記 M フェーズのそれぞれに、対応するコモン線の表示状態を示すようなセグメント信号を生成する液晶表示装置の駆動装置であって、

ホストコンピュータから与えられ、メモリに一時的に記憶されたグラフィックデータから、前記セグメント線の各々に関して、1 フェーズの表示状態を示すために、前半の 1 / 2 フェーズおよび後半の 1 / 2 フェーズに割り当てるべき異なる電位の組を示す信号の系列であるセグメント指定信号を生成するセグメント信号変換手段と、

前記コモン線の各々に関して、何れかの 1 フェーズにおいてアクティブを示す前半の 1 / 2 フェーズおよび後半の 1 / 2 フェーズに割り当てるべき異なる電位の組を示す信号、並びに、他のフェーズにおいては、非アクティブを示す前半の 1 / 2 フェーズおよび後半の 1 / 2 フェーズに割り当てるべき異なる他の電位の組を示す信号の系列であるコモン指定信号を生成するコモン信号変換手段と、

前記セグメント指定信号の各々を受け入れ、前記 1 フェーズにおける異なる電位の組に相当する第 1 の P W M 信号を出力するとともに、前記コモン指定信号の各々を受け入れ、前記 1 フェーズにおける異なる電位の組に相当する第 2 の P W M 信号を出力する P W M 変換手段であって、

各電位について、当該電位を表す  $1 / 2^n$  フェーズの区間の P W M パターン信号であって、少なくとも全てが同一とはならない P W M パターン信号を  $2^{(n-1)}$  回生成することにより、前記セグメント線および前記コモン線のそれぞれの P W M 信号を生成するように構成された P W M 変換手段と、を備え、

前記 P W M 変換手段から出力された前記第 1 の P W M 信号を、前記セグメント線に、それぞれ出力するとともに、前記第 2 の P W M 信号を、前記コモン線にそれぞれ出力するように構成された駆動装置、並びに、

前記コモン線、および、前記セグメント線と接続され、前記コモン線および前記セグメント線の交差点にそれぞれ画素形成部を備えた液晶表示部を備えたことを特徴とする液晶表示装置。

【請求項 8】

M 本のコモン線の各々に出力するコモン信号であって、各コモン線について、M フェーズからなる 1 フレームにおいて、ある 1 フェーズのみでアクティブ状態を示すようなコモン信号、および、

N 本のセグメント線の各々に出力するセグメント信号であって、各セグメント線において、前記 M フェーズのそれぞれに、対応するコモン線の表示状態を示すようなセグメント信号を生成する液晶表示装置の駆動方法であって、

ホストコンピュータから与えられ、メモリに一時的に記憶されたグラフィックデータから、前記セグメント線の各々に関して、1 フェーズの表示状態を示すために、前半の 1 / 2 フェーズおよび後半の 1 / 2 フェーズに割り当てるべき異なる電位の組を示す信号の系列であるセグメント指定信号を生成するセグメント信号変換ステップと、

前記コモン線の各々に関して、何れかの 1 フェーズにおいてアクティブを示す前半の 1 / 2 フェーズおよび後半の 1 / 2 フェーズに割り当てるべき異なる電位の組を示す信号、並びに、他のフェーズにおいては、非アクティブを示す前半の 1 / 2 フェーズおよび後半の 1 / 2 フェーズに割り当てるべき異なる他の電位の組を示す信号の系列であるコモン指定信号を生成するコモン信号変換ステップと、

前記セグメント指定信号の各々を受け入れ、前記 1 フェーズにおける異なる電位の組に相当する第 1 の P W M 信号を出力するとともに、前記コモン指定信号の各々を受け入れ、

前記 1 フェーズにおける異なる電位の組に相当する第 2 の P W M 信号を出力する P W M 変換ステップであって、

各電位について、当該電位を表す  $1 / 2^n$  フェーズの区間の P W M パターン信号であって、少なくとも全てが同一とはならない P W M パターン信号を  $2^{(n-1)}$  回生成することにより、前記セグメント線および前記コモン線のそれぞれの P W M 信号を生成するように構成された P W M 変換ステップと、を備え、

前記 P W M 変換手段から出力された前記第 1 の P M W 信号を、前記セグメント線に、それぞれ出力するとともに、前記第 2 の P W M 信号を、前記コモン線にそれぞれ出力するように構成されたことを特徴とする液晶表示装置の駆動方法。

【請求項 9】

前記 P W M 変換ステップにおいて、各電位について異なる複数の P W M パターン信号を生成するステップと、

$1 / 2^n$  フェーズごとに、前記複数の P W M パターン信号から何れか 1 つを選択する選択するステップと、を有することを特徴とする請求項 8 に記載の液晶表示装置の駆動方法。

【請求項 10】

ランダムな変調信号を生成する変調信号生成ステップを備え、

前記 P M W 変換ステップにおいて、前記変調信号にしたがって、前記 P W M パターン信号を選択するように構成されたことを特徴とする請求項 9 に記載の液晶表示装置の駆動方法。

【請求項 11】

前記 P W M 変換ステップにおいて、

前記  $1 / 2^n$  フェーズごとに、カウンタのカウント値の初期値をロードすることにより、前記  $1 / 2^n$  フェーズごとに、当該カウント値の初期値に基づく P W M パターン信号を生成するステップを有することを特徴とする請求項 8 に記載の液晶表示装置の駆動方法。

【請求項 12】

ランダムな変調信号を生成する変調信号生成ステップを備え、

前記 P M W 変換ステップにおいて、前記変調信号に示す値をカウンタの初期値として、P W M パターン信号を生成するように構成されたことを特徴とする請求項 11 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置 ( L C D )、L C D の駆動装置およびその駆動方法に関する。

【背景技術】

【0002】

液晶表示装置 ( L C D ) の制御においては、複数のセグメント、コモンと呼ばれる制御線からなるマトリクス中に電位差を発生させることで、点灯および消灯を実現している。電位差は表示の明度を決定する。表示装置により表示される画像や文字のコントラストを調整し、或いは、点灯と消灯との間の中間レベルの表示を実現するために、通常、複数の電位差が用意される。このため、L C D の駆動装置は複数電圧の発生に適したアナログ素子により構成される。

【0003】

図 18 は、一般的な駆動装置、液晶表示装置の液晶表示部、および、これらの間の接続の例を示す図である。たとえば、図 18 に示す液晶表示部 100 と駆動装置 110 とは、複数のコモン線 (たとえば、M 本のコモン線 C O M 0 ~ C O M ( M - 1 ) ) および複数のセグメント線 (たとえば、N 本のセグメント線 S E G 0 ~ S E G ( N - 1 ) ) で接続され、駆動装置 110 が、これら複数のコモン線および複数のセグメント線に、それぞれ信号を与える。液晶表示部 100 は、コモン線、および、セグメント線と接続され、コモン線およびセグメント線の交差点にそれぞれ画素形成部を備えている。

## 【 0 0 0 4 】

図 1 9 は、コモン線およびセグメント線の信号のタイミングチャートの一例である。LCD においては、液晶素子の劣化を防止するために、コモン線には直流ではなく交流の電圧を印加する。コモン線およびセグメント線において、双方の電位差が一定の値を超えた場合に、該当する液晶素子が点灯する。

## 【 0 0 0 5 】

図 1 9 の例では、8 本のコモン線 COM 0 ~ COM 7 が設けられており、1 フレームは 8 分割される。1 フレームを 8 分割した一つの単位をフェーズと称する。1 フェーズでは何れか 1 つのコモン線のみが大きな電位差をもつようになっている。図 1 9 においては、以下のようにフェーズごとに電位差が大きなコモン線が規定されている。

10

## 【 0 0 0 6 】

COM 0 : フェーズ 0  
COM 1 : フェーズ 1  
COM 2 : フェーズ 2  
COM 3 : フェーズ 3  
:  
COM 7 : フェーズ 7

セグメント線は、所望の複数のフェーズで選択的に電位差をもたせ、コモン線において生じた電位差と、セグメント線に選択的に持たせた電位差とが最大になったときに、コモン線とセグメント線とが交差する位置の液晶素子が点灯する。図 1 9 の例では、複数（たとえば N 本）のセグメント線のうち、第 p 番のセグメント線 SEG p ( p = 1、2、・ ・ ・、( N - 1 ) ) において、フェーズ 0 ( COM 0 ) およびフェーズ 2 ( COM 2 ) のみで点灯し、それ以外では消灯となる。なお、上記例では、電位差が「電位 V 4 - 電位 V 0」であるときには点灯、電位差が「電位 V 3 - 電位 V 1」であるときには消灯となる。

20

## 【 0 0 0 7 】

なお、上記例では、点灯および消灯の電位差のみであったが、他の電位差（たとえば、「電位 V 2 - 電位 V 1」）によって中間レベルの表示が実現され得る。

【特許文献 1】特開 2 0 0 6 - 1 7 1 0 4 1 号公報

## 【 発明の開示 】

## 【 発明が解決しようとする課題 】

30

## 【 0 0 0 8 】

従来の LCD の駆動装置は、コモン線の各々、および、セグメント線の各々に対して、たとえば、V 0 ~ V 4 など、3 以上の複数電圧からなる制御信号を印加している。したがって、デジタル回路のみで駆動装置を構成することができず、回路中にアナログ素子を使用する必要があった。

## 【 0 0 0 9 】

そこで、アナログ素子を使用せずに、PWM ( パルス幅変調 ) を用いて、パルス幅 ( デューティ比 ) で複数電圧を表すことで、LCD の駆動装置をデジタル回路にて実現することが考えられる。しかしながら、PWM 信号を用いて LCD を駆動する場合には、高周波を発生するため電磁波が発生するという問題点がある。

40

## 【 0 0 1 0 】

本発明は、デジタル回路のみにて実現でき、かつ、高周波の発生を抑制する液晶表示装置、液晶表示装置の駆動装置、液晶表示装置の駆動方法を提供することを目的とする。

## 【 課題を解決するための手段 】

## 【 0 0 1 1 】

本発明の目的は、M 本のコモン線の各々に出力するコモン信号であって、各コモン線について、M フェーズからなる 1 フレームにおいて、ある 1 フェーズのみでアクティブ状態を示すようなコモン信号、および、

N 本のセグメント線の各々に出力するセグメント信号であって、各セグメント線において、前記 M フェーズのそれぞれに、対応するコモン線の表示状態を示すようなセグメント

50

信号を生成する液晶表示装置の駆動装置であって、

ホストコンピュータから与えられ、メモリに一時的に記憶されたグラフィックデータから、前記セグメント線の各々に関して、1フェーズの表示状態を示すために、前半の1/2フェーズおよび後半の1/2フェーズに割り当てるべき異なる電位の組を示す信号の系列であるセグメント指定信号を生成するセグメント信号変換手段と、

前記コモン線の各々に関して、何れかの1フェーズにおいてアクティブを示す前半の1/2フェーズおよび後半の1/2フェーズに割り当てるべき異なる電位の組を示す信号、並びに、他のフェーズにおいては、非アクティブを示す前半の1/2フェーズおよび後半の1/2フェーズに割り当てるべき異なる他の電位の組を示す信号の系列であるコモン指定信号を生成するコモン信号変換手段と、

前記セグメント指定信号の各々を受け入れ、前記1フェーズにおける異なる電位の組に相当する第1のPWM信号を出力するとともに、前記コモン指定信号の各々を受け入れ、前記1フェーズにおける異なる電位の組に相当する第2のPWM信号を出力するPWM変換手段であって、

各電位について、当該電位を表す $1/2^n$ フェーズの区間のPWMパターン信号であって、少なくとも全てが同一とはならないPWMパターン信号を $2^{(n-1)}$ 回生成することにより、前記セグメント線および前記コモン線のそれぞれのPWM信号を生成するように構成されたPWM変換手段と、を備え、

前記PWM変換手段から出力された前記第1のPWM信号を、前記セグメント線に、それぞれ出力するとともに、前記第2のPWM信号を、前記コモン線にそれぞれ出力するように構成されたことを特徴とする液晶表示装置の駆動装置により達成される。

#### 【0012】

好ましい実施態様においては、前記PWM変換手段が、各電位について異なる複数のPWMパターン信号を生成でき、 $1/2^n$ フェーズごとに、前記複数のPWMパターン信号から何れか1つを選択する選択手段を有する。

#### 【0013】

より好ましい実施態様においては、前記PWM変換手段に、ランダムな変調信号を与える変調信号生成手段を備え、

前記PWM変換手段が、前記変調信号にしたがって、前記PWMパターン信号を選択するように構成されている。

#### 【0014】

別の好ましい実施態様においては、前記PWM変換手段が、ロードされた初期値からカウントするカウンタを有し、当該カウント値にしたがって $1/2^n$ フェーズ周期のPWMパターン信号を生成し、

前記 $1/2^n$ フェーズごとに、カウント値の初期値をロードすることにより、前記 $1/2^n$ フェーズごとに、当該カウント値の初期値に基づくPWMパターン信号を生成する。

#### 【0015】

より好ましい実施態様においては、前記PWM変換手段に、ランダムな変調信号を与える変調信号生成手段を備え、

前記PWM変換手段が、前記変調信号に示す値をカウンタの初期値として、PWMパターン信号を生成するように構成されている。

#### 【0016】

また、別の好ましい実施態様においては、前記PWM変換手段が、PWMパターン信号を記憶するレジスタを有し、前記レジスタに、外部からPWMパターンがロード可能に構成されている。

#### 【0017】

また、本発明の目的は、M本のコモン線の各々に出力するコモン信号であって、各コモン線について、Mフェーズからなる1フレームにおいて、ある1フェーズのみアクティブ状態を示すようなコモン信号、および、

N本のセグメント線の各々に出力するセグメント信号であって、各セグメント線におい

10

20

30

40

50

て、前記 M フェーズのそれぞれに、対応するコモン線の表示状態を示すようなセグメント信号を生成する液晶表示装置の駆動装置であって、

ホストコンピュータから与えられ、メモリに一時的に記憶されたグラフィックデータから、前記セグメント線の各々に関して、1 フェーズの表示状態を示すために、前半の  $1/2$  フェーズおよび後半の  $1/2$  フェーズに割り当てるべき異なる電位の組を示す信号の系列であるセグメント指定信号を生成するセグメント信号変換手段と、

前記コモン線の各々に関して、何れかの 1 フェーズにおいてアクティブを示す前半の  $1/2$  フェーズおよび後半の  $1/2$  フェーズに割り当てるべき異なる電位の組を示す信号、並びに、他のフェーズにおいては、非アクティブを示す前半の  $1/2$  フェーズおよび後半の  $1/2$  フェーズに割り当てるべき異なる他の電位の組を示す信号の系列であるコモン指定信号を生成するコモン信号変換手段と、

前記セグメント指定信号の各々を受け入れ、前記 1 フェーズにおける異なる電位の組に相当する第 1 の PWM 信号を出力するとともに、前記コモン指定信号の各々を受け入れ、前記 1 フェーズにおける異なる電位の組に相当する第 2 の PWM 信号を出力する PWM 変換手段であって、

各電位について、当該電位を表す  $1/2^n$  フェーズの区間の PWM パターン信号であって、少なくとも全てが同一とはならない PWM パターン信号を  $2^{(n-1)}$  回生成することにより、前記セグメント線および前記コモン線のそれぞれの PWM 信号を生成するように構成された PWM 変換手段と、を備え、

前記 PWM 変換手段から出力された前記第 1 の PWM 信号を、前記セグメント線に、それぞれ出力するとともに、前記第 2 の PWM 信号を、前記コモン線にそれぞれ出力するように構成された駆動装置、並びに、

前記コモン線、および、前記セグメント線を受け入れ、前記コモン線および前記セグメント線の交差点にそれぞれ画素形成部を備えた液晶表示部を備えたことを特徴とする液晶表示装置により達成される。

#### 【0018】

さらに、本発明の目的は、M 本のコモン線の各々に出力するコモン信号であって、各コモン線について、M フェーズからなる 1 フレームにおいて、ある 1 フェーズのみでアクティブ状態を示すようなコモン信号、および、

N 本のセグメント線の各々に出力するセグメント信号であって、各セグメント線において、前記 M フェーズのそれぞれに、対応するコモン線の表示状態を示すようなセグメント信号を生成する液晶表示装置の駆動方法であって、

ホストコンピュータから与えられ、メモリに一時的に記憶されたグラフィックデータから、前記セグメント線の各々に関して、1 フェーズの表示状態を示すために、前半の  $1/2$  フェーズおよび後半の  $1/2$  フェーズに割り当てるべき異なる電位の組を示す信号の系列であるセグメント指定信号を生成するセグメント信号変換ステップと、

前記コモン線の各々に関して、何れかの 1 フェーズにおいてアクティブを示す前半の  $1/2$  フェーズおよび後半の  $1/2$  フェーズに割り当てるべき異なる電位の組を示す信号、並びに、他のフェーズにおいては、非アクティブを示す前半の  $1/2$  フェーズおよび後半の  $1/2$  フェーズに割り当てるべき異なる他の電位の組を示す信号の系列であるコモン指定信号を生成するコモン信号変換ステップと、

前記セグメント指定信号の各々を受け入れ、前記 1 フェーズにおける異なる電位の組に相当する第 1 の PWM 信号を出力するとともに、前記コモン指定信号の各々を受け入れ、前記 1 フェーズにおける異なる電位の組に相当する第 2 の PWM 信号を出力する PWM 変換ステップであって、

各電位について、当該電位を表す  $1/2^n$  フェーズの区間の PWM パターン信号であって、少なくとも全てが同一とはならない PWM パターン信号を  $2^{(n-1)}$  回生成することにより、前記セグメント線および前記コモン線のそれぞれの PWM 信号を生成するように構成された PWM 変換ステップと、を備え、

前記 PWM 変換手段から出力された前記第 1 の PWM 信号を、前記セグメント線に、そ

れぞれ出力するとともに、前記第 2 の P W M 信号を、前記コモン線にそれぞれ出力するように構成されたことを特徴とする液晶表示装置の駆動方法により達成される。

【 0 0 1 9 】

好ましい実施態様においては、前記 P W M 変換ステップにおいて、各電位について異なる複数の P W M パターン信号を生成するステップと、

1 / 2 <sup>n</sup> フェーズごとに、前記複数の P W M パターン信号から何れか 1 つを選択する選択するステップと、を有する。

【 0 0 2 0 】

より好ましい実施態様においては、ランダムな変調信号を生成する変調信号生成ステップを備え、

前記 P W M 変換ステップにおいて、前記変調信号にしたがって、前記 P W M パターン信号を選択するように構成されている。

【 0 0 2 1 】

別の好ましい実施態様においては、前記 P W M 変換ステップにおいて、

前記 1 / 2 <sup>n</sup> フェーズごとに、カウンタのカウント値の初期値をロードすることにより、前記 1 / 2 <sup>n</sup> フェーズごとに、当該カウント値の初期値に基づく P W M パターン信号を生成するステップを有する。

【 0 0 2 2 】

より好ましい実施態様においては、ランダムな変調信号を生成する変調信号生成ステップを備え、

前記 P W M 変換ステップにおいて、前記変調信号に示す値をカウンタの初期値として、P W M パターン信号を生成するように構成されている。

【 発明の効果 】

【 0 0 2 3 】

本発明によれば、ディジタル回路のみにて実現でき、かつ、高周波の発生を抑制する液晶表示装置、液晶表示装置の駆動装置、液晶表示装置の駆動方法を提供することが可能となる。

【 発明を実施するための最良の形態 】

【 0 0 2 4 】

以下、添付図面を参照して、本発明の実施の形態について説明する。図 1 は、本発明の実施の形態にかかる液晶表示装置 ( L C D ) の駆動装置の構成を示すブロックダイアグラムである。図 1 に示すように、駆動装置 1 0 は、インタフェース ( I / F ) 1 2、タイミング発生器 1 4、R A M 1 6、データ変換器 1 8、セグメント信号変換器 2 0、コモン信号変換器 2 2、および、P W M ( Pulse Width Modulation ) 変換器 2 4 を備えている。なお、駆動装置 1 0 と液晶表示部との間は、図 1 8 に示したものと同様に、N 本のセグメント線および M 本のコモン線により接続されている。また、液晶表示部においては、コモン線およびセグメント線の交差点にそれぞれ画素形成部を備えている。

【 0 0 2 5 】

I / F 1 2 は、ホストコンピュータ ( 図示せず ) との間のデータの授受を制御し、ホストコンピュータから R A M 1 6 へのグラフィックデータの書き込みなどを制御する。R A M 1 6 は、液晶素子の点灯、消灯を示すグラフィックデータを格納する。

【 0 0 2 6 】

データ変換器 1 8 は、R A M 1 6 から順次読み出されたグラフィックデータを、セグメントごとの点灯、消灯を示す信号 ( 点灯 / 消灯指定信号 ) として送り出すためのデータ変換処理を実行する。

【 0 0 2 7 】

セグメント信号変換器 2 0 は、データ変換器 1 8 から受け入れた、各セグメント線の表示状態を示す点灯 / 消灯指定信号を、点灯パターンおよび消灯パターンを示す P W M 指定信号に変換する。すなわち、セグメント信号変換器 2 0 は、セグメント線の各々に関して、1 フェーズの表示状態を示すために、前半の 1 / 2 フェーズおよび後半の 1 / 2 フェー

10

20

30

40

50

ズに割り当てるべき電位の組を示す信号の系列である、PWM指定信号を生成する。

#### 【0028】

コモン信号変換器22は、1フェーズごとに所定のコモン線のみを電位差が大きな状態にする（つまりアクティブにする）ように、各コモン線のPWM指定信号を生成する。すなわち、コモン信号変換器22は、コモン線の各々に関して、何れかの1フェーズにおいてアクティブを示す前半の1/2フェーズおよび後半の1/2フェーズに割り当てるべき異なる電位の組を示す信号、並びに、他のフェーズにおいては、非アクティブを示す前半の1/2フェーズおよび後半の1/2フェーズに割り当てるべき異なる他の電位の組を示す信号の系列であるPWM指定信号を生成する。

#### 【0029】

PWM変換器24は、各セグメント線および各コモン線について、PWM指定信号に基づいて指定されたPWM信号を生成する。より詳細には、PWM変換器24は、セグメントに関するPWM指定信号の各々を受け入れて、1フェーズにおける異なる電位の組に相当するセグメント用のPWM信号を出力するとともに、コモンに関するPWM指定信号の各々を受け入れ、1フェーズにおける異なる電位の組に相当するコモン用のPWM信号を出力する。後に詳述するが、PMM信号は、各電位について、当該電位を表す1/2<sup>n</sup>フェーズの区間のPWMパターン信号であって、少なくとも全てが同一とはならないPWMパターン信号を2<sup>(n-1)</sup>回生成することにより生成される。

#### 【0030】

本実施の形態にかかるLCD駆動装置の構成部分の説明に先立って、PWMを用いた複数電圧の表現について説明する。図2は、PWMを用いて複数電圧V0～V4を表した例を示す図である。PWMにおいては、一定区間におけるローレベルおよびハイレベルのデューティ比を変化させることで、V0～V4の電圧を表す。図2においては、電圧V0～V4は、1/2<sup>n</sup>フェーズの区間で、ローレベルおよびハイレベルのデューティ比を、それぞれ、1:7、2:6、4:4、6:2、7:1とすることにより表される。

#### 【0031】

仮に、一定区間を1/2フェーズと考えると、点灯パターンは、図3に示すようなものとなる。図3において、前半の1/2フェーズがV0を表すPWM信号に相当し、後半の1/2フェーズがV4を表すPWM信号に相当する。たとえば、PWM信号をキャパシタに電荷を蓄積し、キャパシタから放電させることにより、実際に電圧V0～V4を取り出すことができる。

#### 【0032】

なお、本実施の形態においては、上記一定区間を1/2<sup>6</sup>フェーズ（1/64フェーズ）として、32回だけVk（k=0～4）を表すPWMパターン信号を出力している。このように高速なPWMパターン信号を駆動回路からLCDに出力することにより、LCDの浮遊容量を利用して、PWMパターン信号を直接LCDに与えるだけで、LCDを駆動することができる。しかしながら、高速なPWMパターン信号を繰り返し出力すると、PWMパターン信号の周波数の電磁波がLCDおよび駆動装置から発生してしまう。そこで、本発明では、後述するような手法で、電磁波の発生、特に、電磁波のピークの発生を抑制する。

#### 【0033】

次に、本実施の形態にかかる駆動装置10の各構成部分についてより詳細に説明する。なお、本実施の形態において、駆動装置10とLCDとの間には、N本のセグメント線（SEG0～SEG（N-1））があり、また、8本のコモン線（COM0～COM7）があると考えられる。また、コモン線およびセグメント線とも、V0およびV4の組により点灯が指示され、V1およびV3の組により消灯が指示される。したがって、駆動装置10は、N本のセグメント線を駆動するための、N個のセグメント信号、および、8本のコモン線を駆動するための、8個のコモン信号を生成する。

#### 【0034】

図4は、本実施の形態にかかるセグメント信号変換器20の構成を示すブロックダイヤ

10

20

30

40

50

グラムである。図 4 に示すように、本実施の形態にかかるセグメント信号変換器 20 は、セグメント線ごとの点灯 / 消灯指定信号を、それぞれ受け入れて、当該セグメント線ごとの PWM 指定信号を出力するセクタ 40 - 0 ~ 40 - (N - 1) を有している。セクタ 40 - 0 ~ セクタ 40 - (N - 1) のそれぞれには、タイミング発生器 14 から点灯パターンおよび消灯パターンが与えられる。図 5 は、点灯 / 消灯指定信号、点灯パターンおよび消灯パターン、並びに、セクタ 40 から出力される PWM 指定信号の例を示す図である。図 5 に示すように、点灯 / 消灯指定信号は、1 フェーズにわたって点灯、消灯のいずれかを示す値 (「0 : ローレベル」または「1 : ハイレベル」) となる。また、点灯パターンは、1 フェーズのうちの前半の 1 / 2 フェーズ、後半の 1 / 2 フェーズで、それぞれ「V0」および「V4」を示す値となり、消灯パターンは、1 フェーズのうちの前半の 1 / 2 フェーズ、後半の 1 / 2 フェーズで、それぞれ、「V1」、「V3」を示す値となる。セクタ 40 は、点灯 / 消灯指定信号にしたがって、1 フェーズごとに点灯パターンおよび消灯パターンを選択して、PWM 指定信号 (SEG0 \_\_ sel ~ SEG (N - 1) \_\_ sel) として出力する。

#### 【0035】

図 6 は、本実施の形態にかかるコモン信号変換器 22 の構成を示すブロックダイアグラムである。図 6 に示すように、コモン信号変換器 22 は、コモン線ごとの PWM 指定信号を出力するセクタ 60 - 0 ~ 60 - 7、および、カウントアップ信号に基づいて、何れかのセクタのみが点灯パターンを選択するように、セクタ 60 を制御するデコーダ 61 を有する。

#### 【0036】

デコーダ 61 は、タイミング発生器 14 から出力される、1 フェーズごとに、「0」~「7」の値でカウントアップするカウントアップ信号を受け入れ、1 フェーズの間、当該カウントアップ信号の値にしたがって、何れかのセクタに、点灯パターンを選択するような信号を与え、その一方、他のセクタには、それぞれ、消灯パターンを選択するような信号を与える。これにより、セクタからは、1 フレーム (8 フェーズ) のうち、周期的に何れかの 1 フェーズのみで点灯パターンとなるような PWM 指定信号 (COM0 \_\_ sel ~ COM7 \_\_ sel) が出力される。

#### 【0037】

図 7 は、本実施の形態にかかる PWM 変換器 24 の概略的な構成を示すブロックダイアグラムである。図 7 に示すように、PWM 変換器 24 は、コモン線、および、セグメント線のそれぞれについて、PWM 指定信号を受け入れ、PWM 信号を生成して出力する PWM 変換器 \_\_COM0 (符号 70 - 00)、PWM 変換器 \_\_COM1 (符号 70 - 01)、・・・、PWM 変換器 \_\_COM7 (符号 70 - 07)、PWM 変換器 \_\_SEG0 (符号 70 - 10)、PWM 変換器 \_\_SEG1 (符号 70 - 11)、・・・、PWM 変換器 \_\_SEG (N - 1) (符号 70 - 1 (N - 1)) を有している。

#### 【0038】

PWM 変換器 \_\_COMp (p = 0 ~ 7) は、それぞれ、PWM 指定信号 COMp \_\_ sel を受け入れ、対応するコモン線 COMp を駆動するための PWM 信号 \_\_COMp を出力する。また、PWM 変換器 \_\_SEGq (q = 0 ~ (N - 1)) は、それぞれ、PWM 指定信号 SEGq \_\_ sel を受け入れ、対応するセグメント線 SEGq を駆動するための PWM 信号 \_\_SEGq を出力する。このコモン線、セグメント線のそれぞれについての PWM 変換器 \_\_COMp、PWM 変換器 \_\_SEGq を、PWM 変換器 24 と区別するために、個別 PWM 変換器 70 と称する。

#### 【0039】

図 8 は、本実施の形態にかかる個別 PWM 変換器の構成を示すブロックダイアグラムである。図 8 に示すように、本実施の形態にかかる個別 PWM 変換器 70 は、V0 用 PWM 信号生成部 80、V1 用 PWM 信号生成部 81、V2 用 PWM 信号生成部 82、V3 用 PWM 信号生成部 83、V4 用 PWM 信号生成部 84、および、PWM セクタ 85 を有する。V0 用 PWM 信号生成部 80 ~ V4 用 PWM 信号生成部 84 のそれぞれには、変調信

10

20

30

40

50

号が入力される。この変調信号は、後述するような変調信号生成部により生成される。変調信号生成部は、図 8 には示していないが、個別 PWM 変換器 70 の内部に設けられても良いし、個別 PWM 変換器 70 の外部に設けられ、変調信号を個別 PWM 変換器 70 に供給するように構成してもよい。

【0040】

V0 用 PWM 信号生成部 80 ~ V4 用 PWM 信号生成部 84 は、それぞれ、デコーダ 90 とセクタ 91 とを有する。たとえば、図 8 に示すように、V0 用 PWM 信号生成部 80 のデコーダ 90 は、一定の幅（区間）の、異なる 8 種類の電圧 V0 を表す PWM パターン信号 V0a ~ V0h を出力する。同様に、V1 用 PWM 信号生成部 81 ~ V4 用 PWM 信号生成部 84 のデコーダも、それぞれ、異なる 8 種類の電圧 V1 ~ V4 を表す PWM パターン信号を出力する。

10

【0041】

個別 PWM 変換器 70 においては、V0 ~ V4 の各電位について、異なる複数の、たとえば、8 つの PWM パターン信号を生成する。セクタ（たとえば符号 91 参照）により、何れか 1 つ PWM パターン信号が選択される。

【0042】

図 9 は、V1 用 PWM 信号生成部 81 のデコーダにて生成される PWM パターン信号である V1a ~ V1h の例を示す図である。図 9 に示すように、PWM パターン信号 V1a ~ V1h は、1/64 フェーズにおいて、ローレベルおよびハイレベルのデューティ比が、ともに「2:6」であり、その一方、ローレベルおよびハイレベルのパターンは相互に異なるような信号である。

20

【0043】

セクタは、変調信号にしたがって、1/64 フェーズごとに、上記 PWM パターン信号 V1a ~ V1h の何れか 1 つを選択して PWM セクタ 85 に出力する。V0 用 PWM 信号生成部 80、V2 用 PWM 信号生成部 82 ~ V4 用 PWM 信号生成部 84 のそれぞれのセクタも、変調信号にしたがって、1/64 フェーズごとに、V0a ~ V0h、V2a ~ V2h、V3a ~ V3h、V4a ~ V4h の何れか 1 つの PWM パターン信号をそれぞれ選択して、PWM セクタ 85 に出力する。なお、本明細書において、1/64 フェーズの区間（幅）の PWM 信号を、PWM パターン信号と称する。

【0044】

30

PWM セクタ 85 は、PWM 指定信号にしたがって、V0 用 PWM 信号生成部 80 ~ V4 用 PWM 信号生成部 84 の何れかから出力される PWM パターン信号を選択して出力する。PWM 指定信号は、1/2 フェーズごとに切り替えられる（たとえば、点灯パターンであれば、1 フェーズのうちの前半の 1/2 フェーズで V0、後半の 1/2 フェーズで V4 を示すものとなる）。したがって、1/2 フェーズの区間は、PWM 信号生成部 80 ~ 84 の何れか 1 つからの PWM パターン信号が続けて出力される。

【0045】

次に、本実施の形態にかかる変調信号生成部について、図 10 を参照して説明する。図 10 に示すように、変調信号生成部 94 は、シフトレジスタ 86、加算器 87、89 およびシフトアップ回路 88 を有する。この変調信号生成部 94 においては、シフトレジスタ 86 の異なる複数位置の値を加算器 87 で加算し、さらに、シフトアップ回路 88 にてシフトアップして上位ビットを切り捨てる。シフトアップ回路 88 の出力は、加算器 89 において、定数と加算され、これがシフトレジスタ 86 に入力される。本実施の形態においては、シフトレジスタ 86 の下位 3 ビットを変調信号として出力している。変調信号生成部 94 において生成された変調信号を利用することで、PWM 信号生成における規則性をほぼ除去することができる。

40

【0046】

図 11 は、あるセグメント線或いはコモン線についての PWM 信号の例を示す図である。この例では、消灯パターンの前半 1/2 フェーズについての PWM 信号を示している。1/64 フェーズごとに PWM セクタ 85 に与えられる変調信号にしたがって、V1a

50

～V 1 hの何れかのP W Mパターン信号が出力される。これが1 / 2フェーズだけ繰り返される。したがって、V 1 a～V 1 hのP W Mパターン信号の何れかが、3 2回出力される。このように複数のP W Mパターン信号が連なってP W M信号が形成される。

【0047】

本実施の形態においては、1 / 64フェーズが1単位となる高速なP W Mパターン信号が出力される。したがって、L C Dの浮遊容量を利用して、L C Dの内部でP W M信号が実際の電圧に変換され、当該電圧によりL C Dを駆動することができる。したがって、駆動装置がC R回路などのアナログ素子を含めることなく構成することができ、P W M信号を出力するコモン線およびセグメント線を直接L C Dに接続することができる。

【0048】

10

また、本実施の形態においては、変調信号にしたがってP W Mパターン信号が出力される。したがって、出力されるP W Mパターン信号の規則性をほぼ除去することができるため、規則性による著しくノイズレベルの高くなるようなピークを持つノイズの発生を抑制することができる。

【0049】

図12は、本実施の形態にかかるP W M信号によるノイズ、および、単一のP W Mパターン信号の繰り返しによるノイズをと比較したグラフである。グラフにおいて横軸は周波数、縦軸はノイズレベルを示す。なお、縦軸は3 d B / d i vである。図12に示すように、本実施の形態においては、本実施の形態にかかるP W M信号を用いると（符号1202参照）、単一P W Mパターン信号の繰り返し（符号1201参照）と比較して、ピーク値が約9 d B減少し、1 / 3程度になっていることが理解できる。

20

【0050】

次に、本発明の第2の実施の形態について説明する。第1の実施の形態においては、P W Mパターン信号の規則性を除去するために、ランダムな値を示す変調信号を用いて、複数のP W Mパターン信号のいずれかを選択していた。第2の実施の形態においては、カウンタを用いてP W Mパターン信号の開始位置を選択し、所定のタイミングでカウント値にランダムな値を挿入することで規則性を減じている。つまり、第2の実施の形態においては、所定のタイミングで、カウント値の初期値をロードすることにより、当該カウント値の初期値に基づくP W Mパターン信号を生成している。図13は、第2の実施の形態にかかる個別P W M変換器の構成を示すブロックダイヤグラムである。図13に示すように、この個別P S M変換器70は、V 0用P W M信号生成部180～V 4用P W M信号生成部184、P M Wセクタ85、および、カウンタ92を有している。

30

【0051】

カウンタ92は、クロックC L K、ロード信号、および、乱数入力を受け入れるようになっている。クロックC L Kおよびロード信号は、タイミング発生器14が生成して、個別P W M変換器70に供給すればよい。また、乱数入力として、第1の実施の形態の変調信号生成部94において生成される変調信号を利用することができる。また、クロックC L Kは、1 / 512フェーズの周期であり、8クロックで1 / 64フェーズの幅（区間）となる。

【0052】

40

第2の実施の形態において、ロード信号は8回クロックC L Kが出力されるごと（8クロックごと）に1回だけハイレベルとなる。ロード信号がハイレベル（たとえば、符号1401参照）となると、次のクロックC L Kのタイミングで、乱数入力カウンタ92にロードされ、カウンタ92は、入力された乱数の値から再度カウントを開始する。

【0053】

図14は、第2の実施の形態にかかるカウンタの出力およびP W M信号生成部からのP W Mパターン信号の出力の例を示すタイミングチャートである。図14に示すように、カウンタ92は、クロックC L Kごとにカウントアップする。また、ロード信号がハイレベルになると、次のクロックC L Kのタイミング（図14における矢印参照）で、乱数入力からの値がカウント値としてロードされ、カウンタ92はクロックC L Kごとに、ロード

50

されたカウント値を初期値としてカウントアップを続ける。デコーダ 190 は、電圧に応じたハイレベルおよびローレベルの組み合わせを有する一定の P W M パターン信号を、カウント値「0」～カウント値「7」のそれぞれに応じて、異なる開始位置から読み出すことで、8種類の P W M パターン信号を出力することができる。

【0054】

図 15 は、第 2 の実施の形態にかかる 8 種類の P W M パターン信号の例を示す図である。図 15 に示すように、P W M パターン信号 V 1 \_\_ 0 ~ V 1 \_\_ 7 は、同じ形の P W M パターン信号の読み出し開始位置を変更したものとなっている。

【0055】

図 14 においては、最初の 1 / 64 フェーズは、カウント値が「0」～「7」まで変化し、したがって、P W M パターン信号 V 1 \_\_ 0 が出力される。また、ロード信号がハイレベル（符合 1401 参照）となり、その次のクロックタイミングで、乱数「2」がカウント値としてロードされる。したがって、次の 1 / 64 フェーズでは、カウント値は「2」～「7」、「0」、「1」の順で変化するため、P W M パターン信号 V 1 \_\_ 2 が出力される。

【0056】

このように、第 2 の実施の形態によれば、8クロック（1 / 64 フェーズ）ごとに乱数がカウンタ 92 にロードされるため、8クロック（1 / 64 フェーズ）ごとに P W M パターン信号を変化させることができる。

【0057】

図 16 は、第 2 の実施の形態にかかる P W M 信号によるノイズ、および、単一の P W M パターン信号の繰り返しによるノイズをと比較したグラフである。図 16 においても、図 12 と同様に、横軸は周波数、縦軸はノイズレベルを示す。なお、縦軸は 3 d B / d i v である。図 16 に示すように、第 2 の実施の形態にかかる P W M 信号を適用すると（符号 1602 参照）、単一 P W M パターン信号の繰り返し（符号 1601 参照）と比較して、ピーク値が約 3 d B 減少し、70 パーセント程度になっていることが理解できる。

【0058】

本発明は、以上の実施の形態に限定されることなく、特許請求の範囲に記載された発明の範囲内で、種々の変更が可能であり、それらも本発明の範囲内に包含されるものであることは言うまでもない。

【0059】

たとえば、第 1 の実施の形態において、個別 P W M 変換器 70 の V 0 用 P W M 信号生成部 80 ~ V 4 用 P W M 信号生成部 84 は、それぞれ、デコーダを有し、デコーダに、所定の電圧を表す、8 種類の P W M パターン信号を用意した。また、第 2 の実施の形態においても、個別 P W M 変換器 70 の V 0 用 P W M 信号生成部 180 ~ V 4 用 P W M 信号生成部 184 には、それぞれ P W M 信号を用意した。しかしながら、これに限定されるものではない。

【0060】

図 17 は、第 2 の実施の形態にかかる個別 P W M 変換器の変形例を示すブロックダイアグラムである。図 16 に示すように、この個別 P W M 変換器 70 では、V 0 用 P W M 信号生成部 280 ~ V 4 用 P W M 信号生成部 284 のそれぞれは、レジスタ（符号 290 参照）およびセクタ（符号 291 参照）を有している。

【0061】

レジスタ 290 は、ホストコンピュータから I / F 12 を経て送られた P W M パターン信号のデータを受け入れ、これを記憶することができる。変形例の動作は第 2 の実施の形態と同様で、レジスタ 290 に記憶された P W M パターン信号をどこから読み出すかがセクタ 291 により決定される。セクタ 291 には、カウンタ 92 から 8クロックごとに乱数が与えられ、与えられた乱数により、P W M パターン信号の読み出し開始位置が示される。読み出し開始位置から P W M パターン信号が読み出されることで、セクタから 8 種類の P W M パターン信号を出力することができるようになっている。

10

20

30

40

50

## 【 0 0 6 2 】

なお、図 8 に示す個別 P W M 変換器 7 0 においても、デコーダ 9 0 の代わりにレジスタを設け、ホストコンピュータから I / F 1 2 を経て送られた P W M パターン信号のデータを受け入れ、これを記憶するように構成しても良い。

## 【 0 0 6 3 】

さらに、前記実施の形態においては、1 / 6 4 フェーズごとに、同一デューティ比であるが異なる P W M パターン信号を 3 2 回出力することで、1 / 2 フェーズの P W M 信号を形成している。このように高速な P W M 信号を L C D 回路に与えることで、L C D を駆動している。しかしながら、このような構成に限定されるものではなく、より低速な P W M 信号を出力し、駆動装置と L C D との間に、C R 回路（たとえば、1 次のローパスフィルタ）を設けて、C R 回路のキャパシタに蓄積した電荷を放電することで、所定の電圧を得るように構成しても良い。また、P W M パターン信号の幅も 1 / 6 4 フェーズに限定されるものではなく、他の幅（たとえば、1 / 2<sup>n</sup> フェーズ、n = 1、2、3、・・・）とすることができる。

## 【 0 0 6 4 】

また、前記実施の形態において、変調信号を発生するために、シフトレジスタ、加算器およびシフトアップ回路を有する変調信号生成部を利用した。しかしながら、変調信号や乱数を発生させるために他の回路を利用しても良いことは言うまでも無い。

## 【図面の簡単な説明】

## 【 0 0 6 5 】

【図 1】図 1 は、本発明の実施の形態にかかる液晶表示装置（L C D）の駆動装置の構成を示すブロックダイアグラムである。

【図 2】図 2 は、P W M を用いて複数電圧 V 0 ~ V 4 を表した例を示す図である。

【図 3】図 3 は、P W M 信号を用いた点灯パターンの例を示す図である。

【図 4】図 4 は、本実施の形態にかかるセグメント信号変換器の構成を示すブロックダイアグラムである。

【図 5】図 5 は、点灯 / 消灯指定信号、点灯パターンおよび消灯パターン、並びに、セクタから出力される P W M 指定信号の例を示す図である

【図 6】図 6 は、本実施の形態にかかるコモン信号変換器の構成を示すブロックダイアグラムである。

【図 7】図 7 は、本実施の形態にかかる P W M 変換器の概略的な構成を示すブロックダイアグラムである。

【図 8】図 8 は、本実施の形態にかかる個別 P W M 変換器の構成を示すブロックダイアグラムである。

【図 9】図 9 は、V 1 用 P W M 信号生成部のデコーダにて生成される P W M 信号である V 1 a ~ V 1 h の例を示す図である。

【図 1 0】図 1 0 は、本実施の形態にかかる変調信号生成部の構成を示すブロックダイアグラムである。

【図 1 1】図 1 1 は、あるセグメント線或いはコモン線についての P W M 信号の例を示す図である。

【図 1 2】図 1 2 は、本実施の形態にかかる P W M 信号によるノイズ、および、単一の P W M パターン信号の繰り返しによるノイズをと比較したグラフである。

【図 1 3】図 1 3 は、第 2 の実施の形態にかかる個別 P W M 変換器の構成を示すブロックダイアグラムである。

【図 1 4】図 1 4 は、第 2 の実施の形態にかかるカウンタの出力および P W M 信号生成部からの P W M パターン信号の出力の例を示すタイミングチャートである。

【図 1 5】図 1 5 は、第 2 の実施の形態にかかる 8 種類の P W M パターン信号の例を示す図である。

【図 1 6】図 1 6 は、第 2 の実施の形態にかかる P W M 信号によるノイズ、および、単一の P W M パターン信号の繰り返しによるノイズをと比較したグラフである。

【図 17】図 17 は、第 2 の実施の形態にかかる個別 P W M 変換器の変形例を示すブロックダイアグラムである。

【図 18】図 18 は、一般的な L C D 駆動装置と液晶表示部との接続の例を示す図である。

【図 19】図 19 は、コモン線およびセグメント線の信号のタイミングチャートの一例である。

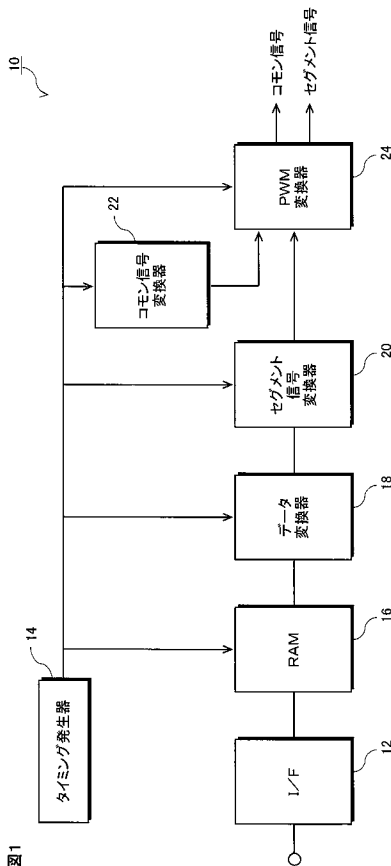
【符号の説明】

【 0 0 6 6 】

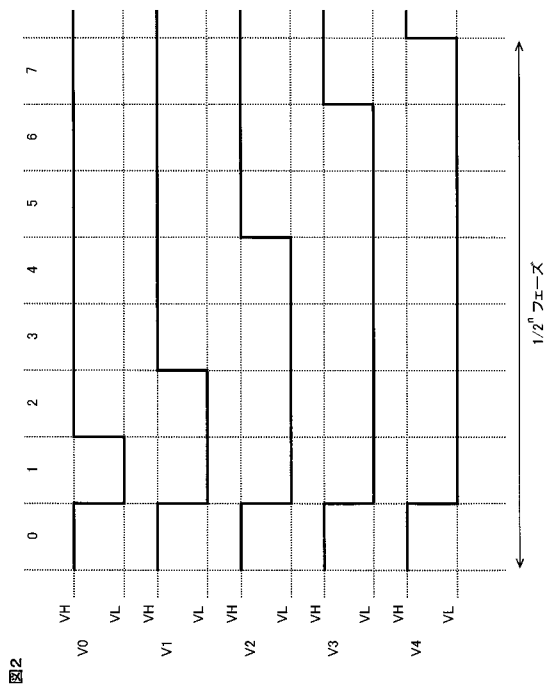
- 1 0 駆動装置
- 1 2 I / F
- 1 4 タイミング発生器
- 1 6 R A M
- 1 8 データ変換器
- 2 0 セグメント信号変換器
- 2 2 コモン信号変換器
- 2 4 P W M 変換器

10

【 図 1 】



【 図 2 】



【図 3】

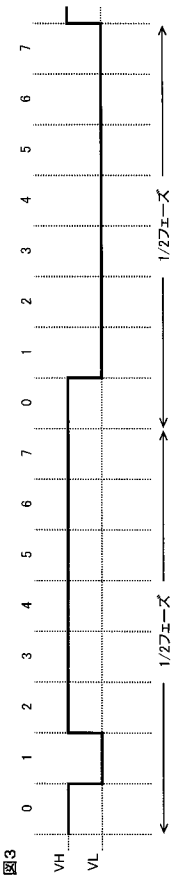


図3

【図 5】

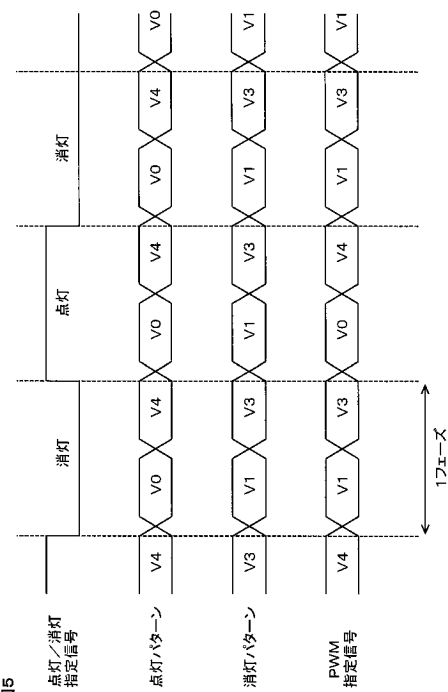


図5

【図 4】

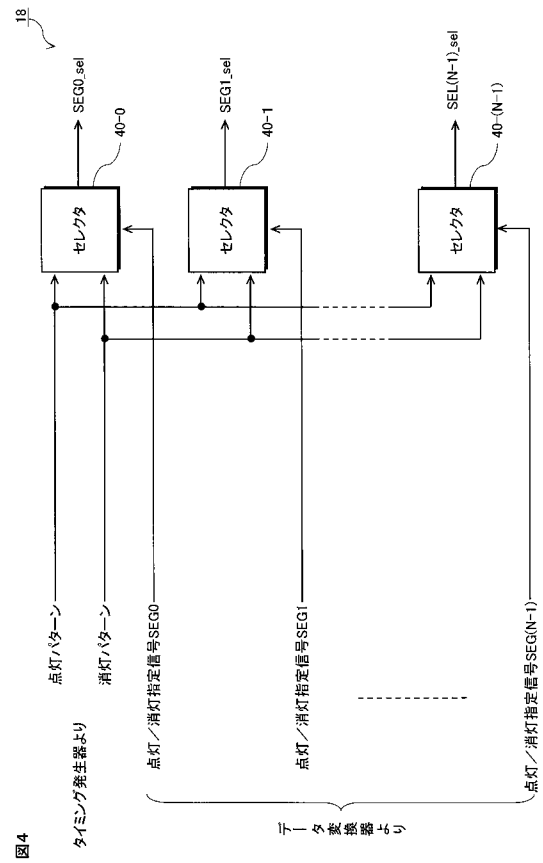


図4

【図 6】

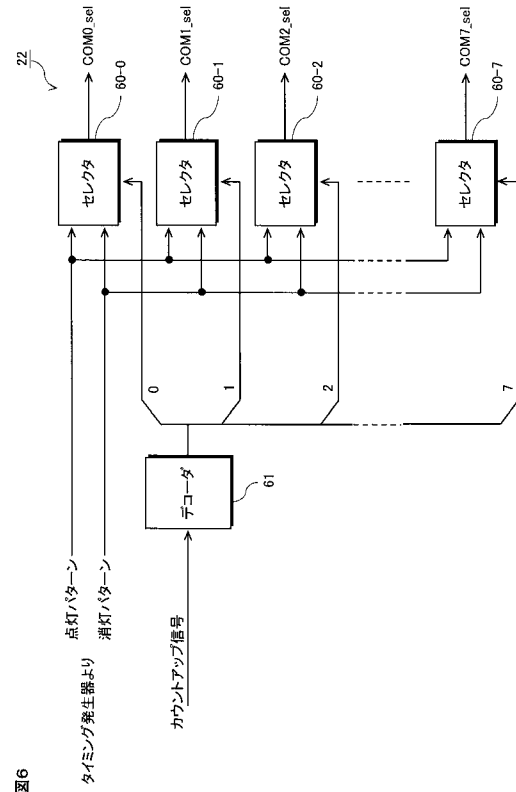
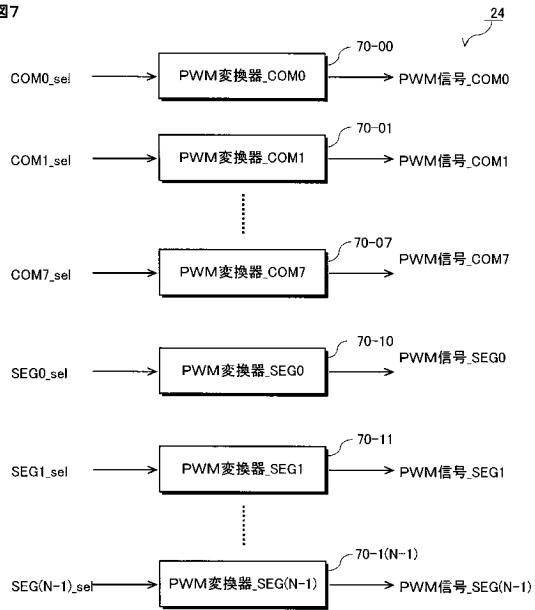


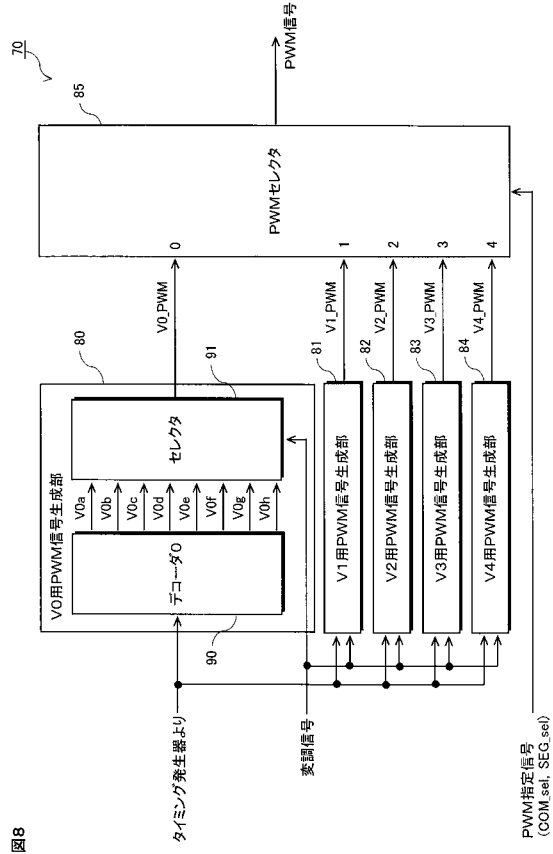
図6

【 図 7 】

図7

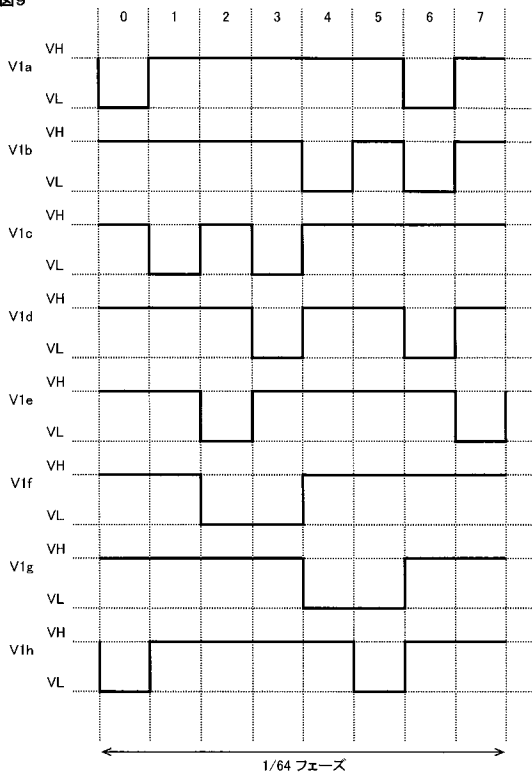


【 図 8 】

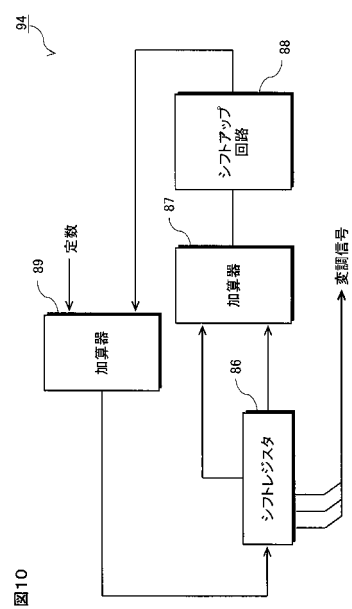


【 図 9 】

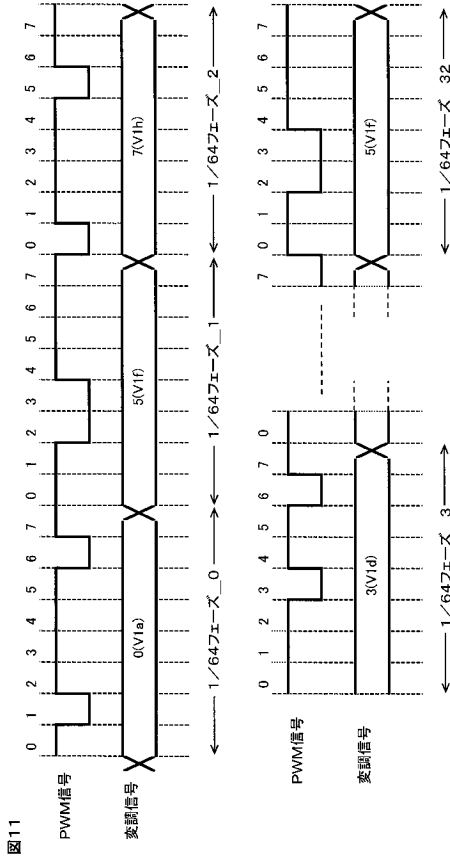
図9



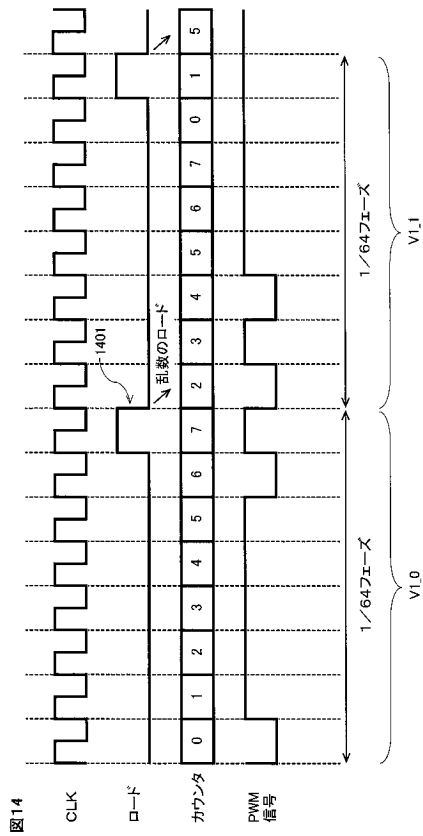
【 図 10 】



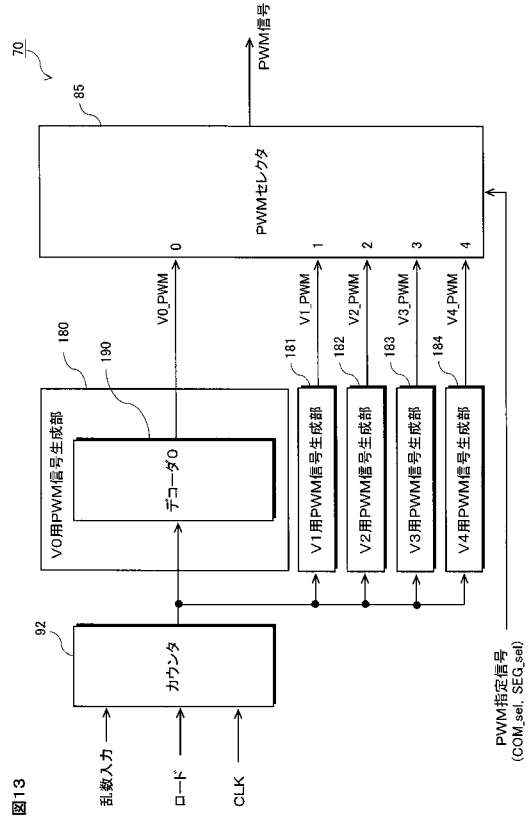
【図 1 1】



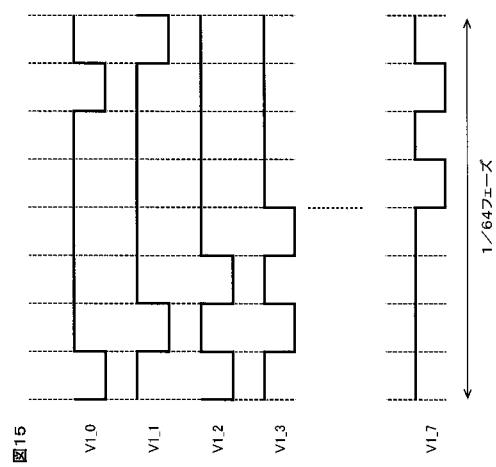
【図 1 4】



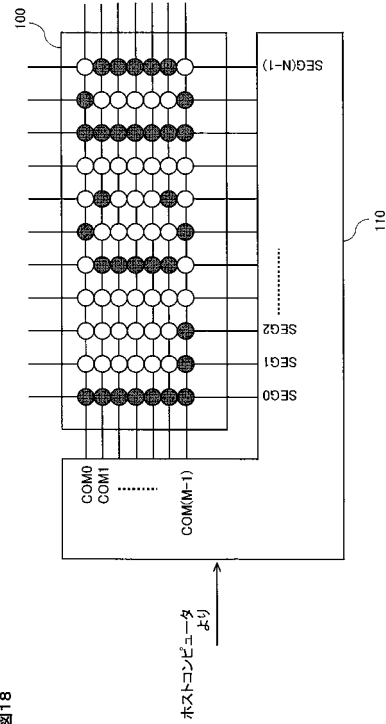
【図 1 3】



【図 1 5】

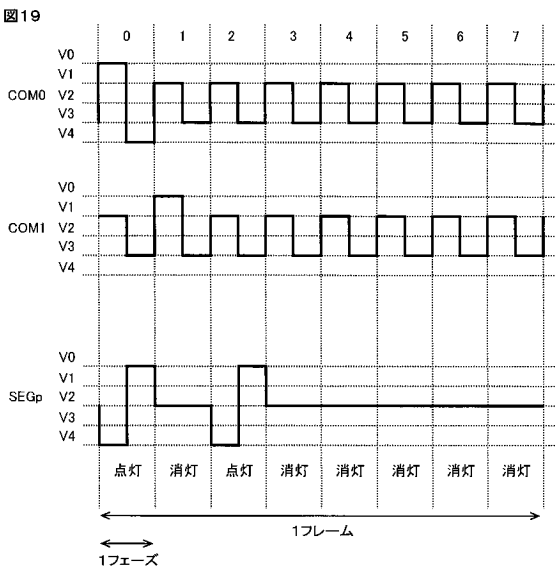


【 図 1 8 】



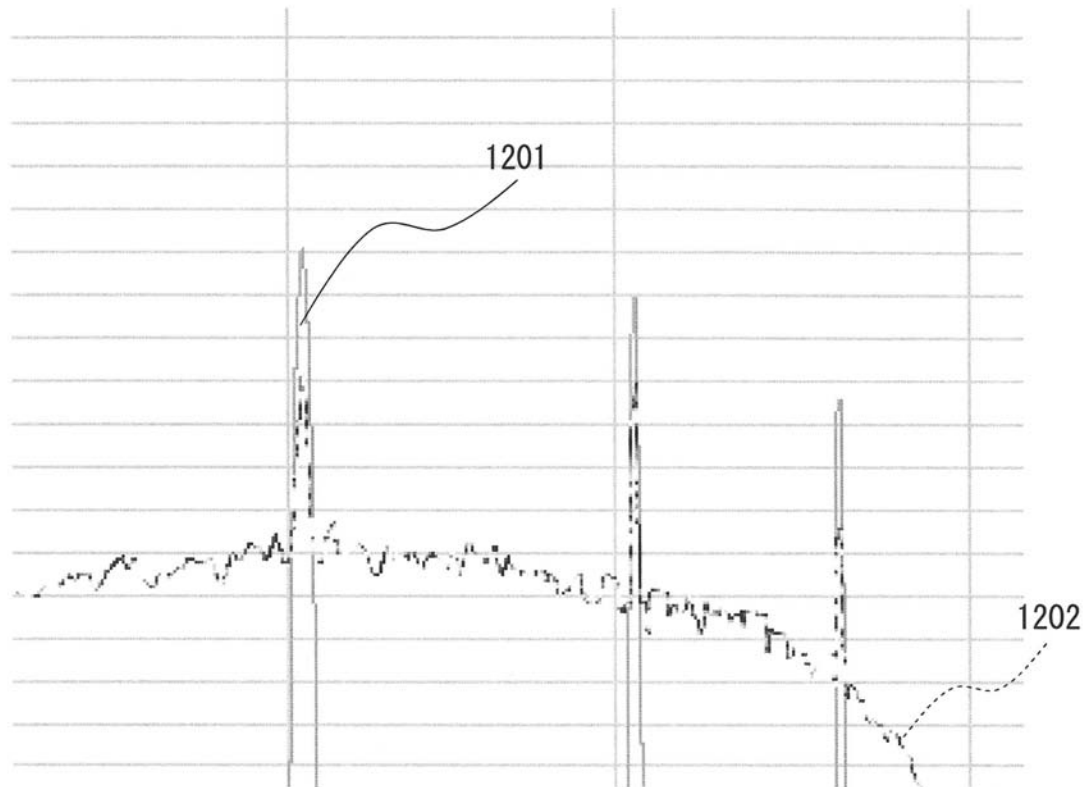
18

【 ㊦ 1 9 】



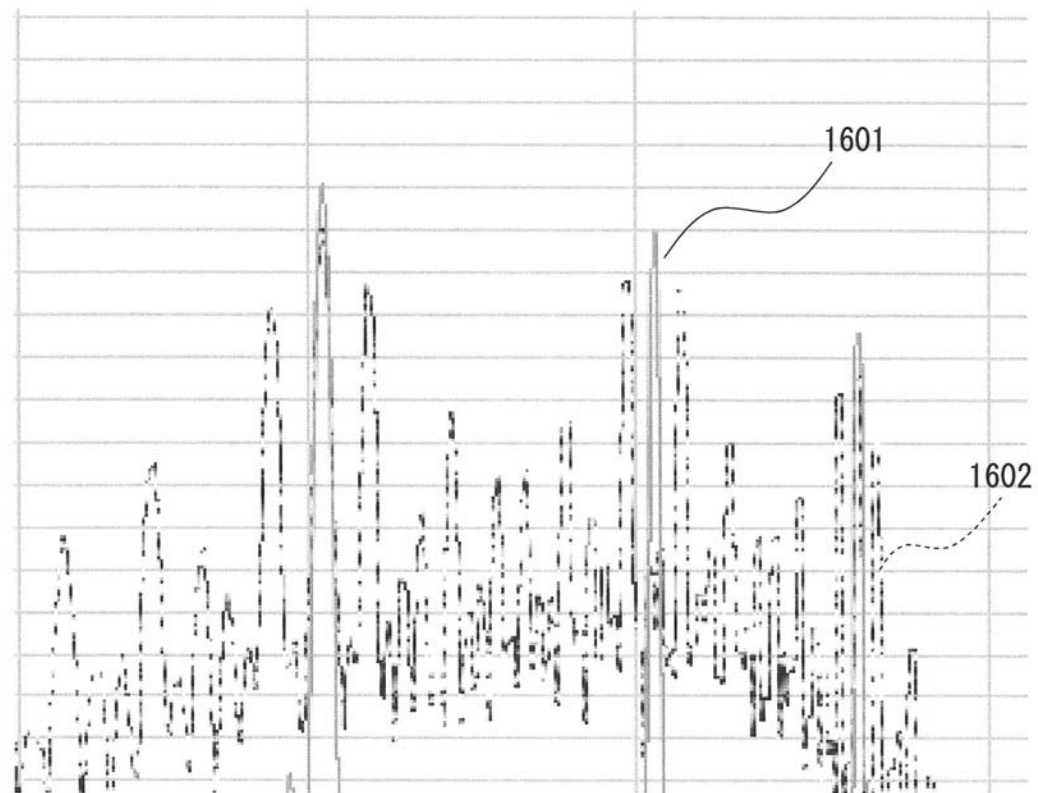
【図 1 2】

図 1 2



【図 1 6】

図 1 6



本发明的目的是仅通过数字电路来实现并且抑制高频的产生。解决方案：驱动设备10的PWM转换器24接收每个段指定信号，该段指定信号是一系列信号，指示每个段线的一组电势，并且与一个相中的一组不同电势相对应。在输出PWM信号的同时，接收每个公共指定信号，该公共指定信号是表示每个公共线的一组电位的一系列信号，并且输出与一个相中的一组不同电位相对应的第二PWM信号。PWM转换器24必须针对每个电势生成PWM模式信号，该PWM模式信号表示 $1/2n$ 相间隔中的电势，并且该PWM模式信号至少不是相同的PWM模式信号的2（ $n-1$ ）倍。为段线和公共线的每一个生成PWM信号。第一PWM信号输出到每个分段线，第二PWM信号输出到每个公共线。[选型图]图1

