

【特許請求の範囲】

【請求項 1】

ゲート電極およびゲート線上にゲート絶縁膜を介して形成された半導体膜と、
前記半導体膜上に形成された絶縁体と、
前記半導体膜上に前記絶縁体と重ならない位置に離間して形成されたソース領域、ドレイン領域と、
前記ソース領域、ドレイン領域上に形成されたソース電極及びドレイン電極と、
前記絶縁体上に形成された遮光膜と、
前記遮光膜、前記ソース電極、及び前記ドレイン電極上に保護膜とを有し、
前記絶縁体は前記ソース領域と前記ドレイン領域の間に位置し、
前記保護膜は、前記絶縁体の側面に接していることを特徴とする液晶表示装置。

10

【請求項 2】

請求項 1 において、
前記ソース電極、前記ドレイン電極、前記遮光膜は遮光性を有する同一の導電膜から形成されることを特徴とする液晶表示装置。

【請求項 3】

請求項 1 または請求項 2 において、
前記絶縁体の膜厚は、前記ソース領域および前記ソース電極の積層膜の膜厚よりも厚いことを特徴とする液晶表示装置。

【請求項 4】

請求項 1 乃至 3 のいずれか一において、
前記保護膜上に前記ドレイン電極と電氣的に接続している電極を有することを特徴とする液晶表示装置。

20

【請求項 5】

ゲート電極およびゲート線上にゲート絶縁膜を介して形成された半導体膜と、
前記半導体膜上に形成された第 1 の絶縁体および第 2 の絶縁体と、
前記半導体膜上に前記第 1 の絶縁体および前記第 2 の絶縁体と重ならない位置に離間して形成されたソース領域、ドレイン領域と、
前記ソース領域、ドレイン領域上に形成されたソース電極及びドレイン電極と、
前記第 1 の絶縁体上に遮光膜と、
前記第 2 の絶縁体上にソース線と、
前記ソース電極、前記ドレイン電極、前記遮光膜、前記ソース線上に保護膜とを有し、
前記第 1 の絶縁体は前記ソース領域と前記ドレイン領域の間に位置し、
前記保護膜は、前記第 1 の絶縁体の側面に接していることを特徴とする液晶表示装置。

30

【請求項 6】

請求項 5 において、
前記保護膜は、前記第 2 の絶縁体の側面に接していることを特徴とする液晶表示装置。

【請求項 7】

請求項 5 または請求項 6 において、
前記ソース電極、前記ドレイン電極、前記遮光膜、及び前記ソース線は遮光性を有する同一の導電膜から形成されることを特徴とする液晶表示装置。

40

【請求項 8】

請求項 5 乃至 7 のいずれか一において、
前記絶縁体の膜厚は、前記ソース領域および前記ソース電極の積層膜の膜厚よりも厚いことを特徴とする液晶表示装置。

【請求項 9】

請求項 5 乃至 8 のいずれか一において、
前記保護膜上に、前記ドレイン電極と電氣的に接続している電極および前記ソース線と前記ソース電極とを電氣的に接続する補助配線を有することを特徴とする液晶表示装置。

【請求項 10】

50

ゲート電極およびゲート線上にゲート絶縁膜を介して形成された第1の半導体膜と、
前記第1の半導体膜上に形成された第1の絶縁体および第2の絶縁体と、
前記第1の半導体膜上に前記第1の絶縁体および前記第2の絶縁体と重ならない位置に離間して形成されたソース領域、ドレイン領域と、
前記第1の半導体膜上に形成された第2の半導体膜と、
前記第1の絶縁体および前記第2の絶縁体上に形成された第3の半導体膜と、
前記ソース領域、ドレイン領域上に形成されたソース電極及びドレイン電極と、
前記第1の絶縁体上に前記第3の半導体膜を介して形成された第1の遮光膜と、
前記第2の絶縁体上に前記第3の半導体膜を介して形成されたソース線と、
前記第2の半導体膜上に形成された第2の遮光膜とを有し、
前記第1の絶縁体は前記ソース領域と前記ドレイン領域の間に位置し、
前記第2の半導体膜は前記第2の絶縁体の一部に接して位置し、
前記ソース領域、前記ドレイン領域、前記第2の半導体膜及び前記第3の半導体膜は、同一材料から形成され、
前記ソース電極、前記ドレイン電極、前記ソース線、前記第1の遮光膜及び前記第2の遮光膜は遮光性を有する同一の導電膜から形成されることを特徴とする液晶表示装置。

10

【請求項11】

請求項10において、
前記ソース領域と、前記ドレイン領域と、前記第2の半導体膜と、前記第3の半導体膜は等しい膜厚であり、
前記ソース電極と、前記ドレイン電極と、前記ソース線と、前記第1の遮光膜と、前記第2の遮光膜の膜厚は等しいことを特徴とする液晶表示装置。

20

【請求項12】

請求項10または請求項11において、
前記第1の遮光膜は、前記ゲート電極と重なる位置に形成され、
前記ソース線は、前記ソース電極と電氣的に接続されることを特徴とする液晶表示装置。

【請求項13】

請求項10乃至請求項12のいずれか一項において、
前記ソース線は、前記ゲート線と一部が重なっていることを特徴とする液晶表示装置。

【請求項14】

請求項10乃至請求項13のいずれか一項において、
前記ドレイン電極と電氣的に接続された電極、および前記ソース線と前記ソース電極とを電氣的に接続する補助配線が同一の導電膜から形成されることを特徴とする液晶表示装置。

30

【請求項15】

請求項10乃至請求項14のいずれか一項において、
前記第2の遮光膜は、前記第1の絶縁体および前記第2の絶縁体と重ならない位置に形成され、
前記ドレイン電極と電氣的に接続された電極が前記第2の遮光膜の一部と重なっていることを特徴とする液晶表示装置。

40

【請求項16】

請求項10乃至請求項15のいずれか一項において、
前記第1の半導体膜は、シリコン、シリコンゲルマニウムを主成分とする非晶質半導体からなることを特徴とする液晶表示装置。

【請求項17】

請求項10乃至請求項16のいずれか一項において、
前記第2の半導体膜及び前記第3の半導体膜は、シリコン、シリコンゲルマニウムを主成分とする非晶質半導体に、アクセプター元素もしくはドナー元素が含まれた膜であることを特徴とする液晶表示装置。

【請求項18】

50

請求項 10 乃至請求項 17 のいずれか一において、

前記第 1 の絶縁体及び前記第 2 の絶縁体の膜厚は、前記ソース領域および前記ソース電極の積層膜の膜厚よりも厚いことを特徴とする液晶表示装置。

【請求項 19】

第 1 の導電膜から形成されるゲート電極およびゲート線上にゲート絶縁膜を形成し、

前記ゲート絶縁膜上に第 1 の半導体膜を形成し、

前記第 1 の半導体膜上の一部に第 1 の絶縁体および第 2 の絶縁体を形成し、

前記第 1 の半導体膜、前記第 1 の絶縁体、および前記第 2 の絶縁体上に第 2 の半導体膜を形成して前記第 1 の絶縁体、および前記第 2 の絶縁体と重ならない位置にソース領域およびドレイン領域をそれぞれ形成し、

10

前記第 2 の半導体膜上に遮光性の第 2 の導電膜を形成して前記ソース領域上にソース電極、前記ドレイン領域上にドレイン電極、前記第 1 の絶縁体上に第 1 の遮光膜、前記第 2 の絶縁体上にソース線、前記第 1 の絶縁体および前記第 2 の絶縁体と重ならない位置に第 2 の遮光膜をそれぞれ形成することを特徴とする液晶表示装置の作製方法。

【請求項 20】

第 1 の導電膜から形成されるゲート電極およびゲート線上にゲート絶縁膜を形成し、

前記ゲート絶縁膜上に第 1 の半導体膜を形成し、

前記第 1 の半導体膜上の一部に第 1 の絶縁体および第 2 の絶縁体を形成し、

前記第 1 の半導体膜、前記第 1 の絶縁体、および前記第 2 の絶縁体上に第 2 の半導体膜を形成して前記第 1 の絶縁体、および前記第 2 の絶縁体と重ならない位置にソース領域およびドレイン領域をそれぞれ形成し、

20

前記第 2 の半導体膜上に遮光性の第 2 の導電膜を形成して前記ソース領域上にソース電極、前記ドレイン領域上にドレイン電極、前記第 1 の絶縁体上に第 1 の遮光膜、前記第 2 の絶縁体上にソース線、前記第 1 の絶縁体および前記第 2 の絶縁体と重ならない位置に第 2 の遮光膜をそれぞれ形成し、

前記ドレイン電極と電氣的に接続された電極、および前記ソース線と前記ソース電極を電氣的に接続する接続配線を同一の導電膜で同時に形成することを特徴とする液晶表示装置の作製方法。

【請求項 21】

第 1 の導電膜から形成されるゲート電極およびゲート線上にゲート絶縁膜を形成し、

30

前記ゲート絶縁膜上に第 1 の半導体膜を形成し、

前記第 1 の半導体膜上の一部に第 1 の絶縁体および第 2 の絶縁体を形成し、

前記第 1 の半導体膜、前記第 1 の絶縁体、および前記第 2 の絶縁体上に第 2 の半導体膜を形成して前記第 1 の絶縁体、および前記第 2 の絶縁体と重ならない位置にソース領域およびドレイン領域をそれぞれ形成し、

前記第 2 の半導体膜上に遮光性の第 2 の導電膜を形成して前記ソース領域上にソース電極、前記ドレイン領域上にドレイン電極、前記第 1 の絶縁体上に第 1 の遮光膜、前記第 2 の絶縁体上にソース線、前記第 1 の絶縁体および前記第 2 の絶縁体と重ならない位置に第 2 の遮光膜をそれぞれ形成し、

前記第 2 の遮光膜の一部と重なるように前記ドレイン電極と電氣的に接続された電極が形成されることを特徴とする液晶表示装置の作製方法。

40

【請求項 22】

請求項 19 乃至請求項 21 のいずれか一において、

前記第 1 の半導体膜は、シリコン、シリコンゲルマニウムを主成分とする非晶質半導体を用いて形成することを特徴とする液晶表示装置の作製方法。

【請求項 23】

請求項 19 乃至請求項 22 のいずれか一において、

前記第 1 の絶縁体および前記第 2 の絶縁体の膜厚は、前記第 2 の半導体膜および前記第 2 の導電膜の積層膜の膜厚よりも厚いことを特徴とする液晶表示装置の作製方法。

【発明の詳細な説明】

50

【技術分野】

【0001】

本発明はアクティブマトリクス型の液晶表示装置およびその作製方法に関する。

【背景技術】

【0002】

従来より、薄膜トランジスタ（TFT）などの能動素子を用いたアクティブマトリクス型の液晶表示装置が知られている。アクティブマトリクス型の液晶表示装置は画素密度を高くすることが可能であり、小型軽量でしかも低消費電力であることから、CRTに代わるフラットパネルディスプレイの一つとしてパーソナルコンピュータのモニタ、液晶テレビ、カーナビゲーションのモニタなどの製品が開発されている。

10

【0003】

液晶表示装置は、複数のTFTや配線その他、第1の電極（画素電極）等を含む画素部等が形成された基板（アクティブマトリクス基板）と、第2の電極（対向電極）、遮光膜（ブラックマトリクス）、および着色膜（カラーフィルタ）等が形成された基板（対向基板）とを貼り合わせ、これらの間に液晶を封入し、画素電極と対向電極との間に印加される電界により液晶分子を配向させ、光源からの光量を制御することによって表示が行われている。

【0004】

なお、アクティブマトリクス基板上には、複数の画素がマトリクス状に形成され、画素を構成する第1の電極（画素電極）が画素毎に独立して形成されていることから、第1の電極（画素電極）間等の表示に有効でない部分における光漏れが生じ、コントラストを低下させることにより、視認性の悪い表示になってしまうといった問題が生じている。このような光漏れを防止する為に遮光膜（ブラックマトリクス）が設けられており、対向基板側、もしくはアクティブマトリクス基板側に形成されている（例えば、特許文献1参照）。

20

【特許文献1】特開2003-21829号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかし、成膜、レジスト塗布、焼成、露光、エッチング等の工程を経て形成される遮光膜（ブラックマトリクス）は、複雑な工程を有する液晶表示装置の作製において、さらなる歩留まりの低下を招く要因の一つになっていた。

30

【0006】

そこで、本発明では、新たな工程を増やすことなく遮光膜を形成することにより、視認性の高い液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明の液晶表示装置は、基板上に複数のTFT、配線、および第1の電極（画素電極）等で構成される画素部等が形成されたアクティブマトリクス基板と、基板上に第2の電極（対向電極）および着色膜等が形成された対向基板との間に液晶が封入された構成を有し、アクティブマトリクス基板上に形成されたTFTの電極や配線等を形成する導電膜の一部が画素部における遮光膜として機能する構造を設けることを特徴とする。本発明の具体的な構成は、ゲート電極およびゲート線上にゲート絶縁膜を介して形成された半導体膜と、前記半導体膜上に形成された絶縁体と、前記半導体膜上に前記第1の絶縁体と重ならない位置に離間して形成されたソース領域、ドレイン領域と、前記ソース領域、ドレイン領域上に形成されたソース電極及びドレイン電極と、前記絶縁体上に形成された遮光膜と、前記遮光膜、ソース電極、及びドレイン電極上に保護膜と、を有し、前記絶縁体は前記ソース領域と前記ドレイン領域の間に位置し、前記保護膜は、前記絶縁体の側面に接していることを特徴とする液晶表示装置である。

40

【0008】

50

また、本発明の別の構成は、第１の導電膜から形成されるゲート電極およびゲート線上にゲート絶縁膜を介して形成された第１の半導体膜と、前記第１の半導体膜上に形成された第１の絶縁体、および第２の絶縁体と、前記第１の半導体膜、前記第１の絶縁体、および第２の絶縁体上に形成される第２の半導体膜から得られる離間したソース領域、ドレイン領域と、前記第２の半導体膜上に形成された遮光性の第２の導電膜から得られる離間したソース電極、ドレイン電極、ソース線、第１の遮光膜、および第２の遮光膜とを有し、前記第１の絶縁体上に前記第１の遮光膜が形成され、前記第２の絶縁体上に前記ソース線が形成され、前記第１の遮光膜は、前記ゲート電極と重なる位置に形成され、前記ソース線は、前記ソース電極と電氣的に接続されることを特徴とする液晶表示装置である。

【０００９】

10

また、本発明の別の構成は、第１の導電膜から形成されるゲート電極およびゲート線上にゲート絶縁膜を介して形成された第１の半導体膜と、前記第１の半導体膜上に形成された第１の絶縁体、および第２の絶縁体と、前記第１の半導体膜、前記第１の絶縁体、および第２の絶縁体上に形成される第２の半導体膜から得られる離間したソース領域、ドレイン領域と、前記第２の半導体膜上に形成された遮光性の第２の導電膜から得られる離間したソース電極、ドレイン電極、ソース線、第１の遮光膜、および第２の遮光膜とを有し、前記ソース線は、前記第２の絶縁体上に形成され、かつ、前記ゲート線と一部が重なっていることを特徴とする液晶表示装置である。

【００１０】

また、本発明の別の構成は、第１の導電膜から形成されるゲート電極およびゲート線上にゲート絶縁膜を介して形成された第１の半導体膜と、前記第１の半導体膜上に形成された第１の絶縁体、および第２の絶縁体と、前記第１の半導体膜、前記第１の絶縁体、および第２の絶縁体上に形成される第２の半導体膜から得られる離間したソース領域、ドレイン領域と、前記第２の半導体膜上に形成された遮光性の第２の導電膜から得られる離間したソース電極、ドレイン電極、ソース線、第１の遮光膜、および第２の遮光膜とを有し、前記ドレイン電極と電氣的に接続された第１の電極（画素電極）、および前記ソース線と前記ソース電極とを電氣的に接続する補助配線が同一の導電膜から形成されることを特徴とする液晶表示装置である。

20

【００１１】

また、本発明の別の構成は、第１の導電膜から形成されるゲート電極およびゲート線上にゲート絶縁膜を介して形成された第１の半導体膜と、前記第１の半導体膜上に形成された第１の絶縁体、および第２の絶縁体と、前記第１の半導体膜、前記第１の絶縁体、および第２の絶縁体上に形成される第２の半導体膜から得られる離間したソース領域、ドレイン領域と、前記第２の半導体膜上に形成された遮光性の第２の導電膜から得られる離間したソース電極、ドレイン電極、ソース線、第１の遮光膜、および第２の遮光膜とを有し、前記第２の遮光膜は、前記第１の絶縁体および前記第２の絶縁体と重ならない位置に形成され、前記ドレイン電極と電氣的に接続された第１の電極が前記第２の遮光膜の一部と重なっていることを特徴とする液晶表示装置である。

30

【００１２】

さらに、本発明は、液晶表示装置の作製方法であって、その具体的な構成は、第１の導電膜から形成されるゲート電極およびゲート線上にゲート絶縁膜を形成し、前記ゲート絶縁膜上に第１の半導体膜を形成し、前記第１の半導体膜上の一部に第１の絶縁体および第２の絶縁体を形成し、前記第１の半導体膜、第１の絶縁体、および第２の絶縁体上に第２の半導体膜を形成して第１の絶縁体、および第２の絶縁体と重ならない位置にソース領域およびドレイン領域をそれぞれ離間して形成し、前記第２の半導体膜上に遮光性の第２の導電膜を形成して前記ソース領域上にソース電極、前記ドレイン領域上にドレイン電極、前記第１の絶縁体上に第１の遮光膜、前記第２の絶縁体上にソース線、前記第１の絶縁体および前記第２の絶縁体と重ならない位置に第２の遮光膜をそれぞれ離間して形成することを特徴とする液晶表示装置の作製方法である。

40

【００１３】

50

また、本発明の別の構成は、第1の導電膜から形成されるゲート電極およびゲート線上にゲート絶縁膜を形成し、前記ゲート絶縁膜上に第1の半導体膜を形成し、前記第1の半導体膜上の一部に第1の絶縁体および第2の絶縁体を形成し、前記第1の半導体膜、第1の絶縁体、および第2の絶縁体上に第2の半導体膜を形成して第1の絶縁体、および第2の絶縁体と重ならない位置にソース領域およびドレイン領域をそれぞれ離間して形成し、前記第2の半導体膜上に遮光性の第2の導電膜を形成して前記ソース領域上にソース電極、前記ドレイン領域上にドレイン電極、前記第1の絶縁体上に第1の遮光膜、前記第2の絶縁体上にソース線、前記第1の絶縁体および前記第2の絶縁体と重ならない位置に第2の遮光膜をそれぞれ離間して形成し、前記ドレイン電極と電氣的に接続された第1の電極、および前記ソース線と前記ソース電極を電氣的に接続する接続配線を同一の導電膜で同時に形成することを特徴とする液晶表示装置の作製方法である。 10

【0014】

また、本発明の別の構成は、第1の導電膜から形成されるゲート電極およびゲート線上にゲート絶縁膜を形成し、前記ゲート絶縁膜上に第1の半導体膜を形成し、前記第1の半導体膜上の一部に第1の絶縁体および第2の絶縁体を形成し、前記第1の半導体膜、第1の絶縁体、および第2の絶縁体上に第2の半導体膜を形成して第1の絶縁体、および第2の絶縁体と重ならない位置にソース領域およびドレイン領域をそれぞれ離間して形成し、前記第2の半導体膜上に遮光性の第2の導電膜を形成して前記ソース領域上にソース電極、前記ドレイン領域上にドレイン電極、前記第1の絶縁体上に第1の遮光膜、前記第2の絶縁体上にソース線、前記第1の絶縁体および前記第2の絶縁体と重ならない位置に第2の遮光膜をそれぞれ離間して形成し、前記第2の遮光膜の一部と重なるように前記ドレイン電極と電氣的に接続された第1の電極が形成されることを特徴とする液晶表示装置の作製方法である。 20

【0015】

なお、上記各構成において、前記第2の半導体膜は、シリコン、シリコン・ゲルマニウムを主成分とする非晶質半導体、またはセミアモルファス半導体からなることを特徴とする。

【0016】

また、上記各構成において、前記第1の絶縁体および前記第2の絶縁体の膜厚は、前記第2の半導体膜および前記第2の導電膜の積層膜の膜厚よりも厚いことを特徴とする。 30

【発明の効果】

【0017】

本発明の液晶表示装置において、液晶が封入される一対の基板のうちの一方であるアクティブマトリクス基板には、複数のTFTおよび配線等で構成される駆動回路や、複数のTFT、配線、および画素電極等に加え、遮光膜が新たな工程を増やすことなく形成される。なお、本発明では、従来のように別途工程を設けて遮光膜を形成する必要がなくなり、液晶表示装置を作製する上での歩留まりの向上を図るとともに視認性の高い液晶表示装置を提供することができる。

【0018】

また、本発明の液晶表示装置において、アクティブマトリクス基板上に形成されるTFTが、アモルファス半導体やセミアモルファス半導体からなる活性層を有するボトムゲート型のTFTであり、なおかつ、対向基板側に光源が設けられた場合には、TFTの活性層と重なる位置に遮光膜が設けられた構造となるため、上記効果に加えてTFTを駆動させた場合にソース領域・ドレイン領域間にリーク電流が生じるのを防ぐことができる。なお、この場合には、ボトムゲート型のTFTをチャンネルストップ（保護）型とすることにより、作製工程を増やすことなく遮光膜を設けることができる。 40

【発明を実施するための最良の形態】

【0019】

以下に、本発明の一態様について図面等を用いながら詳細に説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱する 50

ことなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本実施の形態の記載内容に限定して解釈されるものではない。

【0020】

(実施の形態1)

本実施の形態1では、本発明の液晶表示装置に用いることができるアクティブマトリクス基板の構造について図1を用いて説明する。

【0021】

図1において、基板101上にボトムゲート型の薄膜トランジスタ(TFT)120が形成されている。なお、基板101には、ガラス基板、石英基板、アルミナなどのセラミック等絶縁物質で形成される基板、プラスチック基板、シリコンウェハ、金属板等を用いることができる。 10

【0022】

また、ここでは図示しないが、基板101から半導体膜等への不純物の混入を防止するため、基板101上に窒化珪素膜、酸化珪素膜、窒化酸化珪素膜、あるいはこれらの積層膜等のブロッキング膜が形成されていても良い。

【0023】

基板101上には、ゲート線102とその一部であるゲート電極103が形成されている。なお、ゲート線102およびゲート電極103には、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cr、Cd、Zn、Fe、Ti、Zr、Ba、Nd等の金属元素からなる膜、または前記元素を主成分とする合金材料からなる膜、MoとAlとMoとが順に積層された積層膜、TiとAlとTiとの積層膜、MoNとAl-NdとMoNとの積層膜、MoとAl-NdとMoとの積層膜、CrとAlとの積層膜、又は金属窒化物等の化合物材料からなる膜、アクセプター型元素又はドナー型元素を含むSi、SiGeからなる膜、透明導電膜として用いられるインジウム錫酸化物(ITO: indium tin oxide)、酸化インジウムに2~20 [wt%]の酸化亜鉛(ZnO)を混合したIZO(indium zinc oxide)膜、酸化ケイ素を組成物として有するITO等の膜を用いることができる。また、ゲート線102およびゲート電極103の膜厚は、200nm以上とするのが好ましく、さらに300~500nmとするのが好ましい。 20

【0024】

ゲート線102およびゲート電極103上には、絶縁膜104が形成されており、その一部はTFT120のゲート絶縁膜である。なお、絶縁膜104(ゲート絶縁膜を含む)は、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、及び窒化酸化珪素膜、その他の珪素を含む絶縁膜等により、単層または積層構造で形成される。なお、絶縁膜104の膜厚は、10~150nmとするのが好ましく、さらに30~70nmとするのが好ましい。 30

【0025】

ゲート絶縁膜を一部に含む絶縁膜104上には、第1の半導体膜105が形成されている。第1の半導体膜105には、シリコン、シリコンゲルマニウム(SiGe)等を主成分とする非晶質半導体、非晶質状態と結晶状態との中間的な構造を有するセミアモルファス半導体(以下、SASと示す)から選ばれたいずれかの状態を有する膜を用いることができる。なお、セミアモルファス半導体のうち、0.5nm~20nmの結晶粒を観察することができる微結晶状態はいわゆるマイクロクリスタル(以下、 μc と示す)と呼ばれている。また、上記主成分の他に、リン、ヒ素、ボロン等のアクセプター型元素又はドナー型元素が含まれていても良い。第1の半導体膜105の膜厚は、10~150nmとし、さらに30~70nmとするのが好ましい。 40

【0026】

第1の半導体膜105上に第1の絶縁体106、第2の絶縁体107、および第3の絶縁体(図示しない)が形成されている。なお、第3の絶縁体については実施の形態2で説明することとする。

【0027】

第1の絶縁体106、第2の絶縁体107、および第3の絶縁体は、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、及び窒化酸化珪素膜、その他の珪素を含む絶縁膜により単層又は積層構造で形成される。第1の絶縁体106、第2の絶縁体107、および第3の絶縁体の膜厚は、次に形成されるソース領域108とソース電極110との積層膜の膜厚、およびドレイン領域109とドレイン電極111との積層膜の膜厚よりも厚くなるように形成される。具体的には、500nm以上とするのが好ましい。なお、第1の絶縁体106、第2の絶縁体107、および第3の絶縁体をこのような膜厚で形成することにより、後の工程において、同一の導電膜からソース電極110、ドレイン電極111、第1の遮光膜112、ソース線113、第2の遮光膜114、第3の遮光膜（図示せず）をそれぞれ分離形成することができる。また、これら絶縁体は側面と底面がなす角が概略垂直である絶縁体、もしくは逆テーパ形状の絶縁体とすることが好ましい。なお、概略垂直とは90°（±1°）をいう。また、ここで絶縁体の側面と底面がなす傾斜角をテーパ角というすると、逆テーパ形状とは、テーパ角が90°より大きいことをいう。 10

【0028】

第1の半導体膜105、第1の絶縁体106、第2の絶縁体107、および第3の絶縁体上には、第2の半導体膜からなるソース領域108およびドレイン領域109が形成される。なお、第2の半導体膜は、シリコン、シリコンゲルマニウム（SiGe）等を主成分とする非晶質半導体、SAS、 μc 等の半導体膜等で形成される。また、ここで用いる第2の半導体膜には、上記主成分の他に、リン、ヒ素、ボロン等のアクセプター型元素又はドナー型元素が含まれている。また、第2の半導体膜の膜厚は、10～150nmとするのが好ましく、さらに30～70nmとするのが好ましい。 20

【0029】

また、ソース領域108上にソース電極110、ドレイン領域109上にドレイン電極111、第1の絶縁体106と重なる位置に第1の遮光膜112、第2の絶縁体107と重なる位置にソース線113、第1の絶縁体106および第2の絶縁体107と重ならない位置に第2の遮光膜114、第3の絶縁体と重なる位置に第3の遮光膜（図示せず）がそれぞれ形成される。

【0030】

なお、これら（ソース電極110、ドレイン電極111、第1の遮光膜112、ソース線113、および第2の遮光膜114）は遮光性の導電性材料を用いて形成され、その膜厚は、200nm以上とするのが好ましく、さらに300～500nmとするのが好ましい。さらにここで用いる導電性の材料としては、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cr、Cd、Zn、Fe、Ti、Zr、Ba等の金属元素からなる膜、または前記元素を主成分とする合金材料からなる膜、又は金属窒化物等の化合物材料からなる膜等が挙げられる。また、アクセプター型元素又はドナー型元素を含むSi、SiGeからなる膜を用いることができる。 30

【0031】

また、上記のうち、第1の遮光膜112、第2の遮光膜114、および第3の遮光膜（図示せず）は、アクティブマトリクス基板上の画素部の画素の周囲を覆って形成されるため、画像表示の際の光漏れを防ぐ遮光膜としての機能を有する。 40

【0032】

また、ゲート電極103と第1の遮光膜112、ゲート線102とソース線113がそれぞれ重なる部分を有する構造となるが、本発明においては、ゲート電極103と第1の遮光膜112との間に第1の絶縁体106を挟み、ゲート線102とソース線113との間に第2の絶縁体107を挟む構造を有しているため、それぞれ重なる部分において形成される寄生容量を低減させることができる。

【0033】

さらに、図1に示すように基板上に形成されるTF-T120の構造がボトムゲート型の場合において、第1の半導体膜105の一部（TF-T120のチャンネル形成領域）と重なる位置に第1の遮光膜112が設けられていることによって、TF-T120から見て基板 50

101の反対側から光が照射される場合であってもTFT120の活性層（チャネル形成領域）に光が照射されるのを防ぐことができる。なお、TFT120の活性層（チャネル形成領域）に光が照射されるのを防ぐことにより、TFT120を駆動させた場合にソース領域・ドレイン領域間にリーク電流が生じてしまう等の電気的特性に対する影響を防ぐことができる。

【0034】

ソース電極110、ドレイン電極111、第1の遮光膜112、ソース線113、第2の遮光膜114、および絶縁膜104上には、これらを覆って保護膜115が形成されている。なお、保護膜115は、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、及び窒化酸化珪素膜、その他の珪素を含む絶縁膜等により単層又は積層構造で形成される。また、保護膜115の膜厚は、100～500nmとし、さらに200～300nmとするのが好ましい。

10

【0035】

また、ドレイン電極111上の保護膜115の一部に形成された開口部を介してドレイン電極111と電氣的に接続された画素電極116が形成され、ソース線113およびソース電極110上の保護膜115の一部に形成された開口部を介して電氣的に接続された補助配線117が形成されている。なお、画素電極116と補助配線117は、同一の導電性材料を用いて同時に形成され、その膜厚は、10～150nmとし、さらに40～100nmとするのが好ましい。

【0036】

また、ここで用いる導電性の材料としては、透明導電膜として用いられるインジウム錫酸化物（ITO：indium tin oxide）、酸化インジウムに2～20〔wt%〕の酸化亜鉛（ZnO）を混合したIZO（indium zinc oxide）、酸化ケイ素を組成物として有するITO等が挙げられる。

20

【0037】

なお、上記に説明した本発明のアクティブマトリクス基板上に配向膜を形成し、対向電極、着色層（カラーフィルターともいう）、および配向膜等を備えた対向基板との間に液晶層を挟んで貼り合わせることで液晶表示パネルを形成することができる。

【0038】

本発明において、アクティブマトリクス基板上にボトムゲート型のTFT120のソース電極110、およびドレイン電極111を形成するために設けられる第1の絶縁体106と同時に第2の絶縁体、および第3の絶縁体を形成し、ソース電極110、およびドレイン電極111を形成する同一の導電膜から、第1の遮光膜112、第2の遮光膜114、第3の遮光膜（ここでは図示しない）、およびソース線113を同時に分離形成できることを特徴とする。

30

【0039】

また、分離形成されたソース線113とソース電極110は、TFT120と電氣的に接続された画素電極116と同時に形成される補助配線117により電氣的に接続されることを特徴とする。

【0040】

従って、本発明の構造を有するアクティブマトリクス基板では、画素部における光漏れを防ぐ遮光膜（第1の遮光膜112、第2の遮光膜114、第3の遮光膜）やボトムゲート型のTFTの活性層（チャネル形成領域）の遮光膜（第1の遮光膜112）を新たな作製工程を増やすことなく備えることができる。

40

【0041】

（実施の形態2）

本実施の形態2では、実施の形態1で説明したアクティブマトリクス基板の作製方法について図2～図4を用いて説明する。なお、図2（A）、図3（A）、図4（A）は、アクティブマトリクス基板の画素部における平面図であり、図2（B）、図3（B）、図4（B）は、図2（A）、図3（A）、図4（A）中のA-A'における断面図である。ま

50

た、図2～図4においては、共通の符号を用いて説明することとする。

【0042】

図2に示すように、基板201上に第1の導電膜203を形成する。第1の導電膜203は、スパッタリング法、PVD法、CVD法、液滴吐出法、印刷法、電界メッキ法等の成膜方法により、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Zr、Ba、Nd等の金属元素、または前記元素を主成分とする合金材料、又は金属窒化物等の化合物材料、アクセプター型元素又はドナー型元素を含むSi、SiGe、透明導電膜として用いられるインジウム錫酸化物（ITO：indium tin oxide）、酸化インジウムに2～20 [wt%]の酸化亜鉛（ZnO）を混合したIZO（indium zinc oxide）、酸化ケイ素を組成物として有するITO等の膜で形成される。 10

【0043】

なお、第1の導電膜203をパターニングすることによって、ゲート線204および保持容量線205が形成され、ゲート線204の一部であって、後に形成される第1の絶縁体206と重なる位置にゲート電極207が形成される。スパッタリング法やCVD法等の成膜方法を用いて第1の導電膜203を形成する場合には、液滴吐出法、フォトリソグラフィ工程、レーザビーム直接描画装置を用いて感光性材料を露光して現像する方法等によって、導電膜上にマスクを形成し、該マスクを用いて導電膜を所望の形状にパターニングすることとする。

【0044】

また、液滴吐出法を用いる場合には、そのままパターン形成が可能であるため、吐出口（以下、ノズルと示す。）から上記金属の粒子が有機樹脂に溶解又は分散された液状物質を吐出し、加熱することにより、ゲート線204、保持容量線205、およびゲート電極207が形成される。有機樹脂は、金属粒子のバインダー、溶媒、分散剤、及び被覆剤として機能する有機樹脂から選ばれた一種又は複数種を用いることができる。代表的には、ポリイミド、アクリル、ノボラック樹脂、メラミン樹脂、フェノール樹脂、エポキシ樹脂、珪素樹脂、フラン樹脂、ジアリルフタレート樹脂等や、公知の有機樹脂が挙げられる。 20

【0045】

なお、液状物質の粘度は5～20 mPa・sが好適であり、これは、乾燥が起きることを防止し、吐出口から金属粒子を円滑に吐出できるようにするためである。また、表面張力は40 m/N以下が好ましい。なお、用いる溶媒や用途に合わせて、液状物質の粘度等は適宜調整するとよい。 30

【0046】

また、液状物質に含まれる金属粒子の粒子の径は、数nm～10 μmのものを用いることができるが、ノズルの目詰まり防止や高精細なパターンの作製のためには、なるべく小さい方が好ましく、粒径0.1 μm以下の金属粒子を用いるのがより好ましい。

【0047】

次に、ゲート絶縁膜を一部に含む絶縁膜208を形成する。絶縁膜208は、CVD法やスパッタリング法等の成膜方法により、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、窒化酸化珪素膜、およびその他の珪素を含む絶縁膜等の単層または積層構造で形成される。なお、絶縁膜208の膜厚は、10～150 nmとするのが好ましく、さらに30～70 nmとするのが好ましい。 40

【0048】

次に、第1の半導体膜209を成膜する。第1の半導体膜209は、CVD法やスパッタリング法等の成膜方法により、シリコン、シリコンゲルマニウム（SiGe）等を主成分とする非晶質半導体、SAS、μc等の膜で形成される。また、第1の半導体膜209には、上記主成分の他に、リン、ヒ素、ボロン等のアクセプター型元素又はドナー型元素が含まれていても良い。また、第1の半導体膜209の膜厚は、10～150 nmとし、さらに30～70 nmとするのが好ましい。

【0049】

次に、第1の半導体膜209上に第1の絶縁体206、第2の絶縁体210、および第3の絶縁体211が形成される。なお、第1の絶縁体206、第2の絶縁体210、および第3の絶縁体211は、プラズマCVD法やスパッタリング法等の成膜方法により形成された酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、及び窒化酸化珪素膜、その他の珪素を含む絶縁膜（単層構造、または積層構造のいずれでも良い）等の絶縁膜を、液滴吐出法、フォトリソグラフィ工程、レーザビーム直接描画装置を用いて感光性材料を露光して現像する方法等によって、絶縁膜上にマスクを形成し、該マスクを用いて所望の形状にパターンニングすることにより形成される。

【0050】

また、第1の絶縁体206、第2の絶縁体210、および第3の絶縁体211の膜厚は、次に形成されるソース領域212とソース電極214との積層膜の膜厚、およびドレイン領域213とドレイン電極215との積層膜の膜厚よりも厚くなるように形成される。具体的には、500nm以上とするのが好ましい。

【0051】

なお、第1の絶縁体206、第2の絶縁体210、および第3の絶縁体211は、第1の半導体膜209と接する面において緻密な膜質が必要とされることから、プラズマCVD法等により形成される絶縁膜がより好ましいが、作製する上で成膜に時間がかかる等の問題があることから、特に膜厚が厚くなる場合には、成膜条件等を調整して第1の半導体膜209上に緻密な絶縁膜を200nm以下で成膜し、粗な（ポーラスな）膜質の絶縁膜を連続して成膜し、500nm以上の膜を形成しても良い。

【0052】

次に、図3に示すように一導電性を呈する第2の半導体膜を形成する。第2の半導体膜は、CVD法やスパッタリング法等の成膜方法により形成される。また、ここで形成されるシリコン、シリコンゲルマニウム（SiGe）等を主成分とする非晶質半導体、SAS、 μc 等の膜中には、上記主成分の他に、リン、ヒ素、ボロン等のアクセプター型元素又はドナー型元素が含まれている。なお、第2の半導体膜は、第1の絶縁体206、第2の絶縁体210、および第3の絶縁体211上に形成された部分と、第1の半導体膜209上に形成された部分とでそれぞれ分離されている。なお、第1の半導体膜209上に形成された第2の半導体膜の一部がTF T 225のソース領域212およびドレイン領域213である（図3（B）参照）。

【0053】

さらに、第2の半導体膜上に第2の導電膜が形成される。なお、第2の導電膜の膜厚は、200nm以上とするのが好ましく、さらに300～700nmとするのが好ましい。また、第2の導電膜に用いる遮光性の導電性材料としては、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Zr、Ba等の金属元素からなる膜、または前記元素を主成分とする合金材料からなる膜、又は金属窒化物等の化合物材料からなる膜等が挙げられる。また、アクセプター型元素又はドナー型元素を含むSi、Geからなる膜を用いることができる。なお、第2の導電膜は、第2の半導体膜と同様に第1の絶縁体206、第2の絶縁体210、および第3の絶縁体211により分離形成される。

【0054】

さらに第2の導電膜を所望の形状に形成して、ソース電極214、ドレイン電極215、ソース線216、第1の遮光膜217、第2の遮光膜218、および第3の遮光膜219を形成する。また、これら（ソース電極214、ドレイン電極215、ソース線216、第1の遮光膜217、第2の遮光膜218、および第3の遮光膜219）をマスクとして、第1の半導体膜209および第2の半導体膜をエッチングし、所望の形状を得る。以上により、ソース領域212、ドレイン領域213、およびチャネル形成領域220がそれぞれ形成される（図3（B））。なお、第2の導電膜を所望の形状に形成するためには、液滴吐出法、フォトリソグラフィ工程、レーザビーム直接描画装置を用いて感光性材料を露光して現像する方法等によって、第2の導電膜上にマスクを形成し、マスクを用い

て所望の形状にエッチングする方法を用いることができる。

【0055】

また、上記のうち、第1の遮光膜217、第2の遮光膜218、および第3の遮光膜219は、アクティブマトリクス基板上の画素部の画素の周囲を覆って形成されるため、画像表示の際の光漏れを防ぐ遮光膜としての機能を有する。

【0056】

また、ゲート電極207と第1の遮光膜217、ゲート線204とソース線216がそれぞれ重なる部分を有する構造となるが、本発明においては、ゲート電極207と第1の遮光膜217との間に第1の絶縁体206を挟み、ゲート線204とソース線216との間に第2の絶縁体210を挟む構造を有しているため、それぞれ重なる部分において形成される寄生容量を低減させることができる。 10

【0057】

さらに、図3に示すように基板上に形成されるTF T 225の構造がボトムゲート型の場合において、第1の半導体膜209の一部(TF T 225のチャンネル形成領域)と重なる位置に第1の遮光膜217が設けられていることによって、TF T 225から見て基板201の反対側から光が照射される場合であってもTF T 225の活性層(チャンネル形成領域)に光が照射されるのを防ぐことができる。なお、TF T 225の活性層(チャンネル形成領域)に光が照射されるのを防ぐことにより、TF T 225を駆動させた場合にソース領域・ドレイン領域間にリーク電流が生じてしまう等の電気的特性に対する影響を防ぐことができる。 20

【0058】

次に、保護膜221を形成する。なお、保護膜221は、プラズマCVD法やスパッタリング法等の成膜方法により、酸化珪素膜、窒化珪素膜、窒化酸化珪素膜、および酸化窒化珪素膜等の絶縁膜により単層又は積層構造で形成される。なお、保護膜221の膜厚は、100～500nmとし、さらに200～300nmとするのが好ましい。

【0059】

次に、保護膜221の一部であって、ドレイン電極215と重なる位置に開口部を形成し、開口部においてドレイン電極215と電気的に接続された画素電極222(図3、図4)を形成する。また、この時、保護膜221の一部であって、ソース線216およびソース電極214と重なる位置にもそれぞれ開口部を形成し、開口部においてソース線21 30 6とソース電極214を電気的に接続する補助配線223を形成する。

【0060】

なお、画素電極222および補助配線223は、スパッタリング法、蒸着法、CVD法、塗布法等により形成されるインジウム錫酸化物(ITO: indium tin oxide)、酸化インジウムに2～20[w t %]の酸化亜鉛(ZnO)を混合したIZO(indium zinc oxide)、酸化ケイ素を組成物として有するITO等の透明導電膜をパターンニングすることにより形成される。なお、画素電極222および補助配線223の膜厚は、10～150nmとし、さらに40～100nmとするのが好ましい。

【0061】 40

また、図4に示すように先に形成した保持容量線205と画素電極222の一部が重なるところで保持容量224が形成されている。

【0062】

以上の工程により、図4に示すアクティブマトリクス基板を形成することができる。

【0063】

なお、図4に示すアクティブマトリクス基板を得た後、アクティブマトリクス基板および対向基板の基板表面に配向膜を形成し、これらの基板を貼り合わせた後、両基板の間に液晶材料を注入し、封止材によって完全に封止することにより、液晶表示パネルを形成することができる。ここでは、シングルゲート構造のTF Tについて記載したが特にこれに限定されず、複数のチャンネル形成領域を有するマルチゲート型TF T、例えばゲート電極 50

を平面上に2つ並列配置して2つのチャンネル形成領域を有するダブルゲート型TFTとしてもよい。なお、液晶表示パネルの構成については、実施の形態3で詳細に説明することとする。

【0064】

(実施の形態3)

本実施の形態では、本発明の液晶表示パネルの構成について、図5を用いて説明する。図5(A)は、アクティブマトリクス基板となる第1の基板501と、対向基板となる第2の基板502との間を第1のシール材503及び第2のシール材504によって封止されたパネルの上面図であり、図5(B)は、図5(A)のA-A'における断面図に相当する。また、第1の基板501には、実施の形態1または実施の形態2で説明したアクティブマトリクス基板を用いることとする。

10

【0065】

図5(A)において、点線で示された505は画素部、506は駆動回路部である。本実施の形態において、画素部505は、第1のシール材503及び第2のシール材504で封止されている領域内に形成され、駆動回路部506は、その領域外に実装されている。

【0066】

また、第1の基板501と第2の基板502とを封止する第1のシール材503及び第2のシール材504には、密閉空間の間隔を保持するためのギャップ材が含有されており、これらにより形成される空間には、液晶材料が充填されている。

20

【0067】

次に、断面構造について図5(B)を用いて説明する。第1の基板501上には画素部505が形成されており、TFTを代表とする半導体素子を複数有している。また、本実施の形態では、基板上に実装された駆動回路部506には、ソース信号線駆動回路およびゲート信号線駆動回路が含まれている。

【0068】

また、画素部505には、複数の画素が形成されており、画素電極である第1の電極511は、配線を介して駆動用TFT513と電気的に接続されている。一方、第2の基板502上には、着色層(カラーフィルタ)514や対向電極である第2の電極515が形成されている。なお、第1の電極511および第2の電極515上には、それぞれ配向膜516、517が形成されており、これらの配向膜516、517の間に液晶層512が挟まれた構造を有する。第1の電極511と第2の電極515とで液晶層512を挟み込む部分が液晶素子510である。

30

【0069】

また、518は柱状のスペーサであり、第1の基板501と第2の基板502(との間の距離(セルギャップ))を制御するために設けられている。絶縁膜を所望の形状にエッチングして形成されている。なお、球状スペーサを用いても良い。

【0070】

画素部505、および駆動回路部506に与えられる各種信号及び電位は、接続配線519を介して、FPC520から供給されている。なお、接続配線519とFPC520とは、異方性導電膜又は異方性導電樹脂521で電気的に接続されている。なお、異方性導電膜又は異方性導電樹脂の代わりに半田等の導電性ペーストを用いてもよい。

40

【0071】

また、図示しないが、第1の基板501及び第2の基板502の一方又は両方の表面には、接着剤によって偏光板が固定されている。なお、偏光板の他に位相差板を設けてもよい。

【0072】

(実施の形態4)

本実施の形態では、本発明の液晶表示パネルにおける駆動回路の実装方法について、図6を用いて説明する。

50

【0073】

図6(A)の場合には、画素部601の周辺にソース信号線駆動回路602、及びゲート信号線駆動回路603a、603bを実装される。すなわち、公知の異方性導電接着剤、及び異方性導電フィルムを用いた実装方法、COG方式、ワイヤボンディング方法、並びに半田バンプを用いたリフロー処理等により基板600上にICチップ605を実装することで、ソース信号線駆動回路602、及びゲート信号線駆動回路603a、603b等が実装される。なお、ICチップ605は、FPC(フレキシブルプリントサーキット)606を介して、外部回路と接続される。

【0074】

なお、ソース信号線駆動回路602の一部、例えばアナログスイッチを基板上に一体形成し、かつその他の部分を別途ICチップで実装してもよい。 10

【0075】

また、図6(B)の場合には、画素部601とゲート信号線駆動回路603a、603b等が基板上に一体形成され、ソース信号線駆動回路602等が別途ICチップで実装される。すなわち、COG方式などの実装方法により、画素部601とゲート信号線駆動回路603a、603b等が一体形成された基板600上にICチップ605を実装することで、ソース信号線駆動回路602等が実装される。なお、ICチップ605は、FPC606を介して、外部回路と接続される。

【0076】

なお、ソース信号線駆動回路602の一部、例えばアナログスイッチを基板上に一体形成し、かつその他の部分を別途ICチップで実装してもよい。 20

【0077】

さらに、図6(C)の場合には、TAB方式によりソース信号線駆動回路602等が実装される。なお、ICチップ605は、FPC606を介して、外部回路と接続される。図6(C)の場合には、ソース信号線駆動回路602等をTAB方式により実装しているが、ゲート信号線駆動回路等をTAB方式により実装してもよい。

【0078】

ICチップ605をTAB方式により実装すると、基板に対して画素部を大きく設けることができ、狭額縁化を達成することができる。

【0079】

また、ICチップ605の代わりにガラス基板上にICを形成したIC(以下、ドライバICと表記する)を設けてもよい。ICチップ605は、円形のシリコンウェハからICチップを取り出すため、母体基板形状に制約がある。一方、ドライバICは、母体基板がガラスであり、形状に制約がないため、生産性を高めることができる。そのため、ドライバICの形状寸法は自由に設定することができる。例えば、ドライバICの長辺の長さを15~80mmとして形成すると、ICチップを実装する場合と比較し、必要な数を減らすことができる。その結果、接続端子数を低減することができ、製造上の歩留まりを向上させることができる。 30

【0080】

ドライバICは、基板上に形成された結晶質半導体を用いて形成することができ、結晶質半導体は連続発振型のレーザ光を照射することで形成するとよい。連続発振型のレーザ光を照射して得られる半導体膜は、結晶欠陥が少なく、大粒径の結晶粒を有する。その結果、このような半導体膜を有するトランジスタは、移動度や応答速度が良好となり、高速駆動が可能となり、ドライバICに好適である。 40

【0081】

(実施の形態5)

本実施の形態では、本発明の液晶表示装置に組み込まれる液晶モジュールであって、白色ライトを用いてカラー表示をする液晶モジュールについて、図7の断面図を用いて説明する。なお、本実施の形態5で説明する液晶モジュールには、実施の形態1~4を実施することにより形成される液晶表示パネルを用いることができるものとする。 50

【0082】

図7に示すように、アクティブマトリクス基板701と対向基板702は、シール材703により固着され、それらの間には液晶層705が設けられ、液晶表示パネルが形成されている。

【0083】

また、アクティブマトリクス基板701上に形成された着色膜706は、カラー表示を行う場合に必要であり、RGB方式の場合は、赤、緑、青の各色に対応した着色膜が各画素に対応して設けられている。アクティブマトリクス基板701と対向基板702との内側には、配向膜718、719が形成されている。また、アクティブマトリクス基板701と対向基板702との外側には、偏光板707、708が配設されている。また、偏光板707の表面には、保護膜709が形成されており、外部からの衝撃を緩和している。

【0084】

アクティブマトリクス基板701に設けられた接続端子710には、FPC711を介して配線基板712が接続されている。配線基板712には、画素駆動回路（ICチップ、ドライバIC等）、コントロール回路や電源回路などの外部回路713が組み込まれている。

【0085】

冷陰極管714、反射板715、及び光学フィルム716、インバータ（図示しない。）は、バックライトユニットであり、これらが光源となって液晶表示パネルへ光を投射する。液晶表示パネル、光源、配線基板712、FPC711等は、ベゼル717で保持及び保護されている。

【0086】

（実施の形態6）

本発明の液晶表示装置を備えた電子機器として、テレビジョン装置（単にテレビ、又はテレビジョン受信機ともよぶ）、デジタルカメラ、デジタルビデオカメラ、携帯電話装置（単に携帯電話機、携帯電話ともよぶ）、PDA等の携帯情報端末、携帯型ゲーム機、コンピュータ用のモニター、コンピュータ、カーオーディオ等の音響再生装置、家庭用ゲーム機等の記録媒体を備えた画像再生装置等が挙げられる。その好ましい形態について、図8を参照して説明する。

【0087】

図8（A）に示すテレビジョン装置は、本体8001、表示部8002等を含んでいる。表示部8002は、本発明の液晶表示装置を適用することができる。なお、本発明の液晶表示装置では、アクティブマトリクス基板上に遮光膜が形成されているため、画素電極間等の部分からの光漏れを防ぐことができる。これにより、視認性の高い画像表示が実現可能なテレビジョン装置を提供することができる。

【0088】

図8（B）に示す携帯情報端末機器は、本体8101、表示部8102等を含んでいる。表示部8102は、本発明の液晶表示装置を適用することができる。なお、本発明の液晶表示装置では、アクティブマトリクス基板上に遮光膜が形成されているため、画素電極間等の部分からの光漏れを防ぐことができる。これにより、視認性の高い画像表示が実現可能な携帯情報端末機器を提供することができる。

【0089】

図8（C）に示すデジタルビデオカメラは、本体8201、表示部8202等を含んでいる。表示部8202は本発明の液晶表示装置を適用することができる。なお、本発明の液晶表示装置では、アクティブマトリクス基板上に遮光膜が形成されているため、画素電極間等の部分からの光漏れを防ぐことができる。これにより、視認性の高い画像表示が実現可能なデジタルビデオカメラを提供することができる。

【0090】

図8（D）に示す携帯電話機は、本体8301、表示部8302等を含んでいる。表示部8302は、本発明の液晶表示装置を適用することができる。なお、本発明の液晶表示

10

20

30

40

50

装置では、アクティブマトリクス基板上に遮光膜が形成されているため、画素電極間等の部分からの光漏れを防ぐことができる。これにより、視認性の高い画像表示が実現可能な携帯電話機を提供することができる。

【0091】

図8（E）に示す携帯型のテレビジョン装置は、本体8401、表示部8402等を含んでいる。表示部8402は、本発明の液晶表示装置を適用することができる。なお、本発明の液晶表示装置では、アクティブマトリクス基板上に遮光膜が形成されているため、画素電極間等の部分からの光漏れを防ぐことができる。これにより、視認性の高い画像表示が実現可能な携帯型のテレビジョン装置を提供することができる。また、テレビジョン装置としては、携帯電話機などの携帯端末に搭載する小型のものから、持ち運びをすること
10
ことができる中型のもの、また、大型のもの（例えば40インチ以上）まで、幅広いものに、本発明の液晶表示装置を適用することができる。

【0092】

図8（F）に示す液晶モニタは、本体8501、表示部8502等を含んでいる。表示部8502は、本発明の液晶表示装置を適用することができる。なお、本発明の液晶表示装置では、アクティブマトリクス基板上に遮光膜が形成されているため、画素電極間等の部分からの光漏れを防ぐことができる。これにより、視認性の高い画像表示が実現可能な液晶モニタを提供することができる。

【0093】

このように、画素電極間等の部分からの光漏れを防ぐことができる本発明の液晶表示装置をその表示部に用いることにより、視認性の高い画像表示が実現可能な電子機器を提供
20
することができる。

【図面の簡単な説明】

【0094】

【図1】アクティブマトリクス基板の構造を説明する図。

【図2】アクティブマトリクス基板の平面図および断面図。

【図3】アクティブマトリクス基板の平面図および断面図。

【図4】アクティブマトリクス基板の平面図および断面図。

【図5】本発明の液晶表示パネルを説明する図。

【図6】本発明の液晶表示パネルの駆動回路について説明する図。
30

【図7】液晶表示装置について説明する図。

【図8】電子機器について説明する図。

【符号の説明】

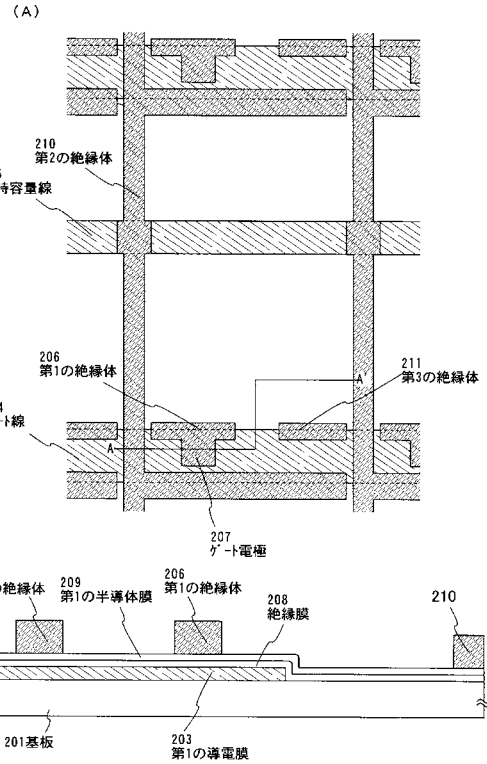
【0095】

- 101 基板
- 102 ゲート線
- 103 ゲート電極
- 104 絶縁膜
- 105 第1の半導体膜
- 106 第1の絶縁体
40
- 107 第2の絶縁体
- 108 ソース領域
- 109 ドレイン領域
- 110 ソース電極
- 111 ドレイン電極
- 112 第1の遮光膜
- 113 ソース線
- 114 第2の遮光膜
- 115 保護膜
- 116 画素電極
50

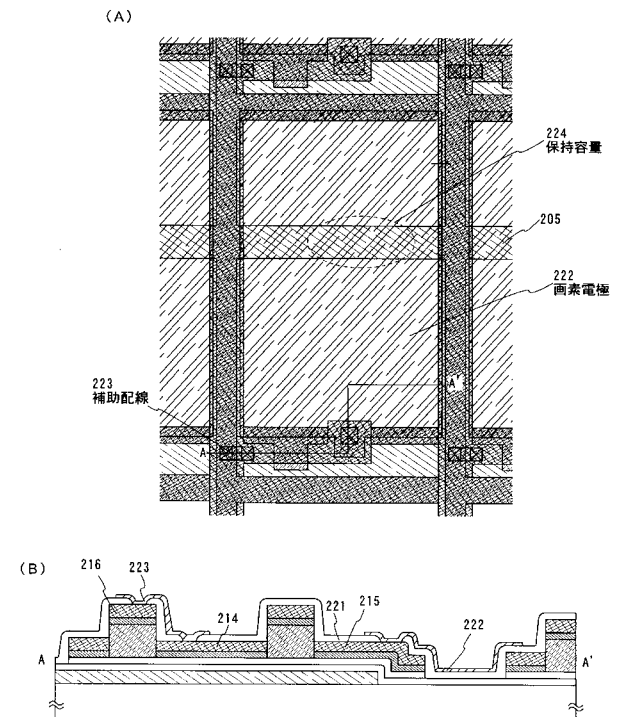
1 1 7	補助配線	
1 2 0	T F T	
2 0 1	基板	
2 0 3	第 1 の導電膜	
2 0 4	ゲート線	
2 0 5	保持容量線	
2 0 6	第 1 の絶縁体	
2 0 7	ゲート電極	
2 0 8	絶縁膜	
2 0 9	第 1 の半導体膜	10
2 1 0	第 2 の絶縁体	
2 1 1	第 3 の絶縁体	
2 1 2	ソース領域	
2 1 3	ドレイン領域	
2 1 4	ソース電極	
2 1 5	ドレイン電極	
2 1 6	ソース線	
2 1 7	第 1 の遮光膜	
2 1 8	第 2 の遮光膜	
2 1 9	第 3 の遮光膜	20
2 2 0	チャンネル形成領域	
2 2 1	保護膜	
2 2 2	画素電極	
2 2 3	補助配線	
2 2 4	保持容量	
2 2 5	T F T	
5 0 1	第 1 の基板	
5 0 2	第 2 の基板	
5 0 3	第 1 のシール材	
5 0 4	第 2 のシール材	30
5 0 5	画素部	
5 0 6	駆動回路部	
5 1 0	液晶素子	
5 1 1	第 1 の電極	
5 1 2	液晶層	
5 1 3	駆動用 T F T	
5 1 4	着色層（カラーフィルタ）	
5 1 5	第 2 の電極	
5 1 6	配向膜	
5 1 7	配向膜	40
5 1 8	スペーサ	
5 1 9	接続配線	
5 2 0	F P C	
5 2 1	異方性導電樹脂	
6 0 0	基板	
6 0 1	画素部	
6 0 2	ソース信号線駆動回路	
6 0 3 a、6 0 3 b	ゲート信号線駆動回路	
6 0 5	I Cチップ	
6 0 6	F P C（フレキシブルプリントサーキット）	50

7 0 1	アクティブマトリクス基板	
7 0 2	対向基板	
7 0 3	シール材	
7 0 4	対向電極	
7 0 5	液晶層	
7 0 6	着色膜	
7 0 7	偏光板	
7 0 8	偏光板	
7 0 9	保護膜	
7 1 0	接続端子	10
7 1 1	F P C	
7 1 2	配線基板	
7 1 3	外部回路	
7 1 4	冷陰極管	
7 1 5	反射板	
7 1 6	光学フィルム	
7 1 7	ベゼル	
7 1 8	配向膜	
8 0 0 1	本体	
8 0 0 2	表示部	20
8 1 0 1	本体	
8 1 0 2	表示部	
8 2 0 1	本体	
8 2 0 2	表示部	
8 3 0 1	本体	
8 3 0 2	表示部	
8 4 0 1	本体	
8 4 0 2	表示部	
8 5 0 1	本体	
8 5 0 2	表示部	30

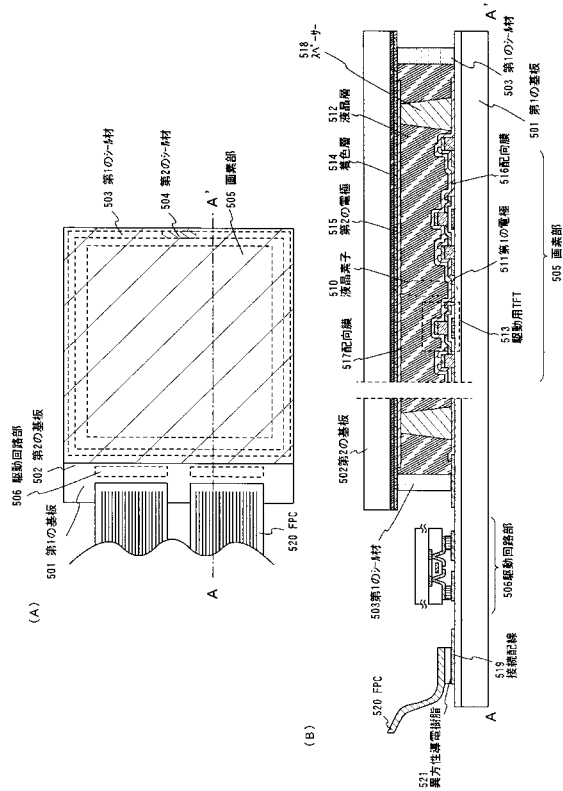
【図 2】



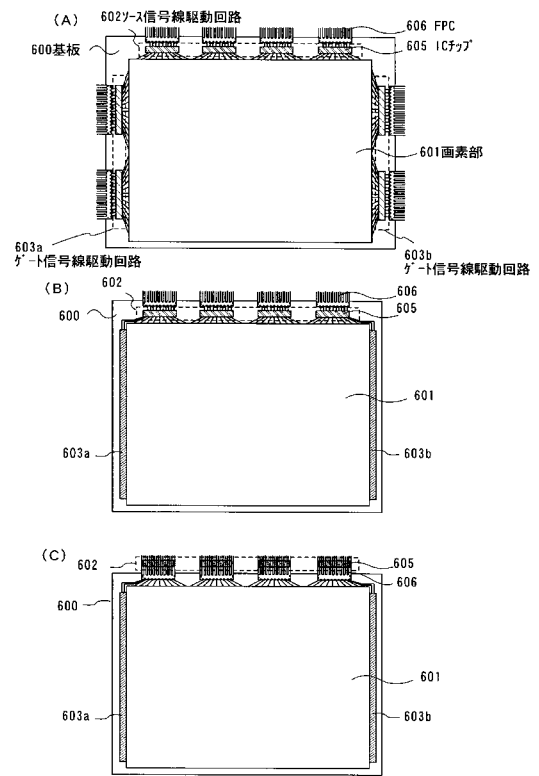
【図 4】



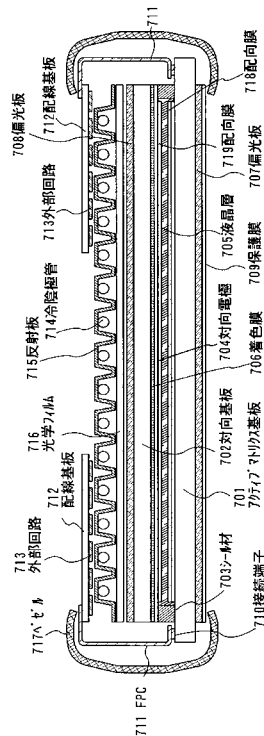
【図 5】



【図 6】



【図 7】



フロントページの続き

Fターム(参考) 5F110 AA16 BB01 CC07 DD01 DD02 DD03 DD05 DD13 DD14 DD15
EE01 EE02 EE03 EE04 EE06 EE07 EE08 EE09 EE15 EE28
EE42 EE44 EE45 FF02 FF03 FF04 FF28 FF29 GG01 GG02
GG14 GG15 GG25 GG32 GG43 GG44 HK02 HK03 HK04 HK08
HK15 HK16 HK25 HK33 HK34 HL07 HL22 HL23 HL24 HM03
NN03 NN12 NN22 NN23 NN24 NN34 NN35 NN46 NN47 NN72
QQ08

专利名称(译)	<无法获取翻译>		
公开(公告)号	JP2007072447A5	公开(公告)日	2009-07-09
申请号	JP2006214049	申请日	2006-08-07
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	細谷邦雄		
发明人	細谷 邦雄		
IPC分类号	G02F1/1368 H01L29/786		
CPC分类号	G02F1/133512 G02F1/133604 G02F1/133605 G02F1/13452 G02F2001/13606 G02F2001/136231		
FI分类号	G02F1/1368 H01L29/78.619.B H01L29/78.619.A		
F-TERM分类号	2H092/JA26 2H092/JA29 2H092/JA34 2H092/JA38 2H092/JA40 2H092/JA42 2H092/JA44 2H092/JB51 2H092/JB54 2H092/JB57 2H092/KA05 2H092/KB24 2H092/NA01 2H092/NA21 2H092/NA27 2H092/PA09 5F110/AA16 5F110/BB01 5F110/CC07 5F110/DD01 5F110/DD02 5F110/DD03 5F110/DD05 5F110/DD13 5F110/DD14 5F110/DD15 5F110/EE01 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE07 5F110/EE08 5F110/EE09 5F110/EE15 5F110/EE28 5F110/EE42 5F110/EE44 5F110/EE45 5F110/FF02 5F110/FF03 5F110/FF04 5F110/FF28 5F110/FF29 5F110/GG01 5F110/GG02 5F110/GG14 5F110/GG15 5F110/GG25 5F110/GG32 5F110/GG43 5F110/GG44 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK08 5F110/HK15 5F110/HK16 5F110/HK25 5F110/HK33 5F110/HK34 5F110/HL07 5F110/HL22 5F110/HL23 5F110/HL24 5F110/HM03 5F110/NN03 5F110/NN12 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN34 5F110/NN35 5F110/NN46 5F110/NN47 5F110/NN72 5F110/QQ08 2H192/AA24 2H192/BC44 2H192/CB05 2H192/CB32 2H192/CB46 2H192/CC04 2H192/CC44 2H192/CC57 2H192/DA12 2H192/DA72 2H192/EA03 2H192/EA13 2H192/EA17 2H192/EA43 2H192/EA72 2H192/FA73 2H192/FB22 2H192/FB27 2H192/FB34 2H192/FB46		
优先权	2005234160 2005-08-12 JP		
其他公开文献	JP5392975B2 JP2007072447A		

摘要(译)

要解决的问题：通过形成遮光膜来提供具有高可见度的液晶显示装置，而不需要额外的步骤。解决方案：液晶显示装置具有在有源矩阵之间注入和密封液晶的结构形成包括多个TFT，导线，第一电极（像素电极）等的像素部分的基板和形成有第二电极（对电极），着色膜等的对置基板。在有源矩阵基板上形成TFT的导电膜形成电极的一部分，导线等用作像素部分中的遮光膜。