

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2005-148314
(P2005-148314A)
(43) 公開日 平成17年6月9日(2005.6.9)

(51) Int.Cl. ⁷		F I		テーマコード (参考)	
G09G	3/36	G09G	3/36	2H093	
G02F	1/133	G02F	1/133	550	5C006
G09G	3/20	G02F	1/133	575	5C080
		G09G	3/20	621A	
		G09G	3/20	621B	
審査請求 有 請求項の数 8 O L (全 23 頁) 最終頁に続く					

(21) 出願番号	特願2003-384183 (P2003-384183)	(71) 出願人	000005049
(22) 出願日	平成15年11月13日 (2003.11.13)		シャープ株式会社
			大阪府大阪市阿倍野区長池町22番22号
		(74) 代理人	100080034
			弁理士 原 謙三
		(74) 代理人	100113701
			弁理士 木島 隆一
		(74) 代理人	100116241
			弁理士 金子 一郎
		(72) 発明者	奥野 晴美
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		(72) 発明者	山田 淳一
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
最終頁に続く			

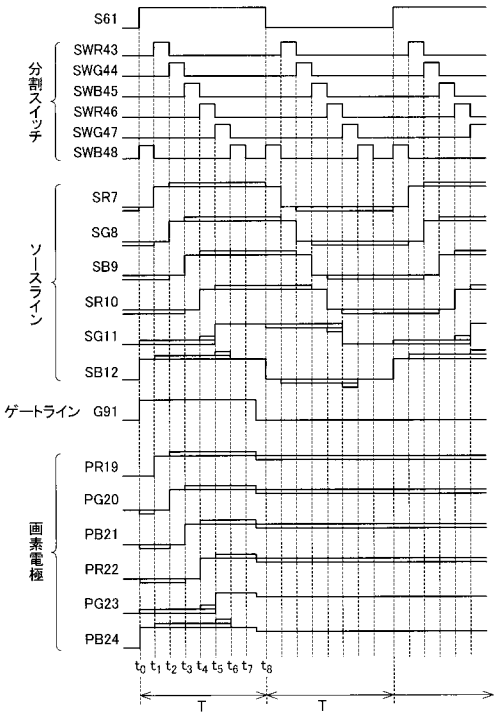
(54) 【発明の名称】 データラインの駆動方法およびそれを用いた表示装置並びに液晶表示装置

(57) 【要約】

【課題】 各ソースライン間の寄生容量に起因する、各ソースラインおよび画素電極の電位変動を抑制（解消）できるソースラインの駆動方法を提供する。

【解決手段】 ソースドライバからの1本の出力S61を複数に分割して各ソースラインSR7～SB12に対応させ、これらをソースラインSR7（始端データライン）～SB12（終端データライン）までのブロック（組）とし、上記各ブロックでは、第1の水平期間T内に、分割された出力の信号電位をスイッチによって選択した各ソースラインに与え、続く第2の水平期間T内に、上記出力とは逆極性の信号電位を各ソースラインに与えるソースラインの駆動方法であって、上記各水平期間に、上記ソースラインSR7～SB12までを順に選択する順次選択を行うとともに、上記ソースラインSB12については、この順次選択に加えて、ソースラインSR7の選択状態をOFFにする前にも選択する。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

複数のデータライン各々に出力手段からの出力を書き込むために、

上記出力手段からの 1 本の出力を複数に分割して各データラインに対応させ、これらのデータラインを始端データラインから終端データラインまでの組とし、

上記各組では、第 1 の所定期間内に、上記分割された出力の信号電位をスイッチによって選択した各データラインに与え、続く第 2 の所定期間内に、上記出力とは逆極性の信号電位をスイッチによって選択した各データラインに与えるデータラインの駆動方法であって、

上記各所定期間に、上記各組が同期して、上記始端データラインから終端データラインまでの各データラインを順に選択する順次選択を行うとともに、上記終端データラインについては、この順次選択に加えて、始端データラインの選択状態を OFF にする前にも選択しておくことを特徴とするデータラインの駆動方法。 10

【請求項 2】

上記順次選択における各データラインの選択を、1 ライン前に選択されたデータラインの選択状態を OFF にする前に行うことを特徴とする請求項 1 に記載のデータラインの駆動方法。

【請求項 3】

上記順次選択に加えて行われる終端データラインの選択を、始端データラインの順次選択の前に行うことを特徴とする請求項 1 に記載のデータラインの駆動方法。 20

【請求項 4】

順次選択に加えて行われる終端データラインの選択を、始端データラインの順次選択と同期して行うことを特徴とする請求項 1 に記載のデータラインの駆動方法。

【請求項 5】

上記出力の信号電位の極性を所定期間毎に周期的に反転させることを特徴とする請求項 1 に記載のデータラインの駆動方法。

【請求項 6】

上記データラインは表示装置の各画素に対応して設けられたソースラインであり、上記出力手段は信号電位を出力するソースドライバであり、上記第 1 および第 2 の所定期間は一水平期間であることを特徴とする請求項 1 に記載のデータラインの駆動方法。 30

【請求項 7】

複数のデータライン各々に出力手段からの出力を書き込むために、上記出力手段からの 1 本の出力を複数に分割して各データラインに対応させ、これらのデータラインを始端データラインから終端データラインまでの組とし、上記各組では、第 1 の所定期間内に、上記分割された出力の信号電位をスイッチによって選択した各データラインに与え、続く第 2 の所定期間内に、上記出力とは逆極性の信号電位をスイッチによって選択した各データラインに与えるデータラインの駆動方法であって、上記各所定期間に、上記各組が同期して、上記始端データラインから終端データラインまでの各データラインを順に選択する順次選択を行うとともに、上記終端データラインについては、この順次選択に加えて、始端データラインの選択状態を OFF にする前にも選択しておくデータラインの駆動方法を用いたことを特徴とする表示装置。 40

【請求項 8】

複数のソースライン各々にソースドライバからの出力を書き込むために、上記ソースドライバからの 1 本の出力を複数に分割して各ソースラインに対応させ、これらのソースラインを始端ソースラインから終端ソースラインまでの組とし、上記各組では、第 1 の水平期間内に、上記分割された出力の信号電位をスイッチによって選択した各ソースラインに与え、続く第 2 の水平期間内に、上記出力とは逆極性の信号電位をスイッチによって選択した各ソースラインに与えるソースラインの駆動方法であって、上記各水平期間に、上記各組が同期して、上記始端ソースラインから終端ソースラインまでの各ソースラインを順に選択する順次選択を行うとともに、上記終端ソースラインについては、この順次選択に 50

加えて、始端ソースラインの選択状態をOFFにする前にも選択しておくソースラインの駆動方法を用いたことを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、データラインの駆動方法に関し、特に、液晶表示装置におけるソースラインの駆動方法に関する。

【背景技術】

【0002】

図5は、ソースドライバからの1本の出力（信号電位）をスイッチで分割して複数のソースラインを駆動する液晶表示装置を説明するブロック図である。 10

【0003】

同図に示すように、上記液晶表示装置の表示部195では、複数行のゲートラインG190、191・・・と複数列のソースラインSR101～SB112・・・とが表面にマトリクス状に配線され、例えばゲートラインG191とソースラインSR101～SB112との各交差点にスイッチング素子としての薄膜トランジスタTR125～TB136が形成されている。

【0004】

そして、各薄膜トランジスタTR125～TB136のゲートがゲートラインG191に接続され、ソースがソースラインSR101～SB112に接続され、ドレインが画素電極PR113～PB124に接続されている。 20

【0005】

さらに、上記ソースラインSR101～SB112は6本ごとにブロック化（B154、B155）され、それぞれのソースラインSR101～SB112に設けられたトランジスタ等の分割スイッチSWR137～SWB148を介して上記ブロック毎にソースドライバ170からの出力（S160あるいはS161）に接続されている。

【0006】

例えば、ブロックB154においては、6本のソースラインSR101、SG102、SB103、SR104、SG105、SB106それぞれが分割スイッチSWR137、SWG138、SWB139、SWR140、SWG141、SWB142のドレインに接続されている。そして、上記分割スイッチSWR137～SWB142それぞれのソースがブロックB154に対応するソースドライバ170からの1本の出力S160に接続されるとともに、該分割スイッチSWR137～SWB142それぞれのゲートが6本の分割スイッチラインSWL149、SWL150、SWL151、SWL152、SWL153、SWL154それぞれに接続されている。 30

【0007】

このような表示部195において、1本のゲートライン（G190あるいはG191）が選択された（ON）状態で上記分割スイッチSWR137～SWR148が順々にONされることによってソースドライバ170からの出力（信号電位、S160あるいはS161）が画素電極PR113～PB124に順々に書き込まれる。 40

【0008】

以下に、上記表示部195の従来の駆動方法を図5および図6を用いて具体的に説明する。

【0009】

図6は、全画面に均一な、例えば中間調を表示する際のブロック155についてのタイミングチャートである。同図は一水平期間（1行のゲートラインを走査する期間）をTとしており、三水平期間（すなわち、ゲートラインG190、G191を含む3行分のゲートラインを走査する期間）について示したものである。

【0010】

すなわち、時間Tの間にブロックB155の6つのソースラインSR107～SB11 50

2 にソースドライバ 170 からの信号電位 S 161 が順次送られることによってブロック B 155 の各画素電極 P R 119 ~ P B 124 に上記信号電位 S 161 が順次書き込まれ、また、これと同期してブロック B 154 の画素電極 P R 113 ~ P B 118 には信号電位 S 160 が書き込まれ、時間 T の間にゲートライン G 191 に繋がるすべての画素電極 (P R 113 . . .) にソースドライバ 170 からの信号電位 (S 160、S 161 等) が書き込まれることになる。

【0011】

なお、各ソースライン (S R 107 ~ S B 112) および画素電極 (P R 119 ~ P B 124) に充電すべき信号電位は S 161 (図 6 の最上段に記載) のような駆動波形である。また、上記駆動方法においては、信号電位 S 161 の極性は一水平期間 T 毎に反転する。 10

【0012】

図 5、図 6 に示すように、時間 t 0 でゲートライン G 191 が選択される (O N する) のと同期して分割スイッチライン S W L 149 を介して分割スイッチ S W R 143 に O N 信号が送られ、ソースドライバ 170 からの信号電位 S 161 がソースライン S R 107 に送られる。このとき、ソースライン S R 107 の電位は 1 つ前の水平期間 (例えば G 190 の走査期間) に送られた電位から極性が反転する。

【0013】

そして、ソースライン S R 107 に送られたソースドライバ 170 の信号電位 S 161 は薄膜トランジスタ (T R 131) のソース・ドレインを介して画素電極 P R 119 に書き込まれる。 20

【0014】

次に、時間 t 1 で分割スイッチ S W R 143 が O F F されるのと同期して、分割スイッチライン S W L 150 を介して分割スイッチ S W R 144 に O N 信号が送られ、ソースドライバ 170 の信号電位 S 161 がソースライン S G 108 に送られる。ここでも、ソースライン S G 108 の電位は 1 つ前の水平期間に送られた電位から極性が反転することになる。(つまり、時間 t 0 から t 7 における信号電位 S 161 の極性を正とすれば、ソースライン S G 108 の電位は負から正に極性が反転する。)

そして、ソースライン S G 108 に送られたソースドライバ 170 からの信号電位 S 161 が画素電極 P G 120 に書き込まれる。 30

【0015】

時間 t 2 では分割スイッチ S W G 144 が O F F されると同時に、分割スイッチ S W B 145 に O N 信号が送られ、ソースドライバ 170 の信号電位 S 161 (正の信号電位) がソースライン S B 109 に送られる。そして、ソースライン S B 109 に送られた信号電位 S 161 が画素電極 P B 121 に書き込まれる。

【0016】

同様に、時間 t 3 ~ t 5 では、それぞれ画素電極 P R 122 ~ P B 124 に信号電位 S 161 が書き込まれる。

【0017】

しかしながら、上記駆動方法においては、ソースライン S R 101 ~ S B 112 間に存在する寄生容量によって各ソースライン S R 101 ~ S B 112 の電位が変動を受け、これによって画素電極 P R 113 ~ P B 124 に書き込まれた電位が変動してしまうという問題がある。なお、図 7 は上記ソースライン (S R 101 ~ S B 112) 間に存在する寄生容量 C 201 ~ C 211 を模式的に示したものである。 40

【0018】

例えば、ソースライン S R 107 と S G 108 について考えてみると、時間 t 0 で 1 つ前の水平期間に送られた負の電位から正の電位に極性が反転し、時間 t 1 まで画素電極 P R 119 にソースドライバ 170 の信号電位 S 161 が書き込まれる (充電される) が、この間、ソースライン S R 107 の極性は正であるのに対し、1 つ隣のソースライン S G 108 の極性は 1 つ前の水平期間に送られた負の電位となっている。 50

【 0 0 1 9 】

ここで、時間 t_1 で分割スイッチ SWR_{143} が OFF された後に分割スイッチ SWG_{144} が ON となり、ソースライン SG_{108} の極性が負から正に反転すると、 SR_{107} および SG_{108} 間の寄生容量 (C_{207} 、図 7 参照) による電荷がソースライン SR_{107} および画素電極 PR_{119} に流れ、ソースライン SR_{107} および画素電極 PR_{119} に書き込まれた電位が変動 (突き上げ) を受ける。

【 0 0 2 0 】

また、時間 t_2 ではソースライン SG_{108} およびソースライン SB_{109} 間の寄生容量 C_{208} (図 7 参照) による電荷がソースライン SG_{108} および画素電極 PG_{120} に流れ、該ソースライン SG_{108} および画素電極 PG_{120} に書き込まれた電位が変動 (突き上げ) を受ける。同様に、時間 $t_3 \sim t_5$ ではソースライン $SB_{109} \sim SG_{111}$ および画素電極 $PB_{121} \sim PG_{123}$ が電位の変動 (突き上げ) を受ける。

【 0 0 2 1 】

さらに、分割スイッチ SWB_{148} が ON となる時間 t_5 ではブロック 154 の SWB_{142} も ON となる。このとき、ブロック 155 の分割スイッチ SWR_{143} は OFF となっているため、ソースライン SB_{106} の極性が負から正へ反転すると、ソースライン SB_{106} およびソースライン SR_{107} 間の寄生容量 C_{206} (図 7 参照) による電荷がソースライン SR_{107} および画素電極 PR_{119} に流れ、該ソースライン SR_{107} および画素電極 PR_{119} に書き込まれた電位が再び (2 回目の) 突き上げを受ける。

【 0 0 2 2 】

図 6 には、上述の電位変動 (突き上げ) の状態が模式的に示されている。なお、各ソースライン ($SR_{107} \sim SB_{112}$) および画素電極 ($PR_{119} \sim PB_{124}$) の波形が積み重なっている部分が電位変動を示す部分である。

【 0 0 2 3 】

すなわち、時間 t_1 にソースライン SR_{107} (PR_{119}) が 1 回目の突き上げを受け、同様に時間 t_2 にソースライン SG_{108} (画素電極 PG_{120})、時間 t_3 にソースライン SB_{109} (画素電極 PB_{121})、時間 t_4 にソースライン SR_{110} (画素電極 PR_{122}) が 1 回目の突き上げを受け、時間 t_5 にはソースライン SG_{111} (画素電極 PG_{123}) が 1 回目の突き上げを受けるとともにソースライン SR_{107} (画素電極 PR_{119}) が 2 回目の突き上げを受ける。

【 0 0 2 4 】

以上から、図 5 の各ブロック (B_{154} 、 B_{155}) において、1 番最初に書き込まれる画素電極 (PR_{113} あるいは PR_{119}) には結果的に目的の電位から 2 回突き上げを受けた電位が書き込まれ、最後に書き込まれる画素電極 (PB_{118} あるいは PB_{124}) を除く他の画素電極 ($PG_{114} \sim PR_{116}$ 、 $PG_{120} \sim PG_{123}$) にも結果的に目的の電位から 1 回突き上げを受けた電位が書き込まれることがわかる。

【 0 0 2 5 】

これにより、ブロックごとに縦に (ソースラインに沿って) 縞状のムラのある表示になってしまう。

【 0 0 2 6 】

上記のような問題につき、特許文献 1 には、R、G、B の電圧透過率の差に着目する方法が開示されている。すなわち、3 本の信号ラインを 1 ブロックとし (ソースドライバ 1 本の出力を 3 つに分割し)、最初 (1 番目) に選択される信号ラインを、電位上昇による輝度の変化が最も小さい B とし、最後 (3 番目) に選択される信号ラインを、電位上昇による輝度の変化が最も大きい R とする方法が開示されている。

【 0 0 2 7 】

これにより、信号ライン間の寄生容量による電位変動があっても、R、G、B それぞれの輝度の差を補完できるとともに、各色ごとの信号ラインの電位変動がほぼ同じとなるため、上記電位変動が強調されないようにすることができる。

【特許文献 1】特開平 11 - 338438 号公報 (公開日: 1999 年 12 月 10 日)

10

20

30

40

50

【特許文献2】特開平10-39278号公報（公開日：1998年2月13日）

【発明の開示】

【発明が解決しようとする課題】

【0028】

しかしながら、特許文献1記載の方法は、信号ライン間の寄生容量に起因する各信号ラインの電位変動そのものを解消するものではなく、ソースドライバ1本の出力を3つに分割（時分割）し、R、G、Bの電圧透過率を考慮して各信号ラインに対応させる色を決定することによって上記電位変動による表示ムラを視認させにくくするものである。

【0029】

すなわち、信号ラインの電位変動そのものを解消するものではないため、表示ムラがある程度改善されたとしてもおのずと限界がある。 10

【0030】

さらに、R、G、B各色ごとの信号ラインの電位変動をほぼ同じにするにはソースドライバからの出力の分割（時分割）を3にしなければならず、加えて、時分割数を3としてブロック化した場合にも、1番目（最初）の信号ラインをB、3番目の信号ラインをRとしなければならず、装置を設計する際の自由度を非常に低くしてしまう。

【0031】

本発明の液晶表示装置の駆動方法は、上記課題を解決するためになされたものであり、その目的は、寄生容量に起因する各ソースラインの電位変動を抑制することで、表示ムラを大幅に抑制でき、また装置設計の際の自由度を高めることのできる液晶表示装置の駆動 20

【課題を解決するための手段】

【0032】

本発明のデータラインの駆動方法は、上記課題を解決するため、複数のデータライン各々から出力手段からの出力を書き込むために、上記出力手段からの1本の出力を複数に分割して各データラインに対応させ、これらのデータラインを始端データラインから終端データラインまでの組とし、上記各組では、第1の所定期間内に、上記分割された出力の信号電位をスイッチによって選択した各データラインに与え、続く第2の所定期間内に、上記出力とは逆極性の信号電位をスイッチによって選択した各データラインに与えるデータラインの駆動方法であって、上記各所定期間に、上記各組が同期して、上記始端データラインから終端データラインまでの各データラインを順に選択する順次選択を行うとともに、 30

上記終端データラインについては、この順次選択に加えて、始端データラインの選択状態をOFFにする前にも選択しておくことを特徴としている。

【0033】

また、本発明のデータラインの駆動方法においては、上記順次選択における各データラインの選択を、1ライン前に選択されたデータラインの選択状態をOFFにする前に行うことが好ましい。

【0034】

また、本発明のデータラインの駆動方法においては、上記順次選択に加えて行われる終端データラインの選択を、始端データラインの順次選択の前に行うことが好ましい。 40

【0035】

また、本発明のデータラインの駆動方法においては、順次選択に加えて行われる終端データラインの選択を、始端データラインの順次選択と同期して行うことが好ましい。

【0036】

また、本発明のデータラインの駆動方法においては、上記出力の信号電位の極性を所定期間毎に周期的に反転させても構わない。

【0037】

また、本発明のデータラインの駆動方法においては、上記複数のデータラインは表示装置の各画素に対応して設けられたソースラインであり、上記出力手段は信号電位を出力するソースドライバであり、上記第1および第2の所定期間は1水平期間としても構わない 50

。

【0038】

本発明の表示装置は、上記課題を解決するために、複数のデータライン各々に出力手段からの出力を書き込むために、上記出力手段からの1本の出力を複数に分割して各データラインに対応させ、これらのデータラインを始端データラインから終端データラインまでの組とし、上記各組では、第1の所定期間内に、上記分割された出力の信号電位をスイッチによって選択した各データラインに与え、続く第2の所定期間内に、上記出力とは逆極性の信号電位をスイッチによって選択した各データラインに与えるデータラインの駆動方法であって、上記各所定期間に、上記各組が同期して、上記始端データラインから終端データラインまでの各データラインを順に選択する順次選択を行うとともに、上記終端データラインについては、この順次選択に加えて、始端データラインの選択状態をOFFにする前にも選択しておくデータラインの駆動方法を用いたことを特徴としている。

10

【0039】

本発明の液晶表示装置は、上記課題を解決するために、複数のソースライン各々にソースドライバからの出力を書き込むために、上記ソースドライバからの1本の出力を複数に分割して各ソースラインに対応させ、これらのソースラインを始端ソースラインから終端ソースラインまでの組とし、上記各組では、第1の水平期間内に、上記分割された出力の信号電位をスイッチによって選択した各ソースラインに与え、続く第2の水平期間内に、上記出力とは逆極性の信号電位をスイッチによって選択した各ソースラインに与えるソースラインの駆動方法であって、上記各水平期間に、上記各組が同期して、上記始端ソースラインから終端ソースラインまでの各ソースラインを順に選択する順次選択を行うとともに、上記終端ソースラインについては、この順次選択に加えて、始端ソースラインの選択状態をOFFにする前にも選択しておくソースラインの駆動方法を用いたことを特徴としている。

20

【発明の効果】

【0040】

本発明のデータラインの駆動方法は、以上のように、上記各所定期間に、上記各組が同期して、上記始端データラインから終端データラインまでの各データラインを順に選択する順次選択を行うとともに、上記終端データラインについては、この順次選択に加えて、始端データラインの選択状態をOFFにする前にも選択しておくものである。

30

【0041】

まず、上記方法においては、1本の出力に対応する組が始端データラインから終端データラインを有しており、隣接する2つの組同士においては、一方の組の始端データラインと他方の組の終端データラインとが互いに隣接するような関係ができる。

【0042】

そして、上記方法によれば、各所定期間に、上記始端データラインから終端データラインまでを順に選択する順次選択に加えて、この順次選択で始端データラインがOFFされるまでに終端データラインの選択（以後、適宜、初期選択と称する）を行っておくものである。すなわち、終端データラインは、各所定期間内に、まず初期選択ついで順次選択というように、2度選択されることになる。

40

【0043】

したがって、第2の所定期間における1つの組の各データライン（以後、適宜、第1の始端データライン～第1の終端データラインと称する）は以下のように駆動される。

【0044】

まず、第1の始端データラインの順次選択の前あるいはその後に第1の終端データラインが初期選択される。この第1の終端データラインの初期選択は、第1の始端データラインの順次選択後これがOFFされるまでに行われればよく、第1の始端データラインの選択（順次選択）より前であっても後であっても構わない。

【0045】

この初期選択によって、第1の終端データラインに出力手段から信号電位が与えられる

50

。この信号電位は第1の所定期間の順次選択時に与えられた信号電位（例えば、マイナス）とは逆極性であるため、上記第1の終端データラインの電位極性は反転（マイナスからプラスへ反転）する。また、この第1の終端データラインの選択に同期して、この組に隣接する組に属し、上記第1の始端データラインに隣接する終端データライン（以後、適宜、第2の終端データラインという）が選択され、出力手段からの信号電位が与えられる。これにより、第2の終端データラインの電位極性も反転（マイナスからプラスへ反転）する。

【0046】

ここで、第1および第2の終端データラインの初期選択は、第1の始端データラインの選択（順次選択）状態をOFFする前に行われるため、この初期選択時に第1の始端データラインが、第2の終端データラインとの間の寄生容量から電位変動を受けることはない。

10

【0047】

第1の終端データラインの初期選択の後（上記のとおり初期選択前の場合もある）に、第1の始端データラインが選択（順次選択）される。この結果、第1の始端データラインに出力手段から信号電位が与えられる。その後、第1の終端データラインまで順に順次選択が行われる。

【0048】

この第1の終端データラインが順次選択（2回目に選択）されるとき、第1の終端データラインは、初期選択（1回目の選択）によって極性が第1の所定期間から反転（プラスに反転）しており、順次選択（2回目の選択）時には極性が変化しない（プラスのまま維持される）。

20

【0049】

この第1の終端データラインが順次選択（2回目に選択）されるとき、これと同期して上記の第2の終端データラインも順次選択（2回目に選択）される。この第2の終端データラインについても、初期選択（最初の選択）によって第1の始端データラインと同極性（プラス）になっており、順次選択（2回目の選択）時には極性が変化しない（プラスのまま維持される）。

【0050】

なお、第1の終端データラインの順次選択（2回目の選択）により、この第1の終端データラインには、最終的に上記出力手段から所望の信号電位が与えられる。

30

【0051】

上記のように各データラインが駆動されることで、以下の効果を得ることができる。

【0052】

まず、各所定期間の最後の選択として第1および第2の終端データラインが順次選択（2回目の選択）されるとき、上記のとおり、第2の終端データラインの極性は、初期選択（1回目の選択）によって隣接する第1の始端データラインと同極性（プラス）になっており、極性は反転しない。ここで、ともに同極性である第2の終端データラインおよび第1の始端データライン間の電荷（寄生容量）は、両者が逆極性である場合に比較して無視できるほどに小さい。

40

【0053】

したがって、第1の終端データラインが順次選択（2回目に選択）されるときに、第1の始端データラインが寄生容量からの電位変動を受けることを回避できる。

【0054】

また、この第1および第2の終端データラインが順次選択されるとき、第1の終端データラインの極性は、初期選択（1回目の選択）によって隣接するデータライン（第1の終端データラインの1つ前のデータライン）と同極性（プラス）になっており、極性は反転しない。ここで、上記のとおり、ともに同極性である隣接データライン間の電荷（寄生容量）は、両者が逆極性である場合に比較して無視できるほどに小さい。

【0055】

50

したがって、第1の終端データラインが順次選択されるときに、第1の終端データラインの1つ前のデータラインが、寄生容量からの電位変動を受けることを回避できる。

【0056】

このように、上記方法によれば、図6に示される従来技術と比較して、始端データラインおよび終端データラインの1つ前のデータラインが寄生容量から受ける電位変動の回数を1度ずつ減少させることができる。

【0057】

これにより、例えば、上記データラインを表示装置の各画素（画素電極）に信号電位を書き込むためのソースラインに用いた場合に、ソースラインに沿った縦方向の表示ムラ自体を抑制することができる。

10

【0058】

また、終端データライン（寄生容量による電位変動を受けないデータライン）に隣接する始端データラインの電位変動が減少するため、上記データラインを表示装置のソースラインに用いた場合に、2回の電位変動を受けるソースラインと電位変動なしのソースラインとが隣接する従来技術（図6参照）と比較して、縦方向の表示ムラを視認させにくくする効果もある。

【0059】

さらに、上記のように上記データラインを（カラー）表示装置のソースラインに用いた場合、特許文献1記載の従来技術のようにスイッチによる分割数を限定されることがなく、また、各データ（ソース）ラインに対応させる色の順序（例えばR、G、Bの順序）も自由であるため、上記従来技術に比較して、装置設計の際の自由度を高めることができる。

20

【0060】

また、本発明のデータラインの駆動方法においては、上記方法に加え、順次選択における各データラインの選択を、1ライン前に選択されたデータラインの選択状態をOFFにする前に行うことが好ましい。

【0061】

上記方法によれば、各所定期間の順次選択において、各データライン（始端データライン～終端データライン）がスイッチによって選択（ON）されたとき、1ライン前に選択されたデータライン（隣接データライン）はON状態であり、電氣的フローティング状態とはなっていない。したがって、各データラインがスイッチによって選択（ON）され、第1の所定期間に書き込まれた信号電位から極性が反転しても、隣接データラインとの間の寄生容量による電荷を、隣接データラインの外部に逃すことが可能である。

30

【0062】

この結果、上記寄生容量による電荷がフローティング状態の隣接データラインに流れ込み、該隣接データラインの電位を変動させるといった弊害を抑制することができる。すなわち、始端データライン～終端データラインの各データラインは、その順次選択の際に、寄生容量からの電位変動をほとんど受けない。なお、上記したように、終端データラインの初期選択の際にも、各データライン（始端データライン等）は寄生容量からの電位変動を受けない。

40

【0063】

以上から、上記方法によれば、各所定期間において、始端データライン～終端データラインの各データラインは寄生容量からの電位変動をほとんど受けないことになる。

【0064】

これにより、例えば、上記データラインを表示装置の各画素（画素電極）に信号電位を書き込むためのソースラインに用いた場合に、ソースラインに沿った縦方向の表示ムラを大幅に改善することができる。

【0065】

また、本発明のデータラインの駆動方法においては、上記順次選択に加えて行われる終端データラインの選択（初期選択）を、始端データラインの順次選択前に行うことが好ま

50

しい。

【 0 0 6 6 】

上記方法によれば、終端データラインの初期選択時に、始端データラインはOFFとなっている。すなわち、初期選択時前は両データラインともに同極性（第1の所定期間に与えられた信号電位の極性）となるため、この初期選択時に、始端データラインが寄生容量からの影響を受けることをより確実に回避することができる。

【 0 0 6 7 】

また、本発明のデータラインの駆動方法においては、順次選択に加えて行われる終端データラインの選択（初期選択）を、始端データラインの順次選択と同期させることが好ましい。

10

【 0 0 6 8 】

上記方法によれば、終端データラインの初期選択を始端データラインの順次選択より前に行う場合（終端データラインの初期選択と始端データラインの順次選択とをずらして行う場合）と比較して、始端データライン～終端データラインの各データラインに信号電位を与えるための所定期間（第1および第2の所定期間）を短縮することができる。

【 0 0 6 9 】

また、本発明のデータラインの駆動方法においては、上記出力の信号電位の極性を所定期間毎に周期的に反転させることが好ましい。

【 0 0 7 0 】

この場合、各データライン（ソースライン）に書き込む信号電位の極性が所定期間毎に周期的に反転するような表示装置（例えば液晶表示装置）を駆動する際に上記方法を用いることが可能であり、上記のとおり、データライン（ソースライン）の電位変動を抑制することができる。

20

【 0 0 7 1 】

また、本発明のデータラインの駆動方法においては、上記データラインを液晶表示装置の各画素に対応して設けられたソースラインとし、上記出力手段を、信号電位を出力するソースドライバとし、上記第1および第2の所定期間を一水平期間とすることもできる。

【 0 0 7 2 】

まず、一水平期間とは、上記出力（信号電位）がすべてのソースラインに与えられるまでの期間をいう。

30

【 0 0 7 3 】

上記方法によれば、液晶表示装置において、寄生容量に起因するソースラインの電位変動そのものを抑制することができ、各ソースラインに目的の電位により近い信号電位を書き込むことができるため、ソースラインに沿った方向（縦方向）の表示ムラ等を大幅に改善することができる。

【 0 0 7 4 】

また、特許文献1記載の従来技術のようにスイッチによる分割数を限定されることがなく、また、各ソースラインに対応させる色の順序（例えばR、G、Bの順序）も自由であるため、上記従来技術に比較して、装置設計の際の自由度を高めることができる。

【 発明を実施するための最良の形態 】

40

【 0 0 7 5 】

図1に、本発明のデータ（ソース）ラインの駆動方法を用いた表示装置（表示部）のブロック図を示す。

【 0 0 7 6 】

駆動回路75からシフトクロック信号やシフトスタート信号がゲートドライバ85に入力され、ゲートドライバ85の出力によって、表示部95のゲートラインが順次アクセスされる。

【 0 0 7 7 】

また、駆動回路75から、シフトクロック信号やシフトスタート信号がソースドライバ（出力手段）70に入力されて、ソースドライバ70から映像信号等（出力手段からの出

50

力)の信号電位S60、61が出力される。これと同期して分割スイッチ回路80にスイッチ信号が入力され、分割スイッチ回路80の出力によって分割スイッチSWR37~SWB48(スイッチ)が順次ONされ、ソースラインSR1~SB12(データライン)が順次アクセスされる。

【0078】

表示部95には、複数行のゲートラインG90、91・・・と複数列のソースラインSR1~SB12・・・とが表面にマトリクス状に配線され、例えば、ゲートラインG91とソースラインSR1~SB12との各交差点にスイッチング素子としての薄膜トランジスタTR25~TB36が形成されている。そして、各薄膜トランジスタTR25~TB36のゲートがゲートラインG91に接続され、ソースがソースラインSR1~SB12に接続され、ドレインが画素電極PR13~PB24に接続されている。

10

【0079】

なお、部材番号中のR、G、Bは赤、緑、青に対応しており、例えば、SRは赤に対応するソースライン、PRは赤に対応する画素電極、SWRは赤に対応する分割スイッチを意味しており、本実施の形態では各ブロック毎のソースライン(ブロックB54ではSR1~SB6)の対応色がR、G、B、R、G、Bの順になっている。

【0080】

さらに、上記ソースラインSR1~SB12は6本ごとにブロック化(B54・B55、始端データライン~終端データラインまでの組)され、それぞれのソースラインSR1~SB12に設けられたトランジスタ等の分割スイッチSWR37~SWB48を介して上記ブロック毎にソースドライバ70からの出力S60、S61に接続されている。

20

【0081】

例えば、ブロックB54においては、6本のソースラインSR1(始端データライン)、SG2、SB3、SR4、SG5、SB6(終端データライン)それぞれが分割スイッチSWR37、SWG38、SWB39、SWR40、SWG41、SWB42のドレインに接続されている。そして、上記分割スイッチSWR37~SWB42それぞれのソースがブロックB54に対応するソースドライバ70からの出力S60に接続されるとともに、該分割スイッチSWR37~SWB42それぞれのゲートが6本の分割スイッチラインSWL49、SWL50、SWL51、SWL52、SWL53、SWL54それぞれに接続されている。

30

【0082】

以下に、上記した表示部95の駆動について詳細に説明する。

【0083】

〔実施の形態1〕

本発明を実施するための一形態を図1および図2に基づいて説明すれば以下の通りである。

【0084】

図2は、全画面に均一な、例えば中間調を表示する際のブロックB55についてのタイミングチャートである。同図は一水平期間(1行のゲートラインを走査する期間)をTとしており、三水平期間(すなわち、ゲートラインG90、G91を含む3行分のゲートラインを走査する期間)について示したものである。

40

【0085】

すなわち、時間Tの間にブロックB55の6つのソースラインSR7(始端データライン、第1の始端データライン)~SB12(終端データライン、第1の終端データライン)にソースドライバ70からの信号電位S61が送られることによってブロックB55の各画素電極(PR19~PB24)に上記信号電位S61が書き込まれ、また、これと同期してブロックB54の画素電極(PR13~PB18)には信号電位S60が書き込まれ、時間Tの間にゲートラインG91に繋がるすべての画素電極(PR13・・・)にソースドライバ70からの信号電位(S60、S61等)が書き込まれることになる。

【0086】

50

なお、各ソースライン S R 7 ~ S B 1 2 および画素電極 P R 1 9 ~ P B 2 4 に充電すべき信号電位は図 2 おける S 6 1 のような駆動波形である。また、本実施の形態における駆動方法においては、信号電位 S 6 1 の極性は一水平期間（第 1 および第 2 の所定期間）T 毎に反転する。

【 0 0 8 7 】

図 1 および図 2 に示すように、時間 t 0 でゲートライン G 9 1 が選択（ON）される。これと同期して、分割スイッチライン S W L 5 4 を介して分割スイッチ S W B 4 8 に ON 信号が送られ（終端データラインの初期選択）、ソースドライバ 7 0 からの信号電位 S 6 1 がソースライン S B 1 2 に送られる。このとき、ソースライン S B 1 2 の電位極性は 1 つ前の水平期間（例えば G 9 0 の走査期間）に送られた信号電位の極性から反転（- から + へ反転）する。そして、ソースライン S B 1 2 に送られたソースドライバ 7 0 の信号電位 S 6 1 は薄膜トランジスタ T B 3 6 のソース・ドレインを介して画素電極 P B 2 4 に書き込まれる。

10

【 0 0 8 8 】

次に、時間 t 1 で分割スイッチ S W B 4 8 が OFF されると同時に、分割スイッチライン S W L 4 9 を介して分割スイッチ S W R 4 3 に ON 信号が送られ（始端データラインの順次選択）、ソースドライバ 7 0 の信号電位 S 6 1 がソースライン S R 7 に送られる。ここで、ソースライン S R 7 の電位極性は、1 つ前の水平期間に送られた電位極性から反転（- から + へ反転）することになる。そして、ソースライン S R 7 に送られたソースドライバ 7 0 からの信号電位 S 6 1 が画素電極 P R 1 9 に書き込まれる。

20

【 0 0 8 9 】

次に、時間 t 2 で分割スイッチ S W R 4 3 が OFF されると同時に、分割スイッチライン S W L 5 0 を介して分割スイッチ S W G 4 4 に ON 信号が送られ、ソースドライバ 7 0 の信号電位 S 6 1 がソースライン S G 8 に送られる。ここで、ソースライン S G 8 の電位極性は、1 つ前の水平期間に送られた電位極性から反転する（- から + へ反転）。そして、このソースライン S G 8 に送られたソースドライバ 7 0 からの信号電位 S 6 1 が画素電極 P G 2 0 に書き込まれる。

【 0 0 9 0 】

同様に、時間 t 3 ~ t 5 では、それぞれ画素電極 P B 2 1 ~ P G 2 3 に信号電位 S 6 1 が書き込まれる。

30

【 0 0 9 1 】

そして、時間 t 6 で、分割スイッチ S W G 4 7 が OFF されると同時に、分割スイッチライン S W L 5 4 を介して分割スイッチ S W B 4 8 に ON 信号が送られ（終端データラインの順次選択）、ソースドライバ 7 0 の信号電位 S 6 1 がソースライン S B 1 2 に送られる。ここで、ソースライン S B 1 2 の極性は、時間 t 0 で選択（オン）されたときに（+）へ反転しているため、ここではその極性（+）自体は変化せず、ソースライン S B 1 2 および画素電極 P B 2 4 の電位が、ソースドライバ 7 0 から送られた信号電位 S 6 1 によって新たに書き換えられることになる。なお、ソースライン S B 1 2 および画素電極 P B 2 4 は、時間 t 0 での ON の後、時間 t 1 および t 5 で電位の突き上げを受けるが、ここ時間 t 6 で所望の電位に書き換えられるため、ゲートライン G 9 1 が非選択状態になる時間 t 7 ' 後は、所望の電位のまま維持される。）

40

なお、時間 t 7 ' 以降はゲートライン G 9 1 が OFF されるため、画素電極 P R 1 9 ~ P R 2 4 は、書き込まれた信号電位を維持する（なお、時間 t 7 ' における各画素電極での若干の電位変動は、ゲートライン G 9 1 を OFF にしたことによる一般的な現象である）。

【 0 0 9 2 】

ここで、上記の駆動方法においては、従来の駆動方法（図 6 参照）と比較して、各ソースライン間の寄生容量に起因するソースライン S R 7 およびソースライン S G 1 1 の電位変動を抑制でき、これによって画素電極 P R 1 9 および P G 2 3 の電位変動を抑制できる。これを以下に詳細に説明する。なお、図 4 は表示部 9 5 の各ソースライン S R 1 ~ S B

50

12間に存在する寄生容量(C101~C111)を模式的に説明するものである。

【0093】

まず、ソースラインSR7について説明する。時間t6で分割スイッチSWB48がONされるが、これと同期して、隣のブロックB54では、分割スイッチSWB42がONされる。上記したように、ブロックB54においても、ソースラインSB6(終端データライン、第2の終端データライン)の極性は時間t1で選択(オン)されたときに(+)へ反転しているため、ここではその極性(+)自体は変化せず、隣接するソースラインSR7と同じ極性(+)が維持される。

【0094】

ここで、互いに同極性であるソースラインSB6およびSR7間の寄生容量は無視できるほどに小さいため、分割スイッチSWB42(SWB48)がONされる時間t6において、ソースラインSB6に隣接するソースラインSR7(およびこれに繋がる画素電極PR19)が、両ソースライン間の寄生容量(寄生容量C106、図4参照)に起因する電位変動を受けることがない。

10

【0095】

なお、従来のように、ソースラインSB6の極性が(-)から(+)に反転した場合には、互いに極性の異なるソースラインSB6・SG7間に溜まった電荷がソースラインSR7に飛び込み、ソースラインSG7および画素電極PR19は電位の反動を受けてしまう(従来技術、図6の時間t5を参照)。

【0096】

次に、ソースラインSG11について説明する。時間t6で分割スイッチSWB48がONされるが、上記のように、ここではソースラインSB12の極性(+)自体は変化せず、隣接するソースラインSG11と同じ極性(+)が維持される。

20

【0097】

ここで、互いに同極性であるソースラインSG11およびSB12間の寄生容量は無視できるほどに小さいため、時間t6において、ソースラインSB12に隣接するソースラインSG11が、両ソースライン間の寄生容量(寄生容量C111、図4参照)による電位変動を受けることがない。

【0098】

なお、従来のように、ここでソースラインSB12の極性が(-)から(+)に反転した場合には、互いに極性の異なるソースラインSG11・SB12間に溜まった電荷がソースラインSG11に飛び込み、ソースラインSG11および画素電極PG23は電位の反動を受けてしまう(従来技術、図6の時間t5を参照)。

30

【0099】

図2には、この電位変動(突き上げ)の抑制効果が模式的に示されている。各ソースライン(SR7~SB12)および画素電極(PR19~PB24)の波形が積み重なっている部分が電位変動を示す部分である。同図にも示されるように、一水平期間が終了する時間t8において、ソースラインSR7~SG10には、それぞれ1回の電位変動を受けた後の電位、ソースラインSG11とソースラインSB12には、電位変動を受けていない電位が書き込まれている。

40

【0100】

なお、ソースラインSR7~SG10の受ける1回の電位変動の説明は以下の通りである。例えば、分割スイッチSWG44がONとなる時間t2において、ソースラインSG8の電位極性は、1つ前の水平期間に送られた電位極性から反転(-から+へ反転)する。

【0101】

すなわち、互いに極性の異なるソースラインSR7(+・SG8(-)間に溜まった電荷(寄生容量C107、図4参照)が、ソースラインSG8の極性が(+)に反転することによってソースラインSR7に飛び込み、ソースラインSG7および画素電極PR19が電位変動を受けるのである。時間t3~t5における、SG8~SG10の電位変動

50

についても同様である。

【0102】

以上から、本実施の形態（図2参照）の駆動方法においては、各ブロック（B54、B55）において、最後に書き込まれる画素電極とその1つ前に書き込まれる画素電極（PB18およびPG17、PB24およびPG23）には電位変動を受けない電位が書き込まれ、それ以外の画素電極（最初に書き込まれる画素電極PR13から画素電極PR16まで、画素電極PR19から画素電極PR22）には、電位変動を1回だけ受けた電位が書き込まれることがわかる。

【0103】

したがって、従来の駆動方法（図6参照）と比較して、ソースラインSR7およびSG11の電位変動を抑制でき、画素電極PR19およびPG23の電位変動を抑制できる。これにより、より目的の電位に近い信号電位を画素電極（PR13・・・）に書き込むことができ、表示部95におけるソースラインに沿った縦方向の表示ムラ自体（いわば濃淡）を減少させることができる。

【0104】

加えて、互いに隣接する、ソースラインSB6（第1の終端データライン）とソースラインSR7（第2の始端データライン）とは、突き上げを受けないソースラインと1回だけ突き上げを受けるソースラインとなる。これにより、図6に示される従来の駆動方法のように2回突き上げと突き上げなしのソースラインとが隣接してしまうことを回避でき、表示部95におけるソースラインに沿った縦方向の表示ムラを視認させにくくする効果もある。

【0105】

また、上記特許文献1に記載された方法と比較すると、ソースドライバ70からの出力の分割（時分割）も3に限られることはなく、本実施の形態における6分割やそれ以外の分割数も可能であり、ソースドライバ70の出力（S60、S61）本数を大幅に減少させることも可能である（本実施の形態の場合、ソースドライバ70の出力の本数は、時分割を用いない場合の1/6にできる）。また、ソースライン（SR1・・・）に対応させる色（R、G、B）の順序が限定されないため、設計上の自由度も高い。

【0106】

また、本実施の形態におけるソースライン（SR1・・・）の駆動方法は、上記のように、スイッチ（分割スイッチSWR37・・・）によってソースドライバ70からの出力（S60・・・）を分割しつつ、ソースライン（SR1・・・）を順次駆動するものであるため、ドライバ70から引き出される配線を少なくすることができる。すなわち、本発明の駆動方法は、特に、外形および配線ピッチに制約がある中小型の高解像度パネル（例えば、液晶パネル）への適用において、より一層効果的である（パネルの小型化とともに、ソースライン駆動の安定化、高品位の表示が可能となる）。

【0107】

〔実施の形態2〕

本発明を実施するための他の形態を図1および図3に基づいて説明すれば以下の通りである。

【0108】

図3は、全画面に均一な、例えば中間調を表示する際のブロックB55（図1参照）についてのタイミングチャートである。同図は一水平期間（1行のゲートラインを走査する期間）をTとしており、三水平期間（すなわち、ゲートラインG90、G91を含む3行分のゲートラインを走査する期間）について示したものである。

【0109】

すなわち、時間Tの間にブロックB55の6つのソースラインSR7～SB12にソースドライバ70からの信号電位S61が送られることによってブロックB55の各画素電極（PR19～PB24）に上記信号電位S61が書き込まれ、また、これと同期してブロックB54の画素電極（PR13～PB18）には信号電位S60が書き込まれ、時間

10

20

30

40

50

Tの間にゲートラインG91に繋がるすべての画素電極(P R 1 3 . . .)にソースドライバ70からの信号電位(S 6 0、S 6 1等)が書き込まれることになる。

【0110】

なお、各ソースラインS R 7 ~ S B 1 2および画素電極P R 1 9 ~ P B 2 4に充電すべき信号電位は図3おけるS 6 1のような駆動波形である。また、本実施の形態における駆動方法においては、信号電位S 6 1の極性は一水平期間T毎に反転する。

【0111】

図1および図3に示すように、時間t0でゲートラインG91が選択(ON)される。これと同期して、分割スイッチラインS W L 4 9を介して分割スイッチS W R 4 3にON信号が送られる(始端データラインであるソースラインS R 7の順次選択)とともに、分割スイッチラインS W L 5 4を介して分割スイッチS W B 4 8にON信号が送られる(終端データラインであるソースラインS B 1 2の初期選択)。この結果、ソースドライバ70からの信号電位S 6 1がソースラインS R 7およびソースラインS B 1 2に送られる。

10

【0112】

このとき、ソースラインS R 7およびS B 1 2の電位極性は、1つ前の水平期間(例えばG90の走査期間)に送られた信号電位の極性(-)から(+へ)反転する。そして、ソースラインS R 7に送られた信号電位S 6 1は薄膜トランジスタT R 3 1のソース・ドレインを介して画素電極P R 1 9に書き込まれ、ソースラインS B 1 2に送られた信号電位S 6 1は薄膜トランジスタT B 3 6のソース・ドレインを介して画素電極P B 2 4に書き込まれる。

20

【0113】

次に、分割スイッチS W R 4 3がOFFされる時間(t1)より前の時間t1'に、分割スイッチラインS W L 5 0を介して分割スイッチS W G 4 4にON信号が送られ、ソースドライバ70の信号電位S 6 1がソースラインS G 8に送られる(ソースラインS G 8の順次選択)。すなわち、1ライン前に選択されたソースラインS R 7の選択状態をOFFする前にソースラインS G 8の選択を行うのである。

【0114】

なお、ここでも、ソースラインS G 8の電位極性は、1つ前の水平期間に送られた信号電位の極性(-)から(+へ)反転する。そして、ソースラインS G 8に送られたソースドライバ70からの信号電位S 6 1が画素電極P G 2 0に書き込まれる。

30

【0115】

次に、分割スイッチS W G 4 4がOFFされる時間(t2)より前の時間t2'に、分割スイッチラインS W L 5 1を介して分割スイッチS W B 4 5にON信号が送られ(ソースラインS B 9の順次選択)、ソースドライバ70の信号電位S 6 1がソースラインS B 9に送られる。すなわち、1ライン前に選択されたソースラインS G 8の選択状態をOFFする前にソースラインS B 9の選択を行うのである。そして、このソースラインS B 9に送られたソースドライバ70からの信号電位S 6 1が画素電極P B 2 1に書き込まれる。

【0116】

同様に、時間t3'、時間t4'では、それぞれソースラインS R 1 0およびS G 1 1にソースドライバ70からの信号電位S 6 1が送られ、これに伴ってそれぞれ画素電極P R 2 2、P G 2 3に信号電位S 6 1が書き込まれる。

40

【0117】

そして、分割スイッチS W G 4 7がOFFされる時間(t5)より前の時間t5'に、分割スイッチラインS W L 5 4を介して分割スイッチS W B 4 8にON信号が送られ(終端データラインであるソースラインS B 1 2の順次選択)、ソースドライバ70の信号電位S 6 1がソースラインS B 1 2に送られる。なお、ソースラインS B 1 2の極性は時間t0で選択(ON)されたとき(終端データラインの初期選択)に(+)へ反転しているため、ここではその極性(+)自体は変化せず、ソースラインS B 1 2および画素電極P B 2 4の電位が、ソースドライバ70から送られた信号電位S 6 1によって新たに書き換

50

えられる。(ソースラインS B 1 2および画素電極P B 2 4は、時間t 0でのONの後、時間t 4'で電位の突き上げを受けるが、この時間t 5'で所望の電位に書き換えられるため、ゲートラインG 9 1が非選択状態になる時間t 7以後は、所望の電位のまま維持される。)

なお、時間t 7'以降はゲートラインG 9 1がOFFされるため、画素電極P R 1 9 ~ P R 2 4は、書き込まれた信号電位を維持する(なお、時間t 7'における各画素電極での若干の電位変動は、ゲートラインG 9 1をOFFにしたことによる一般的な現象である)。

【0118】

ここで、本実施の形態の駆動方法においては、各ソースライン(S R 6 ~ S B 1 2)間に存在する寄生容量によって各ソースラインS R 7 ~ S B 1 2の電位が変動を受けるのを抑制でき、これによって画素電極P R 1 9 ~ P B 2 4に書き込まれた電位が変動するのを抑制できる。これを以下に説明する。なお、上記のとおり図4は表示部95の各ソースライン(S R 1 ~ S B 1 2)間に存在する寄生容量C 1 0 1 ~ C 1 1 1を模式的に説明するものである。

10

【0119】

まず、始端データラインであるソースラインS R 7について説明する。ソースラインS R 7に隣接するソースラインが選択(ON)されるのは、ソースラインS G 8が選択される時間t 1'とソースラインS B 6が選択される時間t 5'である。

【0120】

時間t 1'においては、ソースラインS G 8が選択され、上記のとおり、ソースラインS G 8の電位極性は、1つ前の水平期間に送られた信号電位の極性(-)から(+へ)反転する。本実施の形態では、この時間t 1'において、1ライン前のソースラインS R 7に接続された分割スイッチS W R 4 3はONされた状態にある。したがって、時間t 0 ~ t 1'に互いに極性の異なるソースラインS R 7(+). S G 8(-)間に電荷が溜まり(寄生容量C 1 0 7)、かつ時間t 1'にソースラインS G 8の極性が(+)に反転しても、上記電荷(寄生容量による電荷)は、ソースラインS R 7に飛び込むことなく、外部に逃れることが可能になる。

20

【0121】

これにより、上記従来の方法(図6参照)あるいは上記実施の形態1に比較して、ソースラインS R 7およびS G 8間の寄生容量C 1 0 7(図4参照)による電荷がソースラインS R 7および画素電極P R 1 9に飛び込み、画素電極P R 1 9に書き込まれた電位が変動(突き上げ)を受けるのを抑制できる。

30

【0122】

さらに時間t 5'においては、分割スイッチS W B 4 8がオンされるが、これと同期して、隣のブロックB 5 4では、分割スイッチS W B 4 2がオンされる。上記したように、ブロックB 5 4においても、ソースラインS B 6の極性は時間t 0で選択(ON)されたときに(+)へ反転しているため、ここではその極性(+)自体は変化せず、隣接するソースラインS R 7と同じ極性(+)が維持される。すなわち、時間t 5'以前のソースラインS B 6(+). S R 7(+)間の電荷の溜まり(寄生容量)は、ほとんどない(無視できる程度)と考えられる。

40

【0123】

したがって、時間t 5'で分割スイッチS W B 4 2(S W B 4 8)がONされても、ソースラインS B 6に隣接するソースラインS R 7(およびこれに繋がる画素電極P R 1 9)が、電位変動を受けることがほとんどない。なお、従来のように、ここでソースラインS B 6の極性が(-)から(+)に反転した場合には、互いに極性の異なるソースラインS B 6. S G 7間に溜まった電荷がソースラインS R 7に飛び込み、ソースラインS G 7および画素電極P R 1 9は電位の反動を受けてしまう(図6の時間t 5を参照)。

【0124】

以上のように、本実施の形態においては、上記従来の方法(図6参照)あるいは実施の

50

形態１と異なり、ソースラインＳＲ７およびＳＧ８間の寄生容量Ｃ１０７の影響のみならず、ソースラインＳＢ６およびＳＲ７間の寄生容量Ｃ１０６の影響も受けず、したがって、ソースラインＳＲ７および画素電極ＰＲ１９には、時間 t_7' 以後、電位変動を受けていない電位（所望の信号電位）が書き込まれる。

【０１２５】

また、ソースラインＳＧ８についても、時間 t_2' でソースラインＳＢ９の極性が（－）から（＋）に反転しても、分割スイッチＳＷＧ４４がＯＮ（開いた）状態であるため、ソースラインＳＧ８およびソースラインＳＢ９間の寄生容量１０８（図４参照）による電荷がソースラインＳＧ８および画素電極ＰＧ２０に流れ込むのを抑制でき、画素電極ＰＧ２０に書き込まれた電位が変動（突き上げ）を受けるのを抑制できる。

10

【０１２６】

ソースラインＳＢ９、ＳＲ１０についてもソースラインＳＧ８の場合と同様であり、それぞれ、寄生容量１０９、１１０（図４参照）による電荷がソースラインＳＢ９、ＳＲ１０および画素電極ＰＢ２１、ＰＲ２２に流れ込むのを抑制でき、当該画素電極ＰＢ２１、ＰＲ２２に書き込まれた電位が変動（突き上げ）を受けるのを抑制できる。

【０１２７】

また、ソースラインＳＧ１１については、時間 t_5' に、ソースラインＳＢ１２が選択されても、このソースラインＳＢ１２の極性は、時間 t_0 で選択されたときに既に（＋）へ反転しているため、ここではその極性（＋）自体は変化せず、隣接するソースラインＳＧ１１と同じ極性（＋）が維持される。すなわち、時間 t_5' 以前のソースラインＳＧ１１（＋）・ＳＢ１２（＋）間の電荷の溜まり（寄生容量）は、ほとんどないと考えられる。したがって、時間 t_5' で分割スイッチＳＷＢ４８がオンされても、ソースラインＳＧ１１（およびこれに繋がる画素電極ＰＧ２３）が、電位変動を受けることはない。

20

【０１２８】

なお、ソースラインＳＢ１２については、時間 t_0 でのオンの後、時間 t_4' で電位の突き上げを受けるが、時間 t_5' において順次選択されたときに、所望の電位に書き換えられるため、ゲートラインＧ９１が非選択状態になる時間 t_7' 以後は、所望の電位のまま維持される。）

図３には、上記した、本実施の形態における電位変動（突き上げ）の抑制効果が模式的に示されている。各ソースライン（ＳＲ７～ＳＢ１２）および画素電極（ＰＲ１９～ＰＢ２４）の波形が積み重なっている部分が電位変動を示す部分である。

30

【０１２９】

図３に示されるように、ブロックＢ５５（図１参照）において、一水平期間 $t_0 \sim t_7$ 後（ゲートラインＧ９１が非選択状態になる時間 t_7 以後）、すべての画素電極（ＰＲ１９～ＰＢ２４）には、電位変動（突き上げ）を受けない電位（所望の信号電位）が書き込まれている。

【０１３０】

以上から、本実施の形態（図３参照）の駆動方法を用いると、各ブロック（Ｂ５４、Ｂ５５）のすべての画素電極（ＰＲ１３～ＰＢ１８あるいはＰＲ１９～ＰＢ２４）が、一水平期間後（時間 t_7 以後のゲートラインＧ９１の非選択期間）に、所望の信号電位が書き込まれた状態になることがわかる。

40

【０１３１】

また上記方法では、一度全ての分割スイッチＳＷＲ３７～ＳＷＢ４８（ソースラインＳＲ１～ＳＢ１２）をＯＮにした後に、各ソースライン（ＳＲ７・・・）に目的の電位を書き込む方法に比較して、駆動回路７５（図１参照）や分割スイッチ回路８０等への負荷を少なくしつつ、各ソースライン（ＳＲ１・・・）に所望の電位を書き込むことができる。

【０１３２】

これにより、図６に示すような従来の方法と比較して、画素電極（ＰＲ１３・・・）に、より所望の電位に近い信号電位を書き込むことができるため、表示部９５の全体で電位変動の影響を大幅に抑制することができる。この結果、縦縞状の表示ムラを大幅に改善す

50

ることができる。

【0133】

さらに、上記特許文献1に記載された方法と比較しても、ソースドライバ70からの出力の分割(時分割)も3に限られることはなく、本実施の形態における6分割やそれ以外の分割数も可能であり、ソースドライバ70の出力(S60、S61)本数を大幅に減少させることも可能である(本実施の形態の場合、ソースドライバ70の出力の本数は、時分割を用いない場合の1/6にできる)。また、ソースライン(SR1・・・)に対応させる色(R、G、B)の順序が限定されないため、設計上の自由度も高い。

【0134】

また、本発明のデータライン(ソースライン)の駆動方法は、上記のように、スイッチ(分割スイッチSWR37・・・)によってソースドライバ70からの出力(S60・・・)を分割しつつ、ソースライン(SR1・・・)を順次駆動するものであるため、ドライバ70から引き出される配線を少なくすることができる。すなわち、本発明の駆動方法は、特に、外形および配線ピッチに制約がある中小型の高解像度パネル(例えば、液晶パネル)への適用において、より一層効果的である(パネルの小型化とともに、ソースライン駆動の安定化、高品位の表示が可能となる)。

【0135】

なお、上記実施の形態2においては、時間t0で分割スイッチSWB48にON信号を送り、ソースラインSB12の選択(終端データラインの初期選択)を行っているが、この選択を行うべき時間は、時間t0(すなわち、始端データラインたるソースラインSR7の順次選択と同期する時間)に限定されない。

【0136】

このソースラインSB12についての順次選択に加えた(順次選択時より前の)選択は、ソースラインSR7がOFFされる時間t1までに行われればよく、例えば、時間t1'(ソースラインSG8が選択される時間)から時間t1(ソースラインSR7がOFFされる時間)の間の時間T1'に行うことも可能である(OFFするのは順次選択される時間t5'までの所定の時間)。

【0137】

このような場合、時間t0でソースラインSR7の電位極性が(+)に反転し、これから時間T1'までの間は、ソースラインSB6の極性が一水平期間前に送られた(-)になり、ソースラインSR7の極性が(+)となり、両ソースライン間の電荷(寄生容量)は無視できない。しかし、時間T1'にソースラインSB6(SB12)が選択され、その極性が(-)から(+)に反転しても、時間T1'には、分割スイッチSWR43が開き、ソースラインSR7が選択(オン)状態であるため、上記電荷がソースラインSR7、画素電極PR19に飛び込むのを抑制できる(外部に逃がすことができる)。

【0138】

ただ、この場合には、ソースラインSB6を選択する時間T1と、ソースラインSG8を選択する時間t1'とが密接し、ソースラインSG7の両側のソースラインをほぼ連続してONさせることになるため、ソースラインSR7(画素電極PR19)が寄生容量(C106・107)の影響を受けやすくなる。

【0139】

したがって、このソースラインSB12についての初期選択は、ソースラインSR7がOFFされる時間t1よりある程度前(例えば、本実施の形態のように時間t0)に行われることが好ましい。

【0140】

さらに、上記実施の形態2では、始端データラインであるソースラインSR7より前に、ソースラインSB12を選択しても構わない。例えば、ゲートラインG91がONされるのと同期して、あるいはその後に、終端データラインであるソースラインSB12をまず選択し、その後、始端データライン(ソースラインSR7)から終端データライン(ソースラインSB12)に対し順次選択を行っても構わない。

10

20

30

40

50

【0141】

なお、上記実施の形態1、2ではソースドライバ70からの出力1本を6つの分割スイッチ（例えば、ブロックB54においてSWR37～SWB42）で分割し6本のソースライン（例えば、ブロックB54においてSR1～SB6）を駆動する場合を説明しているが、これに限定されることはない。ソースドライバからの1本の出力を所定のスイッチで分割し、複数本のソースラインを駆動する構成であればよい。

【0142】

また、各ソースライン（SR1、SG2、SB3、・・・）に対応する色をR、G、Bの順としたが、これに限定されない。例えば、各ブロックにおいて最初に書き込まれるソースラインをB（青）に対応させることも可能である。

10

【0143】

さらに、上記各ソースライン（SR2、SG2、SB3、・・・SB12）が選択されてから上記1ライン前に選択されたデータライン（SR1、SG2、SB3、・・・SG11）の選択状態をOFFにするまでの時間（オーバーラップ時間）は、各ソースラインを選択する際の遅延時間（例えば、SWL49～54の配線抵抗等に起因する分割スイッチSWR37・・・へのON信号等の遅延時間）に基づいて決定されていてもよい。

【0144】

なお、本発明の方法は、ソースドライバ70からの出力1本（S61・・・）をスイッチ（SWR43・・・）で複数に分割することにより、複数のソースライン（SR7・・・）を駆動し、かつ一水平期間Tごとに液晶に印加する電圧の極性を反転させる駆動方法において、SWB48，SWR43，SWG44・・・SWB48の順でスイッチをONにすることを特徴とする駆動方法ともいえる。

20

【0145】

また、本発明の液晶表示装置は、ソースドライバ70からの出力1本（S61・・・）をスイッチ（SWR43・・・）で複数に分割することにより、複数のソースライン（SR7・・・）を駆動し、かつ一水平期間Tごとに液晶に印加する電圧の極性を反転させる駆動方法において、SWB48，SWR43，SWG44・・・SWB48の順でスイッチをONにすることを特徴とする駆動方法を用いた液晶表示装置ともいえる。

【0146】

本発明は上述した各実施の形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせ得られる実施形態についても本発明の技術的範囲に含まれる。

30

【産業上の利用可能性】

【0147】

本発明のデータラインの駆動方法によると、複数のデータライン各々に出力手段からの出力を書き込む際に各データライン間の寄生容量に起因するデータラインの電位変動を抑制（あるいはなくすことが）できるため、例えば、各画素電極に対応して設けられた複数のソースラインに出力手段たるデータドライバからの信号電位を書き込むような表示装置（例えば、液晶表示装置）に利用可能である（特に、外形および配線ピッチに制約がある中小型の高解像度パネルへの利用において、より一層効果的である）。

40

【図面の簡単な説明】

【0148】

【図1】本発明の液晶表示装置の表示部を示すブロック図である。

【図2】本発明における液晶表示装置の駆動方法の一実施形態を示すタイミングチャートである。

【図3】本発明における液晶表示装置の駆動方法の他の実施形態を示すタイミングチャートである。

【図4】本発明の液晶表示装置の表示部に存在する寄生容量を説明するブロック図である。

【図5】従来の液晶表示装置の表示部を示すブロック図である。

50

【図 6】従来の液晶表示装置の駆動方法を示すタイミングチャートである。

【図 7】従来の液晶表示装置の表示部に存在する寄生容量を説明するブロック図である。

【符号の説明】

【 0 1 4 9 】

S R、S G、S B ソースライン（複数のデータライン）

B 5 4・5 5 ブロック（データラインの組）

S R 1・S R 7 ソースライン（始端データライン）

S B 6・S B 1 2 ソースライン（終端データライン）

7 0 ソースドライバ（出力手段）

S 6 0・S 6 1 ソースドライバからの出力（出力手段からの出力、信号電位）

10

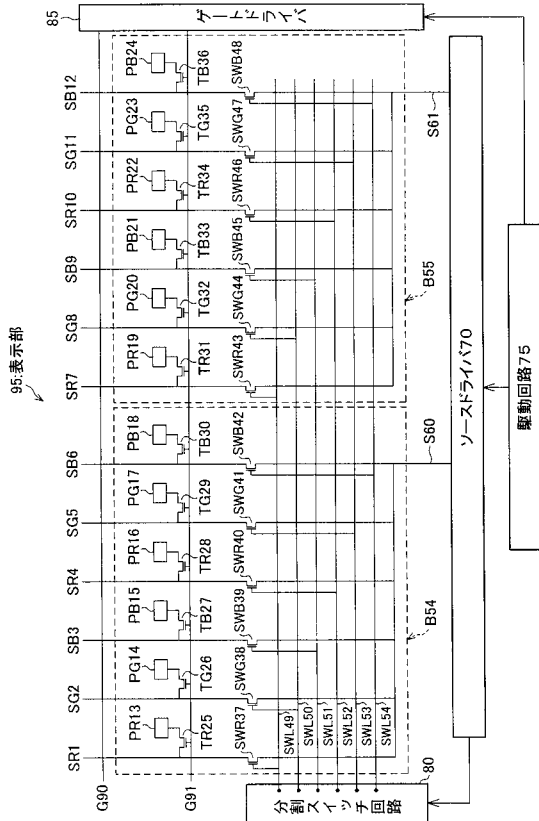
T ー水平期間（第 1 あるいは第 2 の所定期間）

S W R、S W G、S W B 分割スイッチ（スイッチ）

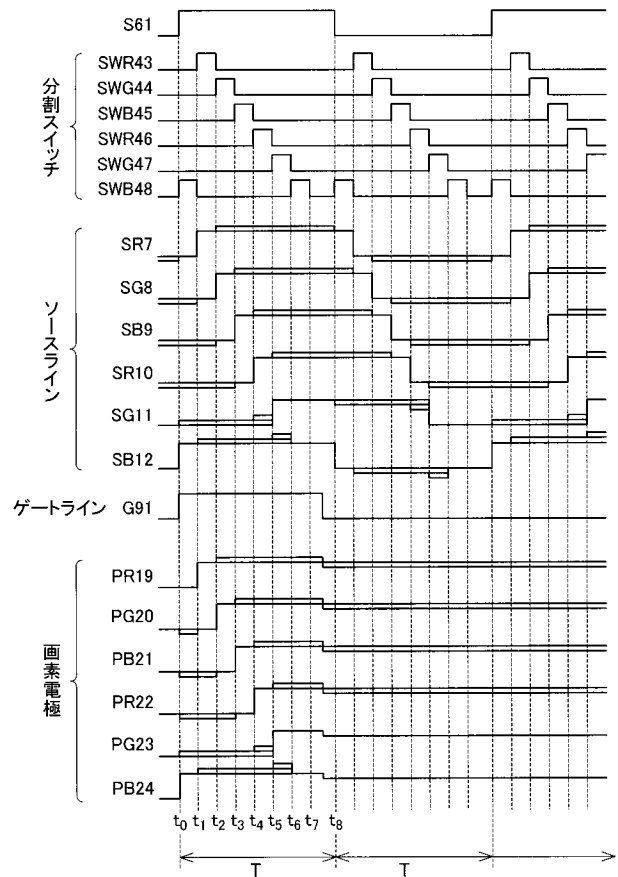
P R、P G、P B 画素電極（液晶表示装置の画素）

T R、T G、T B 薄膜トランジスタ

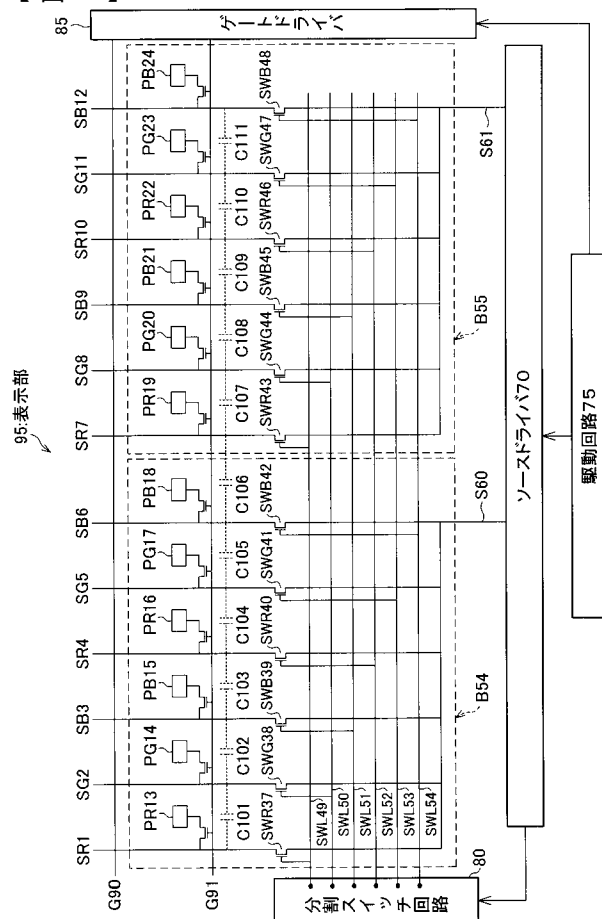
【図 1】



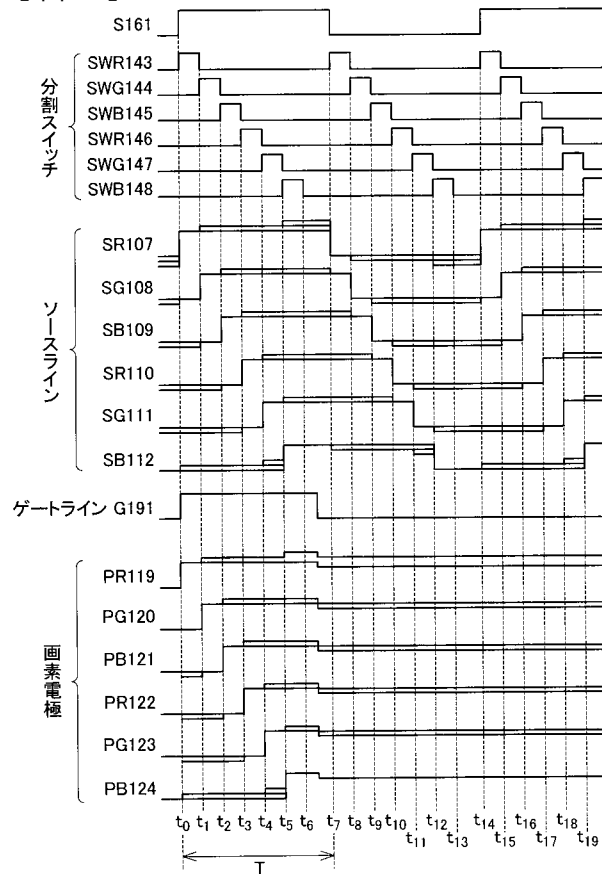
【図 2】



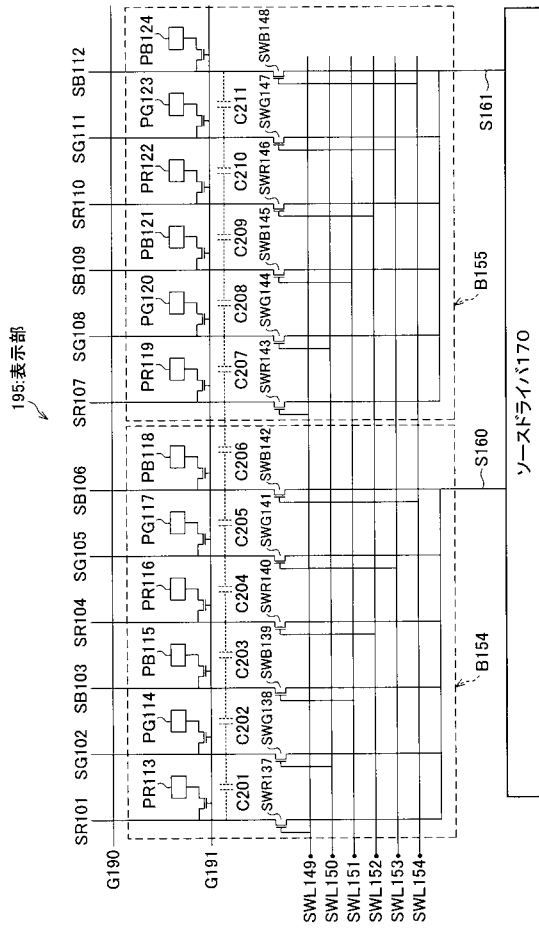
【 図 4 】



【 図 6 】



【図7】



フロントページの続き

(51)Int.Cl.⁷

F I

テーマコード(参考)

G 0 9 G 3/20 6 2 3 X

G 0 9 G 3/20 6 2 3 Y

G 0 9 G 3/20 6 4 2 B

(72)発明者 永田 尚志

大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

F ターム(参考) 2H093 NA16 NA51 NB01 NB07 NB11 NC10 NC12 NC16 NC21 NC34

ND06 ND15 ND31 ND60

5C006 AC11 AC21 AF43 AF71 BB16 BC11 BC23 FA16 FA22

5C080 AA10 BB05 DD05 EE29 FF07 FF11 JJ02 JJ04

专利名称(译)	驱动数据线的方法，使用该方法的显示装置和液晶显示装置		
公开(公告)号	JP2005148314A	公开(公告)日	2005-06-09
申请号	JP2003384183	申请日	2003-11-13
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	奥野晴美 山田淳一 永田尚志		
发明人	奥野 晴美 山田 淳一 永田 尚志		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 G11C8/00		
CPC分类号	G09G3/3685 G09G3/3614 G09G2310/0297 G09G2310/06 G09G2320/0219		
FI分类号	G09G3/36 G02F1/133.550 G02F1/133.575 G09G3/20.621.A G09G3/20.621.B G09G3/20.623.X G09G3/20.623.Y G09G3/20.642.B		
F-TERM分类号	2H093/NA16 2H093/NA51 2H093/NB01 2H093/NB07 2H093/NB11 2H093/NC10 2H093/NC12 2H093/NC16 2H093/NC21 2H093/NC34 2H093/ND06 2H093/ND15 2H093/ND31 2H093/ND60 5C006/AC11 5C006/AC21 5C006/AF43 5C006/AF71 5C006/BB16 5C006/BC11 5C006/BC23 5C006/FA16 5C006/FA22 5C080/AA10 5C080/BB05 5C080/DD05 5C080/EE29 5C080/FF07 5C080/FF11 5C080/JJ02 5C080/JJ04 2H193/ZA04 2H193/ZD21 2H193/ZF22 2H193/ZF36		
代理人(译)	木岛隆一 金子 一郎		
其他公开文献	JP3875229B2		
外部链接	Espacenet		

摘要(译)

提供一种源极线驱动方法，其能够抑制（消除）由于每个源极线之间的寄生电容而导致的每个源极线和像素电极的电势变化。 解决方案：来自源驱动器的一个输出S61被分成多条线，分别对应于各自的源线SR7至SB12，并将它们分成块（源线SR7（起始端数据线）至SB12（结束端数据线））。在每个块中，在第一水平周期T中，分频输出的信号电势被施加到由开关选择的每条源线，在随后的第二水平周期T中，输出为一种驱动源极线的方法，该方法在每个水平周期中向每个源极线施加相反极性的信号电势，同时执行顺序选择以依次选择源极线SB12的源极线SR7〜SB12，除了该顺序选择之外，在关闭之前还选择了源极线SR7。[选择图]图2

