

(19)日本国特許庁 (J P)

公開特許公報 (A)

(11)特許出願公開番号

特開2003 - 316328

(P2003 - 316328A)

(43)公開日 平成15年11月7日(2003.11.7)

(51)Int.Cl. ⁷	識別記号	F I	テ-マコード [*] (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 2
G 0 2 F 1/133	550	G 0 2 F 1/133	2 H 0 9 3
	1/1368		5 C 0 0 6
G 0 9 G 3/20	611	G 0 9 G 3/20	5 C 0 8 0
	612		612 D

審査請求 未請求 請求項の数 5 O L (全 16数) 最終頁に続く

(21)出願番号 特願2002 - 121634(P2002 - 121634)

(22)出願日 平成14年4月24日(2002.4.24)

(71)出願人 502356528

株式会社 日立ディスプレイズ

千葉県茂原市早野3300番地

(71)出願人 000233088

日立デバイスエンジニアリング株式会社

千葉県茂原市早野3681番地

(72)発明者 後藤 充

千葉県茂原市早野3300番地 株式会社日立

製作所ディスプレイグループ内

(74)代理人 100075096

弁理士 作田 康夫

最終頁に続く

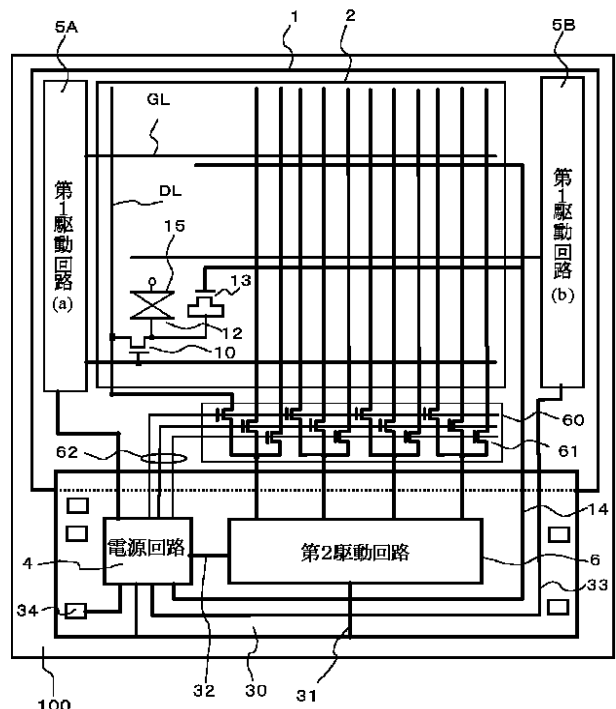
(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 小型携帯機器に用いられる液晶表示装置にして、駆動回路一体型で回路規模が小さな液晶表示装置を提供する。

【解決手段】 液晶表示パネルと、液晶駆動回路とを備える液晶表示装置であって、液晶駆動回路は液晶表示パネルと同様な工程で形成された第1の駆動回路と、液晶表示パネルの1辺側に実装される第2の駆動回路とからなり、第1の駆動回路の1つの出力はn本の信号線に接続可能で、第2の駆動回路は第1の駆動回路に信号を供給可能な構成とする。また、液晶表示パネルには保持容量素子が設けられ、第2の駆動回路から保持容量素子に信号が供給される。さらに、第2の駆動回路は、第1の駆動回路と保持容量素子とに信号を供給するために、昇圧回路を有する。

図4



【特許請求の範囲】

【請求項 1】 第 1 の基板と、第 2 の基板と、前記第 1 の基板と第 2 の基板の間に挟まれた液晶組成物と、前記第 1 の基板に設けられた複数の画素電極と、前記画素電極に映像信号を供給するスイッチング素子と、前記スイッチング素子に映像信号を供給する映像信号線と、前記スイッチング素子を制御する走査信号を供給する走査信号線と、前記第 1 の基板に形成される第 1 の駆動回路と、前記スイッチング素子形成後に前記第 1 の基板に接続される第 2 の駆動回路と、前記第 1 の基板に設けられた保持容量素子とを有し、前記第 1 の駆動回路は、 n 本毎の前記映像信号線に信号を供給可能で、前記第 2 の駆動回路は、前記保持容量素子に信号を供給可能なことを特徴とする液晶表示装置。

【請求項 2】 第 1 の基板と、第 2 の基板と、前記第 1 の基板と第 2 の基板の間に挟まれた液晶組成物と、前記第 1 の基板に設けられた複数の画素電極と、前記画素電極に映像信号を供給するスイッチング素子と、前記スイッチング素子に映像信号を供給する映像信号線と、前記スイッチング素子を制御する走査信号を供給する走査信号線と、前記第 1 の基板に形成される第 1 の駆動回路と、前記スイッチング素子形成後に前記第 1 の基板に接続される第 2 の駆動回路と、前記第 1 の基板に設けられた保持容量素子とを有し、前記第 1 の駆動回路は、 n 本毎の前記映像信号線に信号を供給可能で、前記第 2 の駆動回路は、昇圧回路を有することを特徴とする液晶表示装置。

【請求項 3】 請求項 2 に記載の液晶表示装置において、前記昇圧回路は前記保持容量に電圧を供給するものであることを特徴とする液晶表示装置。

【請求項 4】 第 1 の基板と、第 2 の基板と、前記第 1 の基板と第 2 の基板の間に挟まれた液晶組成物と、前記第 1 の基板に設けられた複数の画素電極と、前記画素電極に映像信号を供給するスイッチング素子と、前記スイッチング素子に映像信号を供給する映像信号線と、前記スイッチング素子を制御する走査信号を供給する走査信号線と、前記第 1 の基板に形成される第 1 の駆動回路と、前記第 1 の基板に設けられた保持容量素子と前記保持容量素子に電圧を供給する電源回路とを有し、前記第 1 の駆動回路は、 n 本毎の前記映像信号線に信号を供給可能で、前記電源回路は、前記スイッチング素子をオン状態とする電圧よりも高電圧の制御信号を供給可能なことを特徴とする液晶表示装置。

【請求項 5】 請求項 4 に記載の液晶表示装置において、前記昇圧回路から出力する前記制御信号は前記保持容量に供給される電圧と同様の高電圧であることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置に係

わり、特に、携帯型表示装置に用いられる液晶表示装置の駆動回路に適用して有効な技術に関する。

【0002】

【従来の技術】STN (Super Twisted Nematic) 方式、あるいは TFT (Thin Film Transistor) 方式の液晶表示装置は、ノート型パソコン等の表示装置として広く使用されている。これらの液晶表示装置は、液晶表示パネルと、液晶表示パネルを駆動する駆動回路を備えている。

【0003】このような液晶表示装置において、携帯電話機等の携帯用端末装置の表示装置として利用されるものが増加している。液晶表示装置を携帯用端末装置の表示装置として用いる場合には、従来の液晶表示装置に比べて、さらに小型、高精細、のものが望まれる。

【0004】小型化、高精細化が可能な液晶表示装置では、スイッチング素子としてポリシリコン TFT を用い、画素電極を形成する基板と同一の基板上に、駆動回路を形成する液晶表示装置（以下駆動回路一体型液晶表示装置と呼ぶ）が知られている。

【0005】

【発明が解決しようとする課題】携帯電話機等の携帯用端末装置の表示装置は、画像付きメール等の普及に伴い、高画質、高精細化等、画像表示機能のさらなる向上が望まれている。また、携帯端末であることから低消費電力化が求められており、さらには、コスト競争力の強化も重要な課題である。

【0006】携帯端末装置の小型化に伴う問題点として、液晶表示装置の駆動回路を実装するスペースが減少することがあげられる。さらに、実装方法に関して、携帯端末装置では、装置の中心線と表示画面の中心とが重なる配置方法である所謂画面センター化の要望があり、駆動回路を実装する位置が制限され、配置に考慮が必要である。さらには、従来の液晶表示装置では、表示画面の隣合う 2 辺に駆動回路が設けられていたが、1 辺にのみ駆動回路を実装する所謂 3 辺フリー化の要望もある。また、実装面積の縮小及び、低コスト化のために、実装部品の削減の必要もある。

【0007】また、小型の表示装置に高精細化を求めると、1 画素あたりのピッチが小さく、画素の開口率が減少する問題がある。さらには、画面サイズの増大に伴い画素数が増加すると、駆動速度に対して駆動回路の性能が追従できなくなる問題や、回路規模が増大し信号及び電源用の配線の引き回しが長くなり、信号波形の歪みや、ノイズの影響が無視できなくなるという問題が生じる。

【0008】本発明は、前記従来技術の問題点を解決するためになされたものであり、本発明の目的は、小型の液晶表示装置において、最適な駆動回路を実現する技術を提供することにある。

【0009】本発明の前記ならびにその他の目的と新規

な特徴は、本明細書の記述及び添付図面によって明らかにする。

【0010】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記の通りである。

【0011】液晶表示パネルと、液晶駆動回路とを備える液晶表示装置であって、液晶駆動回路は液晶表示パネルと同様な工程で形成された第1の駆動回路と、液晶表示パネルの1辺側に実装される第2の駆動回路とからなり、第1の駆動回路の1つの出力はn本の信号線に接続可能で、第2の駆動回路は第1の駆動回路に信号を供給可能な構成とする。また、液晶表示パネルには保持容量素子が設けられ、第2の駆動回路から保持容量素子に信号が供給される。

【0012】さらに、第2の駆動回路は、第1の駆動回路と保持容量素子とに信号を供給するために、昇圧回路を有する。

【0013】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を詳細に説明する。なお、実施の形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0014】図1は、本発明の実施の形態の液晶表示装置の基本構成を示すブロック図である。同図に示すように、本実施の形態の液晶表示装置100は、液晶表示パネル1と、コントローラ3と、電源回路4と、駆動回路50とから構成される。

【0015】液晶表示パネル1は、画素電極12、薄膜トランジスタ10、保持容量素子13等が形成されるTFT基板2と、カラーフィルタ等が形成されるフィルタ基板（図示せず）とを、所定の間隙を隔てて重ね合わせ、該両基板間の周縁部近傍に枠状に設けたシール材により、両基板を貼り合わせると共に、シール材の一部に設けた液晶封入口から両基板間のシール材の内側に液晶を封入、封止し、さらに、両基板の外側に偏光板を貼り付けて構成される。なお、本実施の形態は対向電極15がTFT基板2に設けられる所謂横電界方式の液晶表示パネルにも、対向電極15がフィルタ基板に設けられる所謂縦電界方式の液晶表示パネルにも同様に適用される。

【0016】各画素は、画素電極12と薄膜トランジスタ10から成り、複数の走査信号線（またはゲート信号線）GLと映像信号線（またはドレイン信号線）DLとの交差する部分に対応して設けられる。

【0017】各画素の薄膜トランジスタ10は、ソースが画素電極12に接続され、ドレインが映像信号線DLに接続され、ゲートが走査信号線GLに接続される。この薄膜トランジスタ10は、画素電極12に表示電圧（階調電圧）を供給するためのスイッチとして機能す

る。また、画素電極12には保持容量素子13が接続されている。保持容量素子13は画素電極に書き込まれた電圧を保持するための素子である。

【0018】なお、ソース、ドレインの呼び方は、バイアスの関係で逆になることもあるが、ここでは、映像信号線DLに接続される方をドレインと称する。

【0019】コントローラ3と、電源回路4、駆動回路50とは、液晶表示パネル1のTFT基板2を構成する透明性の絶縁基板（ガラス基板、樹脂基板等）に、それぞれ電気的に接続される。コントローラ3から送出されたデジタル信号（表示データ、クロック信号等）、および電源回路4から供給される電源電圧は、駆動回路50に入力される。

【0020】コントローラ3は、半導体集積回路（LSI）から構成され、外部から送信されてくるクロック信号、ディスプレイタイミング信号、水平同期信号、垂直同期信号の各表示制御信号および表示用データ（R・G・B）を基に、駆動回路50を制御・駆動する。

【0021】駆動回路50は、TFT基板2とは別の基板に形成された半導体集積回路（LSI）又は、TFT基板2と同じ基板に形成された半導体回路から構成され、走査信号線GLの駆動と、映像信号線DLの駆動と、保持容量素子13に保持容量信号線14を介して、信号を供給している。

【0022】駆動回路50は、コントローラ3から送出されるフレーム開始指示信号（FLM、以下スタート信号とも呼ぶ）およびシフトクロック（CL1）に基づき、1水平走査時間（以下1Hとも呼ぶ）毎に、順次液晶表示パネル1の各走査信号線GLにHighレベルの選択走査電圧（走査信号）を供給する。これにより、液晶表示パネル1の各走査信号線GLに接続された複数の薄膜トランジスタ10が、1水平走査時間1Hの間導通する。

【0023】また、駆動回路50は画素が表示すべき階調に対応する階調電圧を映像信号線DLに出力する。薄膜トランジスタ10がオン状態になると、映像信号線DLがから階調電圧（映像信号）が画素電極12に供給される。その後、薄膜トランジスタ10がオフ状態となることで画素が表示すべき映像に基づく階調電圧が画素電極12に保持される。

【0024】保持容量素子13は画素電極12に接続された電極と、保持容量信号線14に接続した電極との間で容量を形成しており、該容量により画素電極12にを入力した階調電圧を保持する。従来、保持容量信号線14で供給される信号には、対向電極15に供給される共通電圧（VCOM）と同等な電圧が供給されるが、本実施の形態では、保持容量信号線14で供給される信号は、画素電極に供給される階調電圧よりも高い電圧が供給される。

【0025】図2は、図1に示す駆動回路を2つに分け

た実施例を示す。図 2 では、駆動回路は T F T 基板 2 に形成された第 1 駆動回路 5 と、T F T 基板 2 とは別基板に形成され、液晶表示パネル 1 に接続された第 2 駆動回路 6 とで構成される。第 1 駆動回路 5 は走査信号線 G L に走査信号を出力する第 1 駆動回路 5 A、5 B とが、T F T 基板 2 の図中左右に分離して設けられている。また、第 2 駆動回路は映像信号線 D L に階調電圧を供給する回路であり、図中下方に設けられている。

【0026】なお、第 1 の駆動回路は T F T 基板 2 と同様の工程で形成される回路であり、第 2 駆動回路 6 はシリコン基板等に形成された集積回路で、T F T 基板 2 とは別工程で形成され、液晶表示パネル 1 完成後に異方性導電膜等により接続される回路である。

【0027】なお、図 2 では走査信号線 G L に走査信号を出力する第 1 駆動回路 5 A、5 B とを、分離して T F T 基板 2 の図中左右に設けたが、走査信号線 G L に走査信号を出力する第 1 駆動回路を一つにして、T F T 基板 2 の左右どちらか片側に設けることも可能である。また、T F T 基板 2 の図中下側に設けてもよい。

【0028】図 2 に示す構成では、走査信号線 G L を駆動する駆動回路は走査信号線 G L の延長線上（図中では液晶表示パネル 1 の左右）に設けられている。しかしながら、携帯電話機等の携帯電子機器では、表示画面部分の横幅が狭いことと、利用者に好まれる機器デザインの理由より、機器の中心線上に表示画面の中心が位置する所謂画面センター化の要望がある。よって、表示画面の両横側には第 2 駆動回路 5 A、5 B を配置する十分な領域が無いことから、第 2 駆動回路 5 A、5 B は液晶表示パネル 1 に設けたスイッチング素子等と同様の半導体製造工程により形成する方法が用いられる。

【0029】すなわち、液晶表示パネル 1 を形成する際に、駆動回路も作り込んでおけば、比較的狭い領域に駆動回路を形成することが可能で、さらには外部接続端子等の構成を省略することができる。なお、絶縁基板上に駆動回路を形成可能な半導体層としてはポリシリコン半導体層等の結晶構造が単結晶に近い半導体層が利用可能である。

【0030】図 2 では、保持容量素子 13 としてスイッチング素子 10 と同様の構成を用いている（MOS キャップ容量）。すなわち、画素に設けられたスイッチング素子 10 では、ゲート電極が半導体層及び、絶縁膜を介して、ソース・ドレイン領域と重なっており容量（ゲート寄生容量）を形成する。保持容量素子 13 もスイッチング素子 10 と同様の構成をしており、ゲート電極は半導体層及び、絶縁膜を介して、ソース・ドレイン領域と重なっており容量素子を形成する。図 2 に示すように、保持容量素子 13 を構成する 1 方の電極（以下 S D 側対向電極とも呼ぶ）は、ドレイン領域とソース領域とが短絡され、画素電極に電気的に接続している。また、保持容量素子 13 を構成する他方の電極（G 側対向電極）は

ゲート電極で形成されている。

【0031】本実施の形態では、スイッチング素子 10 は n 型トランジスタであり、保持容量素子 13 のゲート電極には、画素電極に印加された電圧よりも高い電圧が印加される。保持容量素子 13 のゲート電極に保持容量信号線 14 を介して高電圧が印加されると、保持容量素子 13 を構成する半導体層（チャネル部）の電気抵抗が低下し、半導体層も容量素子の電極として機能する。特に、ゲート電極と半導体層との間の絶縁膜（例えばゲート酸化膜）は、膜厚が薄いため保持容量素子 13 の各電極の面積が、従来に比較して小さくても十分な容量を得ることができる。

【0032】従来、保持容量信号線 14 で供給される信号には、対向電極 15 に供給される共通電圧と同等な電圧が供給されたが、本実施の形態では、画素電圧に供給される階調電圧よりも高い電圧が供給され、さらには、走査信号よりも高い電圧が供給される。スイッチング素子 10 が n 型トランジスタの場合に、保持容量素子 13 をオンするためにゲート電極に印加される電圧（ V_{th} ）は、画素電極に印加された電圧よりも十分に高い電圧とする必要がある。すなわち、スイッチング素子 10 をオンにする走査信号は、画素電極に印加された電圧よりも高い電圧である。

【0033】さらに、保持容量素子 13 が容量素子として機能するように、チャネル部に充分な反転層が発生するためには、保持容量素子 13 の G 側対向電極に印加される電圧（ V_{sg} ）は、 $V_{sg} > V_{th}$ である必要がある。すなわち、保持容量素子 13 に印加される電圧（G 側対向電極電圧）は走査信号の高電位側電圧よりも高い電圧である必要がある。そのため、電源回路 4 は走査信号よりも高電圧の電源電圧を形成する必要があることとなる。なお、電源回路 4 で高電圧を形成する昇圧回路の詳細については後述する。

【0034】次に図 2 に示す各回路の配置の問題点について説明する。図 2 においては、第 2 駆動回路 6 とコントローラ 3 と電源回路 4 とが、別々に設けられることから、各回路に接続される配線のレイアウトに問題が生じる。図 2 では、コントローラ 3 が右側で、電源回路 4 が左側に位置しており、コントローラ 3 から左側の第 1 駆動回路 5 A までの配線は、電源回路 4 から出力する配線を避けて設ける必要がある。例えば、配線をフレキシブル基板等に形成する場合は、高価な多層基板を用いる必要がある。そのため、各回路を同一チップで形成したり、出力端子位置を工夫することとした。

【0035】図 3 にコントローラ 3 と映像信号線出力回路とを 1 つの基板上にまとめて第 2 駆動回路 6 として形成し、フレキシブル基板 30 に搭載した構成を示す。

【0036】符号 31 は入力配線で、外部からの信号が第 2 駆動回路 6 や電源回路 4 に入力する。配線 32 は電源回路 4 から第 2 駆動回路に電圧を供給する配線で、配

線 33 は第 2 駆動回路 6 から第 1 駆動回路 5 に接続する配線である。符号 34 は、コンデンサ等の外付け部品であり、第 2 駆動回路 6 に必要な外付け部品 34 がフレキシブルプリント基板 30 に搭載されている。電源回路 4 には昇圧回路が内蔵されており、昇圧回路に用いられるコンデンサが電源回路 4 に接続されている。

【0037】図 3 に示すように、コントローラ 3 と映像信号線出力回路とを 1 つのチップにまとめて形成すると、フレキシブル基板 30 上の配線が省略できる。ただし、高精細表示になり画素数が増加すると、第 2 駆動回路 6 を小型に形成することが困難となる。

【0038】次に図 4 に、映像信号線 DL に階調電圧を供給する回路を分配回路 60 として TFT 基板 2 上に形成した概略ブロック図を示す。

【0039】図 4 に示す第 2 駆動回路 6 からは 1 走査期間 1H の間、時系列に 3 本の映像信号線に信号が出力する。分配回路 60 は 3 つの分配スイッチング素子 61 が 1 つの第 2 駆動回路 6 の出力に接続されており、順番に分配スイッチング素子 61 が導通することで、1 走査期間 1H の間、3 本の映像信号線に信号が分配供給されることになる。符号 62 は分配制御信号線で分配スイッチング素子 61 を導通状態とする信号が、電源回路 4 から供給される。

【0040】分配回路 60 を液晶表示パネル 1 に設けることで、第 2 駆動回路 6 からの出力数を減少することが可能であり、第 2 駆動回路 6 の回路規模を縮小することから、チップ面積が小さくなり、低コスト化が可能である。また、出力数が減少することで、フレキシブル基板 30 と液晶表示パネル 1 との接続箇所数も減少し接続信頼性も向上する。

【0041】ただし、分配スイッチング素子 61 を制御する信号を供給する必要がある。分配スイッチング素子 61 は画素部のスイッチング素子 10 と同様の構成をしている。すなわち、分配スイッチング素子 61 を制御するためには、走査信号同様の電圧が必要となる。

【0042】図 4 では、電源回路 4 から分配制御信号線 62 が出力しており、分配制御信号は電源回路 4 が供給している。電源回路 4 では第 2 駆動回路 6 から供給される信号の電圧を変換（レベルシフト）して、分配制御信号を形成する。電源回路 4 からは第 1 駆動回路 5、保持容量素子 13 にも高電圧が供給されている。なお、電源回路 4 から出力する高電圧の制御信号は、第 2 駆動回路 6 からの信号をレベルシフトして出力している。

【0043】図 5 に電源回路 4 を第 2 駆動回路 6 に設けた場合の概略ブロック図を示す。図 5 では、映像信号線 DL に階調電圧を出力する回路と、コントローラと、電源回路 4 とが 1 チップ化されている。すなわち、図 5 に示す第 2 駆動回路 6 は、高電圧を発生させる回路を内蔵している。また、レベルシフト回路も内蔵されており、第 2 駆動回路 6 が分配スイッチング素子 61、第 1 駆動

回路 5、保持容量素子 13 を制御する高電圧の信号を出力している。

【0044】次に図 6 に TFT 基板 2 上に、電源回路 4 を構成するチップを搭載した液晶表示装置 100 の概略ブロック図を示す。第 1 駆動回路 5 は TFT 基板 2 に形成されており、絶縁膜等を介して第 1 駆動回路 5 上に半導体基板を搭載することが可能である。符号 40 は第 1 駆動回路 5 と電源回路 4 とが重なって設けられる領域で、第 1 駆動回路 5 と電源回路 4 との接続部が設けられる。また、外付け部品 34 とはフレキシブル基板 30 に形成された配線を介して電氣的に接続されている。

【0045】次に、電源回路 4 に用いられる昇圧回路について説明する。携帯電話機等の小型携帯機器では、電源として電池の利用が一般的である。また、流通量の多さから電池は出力電圧が 1.5V 程度から 4V 程度のものが利用される。

【0046】そのため、昇圧回路を用いて液晶表示装置用に電源電圧を作成している。図 7 に薄膜トランジスタ方式の液晶表示装置に必要な電源電圧を示す。なお、図 7 では図 1 から図 6 に示す液晶表示装置 100 の対向電極 15 に供給する電圧 VCOM を一定周期で反転させる、所謂 VCOM 反転駆動方式を用いている場合の各駆動電圧を示している。

【0047】図 7 において VGON は画素部の薄膜トランジスタ (TFT) をオンするための走査信号 VG のハイ電圧で、約 7.5V 程度が必要となる。また、VG OFF は薄膜トランジスタをオフするための電圧であり、走査信号 VG のロウ電圧で、約 -5.5V 程度必要となる。VGH は走査信号 VG を出力する第 1 駆動回路 5 (ゲートドライバ) 用ハイ電源で、VGL は第 1 駆動回路 5 用ロウ電源である。走査信号のハイ電圧 VGON が約 7.5V なので、VGH は 8V、走査信号のロウ電圧 VG OFF が約 -5.5V なので、VGL は -6V 程度必要となる。

【0048】次に、VDH は階調基準電圧である。階調基準電圧 VDH を基準に第 2 駆動回路で階調電圧を生成する。液晶材の特性から 5.0V 程度が必要である。DDVDH は図 4 乃至図 6 に示す第 2 駆動回路 (ソースドライバ) 6 用の電源電圧である。第 2 駆動回路 6 が出力する階調電圧の基準電圧 VDH が 5.0V で、第 2 駆動回路 6 の最大定格が 6.0V であるため、5.5V 程度が必要となる。

【0049】VCOMH は対向電極用ハイ電圧で、VCOML は対向電極用ロウ電圧である。VCOMH は 5.0V 以下が必要となり、VCOML は -2.5V 程度の電圧が必要となる。VCL は対向電極用電圧生成電源で、対向電極用ロウ電圧 VCOML を生成するための電源電圧である。VCOML 生成回路の動作マージンを考慮し -3V 程度が必要となる。

【0050】さらに、VSTGH と VSTGL は保持容

量素子13のG側対向電極に供給される電圧で、電圧VSTGから形成される。前述したように、VCOM反転駆動方式を用いるため、保持容量素子13のG側対向電極に供給される電圧もハイ側とロウ側が必要であり、VSTGHがG側対向電極ハイ電圧で、VSTGLがG側対向電極ロウ電圧である。G側対向電極電圧は保持容量素子13が機能するように、走査信号よりも充分に高い電圧が印加される。そのため、電圧VSTGは16.5V程度必要である。

【0051】以上液晶表示装置に必要な電源の中で、第2駆動回路6用の電源電圧DDVDHと、第1駆動回路5用ハイ電源VGHと、第1駆動回路5用ロウ電圧VGLと、対向電極用電圧生成電源VCLと、保持容量素子13用の電圧VSTGをチャージポンプ方式の昇圧回路を用いて作成することとし、他の電圧は昇圧回路で形成した電圧を分圧等して形成することとした。

【0052】チャージポンプ方式の昇圧回路の動作原理について図8を用いて、2倍昇圧を例に取り説明する。昇圧回路は入力電源Vin、昇圧容量C11、保持容量Cout1、切り替えスイッチSW1、SW2で構成され、切り替えスイッチにより図8(a)の充電状態と、図8(b)の放電状態を実現している。まず図8(a)の充電状態では切り替えスイッチSW1により、昇圧容量C11の一方の電極をGND電位に接続し、スイッチSW2により昇圧容量C11の他方の電極を入力電源Vinに接続して、昇圧容量C11を入力電源Vinに対し並列に接続する。これにより入力電源Vin分の電荷が昇圧容量C11に充電される。

【0053】次に図8(b)では、切り替えスイッチSW3により、図8(a)において昇圧容量C11のGND電位に接続された電極に、入力電源Vinを印加するよう直列に接続する。この時、昇圧容量C11の他方の電極は、入力電源Vinの2倍の電圧である $2 \times Vin$ となる。スイッチSW4により昇圧容量C11、入力電源Vinに対し並列にCout1を接続する。これにより保持容量Cout1には $2 \times Vin$ の電圧が保持される。

【0054】次に、図8に示す昇圧回路で、前述の第2駆動回路6用の電源電圧DDVDH(約5.5V)と、第1駆動回路5用ハイ電源VGH(約7.5V)と、第1駆動回路5用ロウ電圧VGL(約-6V)と、対向電極用電圧生成電源VCL(約-3V)と、保持容量素子13用の電圧VSTG(約16.5V)とを作成する場合を検討する。

【0055】入力電源Vinを3Vとすると、第2駆動回路6用の電源電圧DDVDH(約5.5V)は約2倍なので、入力電源Vinを2倍とする昇圧回路が必要である。第1駆動回路5B用ハイ電源VGH(約7.5V)は2倍では不足なので、入力電源Vinを3倍とする昇圧回路が必要である。、第1駆動回路5用ロウ電

VGLは約-6Vなので、入力電源Vinを-2倍とする昇圧回路が必要で、対向電極用電圧生成電源VCLは約-3Vなので、入力電源Vinを-1倍とする昇圧回路が必要となる。また、保持容量素子13用の電圧VSTG(約16.5V)用には入力電源Vinを3Vを6倍とする昇圧回路を用いることとした。

【0056】図9に入力電源Vinを2倍、3倍、6倍、-2倍、-1倍とする昇圧回路55の構成を示す。なお、-2倍、-1倍とする場合では、厳密には昇圧ではないが、ここでは、昇圧回路を入力電圧から異なる電圧を形成する回路の意味で用いる。図9に示す回路では、回路の外付部品としてコンデンサ51を多数使用しており、実装部品点数が多くなり、実装面積が広がってしまうといった問題がある。なお、図中の符号Cout1からCout5は出力電圧を保持する保持容量である。

【0057】次に、図10に昇圧回路55の出力を入力電源として利用することで、外付けコンデンサ51の数を減らす回路の概念ブロック図を示す。昇圧回路52では入力電源Vinを2倍にしているので、昇圧回路52の出力電圧を利用し、さらに昇圧回路53で3倍にすることで、入力電源Vinを3Vとすると、6倍の電圧18Vを形成することが可能である。図10に示す回路では、外付けコンデンサとして、昇圧回路52に接続しているC11と、昇圧回路53に接続している外付けコンデンサC12、C21、C22の4個となり、図9に示す回路に対して外付けコンデンサの数を11個から4個に減少することができる。なお、外付けコンデンサC11は2倍用で、外付けコンデンサC12は1倍用(-1倍用)で、外付けコンデンサC21、C22は2倍用(-2倍用)である。

【0058】図11を用いて昇圧回路53の入力電源Vinを3倍にする動作を説明する。図11(a)では、入力電源電圧Vinを用い、昇圧容量(外付けコンデンサ)C12を充電している。また、図11(b)では、図8で説明したような入力電源電圧Vinを2倍とする昇圧回路で、電圧DDVDHが作成されている。その後、図11(c)に示すように、保持容量Cout1の出力である電圧DDVDHを用い、保持容量Cout1と昇圧容量C12とを直列につなぐことで、入力電源Vinの3倍の電圧が作成される。

【0059】次に、図12を用いて昇圧回路53の入力電源Vinを6倍にする動作を説明する。図12(a)では、昇圧回路52の保持容量Cout1の出力である電圧DDVDHを用い、昇圧容量C21とC22とを電圧DDVDHに充電する。その後、図12(b)では、昇圧容量C21、C22と保持容量Cout1とを直列につなぐことで、電圧DDVDHの3倍で、入力電源Vinの6倍の電圧を作成している。

【0060】次に、図13を用いて昇圧回路55の動作

を説明する。図13(a)では、入力電源 V_{in} を用いて、昇圧容量 C_{12} を電圧 V_{in} に充電する。その後、図13(b)では、昇圧容量 C_{12} の正極性側の電極をGND電位に接続することで、入力電源 V_{in} と極性が反転した電圧 V_{CL} を作成している。そして昇圧容量 C_{12} と保持容量 C_{out4} を並列につなぐことで、保持容量 C_{out4} に電圧 V_{CL} が保持される。

【0061】次に、図14を用いて昇圧回路53の動作を説明する。図14(a)では、昇圧回路52の保持容量 C_{out1} の出力である電圧 $DDVDH$ を用いて、昇圧容量 C_{21} を電圧 $DDVDH$ に充電する。その後、図14(b)では、昇圧容量 C_{21} の正極性側の電極をGND電位に接続することで、電圧 $DDVDH$ と極性が反転した電圧 V_{GL} を作成している。そして昇圧容量 C_{21} と保持容量 C_{out3} を並列につなぐことで、保持容量 C_{out3} に電圧 V_{GL} が保持される。

【0062】なお、図9に示す昇圧回路では、例えば5倍の電圧を作成するのにコンデンサが5個と電源電圧に対して昇圧する電圧の倍数分のコンデンサが必要である。対して図10に示す昇圧回路では、保持容量 C_{out1} で保持されている昇圧した電圧を利用することで、コンデンサを省略し部品数を減少させている。さらに、図13、図14に示す回路では、負極性側の電圧をコンデンサの接続を逆転することと、保持容量の昇圧された電圧に加えて入力電源 V_{in} を利用することで、コンデンサを兼用可能として部品数を減少させている。このコンデンサの数を省略可能としたり、兼用可能としているのは、液晶表示装置特有の電源が第1駆動回路5A用の電源電圧 $DDVDH$ と、第2駆動回路5B用ハイ電源 V_{GH} と、第2駆動回路5B用ロウ電源 V_{GL} と、対向電極用電圧生成電源 V_{CL} のように複数あり、また、負極性側の電圧があるためである。そのため昇圧容量 C_{12} 、 C_{21} 、 C_{22} を時分割で、複数の昇圧回路の間で兼用することや、昇圧した電圧を利用することが可能となっている。

【0063】図15に図10に示す昇圧回路53のより具体的な構成を示し、以下図16に示すタイミングチャートを用いて動作を説明する。まず、電圧 V_{GH} を作成するために、図11に示した動作を実現する方法について説明する。図11(a)に示す回路とするには、図15のスイッチ $SW1$ とスイッチ $SW3$ をオンにする。スイッチ $SW1$ とスイッチ $SW3$ をオンにすると、昇圧容量 C_{12} には入力電源 V_{in} の電圧が充電される。この時、図11(b)に示す回路のように、昇圧回路52からは電圧 $DDVDH$ が出力している。次に、図11(c)に示す回路となるように、図15のスイッチ1、スイッチ3をオフとし、スイッチ4をオンにして、昇圧容量 C_{12} と C_{out1} とを直列に接続すると同時に、スイッチ13をオンにして、保持容量 C_{out2} を充電する。

【0064】次に、図12に示した回路の動作について説明する。図12(a)に示す回路となるように、図15のスイッチ5、スイッチ7、スイッチ9、スイッチ10をオンにして、昇圧容量 C_{21} 、 C_{22} を電圧 $DDVDH$ で充電する。次に、図12(b)に示す回路となるように、スイッチ5、スイッチ7、スイッチ9、スイッチ10をオフにし、スイッチ11、スイッチ8をオンにして、昇圧容量 C_{21} と C_{22} と、保持容量 C_{out1} とを直列に接続すると同時に、スイッチ $SW12$ をオンにして、保持容量 C_{out3} を充電する。

【0065】次に、図13に示した回路の動作について説明する。図13(a)に示す回路となるように、図15のスイッチ1、スイッチ3をオンにして、昇圧容量 C_{12} を入力電源 V_{in} で充電する。次に、スイッチ1、スイッチ3をオフにし、スイッチ2をオンにして極性を反転させ、さらにスイッチ14をオンにして保持容量 C_{out4} を充電する。

【0066】次に、図14に示した回路の動作について説明する。図14(a)に示す回路となるように、図15のスイッチ5、スイッチ7をオンにして、昇圧容量 C_{21} を電圧 $DDVDH$ で充電する。次に、スイッチ5、スイッチ7をオフにし、スイッチ6をオンにして極性を反転させ、さらにスイッチ15をオンにして保持容量 C_{out5} を充電する。

【0067】以上述べたように、図15に示す回路は、昇圧容量 C_{12} 、 C_{21} 、 C_{22} を時分割で兼用している。また、図16に示すように、昇圧容量 C_{12} 、 C_{21} 、 C_{22} は、スイッチ $SW1$ 、 $SW3$ 、 $SW5$ 、 $SW7$ 、 $SW9$ 、 $SW10$ により繰り返し充電され、スイッチ $SW4$ 、 $SW13$ 、 $SW11$ 、 $SW12$ により昇圧動作に使用されると共に、スイッチ $SW2$ 、 $SW14$ 、 $SW6$ 、 $SW15$ により反転(昇圧)動作にも使用される。このように昇圧容量 C_{12} 、 C_{21} 、 C_{22} を時分割で兼用することで、外付けコンデンサの数が減少し、液晶表示装置の部品点数が削減される。

【0068】次に、交流化駆動のための回路について説明する。図17は電源回路4に交流化駆動用回路を加えた構成を示す概略ブロック図である。符号81は対向電極電圧出力回路で、82は振幅調整回路で、83は保持容量信号出力回路で、84は第1レギュレータで、85は第2レギュレータで、86は内部基準電圧生成回路で、87は基準電圧出力回路で、Mは交流化信号入力端子である。

【0069】交流化駆動を行う目的は、直流電圧が液晶に印加されることによる劣化を防止するためである。画素電極と対向電極との間に電圧を印加するアクティブマトリクス型液晶表示装置において、交流化駆動を行う一つの方法として、対向電極に一定周期毎に高電圧と低電圧とに変化する電圧を印加し、画素電極には対向電極に対して正極性、負極性の信号電圧を印加する、いわゆる

コモン反転駆動方法が知られている。

【0070】図17に示す回路では、コモン反転駆動が可能のように、対向電極電圧出力回路81は、一定周期で反転する電圧が出力可能に構成されている。対向電極電圧出力回路81には交流化信号線42により交流化信号が伝えられており、交流化信号により対向電極高レベル電圧VCOMHと対向電極低レベル電圧VCOMLが出力する。図18に対向電極高レベル電圧VCOMHと対向電極低レベル電圧VCOMLを有する対向電極電圧の出力波形を示す。

【0071】対向電極が反転することに合わせて、保持容量信号の電圧も変動する必要がある。すなわち画素電極と対向電極との電位差により、表示階調が定まるために、対向電極の電圧が変動するタイミングと電圧幅に合わせて、保持容量信号の電圧も変動する必要がある。そこで、保持容量信号出力回路83にも交流化信号が伝えられ、変動する電圧幅は振幅調整回路82により定められ、基準電圧幅を示す電圧が、保持容量信号出力回路83に伝えられる。

【0072】なお、振幅調整回路82で基準電圧幅を定め、対向電極電圧出力回路81と保持容量信号出力回路83とに伝えることで、図18に示す波形のように、保持容量信号出力回路83からの電圧振幅を対向電極電圧出力回路81からの電圧振幅に合わせることが可能になる。

【0073】図17に示す回路では、第1レギュレータ84から、対向電極高レベル電圧VCOMHとして振幅調整回路82と対向電極電圧出力回路81の高レベル出力部81aに基準電圧が供給されている。振幅調整回路82では対向電極電圧として必要な振幅となるように、振幅基準電圧を作成し、対向電極高レベル電圧VCOMHから振幅基準電圧を減算することで、対向電極低レベル電圧VCOMLを作成し低レベル出力部81bに出力している。対向電極電圧出力回路81は交流化信号に従い、高レベル出力部81aと低レベル出力部81bとの接続を切換て、対向電極高レベル電圧VCOMHと対向電極低レベル電圧VCOMLを出力する。

【0074】なお、対向電極電圧出力回路81と振幅調整回路82では、コントローラからの制御により、対向電極の基準電圧と振幅基準電圧の電圧値を変更可能になっている。また、調整用抵抗88が設けられており、液晶表示パネル毎の微調整が可能になっている。

【0075】第2レギュレータ85からは、保持容量信号用に基準電圧が、保持容量信号低レベル電圧VSTGLとして振幅調整回路82と、保持容量信号出力回路83の低レベル出力部83bに供給されている。振幅調整回路82では振幅基準電圧を作成し、保持容量信号低レベル電圧VSTGLに振幅基準電圧を加算することで、保持容量信号高レベル電圧VSTGHを作成し高レベル出力部83aに出力している。保持容量信号出力回路8

3は交流化信号に従い、高レベル出力部83aと低レベル出力部83bとの接続を切換て、保持容量信号高レベル電圧VSTGHと保持容量信号低レベル電圧VSTGLを出力する。保持容量信号出力回路83の出力に接続している定電流素子89は電源オフ時の不要な表示を防止する回路である。定電流素子89の詳細については後述する。

【0076】内部基準電圧生成回路86は、電池等から供給される外部電源電圧から入力電源Vinの電圧値を作成している。昇圧回路52、53では入力電源Vinをn倍しているが、内部基準電圧生成回路86では昇圧回路52、53から出力する電圧値に対して、入力電源Vinが最適な電圧となるように微調整が行われる。内部基準電圧生成回路86から出力する入力電源Vinは、基準電圧出力回路87で電流増幅され他の回路へ出力される。

【0077】次に図19に、電源回路4に分配回路60の3つの分配スイッチング素子61を駆動するためのレベルシフト回路91とミラー用液晶パネル駆動回路93を設けた構成を示す。

【0078】分配スイッチング素子61を駆動する信号は、例えばコントローラから信号が出力しているが、コントローラ等は比較的低電圧の信号で駆動しており、分配スイッチング素子61を駆動するためには、電圧レベルを変換する必要がある。そのため、電源回路4は外部から分配スイッチング素子61を駆動するタイミングを示す信号R、G、Bを入力し、第1のレベルシフト回路91で電圧レベルを変換して制御信号ROUT、GOUT、BOUTとして出力している。また、第2のレベルシフト回路92では走査信号線を駆動する駆動回路用にフレーム信号FLMとシフトクロックSFTCLKの電圧レベルを変換して、フレーム信号FLMOUTとシフトクロックSFTOUTとして出力している。

【0079】なお、図19において符号94はレジスタ回路で、95はシリアルインターフェースである。シリアルインターフェース95はコントローラ等の外部から制御データを入力し、レジスタ94に保持する。レジスタ94に保持された制御データにより、第1レギュレータ84、第2レギュレータ85、振幅調整回路82等の制御が可能である。

【0080】次に図20を用いて、ミラー用液晶について説明する。図20において符号1は液晶表示パネルで、表示に用いられる。液晶表示パネル1を観察する側には、ミラー用液晶パネル400が設けられている。ミラー用液晶パネル400は、透過偏光軸可変部410と、反射型偏光部420と、吸収型偏光部415とを有している。

【0081】透過偏光軸可変部410は、入射した直線偏光の光が透過する際にその偏光軸を変化させる状態と、変化させない状態に制御が可能である。図20

(a)のように、1対の基板411と基板412に形成した電極間に、電源416から電圧を印加していない場合では、入射した直線偏光の光はその偏光軸が変化し、反射型偏光部420を透過して液晶表示パネル1に到達する。逆に液晶表示パネル1から出射する光が、反射型偏光部420を透過する直線偏光であれば、液晶表示パネル1から出射する光は、ミラー用液晶パネル400を透過して観察者まで到達する。

【0082】対して、図20(b)の基板411と基板412に形成した電極間に、電圧を印加した場合は、10 透過偏光軸可変部410に入射した直線偏光の光はその偏光軸が変化しないため、反射型偏光部420で反射する。また、液晶表示パネル1から出射した光は、反射型偏光部420を透過する直線偏光であれば、吸収型偏光部415で吸収され、観察者まで到達しない。

【0083】なお、ミラー用液晶パネル400に印加する電圧は、液晶表示パネル1と同様に交流化駆動する。そのために、電源回路4にはミラー用液晶パネル駆動回路93が設けられ、ミラー用液晶パネル駆動信号MCLKが出力している。ミラー用液晶パネルは液晶に問題が20 発生しない程度に遅い周波数で駆動することが可能で、ミラー用液晶パネル駆動回路93は省電力のために、低周波駆動される。ただし、コントローラ等から送られてくる信号OSCは高周波のためミラー用液晶パネル駆動回路93は分周回路を備えている。

【0084】次に電源回路4に設ける表示オフ時の発光を防止する回路について説明する。反射型の液晶表示パネルの場合に、保持容量に残っている電荷により、電源オフ時に一瞬発光する問題がある。透過型の液晶表示パネルの場合は、バックライトをオフとすることで発光を30 目立たなくすることが可能であるが、半透過型や反射型の液晶表示パネルでは発光が観察される。

【0085】発光の原因は、画素部の薄膜トランジスタ10がオフ状態のため、画素電極12に溜まった電荷の行き場がなく、保持容量素子に印加された電圧が急に変化すると、画素電極と対向電極間の電圧が変化し、それが表示の変化として観察されるためである。特にノーマーブラックモードでは画素電極と対向電極間に電圧が印加すると、白表示となり目立つことになる。

【0086】上記問題を解決するためには、保持容量に40 残っている電荷をゆっくりと放電する必要がある。図21に電荷をゆっくりと放電する場合の各電圧の変化の様子を示す。図21(a)は保持容量素子に高電圧の保持容量信号を供給する場合を示し、図21(b)は保持容量素子に走査信号を供給する場合を示す。

【0087】図中符号Cで示すタイミングで、対向電極に出力する電圧を対向電極低レベル電圧VCOMLで出力停止し、保持容量素子に出力する電圧を図21(a)では保持容量信号低レベル電圧VSTGLで出力停止し、図21(b)では走査信号OFF低レベル電圧VG*50

*OFFLで出力を停止する。その後、図中符号A及びBに示すように保持容量素子に溜まった電荷を放電して、電圧を徐々にGND電位に近づける。

【0088】このとき、保持容量素子の電圧の変化の割合は、変化率<(液晶閾値電圧/フレーム周期)の関係を満たす必要がある。フレーム周波数が60Hzの場合に、フレーム周期は17msで、液晶の閾値を0.5Vとすると、9Vの保持容量信号低レベル電圧VSTGLを306msで下げなくてはならない。電荷を徐々に放電するためには、保持容量信号線に定電流素子を接続することで可能である。前述したように、図17の保持容量信号出力回路83の出力には定電流素子89が接続されており、保持容量信号線の電圧を徐々に放電している。

【0089】次に、図22に電源回路4の端子配置を示す。符号451は入力端子領域で、452は出力端子領域で、453は昇圧回路用端子領域である。出力端子領域452は駆動回路50側に設けられている。対して、接地電位線GNDは出力端子領域452と駆動回路50とを接続する配線32となるべく交差しないように配置されており、昇圧回路用端子領域453は接地電位線GNDとの間に、昇圧回路用コンデンサCout等を接続するため、接地電位線GND側に設けられている。

【0090】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

(1)本発明の液晶表示装置によれば、駆動回路の実装面積が小さく、駆動回路の配置が自由に選ぶことが可能となる。

(2)本発明の液晶表示装置によれば、外付け部品点数を少なくし、携帯に便利な電池を用いて駆動される液晶表示装置が実現可能となる。

【図面の簡単な説明】

【図1】本発明の実施の形態の液晶表示装置を示す概略ブロック図である。

【図2】本発明の実施の形態の液晶表示装置を示す概略ブロック図である。

【図3】本発明の実施の形態の液晶表示装置を示す概略ブロック図である。

【図4】本発明の実施の形態の液晶表示装置を示す概略ブロック図である。

【図5】本発明の実施の形態の液晶表示装置を示す概略ブロック図である。

【図6】本発明の実施の形態の液晶表示装置を示す概略ブロック図である。

【図7】本発明の実施の形態の液晶表示装置に用いられる駆動波形を示すタイミング図である。

【図8】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図9】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図10】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図11】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図12】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図13】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図14】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図15】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図16】本発明の実施の形態の液晶表示装置に用いられる昇圧回路の動作を説明するタイミング図である。

【図17】本発明の実施の形態の液晶表示装置に用いられる電源回路を説明する概略ブロック図である。

【図18】本発明の実施の形態の液晶表示装置に用いられる電源回路から出力する信号波形を説明するタイミン 20 グ図である。

【図19】本発明の実施の形態の液晶表示装置に用いられる電源回路を説明する概略ブロック図である。

【図20】本発明の実施の形態の液晶表示装置に用いられるミラー用液晶パネルを説明する概略ブロック図であ*

る。

【図21】本発明の実施の形態の液晶表示装置に用いられる電源回路の動作を説明するタイミング図である。

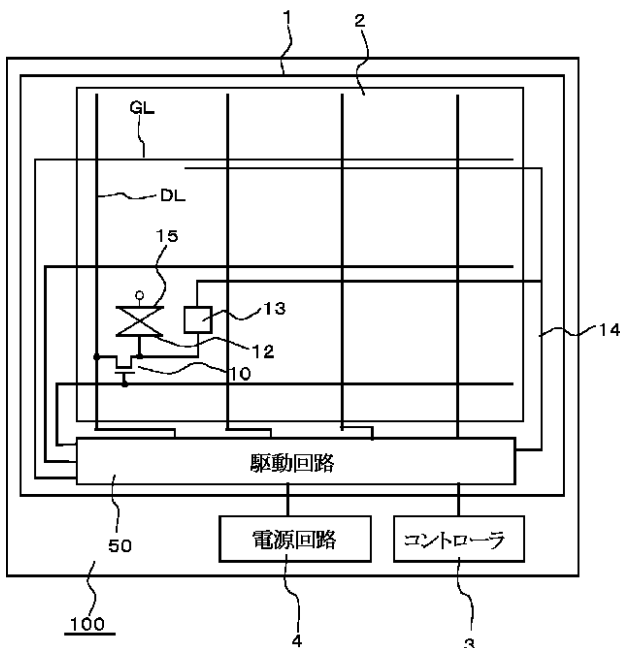
【図22】本発明の実施の形態の液晶表示装置に用いられる電源回路の端子配置を説明する概略ブロック図である。

【符号の説明】

1...液晶表示パネル、2...TFT基板、3...コントローラ、4...電源回路、5...第1駆動回路、6...第2駆動回路、10...スイッチング素子（薄膜トランジスタ）、12...画素電極、13...保持容量素子、14...保持容量信号線、15...対向電極、30...フレキシブル基板、31...入力配線、32、33...配線、40...重なる領域、42...交流化信号線、50...駆動回路、51、52、53、54、55...昇圧回路、60...分配回路、61...分配スイッチング素子、62...分配制御信号、81...対向電極電圧出力回路、82...振幅調整回路、83...保持容量信号出力回路、84...第1レギュレータ、85...第2レギュレータ、86...内部基準電圧生成回路、87...基準電圧出力回路、91、92...レベルシフト回路、94...レジスタ回路、95...シリアルインターフェース、100...液晶表示パネル、400...ミラー用液晶パネル、410...透過偏光軸可変部、411、412...基板、415...吸収型偏光部、416...電源、420...反射型偏光部。

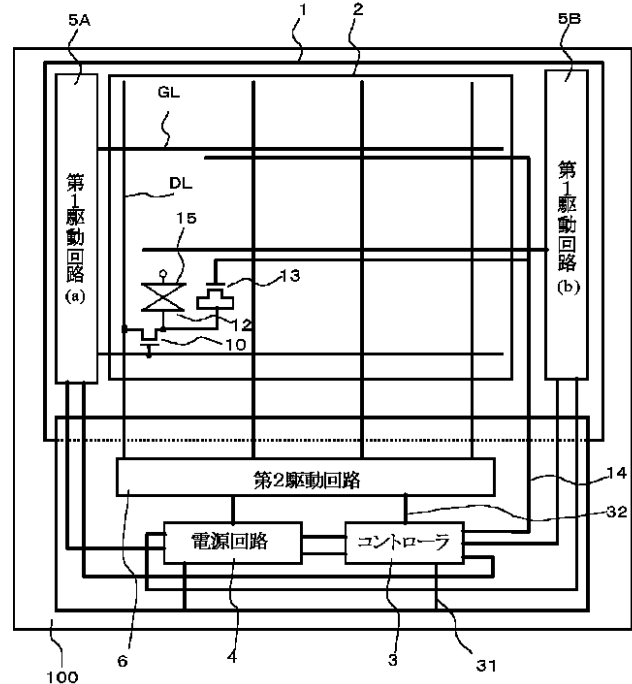
【図1】

図1



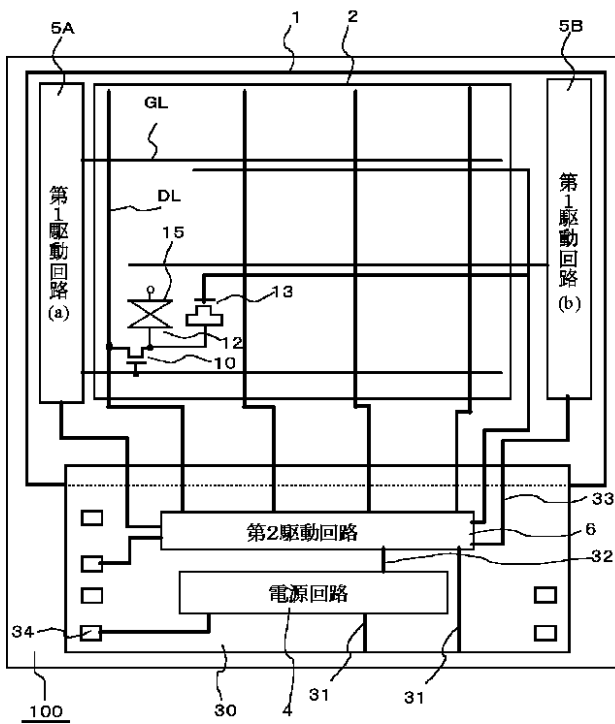
【図2】

図2



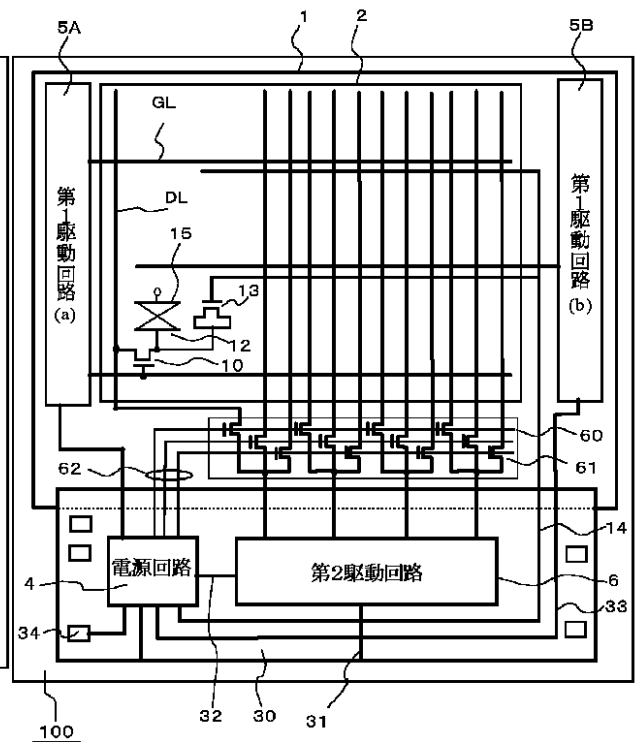
【図 3】

图3



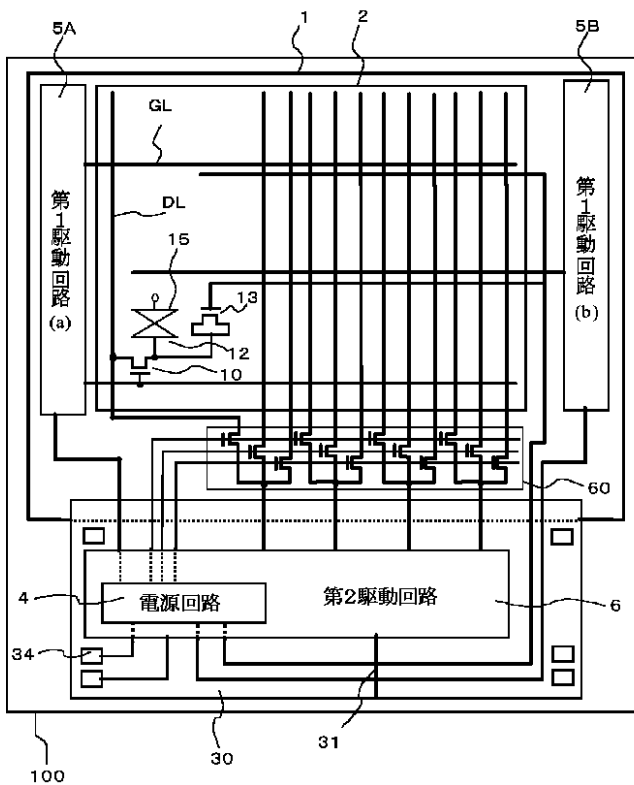
【図 4】

图4



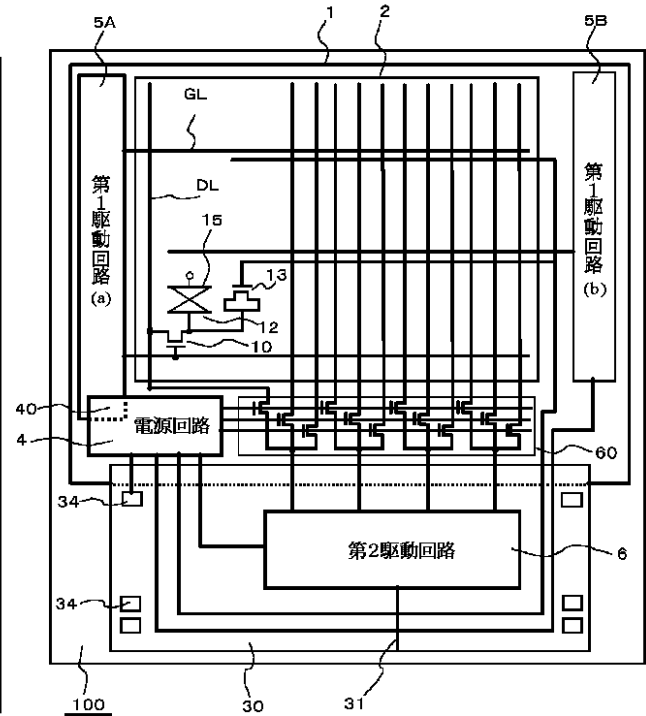
【図 5】

図5



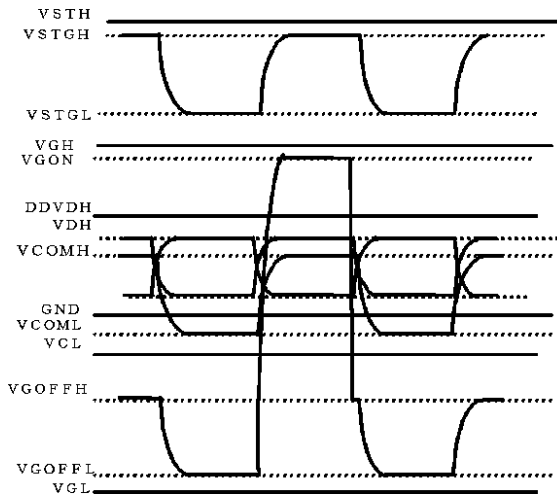
【図 6】

図6



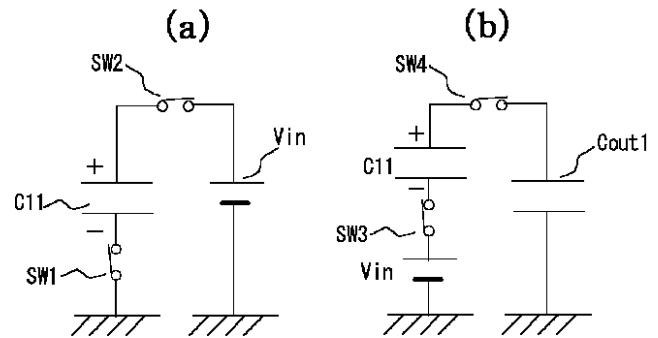
【図 7】

図 7



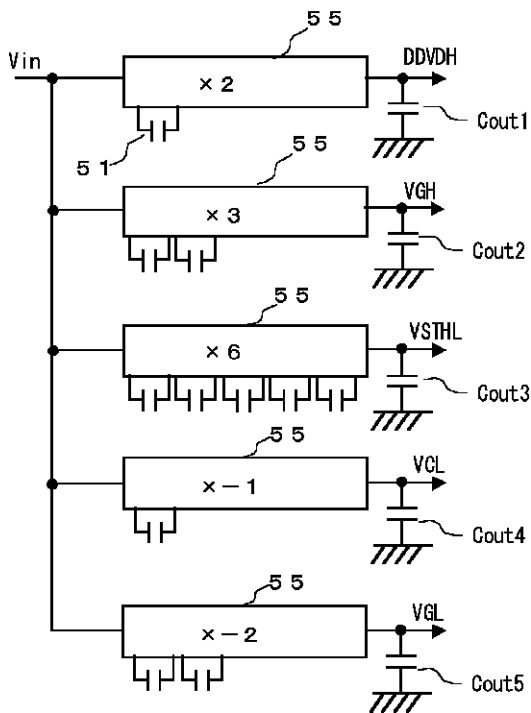
【図 8】

図 8



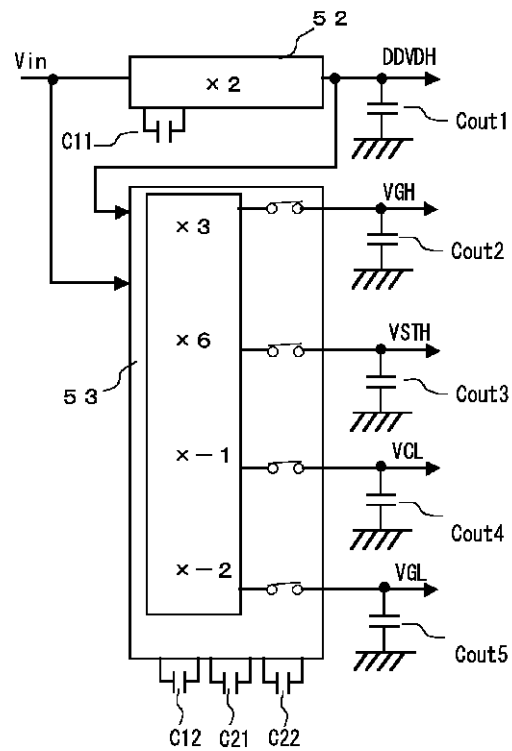
【図 9】

図 9



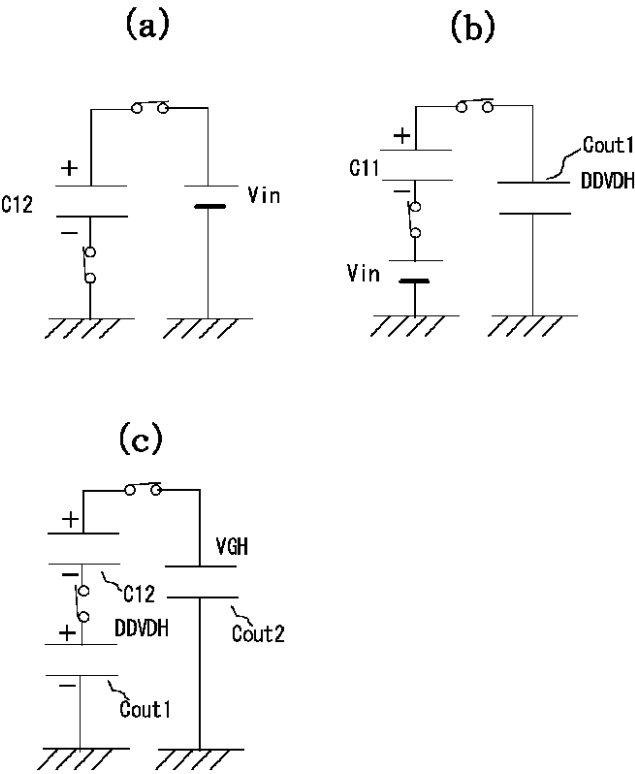
【図 10】

図 10



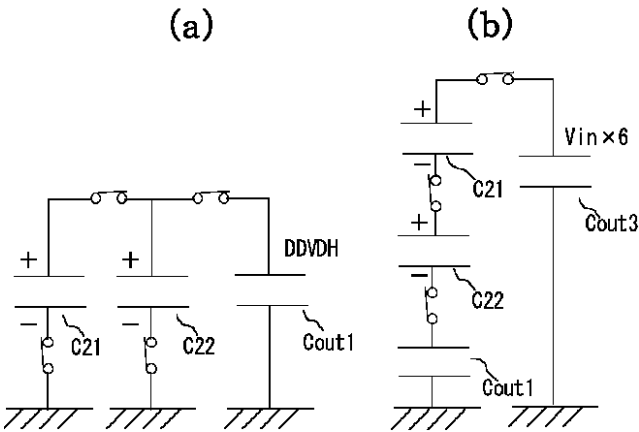
【図 1 1】

図11



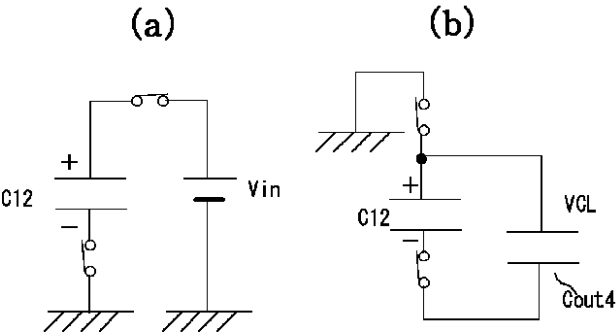
【図 1 2】

図12



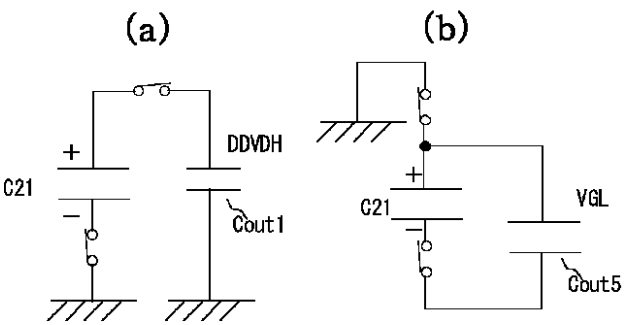
【図 1 3】

図13



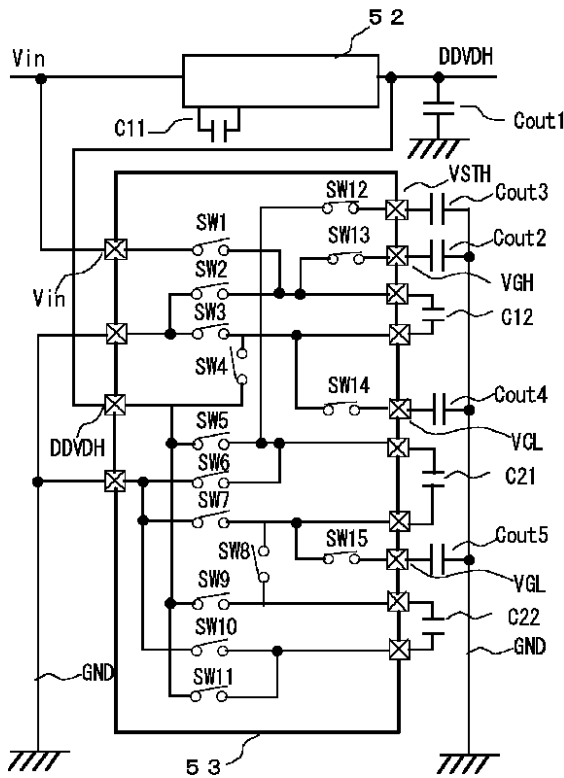
【図 1 4】

図14



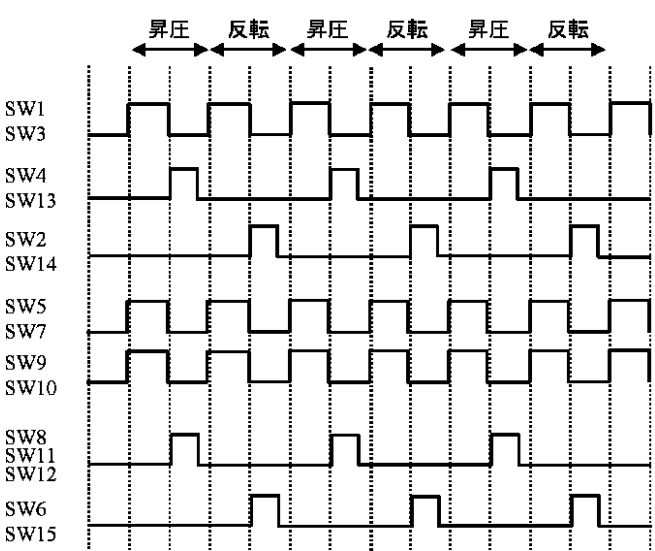
【図15】

図15



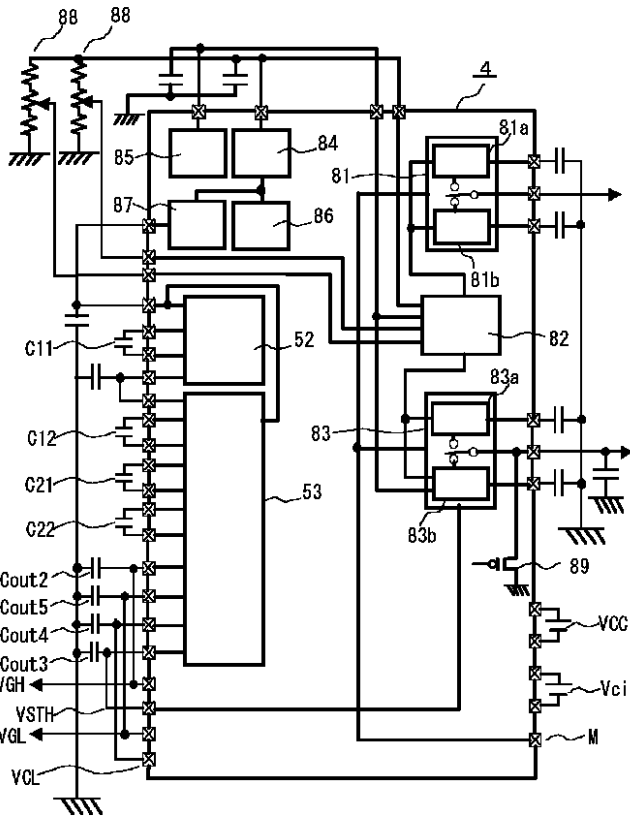
【図16】

図16



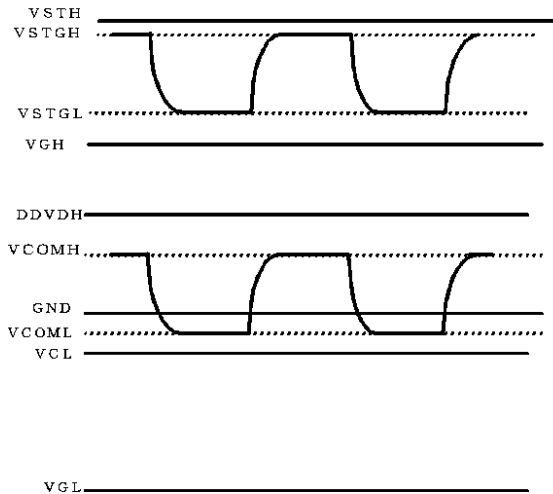
【図17】

図17



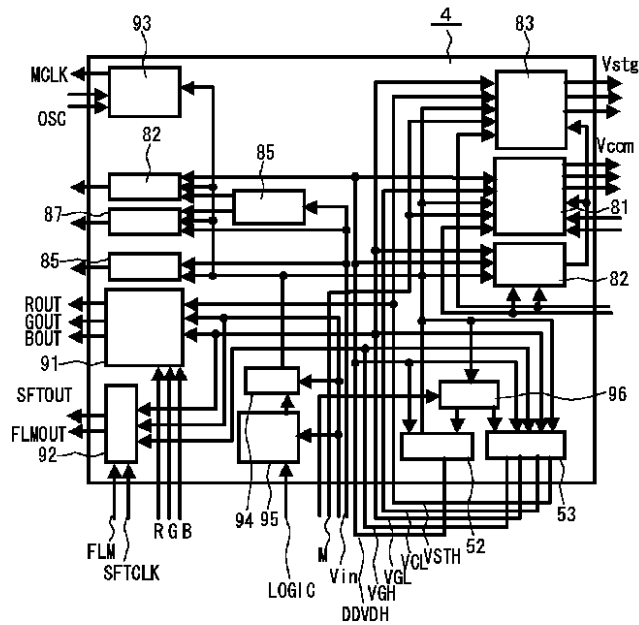
【図18】

図18



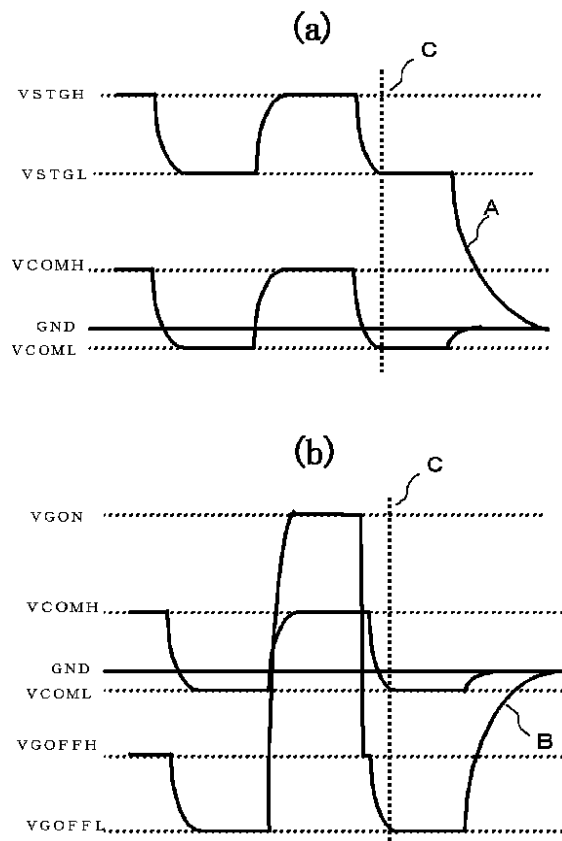
【図19】

図19



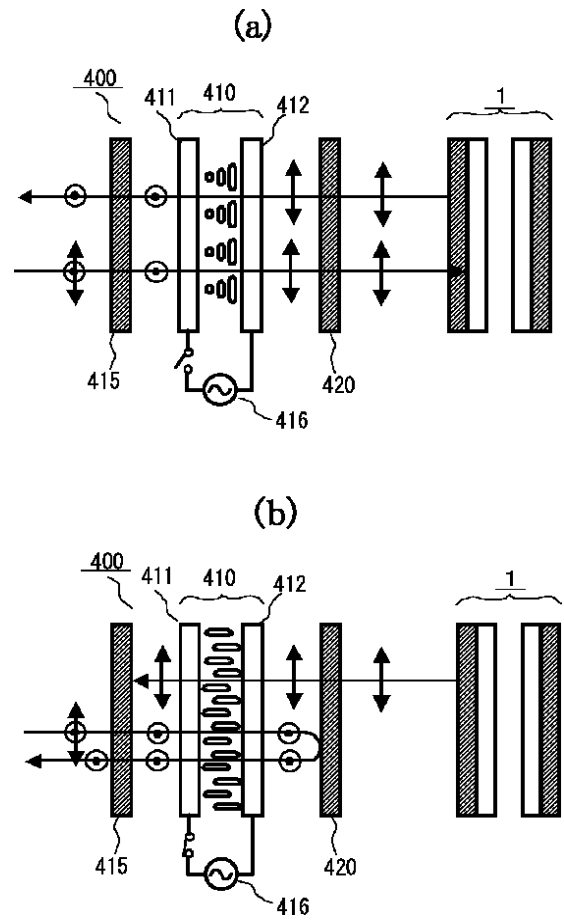
【図21】

図21



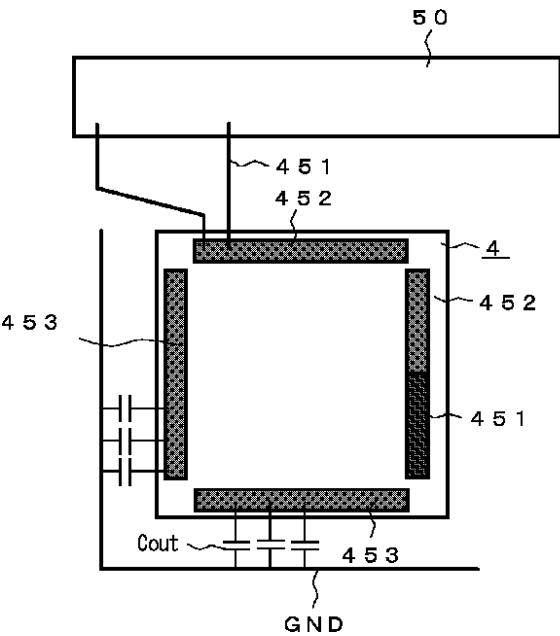
【図20】

図20



【図 2 2】

図22



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	ターム(参考)
G 0 9 G 3/20	6 2 1	G 0 9 G 3/20	6 2 1 M
	6 2 2		6 2 2 K
	6 2 4		6 2 4 B
	6 8 0		6 8 0 G
(72)発明者 沼田 祐一	千葉県茂原市早野3300番地 株式会社日立製作所ディスプレイグループ内	F ターム(参考) 2H092	GA50 GA59 JA24 JB01 JB22 JB31 JB61 NA29 PA06
(72)発明者 澤畑 正人	千葉県茂原市早野3300番地 株式会社日立製作所ディスプレイグループ内	2H093	NA16 NC01 NC03 NC22 NC34 NC35 ND43 ND54 NE10
(72)発明者 小倉 明	千葉県茂原市早野3681番地 日立デバイスエンジニアリング株式会社内	5C006	AA16 AA22 AC11 AC27 AF25 AF43 AF68 BB16 BB28 BC13 BC20 BC23 BF04 BF11 BF15 BF23 BF24 BF34 BF37 BF43 BF46 EB05 FA32 FA37 FA41 FA43 FA51 FA56
		5C080	AA10 BB05 DD12 DD22 DD25 DD27 EE29 FF03 FF11 JJ02 JJ03 JJ04 JJ06 KK07

专利名称(译)	液晶表示装置		
公开(公告)号	JP2003316328A	公开(公告)日	2003-11-07
申请号	JP2002121634	申请日	2002-04-24
[标]申请(专利权)人(译)	株式会社日立制作所 日立器件工程株式会社		
申请(专利权)人(译)	日立显示器有限公司 日立设备工程有限公司		
[标]发明人	後藤充 沼田祐一 澤畑正人 小倉明		
发明人	後藤 充 沼田 祐一 澤畑 正人 小倉 明		
IPC分类号	G02F1/1368 G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G09G3/3696 G09G3/3648 G09G2300/0408 G09G2300/0426 G09G2300/0876 G09G2310/0281 G09G2310/0297 G09G2310/06 G09G2310/063 G09G2330/02		
FI分类号	G09G3/36 G02F1/133.550 G02F1/1368 G09G3/20.611.J G09G3/20.612.D G09G3/20.621.M G09G3/20.622.K G09G3/20.624.B G09G3/20.680.G		
F-TERM分类号	2H092/GA50 2H092/GA59 2H092/JA24 2H092/JB01 2H092/JB22 2H092/JB31 2H092/JB61 2H092/NA29 2H092/PA06 2H093/NA16 2H093/NC01 2H093/NC03 2H093/NC22 2H093/NC34 2H093/NC35 2H093/ND43 2H093/ND54 2H093/NE10 5C006/AA16 5C006/AA22 5C006/AC11 5C006/AC27 5C006/AF25 5C006/AF43 5C006/AF68 5C006/BB16 5C006/BB28 5C006/BC13 5C006/BC20 5C006/BC23 5C006/BF04 5C006/BF11 5C006/BF15 5C006/BF23 5C006/BF24 5C006/BF34 5C006/BF37 5C006/BF43 5C006/BF46 5C006/EB05 5C006/FA32 5C006/FA37 5C006/FA41 5C006/FA43 5C006/FA51 5C006/FA56 5C080/AA10 5C080/BB05 5C080/DD12 5C080/DD22 5C080/DD25 5C080/DD27 5C080/EE29 5C080/FF03 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK07 2H192/AA24 2H192/DA12 2H192/DA42 2H192/DA44 2H192/DA52 2H192/EA43 2H192/FA44 2H192/FB02 2H192/FB23 2H192/FB46 2H193/ZA04 2H193/ZB08 2H193/ZF01 2H193/ZF03 2H193/ZF24 2H193/ZF44 2H193/ZP20		
其他公开文献	JP3873003B2 JP2003316328A5		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种与驱动电路集成并且具有小电路规模的液晶显示装置作为用于小型便携式装置中的液晶显示装置。一种液晶显示装置，其包括液晶显示面板和液晶驱动电路，其中，所述液晶驱动电路通过与所述液晶显示面板相同的工序，在所述液晶显示面板的一侧形成。它由安装在侧面的第二驱动电路组成，第一驱动电路的一个输出可以连接到n条信号线，第二驱动电路可以将信号提供给第一驱动电路。它将被配置。此外，液晶显示面板设置有存储电容器，并且信号从第二驱动电路被提供给存储电容器。此外，第二驱动电路具有升压电路，该升压电路用于将信号提供给第一驱动电路和存储电容器元件。

