

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4674285号
(P4674285)

(45) 発行日 平成23年4月20日 (2011.4.20)

(24) 登録日 平成23年2月4日 (2011.2.4)

(51) Int. Cl.		F I			
G02F	1/133	(2006.01)	G02F	1/133	505
G02F	1/1345	(2006.01)	G02F	1/1345	
G09F	9/00	(2006.01)	G09F	9/00	348Z
G09F	9/35	(2006.01)	G09F	9/35	

請求項の数 24 (全 15 頁)

(21) 出願番号 特願2003-18282 (P2003-18282)
 (22) 出願日 平成15年1月28日 (2003.1.28)
 (65) 公開番号 特開2004-29713 (P2004-29713A)
 (43) 公開日 平成16年1月29日 (2004.1.29)
 審査請求日 平成17年11月16日 (2005.11.16)
 (31) 優先権主張番号 091113832
 (32) 優先日 平成14年6月25日 (2002.6.25)
 (33) 優先権主張国 台湾 (TW)

(73) 特許権者 510134581
 奇美電子股▲ふん▼有限公司
 Chimei Innolux Corporation
 台湾苗栗縣竹南鎮科學路160號 新竹
 科學工業園區
 No. 160 Kesyue Rd., C
 hu-Nan Site, Hsinchu
 Science Park, Chu-N
 an 350, Miao-Li Coun
 ty, Taiwan,
 (74) 代理人 100080252
 弁理士 鈴木 征四郎

最終頁に続く

(54) 【発明の名称】 液晶表示装置及びその駆動回路

(57) 【特許請求の範囲】

【請求項1】

液晶表示装置の駆動回路であって、
 上記液晶表示装置のガラス基板の表面に設けられるバス線と、
 上記ガラス基板の表面に設けられる複数の駆動集成回路チップとを含んでなり、
 上記バス線と上記各々の駆動集成回路チップとはそれぞれ対応する複数のインピーダンス
 整合装置を介して接続され、
 上記インピーダンス整合装置はインジウムスズ酸化物層で構成され、
ここで上記インピーダンス整合装置の一端と上記バス線とはバイアプラグで接続され、
 上記インピーダンス整合装置の抵抗値が、上記各々の駆動集成回路チップと電氣的に接続
 される上記バス線のバス線セクタにおける電圧降下に反比例するように、上記インピーダ
ンス整合装置に接続されるバイアプラグと駆動集成回路チップの入力パッドとの相対位置
を変えるか、又は上記インジウムスズ酸化物層の幅と長さを変えることにより調整される
 ことを特徴とする液晶表示装置の駆動回路。

【請求項2】

上記複数の駆動集成回路チップは、上記バス線の上方に位置することを特徴とする請求項
 1記載の液晶表示装置の駆動回路。

【請求項3】

上記駆動集成回路チップは、上記バス線と電氣的に直列に接続されることを特徴とする請
 求項1記載の液晶表示装置の駆動回路。

【請求項 4】

上記各々の駆動集成回路チップと上記バス線との間に設けられる対応する上記インピーダンス整合装置の抵抗値は、上記各々の駆動集成回路チップが上記バス線を介して得られた入力電圧を互いにほぼ同じくさせることを特徴とする請求項 1 記載の液晶表示装置の駆動回路。

【請求項 5】

上記各々の駆動集成回路チップは、上記バス線と電氣的に接続する少なくとも一つの入力パッドを含んでなることを特徴とする請求項 1 記載の液晶表示装置の駆動回路。

【請求項 6】

上記インピーダンス整合装置は、それぞれ上記バス線と、上記各々の駆動集成回路チップの上記入力パッドとに電氣的に接続され、かつ上記インピーダンス整合装置の数が上記駆動集成回路チップの数と対応していることを特徴とする請求項 5 記載の液晶表示装置の駆動回路。

10

【請求項 7】

上記インピーダンス整合装置は、それぞれ上記バス線と、上記各々の駆動集成回路チップの上記入力パッドとに電氣的に接続され、かつ上記インピーダンス整合装置の数が上記入力パッドの数と対応していることを特徴とする請求項 5 記載の液晶表示装置の駆動回路。

【請求項 8】

上記各々のインピーダンス整合装置は、それぞれ上記各々の駆動集成回路チップの下方に設けられることを特徴とする請求項 1 記載の液晶表示装置の駆動回路。

20

【請求項 9】

上記バス線は、少なくとも一つの金属導線を含んでなることを特徴とする請求項 1 記載の液晶表示装置の駆動回路。

【請求項 10】

上記液晶表示装置は、ワイヤリング・オン・アレイによるデザインを用いる液晶表示装置であり、かつ上記駆動回路が上記液晶表示装置の液晶表示パネルを駆動することを特徴とする請求項 1 記載の液晶表示装置の駆動回路。

【請求項 11】

ワイヤリング・オン・アレイによるデザインを用いる液晶表示装置であって、
下ガラス基板と、

30

上記下ガラス基板と合わせて、上記液晶表示装置の液晶表示パネルを構成する上ガラス基板と、

上記液晶表示パネルを駆動する駆動回路とを含んでなり、

上記駆動回路は、上記下ガラス基板の表面に設けられるバス線と、上記下ガラス基板の表面に、かつ上記バス線の上方に設けられる複数の駆動集成回路チップとをインピーダンス整合装置を含み、

それぞれ上記バス線と上記各々の駆動集成回路チップとの間に設けられる複数の対応するインピーダンス整合装置を介して上記バス線と上記各々の駆動集成回路チップとが接続され、

40

上記インピーダンス整合装置はインジウムスズ酸化物層で構成され、

ここで上記インピーダンス整合装置の一端と上記バス線とはバイアプラグで接続され、上記駆動集成回路チップが、上記インピーダンス整合装置を介して、上記バス線と電氣的に接続する少なくとも一つの入力パッドを具え、

上記インピーダンス整合装置は、上記インピーダンス整合装置に接続されるバイアプラグと駆動集成回路チップの入力パッドとの相対位置を変えるか、又は上記インジウムスズ酸化物層の幅と長さを変えることにより、上記バス線における電圧降下を調整するように構成され、

上記各々の駆動集成回路チップの上記各々の入力パッドにおいて、上記インピーダンス整合装置と上記バス線を介して得られた入力電圧を互いにほぼ同じくさせることを特徴とする液晶表示装置。

50

【請求項 1 2】

上記各々の駆動集成回路チップは、上記バス線と電氣的に直列に接続されることを特徴とする請求項 1 1 記載の液晶表示装置。

【請求項 1 3】

上記各々の駆動集成回路チップと上記バス線との間に設けられる対応する上記インピーダンス整合装置の抵抗値が、上記各々の駆動集成回路チップと電氣的に接続される上記バス線のバス線セクタにおける電圧降下に反比例することを特徴とする請求項 1 1 記載の液晶表示装置。

【請求項 1 4】

上記インピーダンス整合装置の数が上記入力パッドの数と対応していることを特徴とする請求項 1 1 記載の液晶表示装置。

10

【請求項 1 5】

上記インピーダンス整合装置の数が上記駆動集成回路チップの数と対応していることを特徴とする請求項 1 1 記載の液晶表示装置。

【請求項 1 6】

上記各々のインピーダンス整合装置は、それぞれ上記各々の駆動集成回路チップの下方に設けられることを特徴とする請求項 1 1 記載の液晶表示装置。

【請求項 1 7】

上記バス線は、少なくとも一つの金属導線を含んでなることを特徴とする請求項 1 1 記載の液晶表示装置。

20

【請求項 1 8】

ワイヤリング・オン・アレイによるデザインを用いる液晶表示装置であって、
下ガラス基板と、

上記下ガラス基板と合わせて、上記液晶表示装置の液晶表示パネルを構成する上ガラス基板と、

上記液晶表示パネルを駆動する駆動回路とを含んでなり、

上記駆動回路は、上記下ガラス基板の表面に設けられるバス線と、上記下ガラス基板の表面に設けられる複数の駆動集成回路チップとインピーダンス整合装置とを含み、

それぞれ上記バス線と上記各々の駆動集成回路チップとの間に設けられる複数の対応するインピーダンス整合装置を介して上記バス線と上記各々の駆動集成回路チップとが接続され、

30

上記インピーダンス整合装置はインジウムスズ酸化物層で構成され、

さらに上記インピーダンス整合装置の一端と上記バス線とはバイアプラグで接続され、

上記駆動集成回路チップが、上記インピーダンス整合装置を介して、上記バス線に電氣的に接続する少なくとも一つの入力パッドを具え、

上記インピーダンス整合装置は、上記インピーダンス整合装置に接続されるバイアプラグと駆動集成回路チップの入力パッドとの相対位置を変えるか、又は上記インジウムスズ酸化物層の幅と長さを変えることにより、上記バス線における電圧降下を調整するように構成され、

上記各々の駆動集成回路チップと上記バス線との間に設けられる対応する上記インピーダンス整合装置の抵抗値を、上記各々の駆動集成回路チップと電氣的に接続されるバス線のバス線セクタにおける電圧降下に反比例させることを特徴とする液晶表示装置。

40

【請求項 1 9】

上記複数の駆動集成回路チップは、上記バス線の上方に位置することを特徴とする請求項 1 8 記載の液晶表示装置。

【請求項 2 0】

上記各々の駆動集成回路チップは、上記バス線と電氣的に直列に接続されることを特徴とする請求項 1 8 記載の液晶表示装置。

【請求項 2 1】

上記各々の駆動集成回路チップと上記バス線との間に設けられる対応する上記インピーダ

50

ンス整合装置の抵抗値は、上記各々の駆動集成回路チップが上記バス線を介して得られた入力電圧を互いにほぼ同じくさせることを特徴とする請求項 18 記載の液晶表示装置。

【請求項 22】

上記インピーダンス整合装置の数が上記入力パッドの数と対応していることを特徴とする請求項 18 記載の液晶表示装置。

【請求項 23】

上記インピーダンス整合装置の数が上記駆動集成回路チップの数と対応していることを特徴とする請求項 18 記載の液晶表示装置。

【請求項 24】

上記バス線は、少なくとも一つの金属導線を含んでなることを特徴とする請求項 18 記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、表示品質を向上できる液晶表示装置及びその駆動回路に関し、特にワイヤリング・オン・アレイ(wiring on array: WOA)によるデザインを用いる液晶表示装置の駆動回路の技術に関する。

【0002】

【従来の技術】

液晶表示装置は小さい体積、軽い重量、低電力消費および輻射汚染が起こらぬなどの特性を持つために、既に幅広くノート型パソコンとパーソナル・デジタル・アシスタントなどのポータブル型電子製品に使われ、デスクトップコンピュータのCRTディスプレイにすら代わりつつある。

【0003】

従来の液晶表示装置の駆動回路は、複数のテープキャリアパッケージ(tape carrier package: TCPと称する)が使われ、それぞれの駆動集成回路チップが該テープキャリアパッケージの表面に設けられ、そして該テープキャリアパッケージがそれぞれプリント回路基板と液晶表示装置の下ガラス基板に電氣的に接続される。よって、プリント回路基板からの制御信号がテープキャリアパッケージを経由して各々の駆動集成回路チップへ伝送され、そして処理された信号が下ガラス基板に入力される。その他、テープキャリアパッケージの材料、パッケージングや検定のコストが高いため、製作コストを下げることに製品の信頼度を高めることとの配慮から、チップ・オン・ガラス(chip on glass: COG)或いはワイヤリング・オン・アレイ(wiring on array: WOA)によるデザイン(回路設計)を用いる液晶表示装置が開発された。

【0004】

例えば図1に示すように、片側に(普通は走査回路側に)COGとWOAによるデザインを用いる液晶表示装置は、上ガラス基板12と下ガラス基板14とからなる液晶表示パネル10と、液晶表示パネル10を駆動する第一駆動回路を含んでなる。該第一駆動回路は、テープキャリア17に設けられる複数の駆動集成回路チップ16を具え、駆動集成回路チップ16が下ガラス基板14の表面に電氣的に接続され、同時にテープキャリア17がプリント回路基板20に電氣的に接続される。

【0005】

この液晶表示装置は、更に第二駆動回路を含む。該第二駆動回路は、下ガラス基板14の表面に設けられるバス22と、COG技術により直接に下ガラス基板14の表面に固定されてバス22の上方に位置する複数の駆動集成回路チップ18を含んでなる。また各々の駆動集成回路チップ18は全て、バス22に電氣的に接続される複数の入力接続パッド(図示せず)を具え、そして各々の駆動集成回路チップ18が直列の方式でバス22と電氣的に接続される。

【0006】

10

20

30

40

50

下ガラス基板 14 の表面に直接に形成されるバス 22 (各駆動集成回路チップ 18 と電気的な接続に用いられる) のワイヤ抵抗がかなり大きいため、制御信号の駆動電圧がプリント回路基板 20 からテープキャリア 17 とバス 22 を経由して各々の駆動集成回路チップ 18 に入力される時、各々の駆動集成回路チップ 18 の入力電圧がそれぞれ位置によって異なる電圧降下現象を表わす。これに伴い、各々の駆動集成回路チップ 18 が液晶表示パネル 10 を駆動する時、感度の高い画面 (例えば灰色) のところで、色、光度とかの対比などで極めて明らかなブロック差異性が表われてしまう。言い換えると、このようなバス 22 の抵抗値による電圧降下不均衡現象は、本来同じになるべきところ、各々の駆動集成回路チップ 18 の入力電圧が減少してしまうので、画面全体の表示品質が著しく低下するという問題があった。

10

【0007】

【発明が解決しようとする課題】

この発明は、表示品質を向上できる液晶表示装置及びその駆動回路を提供することを課題とする。

【0008】

【課題を解決するための手段】

そこで、本発明者は従来技術に見られる欠点に鑑み鋭意研究を重ねた結果、液晶表示装置の駆動回路であって、上記液晶表示装置のガラス基板の表面に設けられるバス線と、上記ガラス基板の表面に設けられる複数の駆動集成回路チップとを含んでなり、上記バス線と上記各々の駆動集成回路チップとの間にそれぞれ対応する複数のインピーダンス整合装置が設けられる構造によって課題を解決できる点に着眼し、かかる知見に基づいて本発明を完成させた。

20

【0009】

即ち、上記インピーダンス整合装置の抵抗値が、上記各々の駆動集成回路チップに電気的に接続される上記バス線のバス線セクタにおける電圧降下に反比例し、上記各々の駆動集成回路チップと上記バス線との間に設けられる対応する上記インピーダンス整合装置の抵抗値は、上記各々の駆動集成回路チップが上記バス線を介して得られた入力電圧を互いにほぼ同じくさせることによって、この発明の課題である液晶表示装置の表示品質を向上できる駆動回路が得られる。

【0010】

以下、この発明について具体的に説明する。

請求項 1 記載の液晶表示装置の駆動回路は、液晶表示装置の駆動回路であって、上記液晶表示装置のガラス基板の表面に設けられるバス線と、上記ガラス基板の表面に設けられる複数の駆動集成回路チップとを含んでなり、上記バス線と上記各々の駆動集成回路チップとの間にそれぞれ対応する複数のインピーダンス整合装置が設けられ、上記インピーダンス整合装置はインジウムスズ酸化物層で構成され、さらに上記インピーダンス整合装置と上記バス線とはバイアプラグで接続され、上記インピーダンス整合装置の抵抗値が、上記各々の駆動集成回路チップと電気的に接続される上記バス線のバス線セクタにおける電圧降下に反比例するようにバイアプラグの位置を変えるか、又は上記インジウムスズ酸化物層の幅と長さを変えて調整されることを特徴とする液晶表示装置の駆動回路である。

30

40

【0011】

請求項 2 記載の液晶表示装置の駆動回路は、請求項 1 の液晶表示装置の駆動回路において、上記複数の駆動集成回路チップは、上記バス線の上方に位置する。

【0012】

請求項 3 記載の液晶表示装置の駆動回路は、請求項 1 の液晶表示装置の駆動回路において、上記駆動集成回路チップは、上記バス線と電気的に直列に接続される。

【0013】

請求項 4 記載の液晶表示装置の駆動回路は、請求項 1 の液晶表示装置の駆動回路において、上記各々の駆動集成回路チップと上記バス線との間に設けられる対応する上記インピー

50

ダンス整合装置の抵抗値は、上記各々の駆動集成回路チップが上記バス線を介して得られた入力電圧を互いにほぼ同じくさせる。

【0014】

請求項5記載の液晶表示装置の駆動回路は、請求項1の液晶表示装置の駆動回路において、上記各々の駆動集成回路チップは、上記バス線と電氣的に接続する少なくとも一つの入力パッドを含んでなる。

【0015】

請求項6記載の液晶表示装置の駆動回路は、請求項5の液晶表示装置の駆動回路において、上記インピーダンス整合装置は、それぞれ上記バス線と、上記各々の駆動集成回路チップの上記入力パッドとに電氣的に接続され、かつ上記インピーダンス整合装置の数が上記駆動集成回路チップの数と対応している。

10

【0016】

請求項7記載の液晶表示装置の駆動回路は、請求項5の液晶表示装置の駆動回路において、上記インピーダンス整合装置は、それぞれ上記バス線と、上記各々の駆動集成回路チップの上記入力パッドとに電氣的に接続され、かつ上記インピーダンス整合装置の数が上記入力パッドの数と対応している。

【0017】

請求項8記載の液晶表示装置の駆動回路は、請求項1の液晶表示装置の駆動回路において、上記各々のインピーダンス整合装置は、それぞれ上記各々の駆動集成回路チップの下方に設けられる。

20

【0018】

請求項9記載の液晶表示装置の駆動回路は、請求項1の液晶表示装置の駆動回路において、上記バス線は、少なくとも一つの金属導線を含んでなる。

【0019】

請求項10記載の液晶表示装置の駆動回路は、請求項1の液晶表示装置の駆動回路において、上記液晶表示装置は、ワイヤリング・オン・アレイによるデザインを用いる液晶表示装置であり、かつ上記駆動回路が上記液晶表示装置の液晶表示パネルを駆動する。

【0020】

請求項11記載の液晶表示装置は、ワイヤリング・オン・アレイによるデザインを用いる液晶表示装置であって、下ガラス基板と、上記下ガラス基板と合わせて、上記液晶表示装置の液晶表示パネルを構成する上ガラス基板と、上記液晶表示パネルを駆動する駆動回路とを含んでなり、上記駆動回路は、上記下ガラス基板の表面に設けられるバス線と、上記下ガラス基板の表面に、かつ上記バス線の上方に設けられる複数の駆動集成回路チップと、それぞれ上記バス線と上記各々の駆動集成回路チップとの間に設けられる複数の対応するインピーダンス整合装置を含み、上記インピーダンス整合装置はインジウムスズ酸化物層で構成され、さらに上記インピーダンス整合装置と上記バス線とはバイアプラグで接続され、上記駆動集成回路チップが、上記バス線と電氣的に接続する少なくとも一つの入力パッドを具え、上記インピーダンス整合装置は、バイアプラグの位置を変えるか、又は上記インジウムスズ酸化物層の幅と長さを変えて上記バス線における電圧降下を調整するように構成され、上記各々の駆動集成回路チップの上記各々の入力パッドが上記バス線を介して得られた入力電圧を互いにほぼ同じくさせる。

30

40

【0021】

請求項12記載の液晶表示装置は、請求項11の液晶表示装置において、上記各々の駆動集成回路チップは、上記バス線と電氣的に直列に接続される。

【0022】

請求項13記載の液晶表示装置は、請求項11の液晶表示装置において、上記各々の駆動集成回路チップと上記バス線との間に設けられる対応する上記インピーダンス整合装置の抵抗値が、上記各々の駆動集成回路チップと電氣的に接続される上記バス線のバス線セクタにおける電圧降下に反比例する。

【0023】

50

請求項 1 4 記載の液晶表示装置は、請求項 1 1 の液晶表示装置において、上記インピーダンス整合装置の数が上記入力パッドの数と対応している。

【 0 0 2 4 】

請求項 1 5 記載の液晶表示装置は、請求項 1 1 の液晶表示装置において、上記インピーダンス整合装置の数が上記駆動集成回路チップの数と対応している。

【 0 0 2 5 】

請求項 1 6 記載の液晶表示装置は、請求項 1 1 の液晶表示装置において、上記各々のインピーダンス整合装置は、それぞれ上記各々の駆動集成回路チップの下方に設けられる。

【 0 0 2 6 】

請求項 1 7 記載の液晶表示装置は、請求項 1 1 の液晶表示装置において、上記バス線は、少なくとも一つの金属導線を含んでなる。

10

【 0 0 2 7 】

請求項 1 8 記載の液晶表示装置は、ワイヤリング・オン・アレイによるデザインを用いる液晶表示装置であって、下ガラス基板と、上記下ガラス基板と合わせて、上記液晶表示装置の液晶表示パネルを構成する上ガラス基板と、上記液晶表示パネルを駆動する駆動回路とを含んでなり、上記駆動回路は、上記下ガラス基板の表面に設けられるバス線と、上記下ガラス基板の表面に設けられる複数の駆動集成回路チップと、それぞれ上記バス線と上記各々の駆動集成回路チップとの間に設けられる複数の対応するインピーダンス整合装置を含み、上記インピーダンス整合装置はインジウムスズ酸化物層で構成され、さらに上記インピーダンス整合装置と上記バス線とはバイアプラグで接続され、上記駆動集成回路チップが、上記バス線に電氣的に接続する少なくとも一つの入力パッドを具え、上記インピーダンス整合装置は、バイアプラグの位置を変えるか、又は上記インジウムスズ酸化物層の幅と長さを変えて上記バス線における電圧降下を調整するように構成され、上記各々の駆動集成回路チップと上記バス線との間に設けられる対応する上記インピーダンス整合装置の抵抗値を、上記各々の駆動集成回路チップと電氣的に接続されるバス線のバス線セクタにおける電圧降下に反比例させる。

20

【 0 0 2 8 】

請求項 1 9 記載の液晶表示装置は、請求項 1 8 の液晶表示装置において、上記複数の駆動集成回路チップは、上記バス線の上方に位置する。

【 0 0 2 9 】

30

請求項 2 0 記載の液晶表示装置は、請求項 1 8 の液晶表示装置において、上記各々の駆動集成回路チップは、上記バス線と電氣的に直列に接続される。

【 0 0 3 0 】

請求項 2 1 記載の液晶表示装置は、請求項 1 8 の液晶表示装置において、上記各々の駆動集成回路チップと上記バス線との間に設けられる対応する上記インピーダンス整合装置の抵抗値は、上記各々の駆動集成回路チップが上記バス線を介して得られた入力電圧を互いにほぼ同じくさせる。

【 0 0 3 1 】

請求項 2 2 記載の液晶表示装置は、請求項 1 8 の液晶表示装置において、上記インピーダンス整合装置の数が上記入力パッドの数と対応している。

40

【 0 0 3 2 】

請求項 2 3 記載の液晶表示装置は、請求項 1 8 の液晶表示装置において、上記インピーダンス整合装置の数が上記駆動集成回路チップの数と対応している。

【 0 0 3 3 】

請求項 2 4 記載の液晶表示装置は、請求項 1 8 の液晶表示装置において、上記バス線は、少なくとも一つの金属導線を含んでなる。

【 0 0 3 4 】

【 発明の実施の形態 】

この発明は、表示品質を向上できる液晶表示装置及びその駆動回路を提供するものであって、上記液晶表示装置のガラス基板の表面に設けられるバス線と、上記ガラス基板の表面

50

に設けられる複数の駆動集成回路チップとを含んでなり、上記バス線と上記各々の駆動集成回路チップとの間にそれぞれ対応する複数のインピーダンス整合装置が設けられる。かかる液晶表示装置の駆動回路の構造と特徴を詳述するために、具体的な実施例を挙げ、図示を参照にして以下に説明する。

【 0 0 3 5 】

【 第 1 の 実 施 例 】

この発明は、表示品質を向上できる液晶表示装置及びその駆動回路を提供し、該液晶表示装置が W O A によるデザインを用いる液晶表示装置である。図 1 に示される液晶表示装置は、一般の W O A によるデザインを用いる液晶表示装置と同様の外観構造であり、上ガラス基板 1 2 と、下ガラス基板 1 4 と、上ガラス基板 1 2 と下ガラス基板 1 4 の間に密封される液晶分子層（図示せず）とを含んでなり、かつ上ガラス基板 1 2 と下ガラス基板 1 4 が共に液晶表示装置の液晶表示パネル 1 0 を構成する。液晶表示装置は、更に駆動回路を含み、液晶表示パネル 1 0 を駆動するのに用いられる。該駆動回路は、金属導線からなっており、下ガラス基板 1 4 の表面に設けられる少なくとも一つのバス線 2 2 と、下ガラス基板 1 4 の表面に設けられ、バス線 2 2 の側面或いは上方に位置する複数の駆動集成回路チップ 1 8 とを含んでなり、かつ各々の駆動集成回路チップ 1 8 がバス線 2 2 と電気的に接続することに用いられる少なくとも一つの入力パッド（図示せず）を含む。

【 0 0 3 6 】

この発明による駆動回路は、バス線 2 2 と各々の駆動集成回路チップ 1 8 との間にそれぞれ複数の対応するインピーダンス整合装置（図 1 では図示せず）が設けられ、各々のインピーダンス整合装置がそれぞれ各駆動集成回路チップ 1 8 の側面或いは下方に設けられ、かつそれぞれバス線 2 2 と各駆動集成回路チップ 1 8 の入力パッドとに電気的に接続される。その中で、インピーダンス整合装置は、ジグザグ形の金属線、もしくはインジウムスズ酸化物によって構成される抵抗器であり、かつ該抵抗器の抵抗値がそれぞれの抵抗器に対応する駆動集成回路チップの位置が異なることによりそれぞれ違う値を持っている。

【 0 0 3 7 】

以下に、例えば三個の駆動集成回路チップ 1 8 を具える駆動回路を例として図 2 を用いて説明する。図 2 はこの発明の第一の実施例に係る液晶表示装置の駆動回路を表す説明図である。駆動集成回路チップ 1 8 は、二個の入力パッドを利用してバス線 2 2 に対し直列に接続され、同時に各々の入力パッド 5 1、5 2、5 3、5 4、5 5、5 6 とバス線 2 2 との間には、それぞれインピーダンス整合装置 6 1、6 2、6 3、6 4、6 5、6 6 が設けられる。言い換えると、インピーダンス整合装置の数量と入力パッドの数量が同じであり、対応している。

【 0 0 3 8 】

図 2 において、いま、制御信号の駆動電圧 V_s がプリント回路基板 2 0 からバス線 2 2 と各インピーダンス整合装置 6 1、6 2、6 3、6 4、6 5、6 6 を経由して、それぞれ各駆動集成回路チップ 1 8 の入力パッド 5 1、5 2、5 3、5 4、5 5、5 6 に入力する時、同時にインピーダンス整合装置 6 1、6 2、6 3、6 4、6 5、6 6 が 0.5 単位の電流 I を消費することと仮定すると、入力パッド 5 1、5 2、5 3、5 4、5 5、5 6 での入力電圧は以下の方程式により表示できる。

$$V_{IN1} = V_s - 3 \times I \times R_{WOA} - 0.5 \times I \times R_{B1}$$

$$V_{IN2} = V_s - 3 \times I \times R_{WOA} - 2.5 \times I \times R_{IC} - 0.5 \times I \times R_{B2}$$

$$V_{IN3} = V_s - 3 \times I \times R_{WOA} - 2.5 \times I \times R_{IC} - 2 \times I \times R_{CC} - 0.5 \times I \times R_{B3}$$

$$V_{IN4} = V_s - 3 \times I \times R_{WOA} - 4 \times I \times R_{IC} - 2 \times I \times R_{CC} - 0.5 \times I \times R_{B4}$$

$$V_{IN5} = V_s - 3 \times I \times R_{WOA} - 4 \times I \times R_{IC} - 3 \times I \times R_{CC} - 0.5 \times I \times R_{B5}$$

$$V_{IN6} = V_s - 3 \times I \times R_{WOA} - 4.5 \times I \times R_{IC} - 3 \times I \times R_{CC} - 0.5 \times I \times R_{B6}$$

ここでVIN1からVIN6がそれぞれ入力パッド51、52、53、54、55、56の入力電圧を表わし、RWOAがプリント回路基板20と入力パッドとを電氣的に連結する導線51の抵抗値、RICがバス線22の、各駆動集成回路チップ18の下方に対応する部分の抵抗値、RCCがバス線22の、各駆動集成回路チップ18を電氣的に連結する部分の抵抗値、そしてRB1からRB6がそれぞれ入力パッド51、52、53、54、55、56に電氣的に接続される各インピーダンス整合装置61、62、63、64、65、66の抵抗値を表わす。

【0039】

この発明による最適状態は、すべての駆動集成回路チップ18の入力電圧をほぼ同じにすることである。言い換えると、すべての入力パッド51、52、53、54、55、56 10
に対する入力電圧を同じにし($VIN1 = VIN2 = VIN3 = VIN4 = VIN5 = VIN6$)、即ち $0.5 \times RB1 = 2.5 \times RIC + 0.5 \times RB2 = 2.5 \times RIC + 2 \times RCC + 0.5 \times RB3 = 4 \times RIC + 2 \times RCC + 0.5 \times RB4 = 4 \times RIC + 3 \times RCC + 0.5 \times RB5 = 4.5 \times RIC + 3 \times RCC + 0.5 \times RB6$ にする。そして、入力電圧をRICとRCCが測定することによって得られるため(例えば、それぞれ10オームと68オームである)、その得られた入力電圧を上記の式に入れることで、各インピーダンス整合装置61、62、63、64、65、66の抵抗値RB1、RB2、RB3、RB4、RB5、RB6を計算して得ることができる(例えば、それぞれが498オーム、448オーム、176オーム、146オーム、10オーム、0オームである)。最後に各インピーダンス整合装置61~6 20
6が要するジグザグ形の金属線或いはインジウムスズ酸化物層の長さや広さ、もしくは各インピーダンス整合装置61~66がバス線22の各バイアプラグ(図示せず)に電氣的に接続する相対位置などを計算し、各インピーダンス整合装置61~66の抵抗値を調整して、それぞれRB1~RB6に一致させることである。

【0040】

図3は、この発明による第1実施例のインピーダンス整合装置の構造を表わす説明図である。図3に示される液晶表示装置の駆動回路は、ガラス基板100の表面に設けられ、金属線からなる少なくとも一つのバス線101と、ガラス基板100の表面に設けられ、かつバス線101の上方にある複数の駆動集成回路チップ102とを含んでなる。各駆動集成回路チップ102が二個の入力パッド103を利用し、インピーダンス整合装置104 30
とバイアプラグ105を介してバス線101に電氣的に接続される。この発明による第1実施例では、各入力パッド103とバス線101との間にある保護層110の中にそれぞれバイアプラグ105が設けられ、更に保護層110の上に対応するインピーダンス整合装置104が設けられることにより、バイアプラグ105と入力パッド103を電氣的に接続させる。その中で、インピーダンス整合装置104は、ジグザグ形の金属線、或いはインジウムスズ酸化物層によって構成される抵抗器であり、バス線101は、下から上の順に積み重なる第一金属層101aと第二金属層101bにより構成され、かつ第一金属層101aと第二金属層101bの間に誘電層111を有し、第一金属層101aと第二金属層101bが誘電層111の中に埋設された複数のコンタクトプラグ112を介して電氣的に接続される。この場合、液晶表示装置の薄膜トランジスタ(図示せず)と同様の工程でバス線101を形成することができるため、薄膜トランジスタのゲート電極(図示せず)を構成する金属層と同時に第一金属層101aを形成でき、また、薄膜トランジスタのゲート電極の誘電層と同時に誘電層111を形成でき、更に薄膜トランジスタのソース電極とドレイン電極(共に図示せず)を構成する金属層と同時に第二金属層101bを形成することができる。そして、バス線101と薄膜トランジスタが同時に形成された後、バス線101及び薄膜トランジスタの表面を覆う保護層110を形成する。この発明による第1実施例では、ジグザグ形の金属線或いはインジウムスズ酸化物層の長さ(もしくは広さ)を変えることで各インピーダンス整合装置104の抵抗値を決定したり、もしくは各バイアプラグ105と入力パッド103の間の相対位置を調整することにより、各インピーダンス整合装置104の抵抗値が各入力パッド103と電氣的に接続 50

されるバス線セクタの電圧降下に反比例させることができるようになっている。

【0041】

【第2の実施例】

この発明による第2実施例においては、各駆動集成回路チップの下方にそれぞれ対応するインピーダンス整合装置が設けられることにより、該駆動集成回路チップに設けられた二個の入力パッドを同様な一つのインピーダンス整合装置に電氣的に接続させている。言い換えると、インピーダンス整合装置の数が駆動集成回路チップの数に対応していることである。制御信号の駆動電圧 V_s がまずバス線と各インピーダンス整合装置を介し、そして各インピーダンス整合装置に電氣的に接続される二個の入力パッドを介して対応する駆動集成回路チップにされる。従って、第1実施例にて前述した式を利用して計算することで、各インピーダンス整合装置の抵抗値を得ることができる。

10

【0042】

この発明による第2実施例のインピーダンス整合装置は、図4に示されている。液晶表示装置の駆動回路は、ガラス基板200の表面に設けられ、金属線からなる少なくとも一つのバス線201と、ガラス基板200の表面に設けられ、かつバス線201の上方にある複数の駆動集成回路チップ202とを含んでなる。各駆動集成回路チップ202が二個の入力パッド203を利用してバス線201に電氣的に接続される。この発明による第2実施例では、各駆動集成回路チップ202の下方にある保護層210の上にそれぞれ対応するインピーダンス整合装置204が設けられることにより、各インピーダンス整合装置204がそれぞれ、バス線201と対応する各駆動集成回路チップ202の二個の入力パッド203と電氣的に接続され、かつ各インピーダンス整合装置204とバス線201との間にそれぞれ対応するバイアプラグ205が設けられている。インピーダンス整合装置204は、ジグザグ形の金属線、或いはインジウムスズ酸化物層によって構成される抵抗器であるが、各インピーダンス整合装置204の抵抗値が互いに異なり、かつ駆動集成回路チップ202と電氣的に接続するバス線セクタにおける電圧降下が大きくなるに伴い、駆動集成回路チップ202に対応するインピーダンス整合装置204の抵抗値が小さくなるようにしている。

20

【0043】

上述の第2実施例は、この発明による第1実施例と同様、バス線201も下から上の順に積み重なる第一金属層201aと第二金属層201bにより構成され、かつ第一金属層201aと第二金属層201bの間に誘電層211を有し、第一金属層201aと第二金属層201bが誘電層211の中に埋設された複数のコンタクトプラグ212を介して電氣的に接続される。液晶表示装置の薄膜トランジスター（図示せず）と同様の工程によってバス線201を形成することができるため、薄膜トランジスターのゲート電極（図示せず）を構成する金属層と同時に第一金属層201aを形成でき、また、薄膜トランジスターのゲート電極の誘電層と同時に誘電層211を形成でき、更に薄膜トランジスターのソース電極とドレイン電極（共に図示せず）を構成する金属層と同時に第二金属層201bを形成することができる。そして、バス線201と薄膜トランジスターが同時に形成された後、バス線201及び薄膜トランジスターの表面を覆う保護層210を形成する。この第3実施例において、第1実施例と異なる点は、バイアプラグ205と入力パッド203との間の相対位置が固定されるため、第2実施例による各インピーダンス整合装置204の抵抗値が、ジグザグ形の金属線或いはインジウムスズ酸化物層の長さ（もしくは広さ）によって決定される以外、各インピーダンス整合装置204が更に横向きの岐路を含み、かつ各々の横向きの岐路がそれぞれ異なる断面積を持っていることで、抵抗値と断面積が反比例する関係にあることを利用し、また各インピーダンス整合装置204の抵抗値を調整することもできるようにしたものである。図5は図4に示されるインピーダンス整合装置204の平面図である。図5に示されるように、各バイアプラグ205が、まず横方向で異なる断面積を具える各インピーダンス整合装置枝路204aに接続され、各インピーダンス整合装置枝路204aが更にバス線201とほぼ平行に設けられる各インピーダンス整合装置204と電氣的に接続される。最後に各駆動集成回路チップ（図5では図示せず

30

40

50

)が各インピーダンス整合装置204の上方に設けられ、かつ各インピーダンス整合装置204が各該駆動集成回路チップの入力パッド(図5では図示せず)と電氣的に接続される。

【0044】

【第三の実施例】

この発明による第3実施例のインピーダンス整合装置の構造は、図6に示されている。液晶表示装置の駆動回路は、ガラス基板300の表面に設けられており、金属線からなる少なくとも一つのバス線301と、ガラス基板300の表面に設けられ、かつバス線301の上方に設けられた複数の駆動集成回路チップ302とを含んでなる。各駆動集成回路チップ302が二個の入力パッド303を利用してバス線301と電氣的に接続される。この発明による第3実施例は、第1実施例と同様に、各入力パッド303とバス線301との間にある保護層310の上にそれぞれインピーダンス整合装置304が設けられ、かつインピーダンス整合装置304とバス線301との間にそれぞれ対応するバイアプラグ305が設けられる。その中で、インピーダンス整合装置304は、ジグザグ形の金属線、或いはインジウムスズ酸化物層によって構成される抵抗器であり、バス線301も下から上の順に積み重なる第一金属層301aと第二金属層301bにより構成され、かつ第一金属層301aと第二金属層301bの間に誘電層311を有し、第一金属層301aと第二金属層301bが誘電層311の中に埋設された複数のコンタクトプラグ312を介して電氣的に接続される。液晶表示装置の薄膜トランジスター(図示せず)と同様な工程によりバス線301を形成することができるため、薄膜トランジスターのゲート電極(図示せず)を構成する金属層と同時に第一金属層301aを形成でき、また、薄膜トランジスターのゲート電極の誘電層と同時に誘電層311を形成でき、更に薄膜トランジスターのソース電極とドレイン電極(共に図示せず)を構成する金属層と同時に第二金属層301bを形成することができる。そして、バス線301と薄膜トランジスターが同時に形成された後、バス線301及び薄膜トランジスターの表面を覆う保護層310を形成する。

【0045】

この第3実施例において、第1実施例と異なる点は、各インピーダンス整合装置304の長さが同じく、かつ各バイアプラグ305の位置も固定されることであるため、各インピーダンス整合装置304がその断面積の大きさによって抵抗値を決定することができる。図7は図6に示されるインピーダンス整合装置の平面図である。図7に示されるように、各バイアプラグ305の下端がバス線301と電氣的に接続され、かつその上端が各インピーダンス整合装置304と接続される。その中で、各インピーダンス整合装置304は、同じ長さになっているが、幅が異なることでそれぞれ異なる断面積を持っている。最後に各駆動集成回路チップ(図7には図示せず)が各インピーダンス整合装置304の上方に設けられ、かつ各インピーダンス整合装置304が各駆動集成回路チップの入力パッド(図7には図示せず)と電氣的に接続される。

【0046】

以上は、この発明の好ましい実施例であって、この発明の実施の範囲を限定するものではない。よって、当業者のなし得る修正、もしくは変更であっても、この発明の技術思想の下においてなされ、この発明に対して同等の効果を有するものは、いずれもこの発明の特許請求の範囲の範囲に属するものとする。

【0047】

【発明の効果】

この発明は、WOAによるデザインを用いる液晶表示装置及びその駆動回路を提供し、特に各々の駆動チップに対しほぼ一定の入力電圧を具えさせる回路デザインを提供することができる。そして、回路デザインは、駆動回路のバス線と各駆動集成回路チップとの間にそれぞれ対応するインピーダンス整合装置が設けられ、同時に各インピーダンス整合装置の抵抗値を、各駆動集成回路チップと電氣的に接続されるバス線セクタの電圧降下に反比例させることができる。これにより、各駆動集成回路チップのバス線を介して得られる入力電圧がほぼ一定となるため、制御信号の電圧が徐々に降下することで液晶表示装置の色

10

20

30

40

50

差異が生じるという問題を回避することができる。

【0048】

【図面の簡単な説明】

【図1】従来のWOAによるデザインを用いる液晶表示装置の構造を表す説明図である。

【図2】この発明による第1実施例の液晶表示装置の駆動回路を表す説明図である。

【図3】この発明による第1実施例の液晶表示装置の駆動回路におけるインピーダンス整合装置の構造を表す説明図である。

【図4】この発明による第2実施例の液晶表示装置の駆動回路におけるインピーダンス整合装置の構造を表す説明図である。

【図5】図4に示されるインピーダンス整合装置の平面図である。

10

【図6】この発明による第3実施例の液晶表示装置の駆動回路におけるインピーダンス整合装置の構造を表す説明図である。

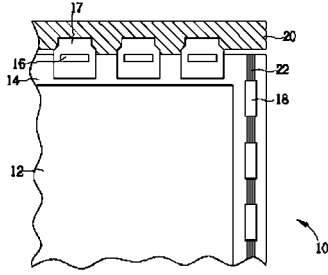
【図7】図6に示されるインピーダンス整合装置の平面図である。

【0049】

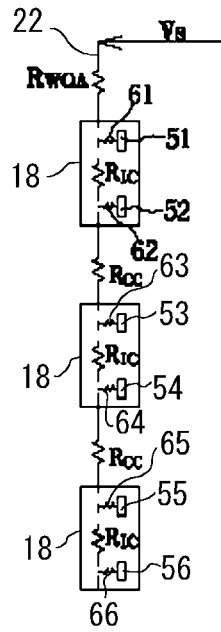
【符号の説明】

10	液晶表示装置	
12	上ガラス基板	
14	下ガラス基板	
16	駆動集成电路チップ	
18	駆動集成电路チップ	20
17	テープキャリア	
20	プリント回路基板	
22	バス線	
51 ~ 56	入力パッド	
61 ~ 66	インピーダンス整合装置	
100、200、300	ガラス基板	
101、201、301	バス線	
101a、201a、301a	第一金属層	
101b、201b、301b	第二金属層	
102、202、302	駆動集成电路チップ	30
103、203、303	入力パッド	
104、204、304	インピーダンス整合装置	
105、205、305	バイアプラグ	
110、210、310	保護層	
111、211、311	誘電層	
112、212、312	コンタクトプラグ	
204a	インピーダンス整合装置枝路	

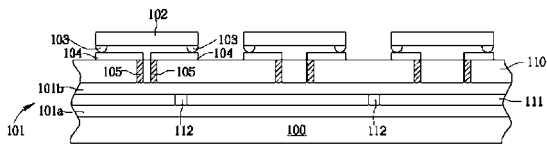
【 図 1 】



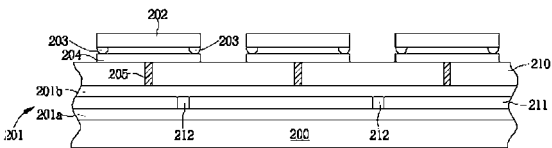
【 図 2 】



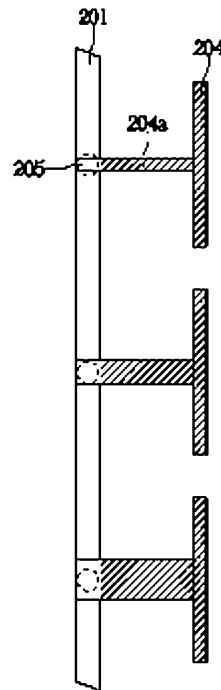
【 図 3 】



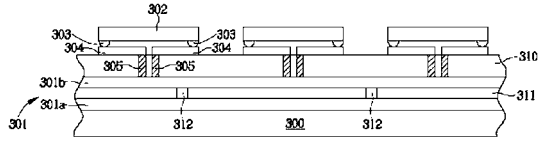
【 図 4 】



【 図 5 】



【図6】



【図7】



フロントページの続き

- (72)発明者 林文傑
台湾台南縣台南科學工業園區新市郷奇業路一號
- (72)発明者 李欣達
台湾台南縣台南科學工業園區新市郷奇業路一號

審査官 福田 知喜

- (56)参考文献 特開平04 - 204817 (JP, A)
特開平04 - 034418 (JP, A)
特開平07 - 072833 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/133
G02F 1/1345
G09F 9/00
G09F 9/35

专利名称(译)	液晶显示装置及其驱动电路		
公开(公告)号	JP4674285B2	公开(公告)日	2011-04-20
申请号	JP2003018282	申请日	2003-01-28
[标]申请(专利权)人(译)	群创光电股份有限公司		
申请(专利权)人(译)	奇美电子股▲ふん▼有限公司		
当前申请(专利权)人(译)	奇美电子股▲ふん▼有限公司		
[标]发明人	林文傑 李欣達		
发明人	林文傑 李欣達		
IPC分类号	G02F1/133 G02F1/1345 G09F9/00 G09F9/35 G02F1/13		
CPC分类号	G02F1/13452		
FI分类号	G02F1/133.505 G02F1/1345 G09F9/00.348.Z G09F9/35		
F-TERM分类号	2H092/GA51 2H092/GA60 2H092/HA04 2H092/JA24 2H092/JB21 2H092/JB22 2H092/JB31 2H092/NA25 2H092/PA01 2H092/PA06 2H093/NC00 2H093/NC09 2H093/NC11 2H093/NC34 2H093/ND60 2H093/NE01 2H093/NE10 2H193/ZA04 2H193/ZP01 2H193/ZP20 5C094/AA03 5C094/AA23 5C094/AA53 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA09 5C094/FB18 5C094/HA08 5G435/AA16 5G435/BB12 5G435/CC09 5G435/EE12 5G435/EE34 5G435/KK05 5G435/KK09		
代理人(译)	铃木 征四郎		
审查员(译)	福田 知喜		
优先权	091113832 2002-06-25 TW		
其他公开文献	JP2004029713A		
外部链接	Espacenet		

摘要(译)

提供一种能够改善显示质量的液晶显示装置及其驱动电路。液晶显示装置的驱动电路包括设置在液晶显示装置的玻璃基板(12,14)的表面上的总线22和多个驱动集成电路芯片18。并且,在总线22和每个驱动集成电路芯片18之间分别设置多个阻抗匹配装置61,62,63,64,65,66。The

