

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3555578号
(P3555578)

(45) 発行日 平成16年8月18日(2004.8.18)

(24) 登録日 平成16年5月21日(2004.5.21)

(51) Int.Cl.⁷

GO2F 1/133
GO9G 3/36

F I

GO2F 1/133 560
GO2F 1/133 545
GO9G 3/36

請求項の数 11 (全 43 頁)

(21) 出願番号	特願2000-402459 (P2000-402459)	(73) 特許権者	000002369
(22) 出願日	平成12年12月28日 (2000.12.28)		セイコーエプソン株式会社
(62) 分割の表示	特願平5-352493の分割		東京都新宿区西新宿2丁目4番1号
原出願日	平成5年12月29日 (1993.12.29)	(74) 代理人	100090479
(65) 公開番号	特開2001-235726 (P2001-235726A)		弁理士 井上 一
(43) 公開日	平成13年8月31日 (2001.8.31)	(74) 代理人	100090387
審査請求日	平成12年12月28日 (2000.12.28)		弁理士 布施 行夫
(31) 優先権主張番号	特願平5-37057	(74) 代理人	100090398
(32) 優先日	平成5年2月25日 (1993.2.25)		弁理士 大淵 美千栄
(33) 優先権主張国	日本国 (JP)	(72) 発明者	野村 浩朗
(31) 優先権主張番号	特願平5-121706		長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
(32) 優先日	平成5年5月24日 (1993.5.24)	(72) 発明者	佐藤 譲
(33) 優先権主張国	日本国 (JP)		長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
(31) 優先権主張番号	特願平5-198604		
(32) 優先日	平成5年8月10日 (1993.8.10)		
(33) 優先権主張国	日本国 (JP)		

最終頁に続く

(54) 【発明の名称】 液晶表示装置の駆動方法

(57) 【特許請求の範囲】

【請求項1】

基板間に封入された液晶分子が初期状態にて所定のねじれ角を有し、初期状態にフレデリクス転移を生じさせる電圧を印加した後の緩和状態として、初期状態とは異なる2つの準安定状態をもつ液晶と、

一方の前記基板に形成され、それぞれ行電極信号が供給される複数の行電極と、

他方の前記基板に形成され、それぞれ列電極信号が供給される複数の列電極と、を有する液晶表示装置を、前記行電極と前記列電極の交点を画素とし、この画素の前記液晶に、前記行電極信号、列電極信号間の差信号の電圧を印加して駆動する駆動方法において、

8レベルの電位を用いて前記液晶を駆動し、

前記8レベルの電位を、低電圧側の第1群の4レベル ($V1$ 、 $V2$ 、 $V3$ 、 $V4$: $V1 < V2 < V3 < V4$) と、高電圧側の第2群の4レベル ($V5$ 、 $V6$ 、 $V7$ 、 $V8$: $V4 < V5 < V6 < V7 < V8$) との2つに分け、

(a) 前記差信号は、各行電極毎にずらして設定される選択期間と、それに続く非選択期間と、前記選択期間の前に設定されるリセット期間と、を1フレーム期間内に含み、

(b) 前記列電極信号は、同一の列電極上の前記各画素に対応する前記選択期間毎にON電位またはOFF電位のいずれかの電位を含むデータ電位に設定され、前記列電極信号の前記データ電位として、前記液晶にそれぞれ $V4$ と $V5$ の中間電圧を基準として正のON選択電圧及び負のON選択電圧と正のOFF選択電圧及び負のOFF選択電圧とを印加するための4種の電位が設定され、(c) 前記行電極信号は、前記リセット期間にはリセッ

ト電位に設定され、前記選択期間には選択電位に設定され、前記非選択期間には非選択電位に設定され、前記リセット電位として、前記リセット期間にて前記液晶にそれぞれ V_4 と V_5 の中間電圧を基準として正のリセット電圧及び負のリセット電圧を印加するための 2 種の電位が設定され、前記選択電位として、前記選択期間にて前記液晶にそれぞれ V_4 と V_5 の中間電圧を基準として正の前記選択電圧及び負の前記選択電圧を印加するための 2 種の電位が設定され、前記非選択電位として、前記選択期間にて 4 種の前記データ電位にバイアス電位を付与するための 2 種の電位が設定され、計 10 種の電位の一部を兼用して前記 8 レベルの電位を用いて前記液晶を駆動し、

前記列電極信号の前記データ電位が第 1 群にある時は、前記リセット電位を第 2 群の中から選択し、前記列電極信号の前記データ電位が第 2 群にある時は、前記リセット電位を第 1 群の中から選択し、

10

前記リセット期間以外の前記各期間では、前記列電極信号の前記データ電位が前記第 1 群の中にあるときは、同じ第 1 群の中から各々 1 つの電位を選択し、前記列電極信号の前記データ電位が前記第 2 群の中にあるときは、同じ第 2 群の中から各々 1 つの電位を選択することを特徴とする液晶表示装置の駆動方法。

【請求項 2】

請求項 1 において、

前記第 1 群の電位 V_4 と前記第 2 群の電位 V_5 との間の電位差を大きくして、前記リセット期間に前記液晶に印加される前記リセット電圧の絶対値を大きく設定したことを特徴とする液晶表示装置の駆動方法。

20

【請求項 3】

請求項 1 または 2 において、

第 k 番目のフレーム (k は整数) では、前記列電極信号の ON 選択電位を前記第 2 群の V_5 に、OFF 選択電位を V_7 にそれぞれ設定し、前記行電極信号の前記リセット電位を V_1 に、前記選択電位を V_8 に、前記非選択電位を V_6 にそれぞれ設定し、これに続く第 ($k + 1$) 番目のフレームでは、前記列電極信号の ON 選択電位を第 1 群の V_4 に、OFF 選択電位を V_2 にそれぞれ設定し、前記行電極信号の前記リセット電位を V_8 に、前記選択電位を V_1 に、前記非選択電位を V_3 にそれぞれ設定して、液晶に印加される電圧をフレームごとに極性反転して前記液晶を交流駆動することを特徴とする液晶表示装置の駆動方法。

30

【請求項 4】

請求項 1 または 2 において、

第 k 番目のフレーム (k は整数) では、前記列電極信号の ON 選択電位を前記第 2 群の V_8 に、OFF 選択電位を V_6 にそれぞれ設定し、前記行電極信号の前記リセット電位を V_1 に、前記選択電位を V_5 に、前記非選択電位を V_7 にそれぞれ設定し、これに続く第 ($k + 1$) 番目のフレームでは、前記列電極信号の ON 選択電位を第 1 群の V_1 に、OFF 選択電位を V_3 にそれぞれ設定し、前記行電極信号の前記リセット電位を V_8 に、前記選択電位を V_4 に、前記非選択電位を V_2 にそれぞれ設定して、前記液晶に印加される電圧をフレームごとに極性反転して前記液晶を交流駆動することを特徴とする液晶表示装置の駆動方法。

40

【請求項 5】

請求項 1 または 2 において、

1 フレーム期間内における前記列電極信号の ON 選択電位を V_4 と V_5 との交流パルスで設定し、前記列電極信号の OFF 選択電位を V_2 と V_7 との交流パルスで設定し、これに対応した順番で、前記行電極信号の前記リセット電位を V_8 と V_1 との交流パルスで設定し、前記選択電位を V_1 と V_8 との交流パルスで設定し、前記非選択電位を V_3 と V_6 との交流パルスで設定し、前記液晶に印加される電圧をパルスごとに極性反転して、前記液晶を交流駆動することを特徴とする液晶表示装置の駆動方法。

【請求項 6】

50

請求項 3 または 5 において、

$V4 - V3 = V3 - V2 = V7 - V6 = V6 - V5$ の関係に設定したことを特徴とする液晶表示装置の駆動方法。

【請求項 7】

請求項 1 または 2 において、

1 フレーム期間内における列電極信号の ON 選択電位を $V1$ と $V8$ との交流パルスで設定し、前記列電極信号の OFF 選択電位を $V3$ と $V6$ との交流パルスで設定し、これに対応した順番で前記行電極信号の前記リセット電位を $V8$ と $V1$ との交流パルスで設定し、前記選択電位を $V4$ と $V5$ との交流パルスで設定し、前記非選択電位を $V2$ と $V7$ との交流パルスで設定して、前記液晶に印加される電圧をパルスごとに極性反転して前記液晶を交流駆動することを特徴とする液晶表示装置の駆動方法。

10

【請求項 8】

請求項 4 または 7 において、

$V3 - V2 = V2 - V1 = V8 - V7 = V7 - V6$ の関係に設定したことを特徴とする液晶表示装置の駆動方法。

【請求項 9】

請求項 5 または 7 において、

前記選択期間に相当する単位時間を $1H$ としたとき、前記行電極信号及び列電極信号を交流化させる信号 FR のパルス幅を $1H$ とし、かつ、前記信号 FR の位相が前記行電極信号 Yn の選択期間に対して $(1H/2)$ ずらして設定されていることを特徴とする液晶表示装置の駆動方法。

20

【請求項 10】

請求項 5 または 7 において、

前記選択期間に相当する単位時間 $(1H)$ ごとに前記液晶に印加する電圧の極性を反転し、かつ、第 k フレーム (k は整数) の始まりの前記極性が正の時は第 $(k+1)$ フレームの始まりの前記極性は負とし、前記第 k フレームの始まりの前記極性が負の時は前記第 $(k+1)$ フレームの始まりの前記極性は正とし、 $1H$ ごとの極性反転とフレームごとの極性反転との組み合わせにより、前記液晶を交流駆動することを特徴とする液晶表示装置の駆動方法。

【請求項 11】

30

請求項 1 ~ 10 のいずれかにおいて、

前記第 1 群の各電圧と第 2 群の各電圧を、グラウンドレベルを中心として正、負で対称に設定したことを特徴とする液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、2つの準安定状態を持つカイラルネマチック液晶を用いた液晶表示装置の駆動方法に関する。更に詳しくは、その書き込みスピードを改善する駆動方法に関する。また、本発明は、液晶パネル固有の液晶の閾値のばらつきに起因した駆動電圧を補償し、あるいは駆動電圧を温度補償することができる駆動方法に関する。さらに本発明は、2種の駆動波形間の電圧のアンバランスを改善して、駆動回路の IC 化が可能な駆動方法に関する。

40

【0002】

【背景技術および発明が解決しようとする課題】

カイラルネマチック液晶を用いた双安定性を有する液晶の駆動が、特公平 1 - 5 1 8 1 8 に既に開示されており、初期配向条件、2つの準安定状態、また、その2つの準安定状態間の切り換えの方法等が記述されている。

【0003】

しかし、上記特公平 1 - 5 1 8 1 8 に述べられている駆動方法は、実用的とは言えず問題が多い。例えば、2つの準安定状態間の切り換えに関して、上記公報には、下記の 2 通り

50

の方法が開示されている。

【0004】

その一つは、次の駆動方法により2つの準安定状態を得るものである。すなわち、トグルスイッチを用いて60Hz、ピーク・トゥ・ピーク15Vの液晶への印加電圧を急激にターンオフする事によって、360°ツイスト配向状態を得ている。また、液晶に印加される電圧を、可変電圧器を用いて約1秒間にわたって緩慢に電圧降下する事によって、0°ユニフォーム配向状態を得ている。

【0005】

また、他の駆動方法は下記の通りである。低周波電界がターンオフされた後に、1500KHzの高周波が直ちに液晶に印加されると、360°ツイスト配向状態が実現される。10
同じ低周波電界のターンオフに続いて約1/4秒遅延後に、1500KHzの高周波電界を印加すれば、0°のユニフォーム配向状態になるとしている。

【0006】

しかし、前者の方法は全く実用的ではなく、単なる実験室での現象確認の方法に過ぎない。また、後者の方法を我々が実験したところ、低周波電界のターンオフに続いて約1/4秒後に高周波電界を与えれば、これも360°ツイスト配向状態となり、2つの準安定状態に切り換えるができなかった。

【0007】

更に云うならば、特公平1-51818には現在最も表示として実用性が高く、表示能力が高いマトリクス表示について何等記述が無く、その駆動方法についても何等開示されて 20
いない。

【0008】

そこで、我々は先に出願した特願平4-217932にて、液晶セル内で発生するバックフローをコントロールし、上記欠点を改良する方法を提案した。しかし、この提案は、マトリクス表示の1ライン当たりの書込時間を短縮することはその目的でなかった。したがって、上記提案の実施例では、マトリクス表示の1ライン当たりの書き込み時間が400μsとされており、400ライン以上の書き込みには計160ms(6.25Hz)以上の時間が必要となる。これは、表示のフリッカーを伴うため実用的ではない。

【0009】

また、一般的に液晶表示体の製造工程で発生する駆動特性のばらつきには、1表示体内で 30
の場所による駆動特性の違いと、製造ロットの違いによる各表示体間での駆動特性の違いがある。従って、常に表示品質が最高の状態で全液晶表示画面を使うためには、各パネルの状況に合わせた微妙な駆動電圧コントロールが必要である。また、何らかの手段によって最適調整がなされた後でも、駆動条件は周囲の温度変化にともなって新たな変動を発生する為、温度変化に合わせた調整も更に必須である。

【0010】

図49は、ある1パネル内の駆動電圧の閾値の違いを図示したものである。この様にわずかの配向状態の違い、あるいは、セルギャップの変化に対して駆動電圧が変化するので、各パネルでワースト箇所に合わせた駆動電圧の最適調整が必要である。また、図18はマトリクス駆動を想定した際の温度変化に対する駆動電圧の変化を表したものである。温度 40
に対する勾配は0.02V/で小さいが、25の駆動電圧を標準とした時の電圧変動率は0.56%/で、実用温度範囲5~40では19.6%とかなり大きい変動幅となる。実際の使用に際してはこれを補償し最適表示とする事が望ましい。

【0011】

また、メモリ性を有する液晶を駆動するに当たり、その液晶分子にフレデリクス転移を起こすために、比較的絶対値の大きいリセットパルスを液晶に印加する必要がある。この場合、マトリクス駆動時の走査信号とデータ信号との間で、電圧の比が大きくアンバランスとなる。このため、具体的な駆動回路を構成する上で、また、この回路をIC化する上で、このアンバランスは大きな障害となる可能性を持っている。

【0012】

そこで、本発明の目的とするところは、フレデリクス転移を生じさせる比較的絶対値の大きいリセット電圧を液晶に印加しながら液晶を駆動できる液晶駆動方法を提供することにある。

【0013】

本発明のさらに他の目的は、大きなリセット電圧を液晶に印加しながらも、走査信号、データ信号間の電圧のアンバランスを低減し、駆動回路の構成を容易化して、ＩＣ化にも対応できる液晶駆動方法を提供することにある。

【0014】

【課題を解決するための手段】

本発明では、リセット期間Ｔ１に比較的絶対値の大きなリセット電圧を液晶に印加する必要上、下記の７レベル駆動法を用いることができる。 10

【0015】

この７レベル駆動方法として、例えば図８（Ａ）～図８（Ｄ）に示すように、前記列電極信号Ｙ_nの前記データ電位として、前記液晶にＯＮ選択電圧またはＯＦＦ選択電圧を印加するための２種の電位（例えば±Ｖ_b）が設定され、

前記行電極信号Ｘ_mの前記データ電位として、前記リセット期間Ｔ１には前記液晶にそれぞれ正または負の前記リセット電圧を印加するための２種の電位（例えば±Ｖ_r）が設定され、前記選択電位として、前記選択期間Ｔ３に前記液晶にそれぞれ正及び負の前記選択電圧を印加するための２種の電位（例えば±２Ｖ_b）が設定され、前記非選択電位として、前記遅延期間及び前記非選択期間には２種の前記選択電位間の中間の電位（例えば０Ｖ 20

）が設定され、計７レベルの電位を用いて前記液晶を駆動できる。

【0016】

本発明は、さらに好ましくは、少なくとも下記の８レベルを含む駆動法を採用すると良い。すなわち、

前記列電極信号の前記データ電位として、前記液晶にそれぞれ正及び負のＯＮ選択電圧と正及び負のＯＦＦ選択電圧とを印加するための４種の電位が設定され、

前記行電極信号の前記リセット電位として、前記リセット期間には前記液晶にそれぞれ正及び負の前記リセット電圧を印加するための２種の電位が設定され、前記選択電位として、前記選択期間には前記液晶にそれぞれ正及び負の前記選択電圧を印加するための２種の電位が設定され、前記非選択電位として、前記遅延期間及び前記非選択期間には４種の前記データ電位にバイアス電位を付与するための２種の電位が設定され、 30

少なくとも８レベルの電位を用いて前記液晶を駆動する方法である。

【0017】

この８レベルの電位を、低電圧側の第１群の４レベル（Ｖ_１、Ｖ_２、Ｖ_３、Ｖ_４：Ｖ_１<Ｖ_２<Ｖ_３<Ｖ_４）と、高電圧側の第２群の４レベル（Ｖ_５、Ｖ_６、Ｖ_７、Ｖ_８：Ｖ_４<Ｖ_５<Ｖ_６<Ｖ_７<Ｖ_８）との２つに分け、

前記列電極信号の前記データ電位が第１群にある時は、前記リセット電位を第２群の中から選択し、前記列電極信号のデータ電位が第２群にある時は、前記リセット電位を第１群の中から選択し、 40

前記リセット期間以外の前記各期間では、前記列電極信号の前記データ電位が前記第１群の中にあるときは、同じ第１群の中から各々１つの電位を選択し、前記列電極信号の前記データ電位が前記第２群の中にあるときは、同じ第２群の中から各々１つの電位を選択するとよい。

【0018】

こうすると、行電極信号の電圧と、列電極信号の電圧との間に大きな電圧差を生ずること無く、２０Ｖを越える比較的絶対値の大きなリセット電圧と、１Ｖ近辺の非選択電圧とを液晶に印加することができる。このことは、駆動回路を構成する上で、特にＩＣ化を行う上で好ましい。

【0019】

ここで、前記第 1 群の電位 V_4 と前記第 2 群の電位 V_5 との間の電位差を大きくすれば、前記リセット期間に前記液晶に印加される前記リセット電圧の絶対値を大きく設定できる。

【0020】

図 3 2 に示すように、第 k 番目のフレーム (k は整数) では、前記列電極信号 X_m の ON 選択電位を前記第 2 群の V_5 に、OFF 選択電位を V_7 にそれぞれ設定し、前記行電極信号 Y_n の前記リセット電位を V_1 に、前記選択電位を V_8 に、前記非選択電位を V_6 にそれぞれ設定し、

これに続く第 $(k+1)$ 番目のフレームでは、前記列電極信号 X_m の ON 選択電位を第 1 群の V_4 に、OFF 選択電位を V_2 にそれぞれ設定し、前記行電極信号 Y_n の前記リセット電位を V_8 に、前記選択電位を V_1 に、前記非選択電位を V_3 にそれぞれ設定して、フレームごとの極性反転により前記液晶を交流駆動することができる。

【0021】

図 3 3 に示すように、第 k 番目のフレーム (k は整数) では、前記列電極信号 X_m の ON 選択電位を前記第 2 群の V_8 に、OFF 選択電位を V_6 にそれぞれ設定し、前記行電極信号 Y_n の前記リセット電位を V_1 に、前記選択電位を V_5 に、前記非選択電位を V_7 にそれぞれ設定し、

これに続く第 $(k+1)$ 番目のフレームでは、前記列電極信号 X_m の ON 選択電位を第 1 群の V_1 に、OFF 選択電位を V_3 にそれぞれ設定し、前記行電極信号 Y_n の前記リセット電位を V_8 に、前記選択電位を V_4 に、前記非選択電位を V_2 にそれぞれ設定して、フレームごとの極性反転により前記液晶を交流駆動することができる。

【0022】

図 3 4 に示すように、1 フレーム期間 T 内における前記列電極信号 X_m の ON 選択電位を V_4 と V_5 との交流パルスで設定し、前記列電極信号 X_m の OFF 選択電位を V_2 と V_7 との交流パルスで設定し、これに対応した順番で、前記行電極信号 Y_n の前記リセット電位を V_8 と V_1 との交流パルスで設定し、前記選択電位を V_1 と V_8 との交流パルスで設定し、前記非選択電位を V_3 と V_6 との交流パルスで設定し、前記液晶に印加される電圧をパルスごとに極性反転して、前記液晶を交流駆動することができる。

【0023】

図 3 5 に示すように、1 フレーム期間 T 内における列電極信号 X_m の ON 選択電位を V_1 と V_8 との交流パルスで設定し、前記列電極信号 X_m の OFF 選択電位を V_3 と V_6 との交流パルスで設定し、これに対応した順番で前記行電極信号 Y_n の前記リセット電位を V_8 と V_1 との交流パルスで設定し、前記選択電位を V_4 と V_5 との交流パルスで設定し、前記非選択電位を V_2 と V_7 との交流パルスで設定して、液晶に印加される電圧をパルスごとに極性反転して前記液晶を交流駆動することができる。

【0024】

図 3 2 及び図 3 4 の駆動法の場合、 $V_4 - V_3 = V_3 - V_2 = V_7 - V_6 = V_6 - V_5$ の関係に設定すると、非選択期間 T_4 にてほぼ等しい非選択電圧を設定できる。

【0025】

図 3 3 及び図 3 5 の駆動法の場合、 $V_3 - V_2 = V_2 - V_1 = V_8 - V_7 = V_7 - V_6$ の関係に設定すると、非選択期間 T_4 にてほぼ等しい非選択電圧を液晶に印加することができる。

【0026】

また、図 3 4 及び図 3 5 の駆動法の場合、前記選択期間 T_3 に相当する単位時間を $1H$ としたとき、前記行電極信号及び列電極信号を交流化させる信号 FR のパルス幅を $1H$ とし、かつ、前記信号 FR の位相が前記行電極信号 Y_n の選択期間に対して $(1H/2)$ ずらして設定することができる。図 3 4 の駆動法にこれを適用したのが図 3 6 の駆動法である。この場合、行、列電極信号の駆動電位の反転回数は図 3 4 と比較して半減するが、液晶にかかる電圧波形の反転回数はそれより多く確保できる。

【0027】

さらに、図34及び図35の駆動法の場合、前記選択期間T3に相当する単位時間(1H)ごとに液晶に印加する電圧の極性を反転し、かつ、第kフレーム(kは整数)の始まりの前記極性が正の時は第(k+1)フレームの始まりの前記極性は負とし、前記第kフレームの始まりの前記極性が負の時は前記第(k+1)フレームの始まりの前記極性は正として、1Hごとの極性反転とフレームごとの極性反転とを組み合わせ、前記液晶を交流駆動することもできる。図34の駆動法にこれを適用したのが図37の駆動法である。

【0028】

なお、図32～図37のいずれの駆動法を採用する場合にも、前記第1群の各電圧と第2群の各電圧を、グラウンドレベルを中心として正、負で対称に設定すると、回路設計上好適となる。

10

【0029】

また、上述の7レベル駆動法及び8レベル駆動法は、必ずしも1フレーム期間T内に遅延期間T2を指定した駆動波形に適用するものに限らず、図3に示す駆動波形、すなわち遅延期間T2の指定の無い駆動波形等にも有効である。

【0030】

【発明の実施の形態】

次に、図面を参照して本発明の実施の形態を説明する。

【0031】

〔液晶セルの構造〕

20

後述する各実施例に用いた液晶材料は、ネマチック液晶(例えば、E.Merck社製ZLI-3329)に光学活性剤(例えば、E.Merck社製S-811)を添加することにより、液晶のヘリカルピッチを3～4 μm に調整したものである。図1に示すように、上下のガラス基板5, 5上にITOからなる透明電極4のパターンを形成し、その上に各々ポリイミド配向膜(例えば、東レ社製SP-740)2を塗布した。そして、各ポリイミド配向膜2対して、相互に所定角度 ϕ (実施例では $\phi = 180^\circ$)異なる方向にラビング処理を施して、セルを構成した。上下のガラス基板5, 5の間にはスペーサを挿入して基板間隔を均一化し、例えば基板間隔(セル間隔)を2 μm 以下とした。したがって、液晶層厚/ねじれピッチの比は 0.5 ± 0.2 となる。

【0032】

30

このセルに液晶を注入すると、液晶分子1のプレチルト角 θ_1 , θ_2 は数度となり、初期配向が 180° のツイスト状態となる。この液晶セルを、図1に示す偏光方向の異なる2枚の偏光板7, 7で挟み込み、表示体を形成した。なお、3は絶縁層、6は平坦化層、8は画素間の遮光層、9は液晶分子1のダイレクターベクトルである。

【0033】

(第1実施例)

図2(A)および図2(B)は、それぞれ図1に示す表示体を駆動するための第1実施例に係る2種の駆動波形を示している。各図に示す駆動波形には、1フレーム期間T内にリセット期間T1, 遅延期間T2, 選択期間T3および非選択期間T4が含まれている。図2(A)は、フレーム期間Tごとに、液晶セルに充電される電圧の極性を反転させて交流化する駆動波形を示している。図2(B)は、パルス幅が(T3)/2の1パルスごとに、液晶に充電される電圧の極性を反転させて交流化する駆動波形を示している。各図において、リセット期間T1には、ネマチック液晶にフレデリクス転移を生じさせるための閾値以上のリセット電圧(リセットパルス)30が印加される。このリセット電圧30は、本実施例ではそのピーク値が $\pm 30\text{V}$ に設定されている。リセット期間T2は、リセット電圧30を液晶セルに印加した後、選択期間T3にて液晶セルに選択電圧(選択パルス)32が印加されるタイミングを遅延させるために設けられている。本実施例では、この遅延期間T2にて液晶セルに、遅延電圧31として例えば0Vの電圧が印加される。選択期間T3に液晶セルに印加される選択電圧32は、ネマチック液晶の2つの準安定状態、例えば 360° ツイスト配向状態と 0° ユニフォーム配向状態のいずれかを生ずる臨界値を

40

50

基準として選択される電圧である。この選択電圧 32 として、第 1 実施例に用いたカイラルネマチック液晶の場合、選択電圧 32 のピーク値が $0 \sim \pm 1 \text{ V}$ であると、 360° ツイスト配向状態が得られる。一方、選択電圧 32 として 2 V 以上の電圧を液晶セルに印加すると、 0° ユニフォーム配向状態が得られた。また、非選択期間 T4 には、液晶セルに選択電圧 32 よりも絶対値の小さな非選択電圧 33 が印加され、選択期間 T3 にて選択された液晶の状態が維持されるようになっている。

【0034】

図 3 は、比較例としての駆動波形を示している。この図 3 に示す駆動波形は、本出願人の先の出願（米国特許出願 No. 08 - 059226 及び No. 08 - 093290）に開示された駆動波形である。図 3 の駆動方法では、1 フレーム期間 T 内にリセット期間 T1、選択期間 T3 および非選択期間 T4 が設けられている点で図 2 (A) および図 2 (B) と同様であるが、遅延期間 T2 が設けられていない点が異なっている。換言すれば、図 2 (A) および図 2 (B) に示す第 1 実施例の駆動方法は、図 3 の駆動方法と比較して液晶セルにリセット電圧 30 を印加後、遅延期間 T2 経過後に選択電圧 32 を印加している点が、図 3 の駆動方法と大きく相違している。

【0035】

表 2 は、図 2 (A) または図 2 (B) の駆動方法に基づく実験結果をまとめたものである。また、表 1 は比較のための図 3 の駆動方法による結果である。なお、表示はバックライト付きの透過型とし、on 状態は光の透過状態で 0° ユニフォーム配向状態に対応し、off 状態は光の遮断状態で 360° ツイスト配向状態に対応している。

【0036】

ここで、表 1、表 2 において、デューティ比は（選択期間 T3）/（フレーム期間 T）を示し、パルス幅は選択パルスのパルス幅を示し、遅延時間は遅延期間 T2 の長さをそれぞれ示している。なお、図 2 (A) の駆動法の場合、パルス幅 = T3 であるのに対し、図 2 (B) 及び図 3 の駆動法の場合には、パルス幅 = (T3) / 2 となる。図 2 (A)、図 2 (B) 及び図 3 のいずれの場合も、1 ライン当たりの書込時間は選択期間 T3 に一致する。また、各表において、on 電圧は、液晶セルを 0° ユニフォーム配向状態とするために、液晶セルに印加される選択電圧 32 の値を示している。また、off 電圧は、 360° ツイスト配向状態を得るために、液晶セルに印加される選択電圧 32 の値を示している。

【0037】

【表 1】

波形	デューティ比	パルス幅 μs	遅延時間 μs	on電圧 V	off電圧 V	on/offの 可否
図 3	1 / 60	200	0	2	0	○
	1 / 120	100	0	2	0	○
	1 / 240	50	0	3	0	×

【0038】

【表 2】

10

20

30

40

波形	デューティ比	パルス幅 μs	遅延時間 μs	on電圧 V	off電圧 V	on/offの 可否
図 2 A	1/240	100	0	3	0	×
			100	3	0	○
			200	3	0	○
図 2 B	1/240	50	0	3	0	×
			50	3	0	○
			100	3	0	○
			200	3	0	○
図 2 A	1/480	50	0	3	0	×
			50	3	0	×
			100	3	0	×
			200	3	0	×
			0	5	0	×
			50	5	0	○
			100	5	0	○
			150	5	0	○
図 2 B	1/480	25	0	5	0	×
			50	5	0	○
			100	5	0	○
			250	5	0	○

【0039】

表1、表2の比較から明らかなように、リセット電圧30の印加後にある遅延時間を挿入して選択電圧32を液晶セルに印加すると、図3の駆動法では表示の切り換えが不可能であったパルス幅の選択電圧32を液晶に印加した場合でも、液晶のon/offの切り換えが可能となる。例えば、表1のデューティ比=1/240、パルス幅=50 μs 、on/off電圧=3V/0V、遅延時間=0の条件では、表示のon/off切り換えは不可能である。しかし、表2に示すように、50 μs 以上の遅延時間を入れて同じ選択電圧32を液晶セルに印加すると、on/off切り換えが可能となる。つまり、これはマトリクス型の表示で1ライン当たりの書き込み時間を、従来法の200 μs から半分の100 μs に改良できたことになる。また、さらに遅延時間50 μs 以上でon電圧を3Vから5Vに上げると、パルス幅=25 μs のパルスにも応答し、1ライン当たりの書き込みを50 μs に短縮出来ることも確認した。

【0040】

図4は、本発明で用いる双安定液晶の挙動を示した動的シミュレーションの結果と、遅延期間T2および選択期間T3との関係を示している。横軸は時間、縦軸は液晶セル中央の分子のティルトを表しており、スタート時点はリセットパルスの切れた時である。この図に従えば、液晶分子は垂直に立った状態（ホメオトロピックの配向状態）の後、後ろ側に少し倒れ（バックフロー）、再び戻って来てティルトが0°に向かって進むものと、更に180°の方向に動くものに分かれる。前者は0°ユニフォーム配向状態への遷移であり、後者はこのティルトの変化の他にツイストも加わるので360°ツイスト配向状態への遷移に相当する。ところで、この図で明らかなように0°ユニフォーム配向状態への遷移にしても、360°ツイスト配向状態への遷移にしても、リセットパルス30の切れた直後は、液晶のバックフローという同一の過程を経ている点では全く挙動が同じである。

すなわち、液晶の配向状態が 0° になるか 360° になるかは、このバックフロー後のトリガー（図4中の矢印）の与え方次第で決まる。

【0041】

前述した2つの先の米国特許出願に開示された図3に示す駆動波形では、図4に示すように、リセット期間 T_1 の経過直後に選択期間 T_3 を設定した。そして、図3に示す駆動法の場合には、この選択期間 T_3 が液晶のバックフロー後のトリガーを付与すべきタイミングまで延長される限り、液晶のon/offの切り換えを行うことができた。事実、表1に従えば、選択期間 T_3 の長さを $200\mu s$ または $100\mu s$ と長くすれば、液晶のon/offの切り換えが可能であるが、この選択期間 T_3 の長さを $50\mu s$ と設定すると、液晶のon/offの切り換えが不可能である。

10

【0042】

これに対して、第1実施例の駆動方法に係る図2(A)および図2(B)の駆動方法によれば、リセット期間 T_1 と選択期間 T_3 との間に遅延期間 T_2 を挿入し、この遅延期間 T_2 の時間長さを調整することで、選択期間 T_3 の長短にかかわらず、液晶がバックフローを起こした後のトリガーを付与すべきタイミングにて、この液晶に選択電圧 V_3 を印加することが可能となる。それゆえ、表2に示すように選択期間 T_3 の時間長さを $25\mu s$ と大幅に短縮しても、液晶のon/offの切り換えが可能である。

【0043】

（第2実施例）

図1に示す液晶セルを用いて、図5に示す単純マトリクス型液晶表示体を構成した。この液晶表示体は、液晶セル11の背面にバックライト12を配置した透過型である。液晶セル11の走査電極（行電極）には走査駆動回路13が接続され、この走査駆動回路13は走査制御回路15により制御される。一方、液晶セル11の信号電極（列電極）には信号駆動回路14が接続され、この信号駆動回路14は信号制御回路16により制御される。走査駆動回路13と信号駆動回路14には、電位設定回路17から所定の印加電圧が供給される。また、走査制御回路15と信号制御回路16には、線順次走査回路18から基準クロック信号と所定のタイミング信号が供給される。なお、図5中の温度センサ21、温度補償回路22については後述する。

20

【0044】

図6は、図5に示す単純マトリクス型液晶表示体の駆動に用いられる駆動波形を示した図である。図2(B)との違いは、リセット電圧 V_0 の後の遅延期間 T_2 中に、非選択電圧 V_3 と同じようなバイアス電圧 V_4 がかかっていることで、これは他の行の画素選択の際にどうしても入り込んでしまう電圧である。図6に示す駆動波形において、選択期間 T_3 の長さは一水平走査期間（1H）と一致する。また、遅延期間 T_2 長さは、 $1H/2$ のパルス幅のパルス毎に交流駆動することを考慮して、 $T_2 = (1H/2) \times n$ （ n は整数）に設定される。

30

【0045】

図7は、図6の駆動波形を用いて 0° ユニフォーム配向状態と 360° ツイスト配向状態とを実現できる選択電圧範囲を求めたグラフである。横軸は遅延時間、縦軸は液晶への印加パルス電圧である。リセット電圧は $30V$ で持続時間 $1ms$ 、バイアス電圧は $1.3V$ 、選択パルスのパルス幅 $=50\mu s$ 、すなわち1ライン当たりの書き込み時間は $50 \times 2 = 100\mu s$ である。液晶セルは第1実施例と同様の構成で、セルギャップ d /ピッチ $p = 0.6$ のものを用いた。この図より 360° ツイスト配向状態（表示のoff）は選択電圧のピーク電圧 $=1.8V$ まで耐えられ、また、 0° ユニフォーム配向状態（表示のon）は遅延時間 $200\mu s$ の時を最小に $3.6V$ 以上で切り換えられることが得られた。この結果、リセット後の駆動波形を1/3バイアス法にしたがって構成し、バイアス電圧および選択時のoff電圧をそれぞれ $V_b = 1.3V$ とし、選択時のon電圧を $3V_b = 3.9V$ とすると、書き込みスピード $100\mu s/line$ で $200 \sim 240$ 行の単純マトリクス駆動表示が得られる。また、1/3バイアス法にしたがって駆動波形を構成する場合には、図7中の実線で示すon電圧が、図7中の破線で示すon選択電圧 $3V_b$ を下

40

50

回る範囲（図7中の斜線の範囲）にて、遅延時間を選べばよい。

【0046】

図8(A)～8(D)は、1/3バイアス法に従ってマトリクス of 各行、各列および各画素の駆動波形を示したものである。同図において、 Y_n 、 Y_{n+1} はそれぞれ、 n 行目、 $n+1$ 行目の各行電極を駆動するための走査信号（行電極信号）を示している。この走査信号 Y_n 、 Y_{n+1} は、リセット期間 T_1 では波高値 $\pm V_r$ のリセット電位に設定され、遅延期間 T_2 では0Vに設定され、選択期間 T_3 では波高値 $\pm 2V_b$ の選択電位に設定され、非選択期間 T_4 では0Vの非選択電位にそれぞれ設定されている。 X_m は、 m 列目の列電極に供給されるデータ信号の波形を示している。このデータ信号の波高値は $\pm V_b$ であり、上述の走査信号の選択期間 T_3 の期間内の波形と逆相である場合には液晶セルをon駆動し、同相である場合には液晶セルをoff駆動する。差信号 $Y_n - X_m$ は、 n 行目の行電極と m 列目の列電極との交点における画素の液晶に印加される駆動波形を示している。この差信号 $Y_n - X_m$ は、リセット期間 T_1 ではその最大波高値が $\pm (V_r + V_b)$ のリセット電圧30とされ、遅延期間 T_2 では波高値が $\pm V_b$ のバイアス電圧34とされる。また、図8に示す選択期間 T_3 ではその波高値が $\pm 3V_b$ のon駆動のための選択電圧32とされ、非選択期間 T_4 ではその波高値が $\pm V_b$ の非選択電圧33に設定される。

10

【0047】

この第2実施例の駆動波形に、分割マトリクス、または、多重マトリクス（液晶デバイスハンドブック・日刊工業、p406）の手法を組み合わせることで、 640×480 のVGA対応ディスプレイを実現できた。

20

【0048】

以上述べたように、第1実施例及び第2実施例では、リセットパルス後に遅延パルスを印加することによって、従来の数倍の $50 \mu s / line$ も的高速書き込みが可能になった。その結果、 640×400 、 640×480 などのニーズの高いマトリクス表示にも、能動素子の助けを借りずに対応できる。また、本発明が対象とする液晶表示装置は、基本特性として数秒のメモリ性を有すること、コントラスト比が100を越えること、視角が上 60° 、下 80° 、左右各 80° の広視野角であること、光学応答が8ms以下と高速であることなど、STNを上回る特性を有している。このため、先の単純マトリクス駆動が可能であることと合わせ、低価格・高品質の表示装置の実現に多大な貢献が出来る。また、上述の説明では透過型として説明を一貫したが、コントラスト比100以上の特性を活かせば反射型表示としても有望である。さらには、光学応答が1msを切れば、フリッカーの問題が回避できるので、液晶のメモリ性を活かして、1000ライン以上で、かつ、書き込み時間0.1s以下の高精細表示も実現可能となる。

30

【0049】

（第3実施例）

図9(A)および図9(B)は、図1に示す液晶表示体の駆動に用いられる第3実施例に係る2種の駆動波形を示している。図9(A)、図9(B)はそれぞれ、上述した図2(A)、図2(B)と同様に、1フレームごとまたは1ラインごとに液晶セルに充電される電圧の極性反転を行う交流化駆動方法を示している。図9(A)または図9(B)に示す駆動波形が、図2(A)または図2(B)の第1実施例に係る駆動波形と相違する点は、遅延期間 T_2 に続く期間 T_3 を第1選択期間としたとき、この第1選択期間 T_3 と非選択期間 T_4 との間に、インターバル期間 T_5 と第2選択期間 T_6 とを設けた点である。なお、このインターバル期間 T_5 と第2選択期間 T_6 とを一对の期間としたとき、図9(A)、図9(B)の駆動波形では、この一对の期間が1回設けられているが、これに限らず一对の期間を複数回繰り返し設けることもできる。

40

【0050】

図9(A)または図9(B)において、第1、第2選択期間 T_3 、 T_6 はそれぞれ同一長さの期間に設定され、いずれの期間 T_3 および T_6 においても液晶セルに選択電圧32が印加される。また、インターバル期間 T_5 では、マトリクス駆動を考慮して、遅延期間 T_2 と同様のバイアス電圧34が液晶セルに印加されている。

50

【 0 0 5 1 】

さて、図 9 (A) または図 9 (B) の波形を印加した結果は次の通りである。共通の条件として、リセット電圧 = $\pm 2.5 \text{ V}$ 、リセット時間 = 1 ms 、遅延時間 = $200 \mu\text{s}$ 、バイアス電圧 = $\pm 1.2 \text{ V}$ とした。この時、 on 選択電圧 = $\pm 2.4 \text{ V}$ では各パルス幅が $150 \mu\text{s}$ の 2 パルス、または各パルス幅が $100 \mu\text{s}$ の 3 パルスを印加した場合に、 0° ユニフォーム配向状態が得られた。これは on 選択電圧 = $\pm 2.4 \text{ V}$ で、パルス幅 = $300 \mu\text{s}$ の 1 パルス印加 (図 2 (A) または図 2 (B) の駆動方法) の結果と全く同じであった。また、2 つのパルス間の間隔 (インターバル期間 T_5) は最大 $450 \mu\text{s}$ まで広げられた。次に、 on 選択電圧 = $\pm 3.6 \text{ V}$ に変えた場合、各パルス幅が $50 \mu\text{s}$ の 2 パルスで 0° ユニフォーム配向状態が得られた。これも、 on 選択電圧 = $\pm 3.6 \text{ V}$ でパルス幅が $100 \mu\text{s}$ の 1 パルス印加 (図 2 (A) または図 2 (B) の駆動方法) と同等の結果である。なお、この場合の 2 パルス間の間隔は最大 $250 \mu\text{s}$ まで広げられた。

10

【 0 0 5 2 】

以上から、本液晶表示には非常に短期間の累積パルス応答効果があり、リセットパルス off 後の 1 ms ないし 2 ms の期間内に、短パルス幅の複数の選択パルスに分割して液晶に印加すればよい。このことを図 4 を用いて説明すれば、1 フレーム期間 T 内の最後の選択期間 T_5 が、図 4 に示す液晶のバックフロー後のトリガータイミングに設定されるように、第 1, 第 2 選択期間 T_3 、 T_6 の長さ、遅延期間 T_2 の長さおよびインターバル期間 T_5 の長さを調整すればよい。そして、このリセットパルス off 後の $1 \text{ ms} \sim 2 \text{ ms}$ の期間内であれば、パルス幅の合計が変わらない限り何パルスにでも分割できることが分かる。また、累積パルス応答効果の生ずる期間内に液晶に印加される選択パルスのピーク電圧を、 2.4 V と 3.6 V とに設定した各場合について、リセットパルス以降の実効電圧を比較すると、前者は 1.67 V 、後者は 1.88 V となる。このため、選択パルスのパルス数とそのパルス電圧の波高値とを変えた場合には、実効電圧をほぼ一定にできることが分かる。

20

【 0 0 5 3 】

このことを、図 10 (A) ~ 図 10 (E) を参照して説明する。図 10 (A) ~ 図 10 (E) のいずれの場合も、選択パルスの (パルス幅 $\times$ ピーク電圧) により計算される面積 (選択パルスが複数の場合はその総和面積) が同一となっている。したがって、上述した累積パルス応答効果が生ずる限り、図 10 (A) ~ 図 10 (E) のいずれの駆動の場合でも、液晶に印加される実効電圧が一定になることが分かる。なお、図 10 (A) ~ 図 10 (E) の各駆動波形を書き込みスピードの点で比較すると、図 10 (A)、図 10 (D) および図 10 (E) の場合は同一速度となるが、図 10 (B) および図 10 (C) はそれよりも 2 倍の書き込みスピードを達成でき、ハイデューティ化が可能となる。

30

【 0 0 5 4 】

(第 4 実施例)

図 11 (A) ~ 図 11 (E) は、第 3 実施例の駆動法を、図 4 に示すマトリクス表示のパルス反転型の交流駆動に適用した第 4 実施例の駆動波形を示したものである。 Y_n 、 Y_{n+1} 、 Y_{n+2} はそれぞれ n 番目、 $(n+1)$ 番目、 $(n+2)$ 番目の行電極に供給される走査信号を示している。各走査信号には、リセット期間 T_1 、遅延期間 T_2 、第 1 選択期間 T_3 、インターバル期間 T_5 、第 2 選択期間 T_6 および非選択期間 T_4 が 1 フレーム期間 T 内に設けられている。第 1, 第 2 選択期間 T_3 、 T_6 の長さは同一であり、共に 1 水平走査期間 ($1H$) となっている。また、インターバル期間 T_5 の長さは、 $1H \times m$ (m は整数) に設定され、図 11 の場合 $2H$ に設定されている。

40

【 0 0 5 5 】

この場合の駆動を図 12 のマトリクスの表示でみると、行 C_1 、 C_2 、 C_3 、 C_1 、 C_2 、 C_3 、 C_4 、 C_5 、 C_6 、 C_4 、 C_5 、 C_6 のようなジグザグの順序で行の選択が進んで行く形になる。列側のデータ信号 (X_m) は 1 ライン当たり 2 回のタイミングでデータを転送し、行側、列側の各信号の差信号 $Y_n - X_m$ の電圧が液晶に加わる。

【 0 0 5 6 】

50

我々はこの方法を用いて、走査信号のリセット電圧 = $\pm 2.5 \text{ V}$ 、リセット期間 = 1 ms 、遅延期間 = $200 \pm 100 \mu\text{s}$ 、選択電圧 = $\pm 2.4 \text{ V}$ 、選択期間 = $50 \mu\text{s}$ の 2 回の条件とし、データ信号のデータ電圧 = $\pm 1.2 \text{ V}$ の条件で、デューティ比 $1/240$ の単純マトリクス駆動表示を実現した。この場合、フレーム周波数は 42 Hz であり、フリッカーは生じなかった。また、上記駆動法を、分割マトリクス、または、多重マトリクス駆動（液晶デバイスハンドブック - 日刊工業、p 406）と組み合わせることによって、 640×480 の VGA 対応ディスプレイとすることができる。

【0057】

以上述べたように、第 3、第 4 実施例によれば、リセットパルス後の選択パルスを 2 回以上液晶に印加することによって、単純マトリクス駆動の書き込み時間を短縮することが可能であることに加え、フリッカーレスのハイデューティ単純マトリクス駆動が実現されている。また、同時に駆動電圧の低電圧化も図ったので低消費電力化にもつながった。

【0058】

なお、選択パルスを複数回液晶に印加した場合の累積パルス応答効果は、必ずしも上述の第 3、第 4 実施例のようにリセット期間 T_1 の後に遅延期間 T_2 を設定するものに限らない。図 13 に示すように、リセット期間 T_1 経過直後に第 1 選択期間 T_3 を設定し、この第 1 選択期間 T_3 と非選択期間 T_4 との間に、インターバル期間 T_5 及び第 2 選択期間 T_6 から成る一対の期間を、1 回または複数回繰り返しを設けることもできる。この場合、1 フレーム期間 T 内の最後の選択期間 T_5 が、図 4 に示す液晶のバックフロー後のトリガータイミングに設定されるように、第 1、第 2 選択期間 T_3 、 T_6 の長さおよびインターバル期間 T_5 の長さを調整すればよい。

【0059】

（第 5 実施例）

図 14 (A) および図 14 (B) は、図 1 に示す表示体を駆動するための第 5 実施例にかかわる 2 種の駆動波形を示している。図 14 (A) は液晶に印加される電圧を 1 フレームごとに極性反転を行う駆動波形であり、図 14 (B) は液晶に印加される電圧の極性を 1 パルスごとに反転させる駆動波形を示している。各図の駆動波形はともに、1 フレーム T 内に、リセット期間 T_1 、遅延期間 T_2 、選択期間 T_3 および非選択期間 T_4 を含んでいることで第 1 実施例と同様であるが、選択期間 T_3 に対する on の選択電圧または off 選択電圧の印加期間 t (図 14 (B) の場合は $t = 2 \times t / 2$) のデューティが 100% 未満に設定されている点で異なっている。

【0060】

さて、図 14 (A) または図 14 (B) の波形を印加した結果を図 15 に示す。なお、駆動条件はリセット電圧 = 20 V 、リセット時間 = 1 ms 、遅延時間 = $150 \sim 200 \mu\text{s}$ とした。図において横軸は選択期間 T_3 に対する印加パルス幅 t のデューティである。その縦軸は、この印加パルスの on (0° ユニフォーム配向状態) または off (360° ツイスト配向状態) の時のピーク電圧である。印加電圧のパルスデューティを 50% 、 33% 、 25% と減らして行くにつれ、そのピーク電圧はルート 2 倍、ルート 3 倍、2 倍と上昇している。従って、選択期間 T_3 内で計算される実効値は皆等しくなっているのが特徴である。また、 on 電圧と off 電圧の比は、デューティを変えても変わらないのも他の特徴の一つである。図 15 の測定に用いた液晶では、この比がおよそ 5 となっている。

【0061】

以上から、本液晶表示装置の駆動においては、選択期間 T_3 に対する選択パルスの総パルス幅 t のデューティを変えても、選択期間 T_3 内の実効電圧さえ変わらなければ、同等の表示効果が得られることが分かる。これより、デューティを減らすことによって選択パルスのピーク電圧値を上げ、回路の駆動電圧精度を出し易くする目的に使えることが分かる。また、駆動電圧を一定としてパルスのデューティを変化させれば、実効値が変わり得られる表示効果が変化することが分かる。即ち、デューティを変えることで、図 49 に示すように表示パネル内の液晶の閾値のばらつきに起因した微妙な駆動電圧の違いを補償できる。また、液晶の閾値は温度によっても変動するので、デューティを変更することで、温

10

20

30

40

50

度補償を行うことができる。

【 0 0 6 2 】

(第 6 実施例)

図 1 6 (A) ~ 図 1 6 (E) は、図 1 4 (B) に示す駆動波形を、マトリックス表示の交流駆動に適用した第 6 実施例に係る駆動波形を示している。図 1 6 において、 Y_n 、 Y_{n+1} 、 Y_{n+2} はそれぞれ n 番目、 $(n+1)$ 番目、 $(n+2)$ 番目の行電極に供給される走査信号を示している。各走査信号の選択期間 T_3 に対する、 on 選択電圧または off 選択電圧の総印加期間 t ($= 2 \times t / 2$) のデューティが 100% 未満に設定されている。 X_m は、 m 番目の列電極に供給されるデータ信号を示している。このデータ信号 X_m の選択期間 T_3 に対するデータ電位のトータル期間 t のデューティも、走査信号と同様に 100% 未満に設定されている。これら走査信号およびデータ信号の差信号 $Y_n - X_m$ が液晶に印加されることになる。この差信号 $Y_n - X_m$ においても、選択期間 T_3 に対する on 選択電圧または off 選択電圧の印加期間 t のデューティが、100% 未満に設定されることになる。したがって、液晶には選択電圧およびバイアス電圧ともに、デューティ 100% 未満の間欠パルスとして電圧が印加されることになる。

10

【 0 0 6 3 】

我々はこの方法を用いて、リセット電圧 = ± 2.5 V、リセット期間 = 1 ms、遅延期間 = 200 μ s、選択期間 = 100 μ s、パルス選択時間 = 25 μ s $\times$ 2 (デューティ 50%)、選択電圧 = ± 4 V、データ電圧 = ± 1 V の条件で、デューティ比 1/240 の 1/5 バイアス法による単純マトリクス駆動表示を実現した。この場合、フレーム周波数は 42 Hz であり、フリッカーは生じなかった。また、上記駆動法を、分割マトリクス、または、多重マトリクス駆動 (液晶デバイスハンドブック - 日刊工業、p 406) と組み合わせることによって、640 $\times$ 480 の VGA 対応ディスプレイとすることができる。

20

【 0 0 6 4 】

(第 7 実施例)

図 1 7 (A) ~ 図 1 7 (E) は、本発明のマトリクス表示への他の応用例である。図 1 7 において、走査信号 Y_n 、 Y_{n+1} 、 Y_{n+2} はそれぞれ図 1 6 の対応する波形と同一波形となっている。一方、図 1 7 に示すデータ信号 X_m は図 1 6 の対応する波形とは異なり、選択期間 T_3 に対するデータ電位のパルス幅のデューティが 100% に設定されている。液晶には、差信号 $Y_n - X_m$ の電圧が印加されることになるが、この差信号 $Y_n - X_m$ は選択期間 T_3 に対する on 選択電圧または off 選択電圧の印加期間 t のデューティが 100% 未満に設定されることになる。ただし、この第 7 実施例の場合には、液晶にはバイアス電圧が間断無く加わり、その中に選択電圧がパルスデューティ 100% 未満で加わる形になる。

30

【 0 0 6 5 】

我々はこの方法を用い環境温度 40 において、リセット電圧 = ± 2.5 V、リセット期間 = 1 ms、遅延期間 = 200 μ s、選択期間 = 100 μ s、パルス選択時間 = 50 μ s $\times$ 2 (デューティ 100%)、選択電圧 = ± 4 V、データ電圧 = ± 1 V の条件で、デューティ比 1/240 の 1/5 バイアス法による単純マトリクス駆動表示を実現した。この場合もフレーム周波数は 42 Hz であり、フリッカーは生じなかった。次に、選択期間 T_3 に対する選択パルスのパルス幅のデューティを 100% から約 74% まで変化させると、実効電圧は 5 V から 4.3 V まで変化し、図 1 8 の 40 ~ 50 までの温度補償が可能となった。

40

【 0 0 6 6 】

(第 8 実施例)

図 1 9 (A) ~ 図 1 9 (E) は、本発明のマトリクス表示へのさらに他の応用例である。図 1 9 に示す走査信号 Y_n 、 Y_{n+1} 、 Y_{n+2} は、それぞれ選択期間 T_3 に対する on 選択電位または off 選択電位のパルス幅のデューティが 100% になっている。これに対し、データ信号 X_m では選択期間 T_3 に対するデータ電位のパルス幅 t のデューティが 100% 未満に設定されている。これらの差信号 $Y_n - X_m$ が液晶に印加されることにな

50

るが、この差信号 $Y_n - X_m$ においても、選択期間 T_3 に対する on 選択電圧または off 選択電圧の印加期間 t のデューティが 100% 未満に設定される。本方式は液晶にかかる on/off 電圧比が小さいので効果が大いとは云い難いが、 $1/2$ バイアス法を使う場合には on 波形、 off 波形が第3実施例と同じになり、かつ、バイアス電圧が間欠にかかる形となるので有効である。

【0067】

(第9実施例)

図20～図22を参照して、選択期間 T_3 に対する選択パルスのパルス幅のデューティを可変する回路およびその動作について説明する。図20は、クロック信号 CLK 、リセット信号 RE 及び選択信号 S に基づいて、図22に示す各種電位を持つ走査信号 Y_n を出力する回路を示している。図22に示すように、走査信号 Y_n は、リセット期間 T_1 では $\pm V_2$ の電位を有し、選択期間 T_3 の選択パルスとして $\pm V_1$ の電位を有し、その他の期間では電位 $0V$ となっている。このため、図20に示す走査信号の駆動回路は、走査信号 Y_n として、 $-V_1$ の電位に切り換える第1のアナログスイッチ70と、 $+V_1$ の電位に切り換える第2のアナログスイッチ71と、 $+V_2$ の電位に切り換える第3のアナログスイッチ72と、 $-V_2$ の電位に切り換える第4のアナログスイッチ73と、 $0V$ の電位に切り換える第5のアナログスイッチ74とを有する。この各アナログスイッチ70～74を切り換え駆動するために、モノステーブル回路40、 $1/2$ デバイダ46および各種論理ゲート50～55、60～64が設けられている。

【0068】

モノステーブル回路40は、基準クロック CLK を入力し、その回路のもつ時定数 CR に比例した時間だけ $high$ となる信号 b を生成するものである。このモノステーブル回路40は、図21に示すように、第1のノア回路41、コンデンサ42、可変抵抗器43、抵抗器44および第2のノア回路45を有する。このモノステーブル回路40の時定数は、コンデンサ42の容量値 C と、可変抵抗器43の抵抗値 R とで定まり、可変抵抗器43の抵抗値 R を可変することで、後述するように走査信号 Y_n の選択期間 T_3 に対する選択パルスのパルス幅のデューティが可変となっている。

【0069】

$1/2$ デバイダ46は、基準クロック CLK を入力し、この基準クロック CLK の $1/2$ の周波数をもつ信号 a 、換言すれば2倍の周期を有する信号 a を生成するものである。

【0070】

第1のアンド回路52は、上記信号 a 、 b を第1、第2のインバータ50、51にて反転した信号を入力し、図22に示す信号 d を生成する。さらに、第3のアンド回路54は、信号 d と選択信号 S とを入力し、第1のアナログスイッチ70を切り換えるための信号 e を生成する。この信号 e は、図22に示す走査信号 Y_n の選択期間 T_3 内において、負極性の選択パルスのパルス幅と対応する期間にわたって $high$ となる。

【0071】

第2のアンド回路53は、信号 a と信号 b を第2のインバータ51にて反転した信号を入力し、図22に示す信号 c を生成する。さらに、第4のアンド回路55は、信号 c と選択信号 S とを入力し、第2のアナログスイッチ71を切り換え駆動するための信号 f を生成する。この信号 f は、図22に示す走査信号 Y_n の選択期間 T_3 内において、正極性の選択パルスのパルス幅に対応する期間だけ $high$ となっている。

【0072】

この第1、第2のアナログスイッチ70、71を駆動するための信号 e 、 f は、走査信号 Y_n の選択期間 T_3 に対する選択パルスのパルス幅のデューティを決定している。さらに、この各信号 e 、 f は、モノステーブル回路40からの信号 b に基づいてそのパルス幅が決定されており、モノステーブル回路40の時定数 CR を変化させることで、結果として走査信号 Y_n の選択期間 T_3 に対する選択パルスのパルス幅のデューティを可変できることが分かる。

【0073】

10

20

30

40

50

なお、走査信号 Y_n の選択パルス以外の電位を切り換える第3～第5のアナログスイッチ72～74を駆動するための信号 $g \sim i$ について簡単に説明する。第3のアナログスイッチ72を切り換え駆動するための信号 g は、信号 a とリセット信号 RE を入力する第5のAND回路60によって生成される。この信号 g は、図22に示す走査信号 Y_n のリセット期間 T_1 における正極性のリセット電位 $= +V_2$ の期間と対応する期間にわたって $high$ となっている。

【0074】

第4のアナログスイッチ74を駆動するための信号 h は、信号 a を第1のインバータ50にて反転した信号とリセット信号 RE を入力する第6のAND回路61によって生成されている。この信号 h は、図22に示す走査信号 Y_n のリセット期間 T_1 において、負極性のリセット電位 $-V_2$ と対応する期間にわたって $high$ となっている。第5のアナログスイッチ74を駆動するための信号 i は、信号 b 、リセット信号 RE および選択信号 S に基づいて、第6のAND回路61、第7のAND回路62、第3のノア回路63およびオア回路64にて生成される。信号 i は、図22に示す走査信号 Y_n の遅延期間 T_2 、非選択期間 T_4 、および選択期間 T_3 内において選択パルスが出力されない期間にわたって $high$ となっている。

【0075】

(第10実施例)

この第10実施例は、デューティの変更をデジタル的に行うもので、抵抗値 R を変化させることでデューティを連続的に変更した第9実施例と異なっている。図23は、走査信号 Y_n における選択期間 T_3 内の正負の選択パルスのパルス幅を決定するための信号 t_1 、 t_2 を出力するための回路図である。図24はそのタイミングチャートである。

【0076】

図23において、上記信号 t_1 、 t_2 を生成する回路として、デップスイッチ80、第1、第2のマグニチュード・コンパレータ81A、81Bおよび第1、第2のカウンタ82A、82Bが設けられている。信号 t_1 、 t_2 が $high$ となるパルス幅は、例えば二進のデップスイッチ80によって設定される。このデップスイッチ80は、例えば4ビットの第1、第2のマグニチュード・コンパレータ81A、81Bに接続されている。この第1、第2のマグニチュード・コンパレータ81A、81Bは、デップスイッチ80にて設定された設定値 A と、第1、第2のカウンタ82A、82Bでのカウント数 B とが一致した場合に、 $A = B$ 端子の状態が $high$ になる。第1、第2のカウンタ82A、82Bは、図24に示す基準クロック CLK をカウントするものである。第1、第2のカウンタ82A、82Bのクリア端子 CL には、図24に示す信号 CL_1 、 CL_2 が入力される。信号 CL_1 は、図24に示す選択信号 S と信号 a とを入力するAND回路83の出力である。一方、信号 CL_2 は、図24に示す選択信号 S と、信号 a をインバータ83にて反転した信号とを入力するAND回路84の出力である。したがって、この第1、第2のカウンタ82A、82Bは、信号 CL_1 、 CL_2 が $high$ となる立上りにてクリアされることになる。

【0077】

コンパレータ81A、81Bの $A = B$ 端子より出力される信号 t_1 、 t_2 は、図24に示す走査信号 Y_n の選択期間 T_3 において、選択パルスのパルス幅と対応する期間にわたって $high$ となる。したがって、この信号 t_1 、 t_2 が $high$ となる期間をデップスイッチ80にて変更することで、走査信号 Y_n の選択期間 T_3 に対する選択パルスのパルス幅のデューティを、選択期間 T_3 に入る基準クロック CLK にて、段階的に変更することが可能である。なお、図24に示す実施例においては、デップスイッチ80での設定値 $A = 2$ であり、選択期間の半分の期間 ($T_3 / 2$) は基準クロック CLK の数で8となっている。したがって、図24に示す実施例においては、選択期間 T_3 に対する選択パルスのパルス幅のデューティは、 $100 \times (8 - 2) / 8 = 75\%$ となっている。このように第10実施例では、デップスイッチ80の設定値を大きくするほどデューティは小さくなり、逆に設定値を小さくするほどデューティは大きくなる。

10

20

30

40

50

【 0 0 7 8 】

(第 1 1 実施例)

この第 1 1 実施例は、データ信号 X_m の選択期間 T_3 に対する on 電位または off 電位の期間のデューティを変更するものである。図 2 5 は、 m 列目の列電極に供給するデータ信号 X_m を出力するためのデータ信号駆動回路 9 0 を示しており、図 2 6 はそのタイミングチャートを示している。このデータ信号駆動回路 9 0 は、データ信号 X_m として、電位 $-V_3$ を出力するための第 6 のアナログスイッチ 9 4 と、電位 V_3 を出力するための第 7 のアナログスイッチ 9 5 と、電位 0 を出力するための第 8 のアナログスイッチ 9 6 とを有する。

【 0 0 7 9 】

さらに、この各アナログスイッチ 9 4 ~ 9 6 を切り換え駆動するための論理ゲート 9 1 ~ 9 3 が設けられている。第 7 のアナログスイッチ 9 5 を切り換え駆動するための第 8 のアンド回路 9 1 が設けられている。この第 8 のアンド回路 9 1 は、 m 列目のデータ D_m と、図 2 0 に示したモノステーブル回路 4 0 からの信号 b を第 2 のインバータ 5 1 にて反転した信号とを入力する。図 2 6 に示すように、第 8 のアンド回路 9 1 の出力信号 j は、データ信号 X_m の一水平走査期間と対応する選択期間 T_3 において、電位 $+V_3$ を有するパルス幅と対応する期間にわたって $high$ となっている。また、第 1 のアナログスイッチ 9 4 を切り換え駆動するための第 9 のアンド回路 9 3 が設けられている。この第 9 のアンド回路 9 3 は、データ D_m を第 3 のインバータ 9 2 にて反転した信号と、第 2 のインバータ 5 1 の出力である信号 b の反転信号とを入力し、信号 k を生成する。この信号 k は、図 2 6 に示すデータ信号 X_m の選択期間内において、電位 $-V_3$ を有するパルス幅と対応する期間にわたって $high$ となっている。また、第 8 のアナログスイッチ 9 6 は、図 2 0 に示したモノステーブル回路 4 0 からの信号 b によって切り換え駆動される。このように、データ信号 X_m の選択期間に対するデータ電位のデューティは、図 2 0 に示したモノステーブル回路 4 0 の時定数 CR に基づいて変更することができる。なお、このデータ信号 X_m の選択期間に対するデータ電位の期間のデューティを変更する手段としては、第 1 0 実施例と同様にデジタル的に行うことも可能である。

【 0 0 8 0 】

(第 1 2 実施例)

図 2 7 は選択期間 T_3 に対する選択パルス幅のデューティを変更できるマトリクス液晶表示装置のブロック図である。表示に必要な表示データはいったんメモリ 1 0 0 に蓄積され、ディスプレイ・コントローラ 1 0 1 を介して X ドライバ 1 0 2 および Y ドライバ 1 0 3 に転送される。コントローラ 1 0 1 の中には温度センサー 1 0 4、または、マニュアルスイッチ 1 0 6 からの信号に従って、 X ドライバ 1 0 2、または、 Y ドライバ 1 0 3 のパルス幅デューティを変化させるデューティ・コントローラ 1 0 7 があり、ここからの設定値に従って X ドライバまたは Y ドライバのパルスのデューティが自動または手動で決定される。設定値は第 9、1 1 実施例のように連続的な変化であっても、第 1 0 実施例のようにステップ状の変化であってもよい。この結果、液晶パネル 1 0 8 に印加されるパルス列は、環境温度に対応し、かつ、見やすさが最適化された波形となっている。

【 0 0 8 1 】

このように本実施例ではディスプレイ・コントローラ 1 0 1 にデューティ・コントローラ 1 0 7 を付加すれば、選択期間 T_3 内で液晶に印加するパルスデューティを連続、または、ステップ状に変えることができ、液晶に加わる実効パルス電圧を変化させることが可能となる。その結果、個々の液晶パネルによる駆動電圧のばらつきを吸収することはもちろん、環境温度変化による駆動電圧の変動を電源電圧を変えずに調整することもできるようになった。また、液晶表示体の使用者が外部操作スイッチによって直接調整も行えるようにすれば、表示を自分にとって最適状態に調整することも可能である。さらには、回路を具体化する上でリセット電圧とデータ電圧の差が大きく、電源電圧精度が出しにくい場合には、パルスデューティを下げた波高値を上げることで解決することもできる。また、さらにはカラー表示の場合、 RGB でフィルター厚の違いからセルギャップが異なり閾値の

10

20

30

40

50

違いが出て、R G B 各々の駆動電圧に合わせてパルスデューティを調整すればよい。

【 0 0 8 2 】

ここで、複数の行電極にそれぞれ供給される走査信号（行電極信号）の少なくとも1つを、選択期間に対する選択電位の期間のデューティが他の行電極信号と異なる値に設定することができる。例えば、液晶パネルの上側の行電極と下側の行電極とで上記のデューティを変更することで、液晶パネルの上側および下側にて異なる閾値のばらつきを補償することができる。また、複数の列電極にそれぞれ供給されるデータ信号（列電極信号）の少なくとも1つを、その選択期間に対するデータ電位の期間のデューティが、他の列電極信号と異なる値に設定することもできる。例えば、液晶画面の左列と右列とで上記のデューティを変更することで、液晶パネルの左側および右側にて異なる閾値のばらつきを補償することができる。あるいは、一列の列電極に供給される列電極信号について着目した場合、その列電極信号が供給される列電極上の1の画素に対応する選択期間と他の画素に対応する選択期間とで、各選択期間に対するデータ電位の期間のデューティを異なる値に設定することもできる。こうすると、液晶画面の一行上の画素ごとに、その上側および下側にて異なる閾値のばらつきを補償することが可能となる。

10

【 0 0 8 3 】

なお、上記のデューティを変更する駆動法は、遅延期間を設けない図3または図13の駆動法にも同様に適用可能である。

【 0 0 8 4 】

〔液晶の閾値の変化に対応して変更される他のパラメータに関して〕

20

第9～12実施例は、液晶パネルを構成する液晶自体の閾値のばらつき、あるいは環境温度に起因した液晶の閾値のばらつきを、選択期間に対する選択パルスの期間のデューティを変更することで補償したが、液晶の閾値の変化に対しては下記のパラメータの変更によっても対応することができる。まず、液晶の閾値に応じて、選択パルスのパルス高を変更することができる。さらに、この液晶の閾値を変更するパラメータとして、選択パルスのパルス幅、選択パルスを印加するタイミングを設定するための遅延期間T2の時間長さを挙げることができる。

【 0 0 8 5 】

例えば選択パルスのパルス幅、遅延時間及び温度を一定にした場合、臨界値は選択パルスのパルス高として図28に示す V_{th1} 、 V_{th2} のようになる。図28に示すリセットパルスの電圧値 V_e の絶対値（縦軸）と選択パルスの電圧値 V_s （横軸）との直交平面において、 a_1 、 a_2 は準安定状態の一方（例えばねじれ角0度の状態）が出現する領域（ $|V_e| > V_0$ かつ $|V_{th1}| < |V_s| < |V_{th2}|$ ）を示している。また、 b_1 、 b_2 、 b_3 は準安定状態の他方（例えばねじれ角360度の状態）が出現する領域（ $|V_e| > V_0$ かつ $|V_s| < |V_{th1}|$ 又は、 $|V_e| > V_0$ かつ $|V_s| > |V_{th2}|$ ）を示す。ここで V_{th1} と V_{th2} は選択パルスの電圧値に対する閾値であり、この閾値は実際には3つ以上存在する可能性がある。本実施例では上記 V_{th1} を閾値として液晶駆動を行う。

30

【 0 0 8 6 】

臨界値が上記3つのパラメータの組により与えられることは、図29に示す閾値 V_{th} 、 V_{sat} と温度Tとの負の相関、図30に示す閾値 V_{th} 、 V_{sat} とパルス幅Pwとの負の相関、及び、図31に示す閾値 V_{th} 、 V_{sat} と遅延時間 τ との相関により示されている。以下の各実施例において目指す液晶のオン・オフ駆動の条件は、 $V_{on} = V_w + V_d - V_{sat}$ 、かつ、 $V_{off} = V_w - V_d - V_{th}$ である。下記の第13～15実施例は、上記のいずれかのパラメータを変更して温度補償を行うものであり、図5中の温度センサ21、温度補償回路22を用いて温度補償を行っている。

40

【 0 0 8 7 】

温度センサ21は液晶セル11の環境温度を測定して、温度補償回路22に測定信号を送出する。温度補償回路22は、後述する複数の温度補償方法に応じて電位設定回路17又は線順次走査回路18に補償制御信号x又はyを出力し、電位設定回路17の出力電位を

50

修正させ、又は線順次走査回路の制御周波数若しくは制御パターンを変更させるようになっている。なお、常用温度域を複数の温度範囲に分割し、各温度範囲毎に前記パラメータの異なる設定値を予め定めておき、環境温度が属する前記温度範囲について定められた前記パラメータの設定値を選択して、温度補償を行うこともできる。

【0088】

また、図5に示す単純マトリクス型液晶表示体を駆動する駆動波形としては、図2(A)または図2(B)のいずれかの波形を用いることができる。また、パラメータとして遅延時間を変更しないものについては、リセット期間 T_1 経過後に直ちに選択パルスを印加する図3に示す駆動波形を用いることもできる。

【0089】

(第13実施例)

この第13実施例は、選択パルスのパルス高を変更することで、液晶の閾値に対応して適正な液晶駆動を行うものである。この第13実施例では、1フレーム期間 T に対する選択期間 T_3 のデューティ比を $1/240$ とし、パルス幅(選択期間 T_2 の長さ) $=40\mu s$ 、遅延期間 $T_2=200\mu s$ 、信号電位 $V_d=\pm 1.2V$ に設定した。オン状態(ねじれ角 0 度のユニフォーム配向状態に対応する。)とオフ状態(ねじれ角 360 度ツイスト配向状態に対応する。)とを得る場合の閾値 V_{th} 、 V_{sat} の温度に対する変化を、常温域の 0 から 50 の範囲内で調べると、閾値の変化は表3および図29に示した通りになる。そして、上記の液晶のオン・オフ駆動の条件を満たすように、選択期間における走査電位 V_w の変調状態を表3および図29に示すようにすると、上記常温域において安定した駆動が可能となる。

【0090】

【表3】

温度 ($^{\circ}C$)	V_{th} (V)	V_{sat} (V)	V_w (V)
0	4.91	6.74	5.83
10	4.08	5.56	4.82
20	3.63	5.29	4.46
30	3.41	5.11	4.26
40	3.01	4.40	3.71
50	3.00	4.02	3.51

【0091】

ここで走査電位 V_w の変調は、温度補償回路22の出力信号により電位設定回路17の設定電位、すなわち駆動電圧を変調した。表3及び図29から明らかなように、液晶の閾値が高い場合には、選択電圧の絶対値を大きく設定し、液晶の閾値が低い場合には、選択電圧の絶対値を小さく設定すれば良い。

【0092】

(第14実施例)

第14実施例では、温度補償回路22の出力信号により線順次走査回路18の制御周波数、即ち液晶表示体の駆動周波数を段階的に変調させて温度補償を行った。ここで、1フレーム期間 T に対する選択期間 T_3 のデューティ比は $1/240$ 、信号電位 $V_d=\pm 1.2V$ 、選択期間における走査信号の電位 $V_w=\pm 4.2V$ に設定している。変調方法は、図30に示すパルス幅 P_w と閾値 V_{th} 、 V_{sat} との負の相関を考慮し、温度領域 $15\sim 35$ におけるパルス幅を $P_w=40\mu s$ 、遅延時間を $\tau=200\mu s$ とした。これに対して低温域 $0\sim 15$ では周波数を $1/2$ としてパルス幅 $P_w=80\mu s$ 、高温域 $35\sim 50$ では周波数を2倍にしてパルス幅 $P_w=20\mu s$ とした。このとき、閾値 V_{th} 、 V_{sat} の温度に対する変化は表4のようになり、全温度領域において駆動条件を充足

10

20

30

40

50

した。この場合、周波数の変調により遅延時間も $50 \sim 400 \mu s$ の範囲で変化するが、パルス幅のみの変調によっても駆動条件を充足させることは可能である。

【0093】

【表4】

温度 (°C)	パルス幅 (μm)	Vth (V)	Vsat (V)
0	80	3.10	5.26
10	80	3.05	4.28
20	40	3.63	5.29
30	40	3.41	5.11
40	20	3.32	4.95
50	20	3.20	4.78

10

【0094】

この表4及び図30から明らかなように、液晶の閾値が高い場合には、駆動周波数を低くして選択期間T3を長くし、液晶の閾値が低い場合には、駆動周波数を低くして選択期間T3を短く設定すれば良い。

【0095】

20

(第15実施例)

第15実施例では、温度補償回路22の出力信号により線順次走査回路18の制御パターンを段階的に変更し、遅延期間T2の長さを変調させて温度補償を行った。ここで、1フレーム期間Tに対する選択期間T3のデューティ比は $1/240$ 、信号電位 $V_d = \pm 1.2V$ 、選択期間T3における走査信号の電位 $V_w = \pm 4.2V$ 、選択パルスのパルス幅 $P_w = 40 \mu s$ に設定している。変調方法は、図31に示す遅延時間 τ と閾値 V_{th} 、 V_{sat} との相関において、遅延時間 τ の短い負の相関部分を使用することとし、温度領域 $15 \sim 35$ における遅延時間を $\tau = 40 \mu s \times 5 = 200 \mu s$ とした。これに対して低温域 $0 \sim 15$ では遅延周期を2倍にして遅延時間 $\tau = 40 \mu s \times 10 = 400 \mu s$ 、高温域 $35 \sim 50$ では遅延周期を $2/5$ にして遅延時間 $\tau = 40 \mu s \times 2 = 80 \mu s$ とした。このとき、閾値 V_{th} 、 V_{sat} の温度に対する変化は表5のようになり、全温度領域において駆動条件を充足した。

30

【0096】

【表5】

温度 (°C)	パルス幅 (μs)	Vth (V)	Vsat (V)
0	$40 \mu s \times 10$ 周期	3.19	5.38
10	40×10	3.10	4.35
20	40×5	3.63	5.29
30	40×5	3.41	5.11
40	40×2	3.19	4.79
50	40×2	3.10	4.52

40

【0097】

表5及び図31から明らかなように、液晶の閾値が高い場合には、遅延期間T2を長く設定し、液晶の閾値が低い場合には、遅延期間T2を短く設定すれば良い。

【0098】

なお、上記実施例と同様の液晶表示体を用いて、デューティ比、パルス幅及び遅延時間

50

を変更して駆動した場合のオン・オフ駆動の可否について実験を行った。その結果を以下の表 6 に示す。書き込み時間を短縮するためにパルス幅を短くすると閾値が上昇してオン・オフ駆動が不可能になるが、遅延時間を導入することにより短いパルス幅でもオン・オフ駆動が可能になることがわかる。

【 0 0 9 9 】

【表 6】

TP	デューティ比	パルス幅	遅延時間	V _{on}	V _{off}	駆動可否
1	1/60	200 μ s	0 μ s	2V	0V	○
	1/120	100	0	2	0	○
	1/240	50	0	3	0	×
2	1/240	100	0	3	0	×
	1/240	100	100	3	0	○
	1/240	100	200	3	0	○
3	1/240	50	0	3	0	×
	1/240	50	50	3	0	○
	1/240	50	100	3	0	○
	1/240	50	200	3	0	○
4	1/480	50	0	3	0	×
	1/480	50	50	3	0	×
	1/480	50	100	3	0	×
	1/480	50	200	3	0	×
	1/480	50	0	5	0	×
	1/480	50	50	5	0	○
	1/480	50	100	5	0	○
	1/480	50	150	5	0	○
5	1/480	25	0	5	0	×
	1/480	25	50	5	0	○
	1/480	25	100	5	0	○
	1/480	25	250	5	0	○

【 0 1 0 0 】

上記表 6 において、TP は駆動波形のタイプを示し、タイプ 1 は図 3 に示す駆動波形、タイプ 2 とタイプ 4 は図 2 (A) に示す駆動波形、タイプ 3 とタイプ 5 は図 2 (B) に示す駆動波形によりそれぞれ駆動した。

【 0 1 0 1 】

遅延期間 T₂ に対応する遅延時間 τ の変調は、オン電圧の上昇を抑制しながらパルス幅 P_w を短くすることを可能とし、書き込み時間を短縮できるので、走査ラインの数を多くすることができる。このことは、準安定状態のメモリ性 (1 秒前後)、高コントラスト比 (

10

20

30

40

50

100以上)、広視野角(60~80度)、高速応答(8ms以下)という、STN液晶を上回る特性をもつカイラルネマティック液晶を、ニーズの高い画素数640×400、640×480等のマトリクス表示体にも能動素子の助けを借りずに対応させることができるという点で、きわめて有効である。

【0102】

上記表6のデータは、オン・オフの2状態の臨界値に関して、選択パルスのパルス幅と遅延時間とが強い相関を有していることを直接示している。また、選択パルスのパルス幅のみを変化させてもオン・オフの閾値が変動することが理解される。

【0103】

第13~15実施例では、2つの準安定状態の選択に際して基準となる臨界値を、選択パルスの付与状態を示す電圧値、パルス幅及び遅延時間の3つのパラメータにより把握し、これらを温度変化に伴う臨界値の変動を補償するように変調させることにより安定した液晶の表示を実現することができた。特に、上記3つのパラメータのうち、任意の一つのみの制御により常用温度域における温度補償ができることが明らかになったため、駆動条件の大幅な自由度が確保された点においての意義は大きい。

【0104】

実際の温度補償においては、駆動電圧又は駆動周波数を変調することにより簡易な回路構成で安定した表示体の駆動を行うことができる。特に、温度センサーを回路内に設けて自動的に温度補償する場合、温度センサの検出信号に応じてアナログ的に電圧や周波数を変調することも可能であるが、回路構成が複雑になる場合がある。このため、選択回路により駆動電圧をデジタル的に選択して切り換え、又はスイッチング回路で駆動クロックをデジタル的に切り換えるようにすることにより容易に温度補償を行うことができる。

【0105】

なお、この種の温度補償は必ずしも温度センサの出力に基づき自動的に行うものに限らず、マニュアルスイッチによって手動で行ってもよい。また、上記パラメータの変化により温度補償を行うものに限らず、図49に示すような液晶パネル内の液晶の閾値のばらつきを補償してもよい。

【0106】

〔走査信号およびデータ信号の電圧レベルに関して〕

図8には、走査信号およびデータ信号の電圧レベルとして7レベルを用いる駆動波形を示した。すなわち、データ信号 X_m としては、 $\pm V_b$ の2種の電圧レベルであり、走査信号 Y_n としては $\pm V_r$ 、 $\pm 2V_b$ および0レベルの計5レベルである。ここで、走査信号 Y_n におけるリセット期間 T_1 の電圧レベル V_r は20Vを超える電圧レベルが必要となる。一方、データ信号 Y_n の電圧レベル V_b としては1V近辺で充分である。したがって、図8に示す駆動波形の場合には、走査信号 Y_n とデータ信号 X_m との間に大きな電位差が生じている。さらに、走査信号 Y_n の同一波形中でも、電圧 V_r と電圧 $2V_b$ との間には20V近い電圧差が生じている。

【0107】

このように、2つの準安定状態をもつ液晶を用いた表示駆動法ではマトリクス駆動時の走査信号の電圧とデータ信号の電圧との比が大きくアンバランスとなるため、具体的な駆動回路を構成する上で大きな障害となる。特に、この駆動回路をIC化する上で、上記のアンバランスが大きな問題となっている。

【0108】

ところで、従来のマトリクス型液晶表示装置の電圧平均化駆動法において、6レベル駆動法が提案されている(液晶デバイスハンドブック/日刊工業社発行・p401参照)。この6レベル駆動法は、走査信号の波形とデータ信号の波形の駆動電圧をバランスさせ、かつ、on電圧とバイアス電圧の比を大きくとるうえでは有効である。しかしながら、本発明が対象とする液晶を駆動するためには比較的大電圧であるリセット電圧を必要とするため、この6レベル駆動法では上述の問題を解決できなかった。ここで、以下の各種実施例においては、少なくとも8レベル以上の駆動レベルにより液晶を駆動する方法について

説明する。なお、下記の実施例では、いずれも走査信号のリセット期間 T_1 と選択期間 T_3 との間に遅延期間 T_2 を設けた例について説明しているが、この遅延期間 T_2 を設けない駆動方法、すなわち図 3 または図 13 に示す駆動方法にも 8 レベル駆動法を適用できる。

【0109】

(第 16 実施例)

図 32 は、第 16 実施例による駆動波形を示している。走査信号 Y_n 、 Y_{n+1} は、それぞれ n 行目、 $n+1$ 行目の行電極に供給される走査信号を示している。この走査信号およびデータ信号に設定される 8 レベルの電位として低電圧側の第 1 群の 4 レベル (V_1 , V_2 , V_3 , V_4 、ただし $V_1 < V_2 < V_3 < V_4$) と、高電圧側の第 2 群の 4 レベル (V_5 , V_6 , V_7 , V_8 、ただし $V_4 < V_5 < V_6 < V_7 < V_8$) とが設けられる。図 32 においては、第 k フレーム (k は整数) のデータ信号 Y_n は、リセット期間 T_1 では電圧 V_1 であり、遅延期間 T_2 では電圧 V_6 であり、選択期間 T_3 では電圧 V_8 であり、非選択期間 T_4 では電圧 V_6 にそれぞれ設定されている。これに続く第 $(k+1)$ フレームでは、 V_4 , V_5 の中間電圧を境として第 k フレームと対称となっている。すなわち、第 $(k+1)$ フレームの走査信号 Y_n は、リセット期間 T_1 では電圧 V_8 であり、遅延期間 T_2 では電圧 V_3 であり、選択期間 T_3 では電圧 V_1 であり、非選択期間 T_4 では V_3 にそれぞれ設定されている。さらに、図示してはいないが、これに続く第 $(k+2)$ フレームは第 k フレームと同じ波形であり、以下この関係で波形が繰り返される。

【0110】

走査信号 Y_{n+1} は次の行の走査信号の波形であり、走査信号 Y_n との違いは、リセット期間 T_1 、遅延期間 T_2 および選択期間 T_3 のそれぞれが 1 ライン分の時間 ($1H$) だけずれている点である。また、第 1 フレームの始まりと終わりは走査信号 Y_n と同じであり、以下、これと同様にして前後に対する走査信号の波形は $1H$ ずつずれている。

【0111】

データ信号 X_m においては、表示上の on 電圧は V_4 、または V_5 に設定され、表示上の off 電圧は V_2 、または V_7 に設定される。第 k フレームでは、高電位側の V_5 で on とし、 V_7 で off とし、リセット電圧 V_1 と最も電位差がつくようになっている。すなわち、走査信号とデータ信号の波形は位相で 180° ずれた関係にある。第 $(k+1)$ フレームでは、液晶に印加される電圧の極性を反転させるために、低電位側の V_4 で on とし、 V_2 で off とし、このときのリセット電圧 V_8 と最大電位差が生ずるようにしている。

【0112】

この走査信号 Y_n とデータ X_m との差信号 $Y_n - X_m$ により駆動される画素 $P \times L (m, n)$ には、大きなリセット電圧 ($V_1 - V_7$) あるいは ($V_8 - V_2$) が印加されるとともに、図 8 に示す電圧平均化法と同じ on 電圧、 off 電圧、バイアス電圧が得られている。すなわち、 $V_4 - V_3 = V_3 - V_2 = V_7 - V_6 = V_6 - V_5$ とすれば、非選択期間 T_4 のバイアス電圧が等しくかかるように設定できる。ここで、 on 電圧を大きくしたいときには、 V_1 , V_2 間と V_7 , V_8 間の電圧差を大きくすればよい。

【0113】

また、リセット電圧を大きくしたい時には V_4 , V_5 間の電位差をさらに広げれば良い。さらには、これにリセット電圧印加後の遅延時間の長短をつけるには、選択期間のタイミングを $1H$ 単位でシフトさせればよい。

【0114】

ちなみに、第 1 例として、 $V_1 = 0V$ 、 $V_2 = 1V$ 、 $V_3 = 2V$ 、 $V_4 = 3V$ の第 1 群と、 $V_5 = 2.3V$ 、 $V_6 = 2.4V$ 、 $V_7 = 2.5V$ 、 $V_8 = 2.6V$ の第 2 群に各々の電圧を設定した。第 2 例として、 $V_1 = -1.3V$ 、 $V_2 = -1.2V$ 、 $V_3 = -1.1V$ 、 $V_4 = -1.0V$ のマイナス電圧の第 1 群と、 $V_5 = 1.0V$ 、 $V_6 = 1.1V$ 、 $V_7 = 1.2V$ 、 $V_8 = 1.3V$ のプラス電圧の第 2 群に各々の電圧を設定した。第 1, 第 2 例共に、リセット電圧 = $\pm 2.5V$ 、 on 電圧 = $\pm 3V$ 、 off 電圧 = $\pm 1V$ 、バイアス電圧 = $\pm 1V$ が得られる。

特に、第2例の電圧設定は、0電位を対称軸にして電圧値が接近していながら、20Vを越える大電圧と1V近辺の小さなバイアス電圧を同時に実現できるので、駆動回路をIC化する上で好適となる。即ち、電源を考える上では ± 10 、 ± 11 、 ± 12 、 ± 13 Vの対称性を考慮した回路設計ができる。さらには、本実施例のリセット電圧をさらに大きく取りたい場合には、第1群の電圧V4と第2群の電圧V5間の電位差をさらに広げるように、プラス・マイナス方向にそれぞれ大きく設定すれば、30V、40Vのリセット電圧と1Vのバイアス電圧ということも実現できる。

【0115】

(第17実施例)

図33は、第16実施例と同様に、画素に印加される電圧の極性をフレームごとに反転する駆動波形を示している。図33に示す電圧V1～V8の関係は第16実施例と同一の関係となっている。図33において、走査信号Ynは、リセット期間T1では電圧V1（フレームk）、または電圧V8（フレームk+1）であり、遅延期間T2では電圧V7（フレームk）、または電圧V2（フレームk+1）であり、選択期間T3では電圧V5（フレームk）、または電圧V4（フレームk+1）であり、非選択期間T4ではV7（フレームk）、または電圧V2（フレームk+1）となっている。この走査信号Ynは、電圧V4および電圧V5の中間点を対称軸に、フレームごとに反転を繰り返す。データ信号Xmは、フレームkではon電圧がV8、off電圧がV6であり、フレームk+1ではon電圧がV1であり、off電圧V3である。この各電圧V1～V8を、第16実施例の前述した第1例または第2例と同じに設定した場合、リセット電圧が ± 26 Vとなり、第16実施例よりも電圧振幅を ± 1 Vだけ広くできるという効果がある。なお、on電圧、off電圧およびバイアス電圧については第16実施例と同一であり変動はない。また、図8に示す電圧平均化法と両立させるためには、 $V2 - V1 = V3 - V2 = V7 - V6 = V8 - V7$ に設定すればよい。

【0116】

(第18実施例)

図34は、液晶に印加される電圧の極性を1パルスごとに反転する駆動波形を示している。図34において、走査信号Ynは、リセット期間T1にて、電圧V1，V8の2種の電位を、 $1H/2$ （1Hは選択期間T3の長さ）ごとに交互に繰り返し設定される。また、この走査信号Ynは、遅延期間T2においては、電圧V3，V6の2種の電位を、 $1H/2$ ごとに交互に繰り返し設定される。ただし、遅延期間T2以降は、パルスの位相をリセットパルスと比較して 180° 変化させている。走査信号Ynは、選択期間T3では、V1，V8の2種の電位を、 $1H/2$ ごとに交互に繰り返し設定される。また、非選択期間T4では、電圧V3，V6の2種の電位を、 $1H/2$ ごとに交互に繰り返し設定される。一方、データ信号Xmは、on電圧としてV4，V5の2種の電位を $1H/2$ ごとに交互に繰り返し設定され、off電圧としてV2，V7の2種の電位の $1H/2$ ごとに交互に繰り返し設定される。

【0117】

走査信号Ynとデータ信号Xmの差信号であるYn - Xmは、図34に示すように、そのリセット電圧、選択電圧および非選択電圧の極性が、 $1H/2$ ごとに反転していることになる。この結果、液晶に印加される電圧の極性を1ラインごとに反転させることができる。この第18実施例においても、図8に示す電圧平均化法と同じon電圧、off電圧、バイアス電圧が得られている。すなわち、 $V4 - V3 = V3 - V2 = V7 - V6 = V6 - V5$ とすれば、非選択期間T4のバイアス電圧が等しくかかるように設定できる。

【0118】

(第19実施例)

図35に示す第19実施例の駆動波形は第18実施例と同様に、液晶に印加される電圧の極性を1パルスごとに反転させるものである。図35に示す走査信号Ynが、図34に示す走査信号Ynと相違する点は、遅延期間T2、選択期間T3および非選択期間T4の設定電位である。図35に示す走査信号Ynでは、遅延期間T2および非選択期間T4にお

いて、電圧 V_2 , V_7 の 2 種の電位を、 $1H/2$ ごとに交互に繰り返し設定されている。
また、この走査信号 Y_n は、選択期間 T_3 において、電圧 V_4 , V_5 の 2 種の電位を $1H/2$ ごとに交互に繰り返し設定している。

【0119】

一方、データ信号 X_m は第 18 実施例とは全く異なり、その on 電圧として V_1 , V_8 の 2 種の電位をもち、 off 電圧として V_3 , V_6 の 2 種の電位をもっている。この走査信号 Y_n とデータ信号 X_m との差信号 $Y_n - X_m$ は、遅延期間 T_2 、選択期間 T_3 および非選択期間 T_4 では、第 18 実施例に示す差信号と同じ絶対値の電圧が液晶に印加されることになる。一方、本第 19 実施例の差信号 $Y_n - X_m$ のリセット期間 T_1 では、その最大振幅が $V_1 - V_8$ または $V_8 - V_1$ となり、第 17 実施例と同様に、リセット電圧の振幅を第 18 実施例よりも大きくとることができ、この点で第 18 実施例の駆動法よりも優れている。なお、図 8 に示す電圧平均化法と両立させるためには、 $V_2 - V_1 = V_3 - V_2 = V_7 - V_6 = V_8 - V_7$ に設定すればよい。

【0120】

(第 20 実施例)

この第 20 実施例は、第 18 実施例と比較して、1 フレーム内の反転回数を約半分に減らし、パルスの駆動周波数を抑える方法である。図 36 に示すように、走査信号およびデータ信号のパルス反転のタイミングを決定する信号 FR は、 $1H$ ごとに on , off を繰り返す信号であり、この FR 信号は、選択期間 T_3 の立ち上がりから $1H/2$ だけ位相がずらしてある。このようにすると、走査信号 Y_n およびデータ信号 X_m の各波形は信号 FR と同期してパルス反転が繰り返されるため、1 フレーム内のパルスの反転回数が、図 34 の波形と比較して半減している。しかしながら、これらの差信号 $Y_n - X_m$ の波形は、 $1H/2$ ごとにパルスが反転しており、第 18 実施例と同様に液晶の寿命を長く確保することができる。この第 20 実施例によれば、走査信号およびデータ信号のための各ドライバの駆動周波数が半減するので、波形の成形が容易となり、消費電力が低減される。さらには、交流化のために電源電圧そのものをプラス側、マイナス側にスイングさせる回路の場合に特に有利となる。なお、この第 20 実施例においては、走査信号およびデータ信号の各期間 $T_1 \sim T_4$ における電圧設定を第 18 実施例と同様にしたが、第 19 実施例と同様にしてもよい。

【0121】

(第 21 実施例)

図 37 は、 $1H$ ごとにパルス反転を行う駆動方法を示している。同図に示すように、信号 FR は $1H$ ごとに on , off を繰り返す点で図 36 に示す第 20 実施例と同様であるが、この信号 FR は選択期間 T_2 と同期している点で第 20 実施例と異なっている。図 37 に示す走査信号 Y_n は、選択期間 T_3 においては、フレーム k では電圧 V_1 に設定され、フレーム $(k+1)$ では電圧 V_8 に設定され、フレームごとに V_1 , V_8 と変化する。また、データ信号 X_m の波形は、走査信号 Y_n の選択期間 T_3 の電圧が V_1 のときは、電圧 V_4 が on 電圧とされ、 V_2 が off 電圧とされる。また、データ信号 X_m は、走査信号 Y_n の選択期間 T_3 の電圧が V_8 のときは、電圧 V_5 が on 電圧とされ、電圧 V_7 が off 電圧とされる。この走査信号およびデータ信号の差信号 $Y_n - X_m$ は、フレーム k 内について着目すると、液晶に負極性の電圧が印加される回数が多く、この 1 フレーム内では画素に印加される電圧の極性のバランスがとれない。しかしながら、次の $(k+1)$ フレームでは、逆に液晶に正極性の電圧が印加される回数が増え、この連続する 2 フレームにて、液晶に印加される電圧の極性のバランスをとることができる。この意味で、この第 21 実施例は、第 16 , 17 実施例に示すフレーム反転と、第 18 , 19 実施例に示すパルス反転とを組み合わせたものといえる。

【0122】

この第 21 実施例の利点としては、ハイデューティー化の場合にも選択期間 T_3 ($1H$) の期間を長くとれることと、フレーム反転のみの場合と比較して、液晶への直流分の電圧の印加時間を短く設定できることになる。なお、この第 21 実施例の走査信号およびデー

10

20

30

40

50

タ信号の各期間 $T_1 \sim T_4$ の電圧を、第 17 実施例の場合と同一に設定したが、これに代えて第 18 実施例の場合と同一に設定することもできる。

【0123】

(第22実施例)

図 38 は、第 16 ~ 21 実施例の駆動方法を実施するための差信号電極（行電極）の駆動回路を示すブロック図である。なお、以下の説明では、第 21 実施例の駆動波形を生成する回路として説明する。図 38 において、ロジック回路 110 は、遅延期間 T_2 の情報に基づき、リセット期間 T_1 を指定したりリセット信号 RE と、このリセット期間 T_1 よりも遅延期間 T_2 を経過した後の選択期間 T_3 を指定する選択信号 S とを生成する。信号 RE および信号 S は、それぞれシフトレジスタ 111, 112 に入力される。各レジスタ 111, 112 は、信号 RE , S をシフトクロック CLK に従って送り、このときのレジスタ内の状態が 160 チャンネル同時にパラレルアウトされる。2 to 4 デコーダ 113 は、信号 RE , S のレジスタ出力状態によって、3 つの状態 (RE , S) = (1, 0) または (0, 1) または (0, 0) を区別し、レベルシフタ 114 を介して Y ドライバ 115 に出力する。 Y ドライバ 115 には、電源回路 116 および位相反転回路 117 から、3 つの電圧が入力されている。なお、電源回路 116 の電源電圧自体は交流化信号 FR によって、それぞれ $\pm V_a$, $\pm V_b$ にスイングされている。ここで、 RE , S が (1, 0) のときは電圧 $\pm V_a$ 、(0, 1) のときは位相反転回路 117 を経由した $\pm V_a$ の反転電圧、(0, 0) のときは $\pm V_b$ を選択するようになっている。例えば、 $V_a = V_8$, $-V_a = V_1$, $V_b = V_6$, $-V_b = V_3$ に設定しておけば、第 21 実施例の駆動波形である図 37 の走査信号 Y_n の波形を得ることができる。

【0124】

図 39 は、データ信号電極（列電極）の駆動回路のブロック図である。図 39 において、8 ビットの画像データ $D_0 \sim D_7$ は、マルチプレクサ 120 を介してデータラッチ回路 121 に入力され、このデータラッチ回路 121 にて、160 チャンネルのパラレルデータに変換される。データラッチ回路 121 のラッチタイミングは、クロック CLK を入力するコントロール回路 122 より出力されるラッチパルスによって決定される。160 チャンネルの画像データは、データラッチ回路 121 よりレベルシフタ 123 に送られ、このとき同時に交流化信号 FR に基づく論理回路 125 からの信号により反転操作が加えられる。したがって、データ信号は on または off の 2 通りの状態に、交流化のためのプラスまたはマイナスの 2 通りの状態が重ねられるので、計 4 通りの状態として発生する。各チャンネルごとにこの 4 通りの状態を入力する X ドライバ 124 は、各チャンネルの状態に従って電源電圧 $V_{L1} \sim V_{L4}$ の中の 1 つのレベルを、各チャンネルごとに選択して出力することになる。ここで、 $V_{L1} = V_7$, $V_{L2} = V_2$, $V_{L3} = V_5$, $V_{L4} = V_4$ に設定すれば、第 21 実施例の駆動波形を示す図 37 のデータ信号 X_m と同一の波形を生成することが可能となる。

【0125】

なお、図 38 および図 39 に示す各駆動回路で生成される走査信号波形およびデータ信号波形として、上記説明では第 21 実施例中に示す走査信号 Y_n 、データ信号 X_m を生成することについて説明したが、 FR 信号の周期および $\pm V_a$, $\pm V_b$, $V_{L1} \sim V_{L4}$ に対応する設定電圧を変更することで、第 16 ~ 20 実施例のいずれの駆動波形をも生成することが可能である。

【0126】

(第23実施例)

次に、図 40 ~ 図 45 を参照して、走査信号の各期間 $T_1 \sim T_4$ 内の電圧の切り換えおよびデータ信号の選択期間ごとの電圧の切り換えを、ロジック的に行う駆動回路について説明する。

【0127】

図 40 は、液晶パネルおよびその駆動回路を含む全体構成を示すブロック図である。液晶パネル 130 は、 320×320 画素を有し、この液晶パネル 130 を駆動するために、

10

20

30

40

50

第1, 第2のYドライバ回路131A, 131Bおよび第1, 第2のXドライバ132A, 132Bが設けられている。第1, 第2のYドライバ回路131A, 131Bはそれぞれ同一構成を有し、その詳細が図41に示されている。また、Xドライバ回路132A, 132Bも同一構成を有し、その詳細が図42に示されている。

【0128】

まず、Yドライバ回路131Aについて、図41を参照して説明する。このYドライバ回路131Aは、セレクト用シフトレジスタ140Aおよびリセット用シフトレジスタ140Bからなるシフトレジスタ140を有する。セレクト用シフトレジスタ140Aは、各レジスタSR1~SR160を有し、リセット用シフトレジスタ140Bは、各レジスタRR1~RR160を有する。セレクト用シフトレジスタ140Aには、選択期間T3を指定した選択信号Sが入力され、シフトクロックYSC Lにより次段のレジスタに逐次シフトされる。なお、レジスタSR160の内容はセレクトアウト端子を介し出力され、第2のYドライバ回路131Bとのカスケード接続を可能としている。リセット用シフトレジスタ140Bには、リセット期間T1を指定したリセット信号REが入力され、シフトクロックYSC Lにより次段のシフトレジスタに逐次シフトされる。なお、レジスタRR160の内容はリセットアウト端子を介して出力され、第2のYドライバ回路131Bとのカスケード接続を可能としている。

【0129】

各シフトレジスタ140A, 140Bの各レジスタ内の内容が160チャンネル全て出力コントロール回路141に入力される。この出力コントロール回路141は、リセット信号RE、セレクト信号Sおよび交流化信号FRの入力状態によって6つの状態、すなわちRE, S, FR = (0, 0, 0)または(0, 0, 1)または(0, 1, 0)または(0, 1, 1)または(1, 0, 0)または(1, 0, 1)を区別した信号を出力し、この信号がレベルシフタ142を介してYドライバ143に入力される。このYドライバ143には4種類の駆動電圧V1Y, V2Y, V3Y, V4Yが入力されており、出力コントロール回路141から区別して出力された6つの状態に基づき、表7に示す真理値表に従っていずれか1の駆動電圧を各チャンネルごとに出力する。

【0130】

【表7】

Yドライバ出力の真理値表			
リセット	セレクト	Y FR	Y OUT
L	L	L	V4Y
L	L	H	V3Y
L	H	L	V2Y
L	H	H	V1Y
H	L	L	V1Y
H	L	H	V2Y
H	H	※	※

※ Don't care

【0131】

上記の構成を有する第1, 第2のYドライバ回路131A, 131Bの各構成部への入力信号および出力信号の状態が、図43のタイミングチャートに示されている。図43に示すタイミングチャートの場合、選択期間T3の長さを1Hとしたとき、信号YFRは1Hごとにon/offを繰り返す信号となっており、液晶に印加される電圧の極性反転を1

Hごとに行っている。また、1行に320画素を有するためデューティは1/320であり、リセット期間T1を5Hとし、遅延期間T2を2Hと設定している。この駆動回路の動作に従って出力されるn行目の走査信号Ynの信号波形が、図45に示されている。

【0132】

次に、第1のXドライバ回路132Aの詳細について、図42を参照して説明する。この第1のXドライバ回路132Aは、160個のレジスタを有するシフトレジスタ150を有し、入力信号EIをシフトクロックXSC Lに従って次段のレジスタに逐次シフトしていくものである。160番目のレジスタの内容は、EO端子を介して外部に出力され、第2のXドライバ回路132Bとのカスケード接続を可能としている。

【0133】

シフトレジスタ150に入力される信号EIは、図44に示すように一水平走査期間(1H)に1回論理の1となる信号である。したがって、シフトレジスタ150の各レジスタより論理の1が逐次出力されることで、第1のラッチ回路151は、その各レジスタと対応するアドレスに画像データをラッチすることになる。この第1のラッチ回路151の160チャンネルのデータは、ラッチパルスLPが入力するタイミングにて第2のラッチ回路152にラッチされる。交流化信号YFRおよび第2のラッチ回路152からのデータを入力する出力コントロール回路153は、データDと交流化信号YFRの入力状態によって4つの状態(D, YFR) = (0, 0)または(0, 1)または(1, 0)または(1, 1)を区別した信号を、レベルシフタ154を介して各チャンネルごとにXドライバ155に入力させる。Xドライバ155は、4種類の駆動電圧V1X, V2X, V3XおよびV4Xを入力し、出力コントロール回路153からの情報に基づき、表8に示す真理値表に従って、4種の駆動電圧のいずれか1を各チャンネルごとに出力する。

【0134】

【表8】

Xドライバ出力の真理値表		
データ	Y F R	X OUT
L	L	V2X
L	H	V1X
H	L	V4X
H	H	V3X

【0135】

このXドライバ155より出力される各チャンネルごとのデータ信号の内、m列目のデータ信号Xmを図45に示した。さらに、図45には、走査信号Ynとデータ信号Xmとの差信号Yn - Xmが示されている。この差信号は、第21実施例の駆動波形である図37の差信号と同様に、液晶に印加される電圧が1Hごとに反転している。また、液晶にかかる電圧は1フレーム内ではプラス、マイナスのバランスがとれていないので、連続する第kフレーム、第k+1フレームによって、液晶にかかる電圧のプラス、マイナスのバランスをとるようにしている。この意味で、図45に示す差信号は、第21実施例と同様に1Hごとの極性反転と1フレームごとの極性反転とを組み合わせたものといえる。

【0136】

このように第23実施例によれば、走査信号およびデータ信号の各電圧の切り換えをロジック的に行うことが、回路を構成する上で第22実施例のものと比較して有利となる。

【0137】

(第24実施例)

次に、第23実施例に示す駆動回路を用いて、信号中の遅延期間T2を変更できる駆動方法について、図46および図47を参照して説明する。この遅延期間T2を変更する手法として、1フレームT内の選択期間T3の指定位置は変更せず、遅延期間T2を変更する

10

20

30

40

50

とともに、この遅延期間 T_2 の前のリセット期間 T_1 をも変更する必要がある。そこで、図 46 に示すように、リセット期間 T_1 が 5 H、遅延期間 T_2 が 2 H とした場合、選択期間 T_3 の前に、リセット期間 T_1 + 遅延期間 T_2 = 7 H 分のパルス幅を有するリセット + 遅延信号を生成するようにしている。Y ドライバ回路 131A、131B のリセット用シフトレジスタ 140B に入力されるリセット信号は、このリセット + 遅延信号と遅延期間 T_2 を指定した遅延信号との排他的論理和で生成することができる。

【0138】

ここで、液晶パネルを構成する各画素の液晶の閾値のばらつき、あるいは環境温度に起因した液晶の閾値の変動を補償するために遅延期間 T_2 を変更する必要がある場合には、下記の手法により遅延期間 T_2 およびその前のリセット期間 T_1 の指定の変更を行う。すなわち、図 46 に示す遅延期間 T_2 の長さである 2 H を図 47 に示すように 3 H に変更したい場合には、遅延期間 T_2 の変更と同時に、リセット + 遅延信号のパルス幅を、 $5 H + 3 H = 8 H$ に変更すればよい。変更された遅延信号と、リセット + 遅延信号の排他的論理和をとることで、図 46 の場合と同じ 5 H のリセット期間 T_1 を有するリセット信号を生成することができる。また、遅延期間 T_2 を 3 H に、リセット期間 T_1 を 7 H にそれぞれ変更したい場合には、図 48 に示すように、リセット + 遅延信号を、 $7 H + 3 H = 10 H$ のパルス幅を有する信号に変更すればよい。

【0139】

【発明の効果】

本発明方法によれば、メモリ性を有するカイラルネマチック液晶を駆動するに際して、リセット期間と選択期間との間に遅延期間を設けることで、選択期間、すなわち書き込み時間を短縮することができ、しかも表示のフリッカを防止して実用性の高い液晶駆動を行うことができる

また、本発明方法によれば 1 ラインあたりの書き込み時間を短縮することができるので、大画面の液晶パネルに対応できるハイデューティーの液晶駆動を行うことができる。

【0140】

さらに加えて、本発明方法によれば、選択パルスの付与状態に関するパラメータを変更することで、製造などに起因した液晶パネル内の液晶の閾値のばらつき、あるいは温度に起因した駆動電圧の変動を補償することができる。

【0141】

さらに加えて、本発明方法によれば、フレデリクス転移を生じさせる比較的絶対値の大きいリセット電位を液晶に印加しながらも、7 レベルあるいは 8 レベル駆動法を採用することで、走査信号、データ信号間の電圧のアンバランスを低減し、駆動回路の構成を容易化して、IC 化にも対応できる液晶駆動方法を提供できる。

【図面の簡単な説明】

【図 1】本発明に係る液晶表示装置の実施例における液晶セルの構造を示す概略断面図である。

【図 2】(A)、(B) は、それぞれ本発明の実験に用いた第 1 実施例の駆動波形図である。

【図 3】遅延期間を有しない駆動波形図である。

【図 4】本発明で用いる双安定液晶の液晶分子の挙動を説明する説明図である。

【図 5】液晶の駆動回路の全体構成を示す概略ブロック図である。

【図 6】本発明を適用した第 2 実施例に係るマトリクス駆動波形図である。

【図 7】図 6 に示すマトリクス駆動波形のパルス電圧特性図である。

【図 8】(A) ~ (D) は、それぞれ本発明の第 2 実施例に用いた駆動波形を示し、行、列電極信号及びその差信号を示すマトリクス駆動波形図である。

【図 9】(A)、(B) は、それぞれ本発明の第 3 実施例に用いた駆動波形図である。

【図 10】(A) ~ (E) は、それぞれリセットパルス off 後の実効値が同一となる駆動波形図である。。

【図 11】(A) ~ (E) は、それぞれ本発明を適用した第 4 実施例に係るマトリクス駆

10

20

30

40

50

動波形図である。

【図 1 2】図 1 1 の駆動波形を用いた場合の行電極の走査順序を示す説明図である。

【図 1 3】図 3 の駆動波形に第 4 実施例を適用した場合のマトリクス駆動波形図である。

【図 1 4】(A) , (B) は、それぞれ本発明の第 5 実施例に用いた駆動波形図である。

【図 1 5】図 1 4 (A) または図 1 4 (B) の波形を液晶に印加した場合の駆動電圧特性図である。

【図 1 6】(A) ~ (E) は、それぞれ本発明を適用した第 6 実施例に係るマトリクス駆動波形図である。

【図 1 7】(A) ~ (E) は、それぞれ本発明を適用した第 7 実施例に係るマトリクス駆動波形図である。

10

【図 1 8】図 1 7 の駆動波形を用いた場合の駆動電圧の温度変化特性図である。

【図 1 9】(A) ~ (E) は、それぞれ本発明を適用した第 8 実施例に係るマトリクス駆動波形図である。

【図 2 0】選択期間に対する選択パルス幅のデューティを変更できる本発明の第 9 実施例に係る駆動回路のブロック図である。

【図 2 1】図 2 0 に示すモノステーブル回路の詳細図である。

【図 2 2】図 2 0 の駆動回路のタイミングチャートである。

【図 2 3】選択期間に対する選択パルス幅のデューティをデジタル的に変更する本発明の第 1 0 実施例に係る駆動回路のブロック図である。

【図 2 4】図 2 3 に示す駆動回路のタイミングチャートである。

20

【図 2 5】選択期間に対するデータ電位期間のデューティを変更する本発明の第 1 1 実施例に係る駆動回路のブロック図である。

【図 2 6】図 2 5 に示す駆動回路のタイミングチャートである。

【図 2 7】駆動電圧の温度補償を自動または手動にて行う本発明の第 1 2 実施例に係るマトリクス駆動回路のブロック図である。

【図 2 8】2 つの準安定状態をもつ液晶において、選択パルスの電圧値に関する閾値を示す特性図である。

【図 2 9】本発明の第 1 3 実施例の駆動原理を示し、選択パルスの電圧値に関する閾値の温度変化との相関を示す特性図ある。

【図 3 0】本発明の第 1 4 実施例の駆動原理を示し、選択パルスの電圧値に関する閾値と選択パルスのパルス幅との相関を示す特性図である。

30

【図 3 1】本発明の第 1 5 実施例の駆動原理を示し、選択パルスの電圧値に関する閾値と選択パルスの遅延時間との相関を示す特性図である。

【図 3 2】(A) ~ (D) は、本発明の第 1 6 実施例に係る 8 レベル駆動法にしたがった駆動波形図である。

【図 3 3】(A) ~ (D) は、本発明の第 1 7 実施例に係る 8 レベル駆動法にしたがった駆動波形図である。

【図 3 4】(A) ~ (D) は、本発明の第 1 8 実施例に係る 8 レベル駆動法にしたがった駆動波形図である。

【図 3 5】(A) ~ (D) は、本発明の第 1 9 実施例に係る 8 レベル駆動法にしたがった駆動波形図である。

40

【図 3 6】(A) ~ (D) は、本発明の第 2 0 実施例に係る 8 レベル駆動法にしたがった駆動波形図である。

【図 3 7】(A) ~ (D) は、本発明の第 2 1 実施例に係る 8 レベル駆動法にしたがった駆動波形図である。

【図 3 8】第 1 6 ~ 2 1 実施例に示す走査信号波形を生成するための本発明の第 2 2 実施例に係る Y ドライバ回路のブロック図である。

【図 3 9】第 1 6 ~ 2 1 実施例に示すデータ信号波形を生成するための本発明の第 2 2 実施例に係る X ドライバ回路のブロック図である。

【図 4 0】本発明の第 2 3 実施例に係るマトリクス液晶駆動回路の全体構成を示すブロッ

50

ク図である。

【図 4 1】図 4 0 に示す Y ドライバ回路のブロック図である。

【図 4 2】図 4 0 に示す X ドライバ回路のブロック図である。

【図 4 3】図 4 1 に示す Y ドライバ回路各部の動作を説明するためのタイミングチャートである。

【図 4 4】図 4 2 に示す X ドライバ回路でのデータラッチ動作を説明するためのタイミングチャートである。

【図 4 5】図 4 0 に示す駆動回路にて生ずる駆動波形図である。

【図 4 6】本発明の第 2 4 実施例を示し、遅延期間の長さを変更するための各信号波形を示す波形図である。

10

【図 4 7】図 4 6 の遅延期間を 2 H から 3 H に変更する場合の各信号波形を示す波形図である。

【図 4 8】図 4 6 の遅延期間を 2 H から 3 H に変更し、かつ、リセット期間を 5 H から 7 H に変更する場合の各信号波形を示す波形図である。

【図 4 9】液晶パネル内の液晶の閾値分布図である。

【符号の説明】

T 1 リセット期間

T 2 遅延期間

T 3 選択期間（第 1 の選択期間）

T 4 非選択期間

20

T 5 インターバル期間

T 6 第 2 の選択期間

1 液晶分子

2 ポリイミド配向膜

5 ガラス基板

7 偏光板

1 1 液晶セル

1 2 バックライト

1 3 走査駆動回路

1 4 信号駆動回路

30

1 5 走査制御回路

1 6 信号制御回路

1 7 電位設定回路

1 8 線順次走査回路

2 1 温度センサ

2 2 温度補償回路

3 0 リセット電圧（リセットパルス）

3 1 遅延電圧

3 2 選択電圧（選択パルス）

3 3 非選択電圧

40

4 0 モノステーブル回路

4 3 可変抵抗器

7 0 ~ 7 4 アナログスイッチ

8 0 ディップスイッチ

8 1 A , 8 1 B カウンタ

8 2 A , 8 2 B マグニチュード・コンパレータ

9 0 データ信号駆動回路

9 4 ~ 9 6 アナログスイッチ

1 0 0 メモリ

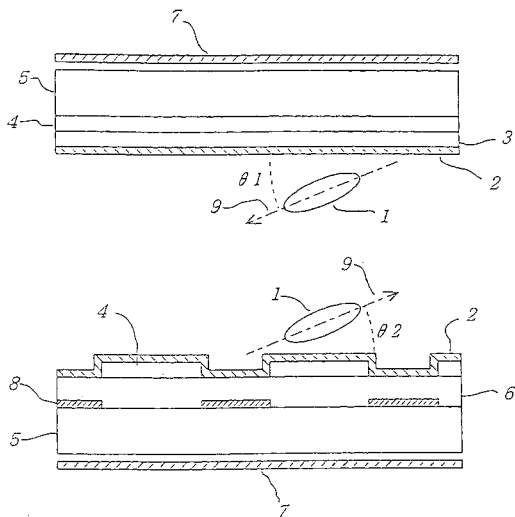
1 0 1 ディスプレイコントローラ

50

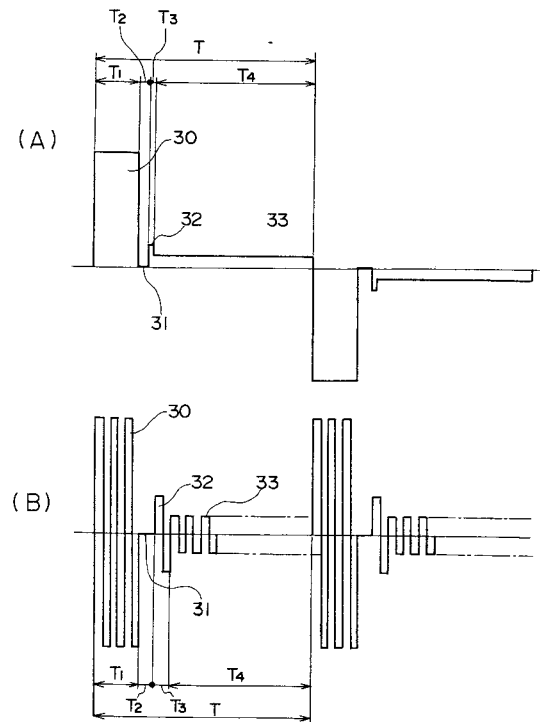
- 102, 103 ドライバー
- 104 温度センサ
- 106 マニュアルスイッチ
- 108 液晶表示パネル
- 110 ロジック回路
- 111, 112, 140, 150 シフトレジスタ
- 114, 123, 142, 154 レベルシフタ
- 115 Yドライバー
- 116 電源回路
- 117 位相反転回路
- 120 マルチプレクサ
- 121 データラッチ回路
- 122 コントロール回路
- 124 エックスドライバ
- 141 出力コントロール回路
- 143 Yドライバ
- 151, 152 ラッチ回路
- 153 出力コントロール回路
- 155 Xドライバー

10

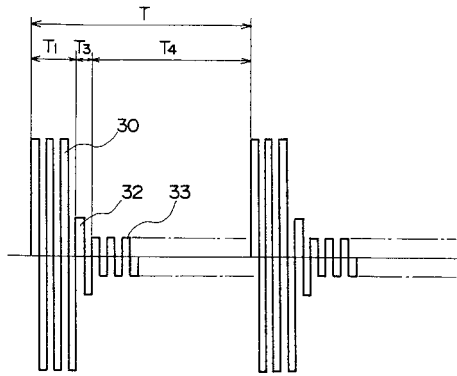
【図1】



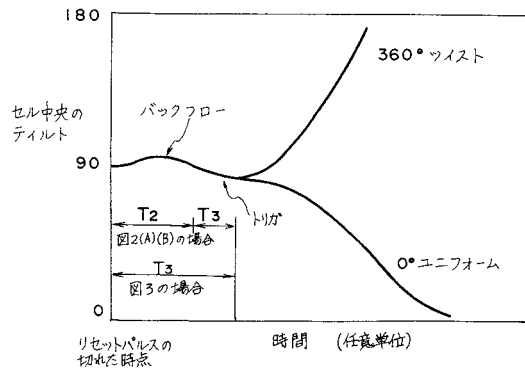
【図2】



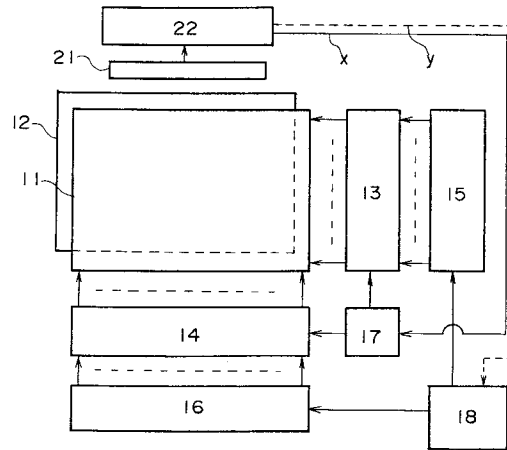
【図 3】



【図 4】

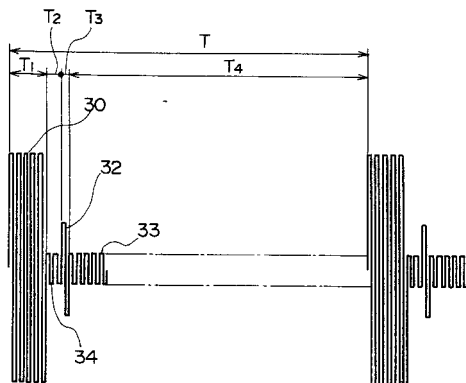


【図 5】

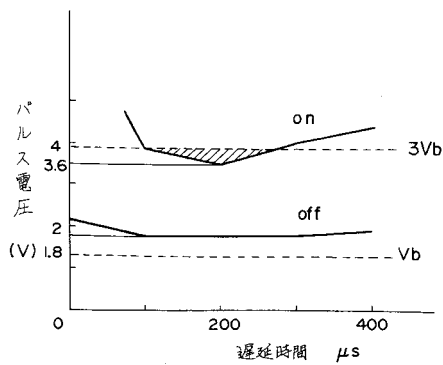


- | | |
|------------|-------------|
| 11: 液晶セル | 17: 電位設定回路 |
| 12: バックライト | 18: 複順次走査回路 |
| 13: 走査駆動回路 | 21: 温度センサ |
| 14: 信号駆動回路 | 22: 温度補償回路 |
| 15: 走査制御回路 | |
| 16: 信号制御回路 | |

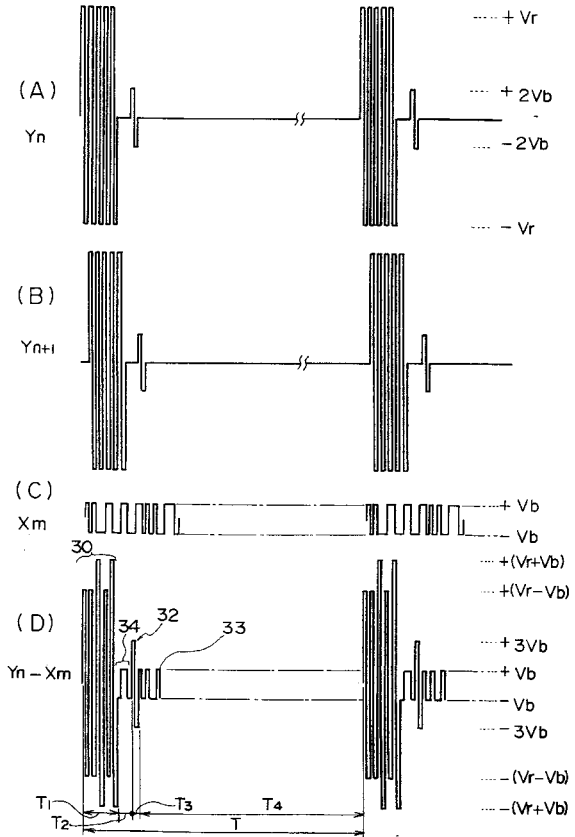
【図 6】



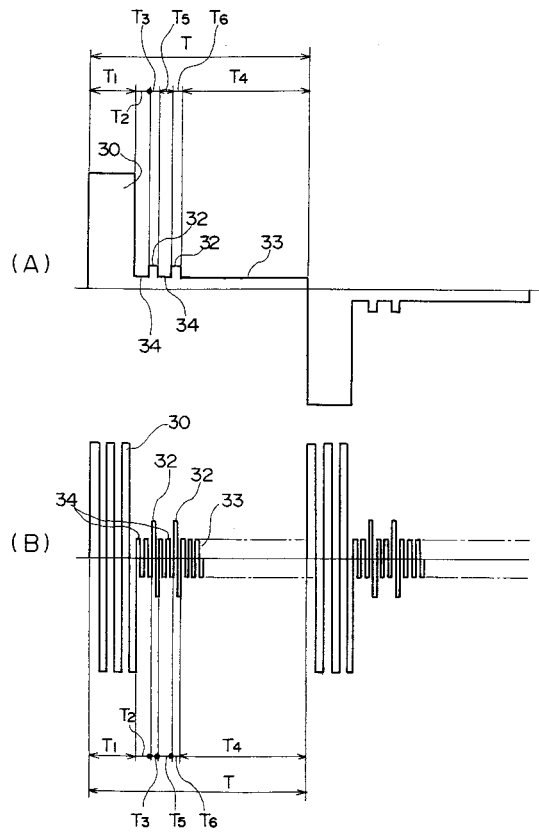
【図 7】



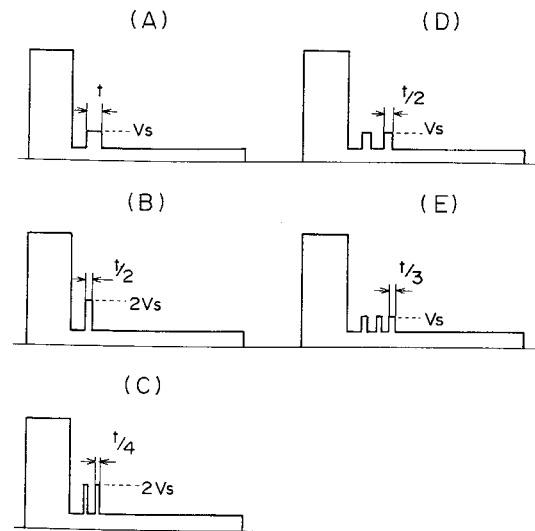
【図 8】



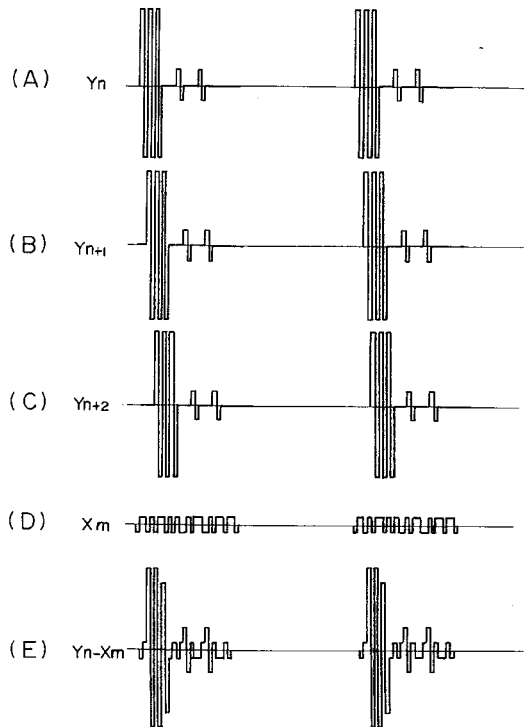
【図 9】



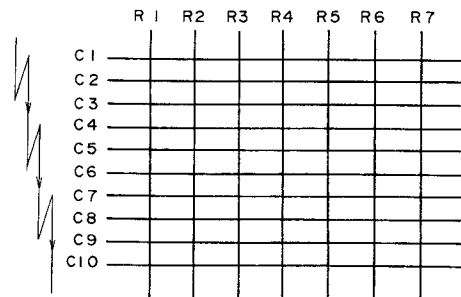
【図 10】



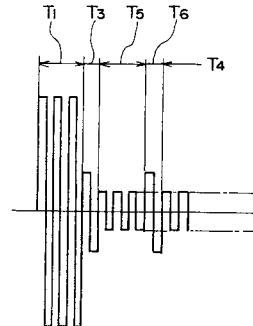
【図 11】



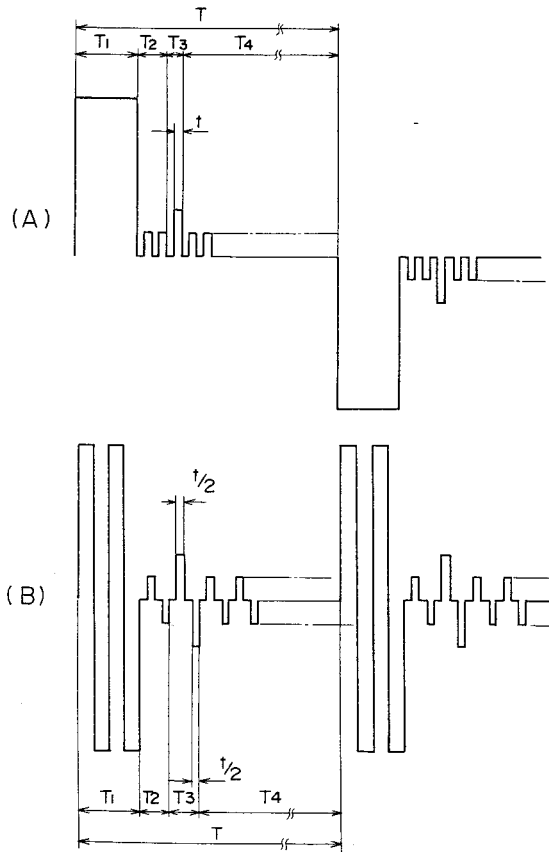
【図 12】



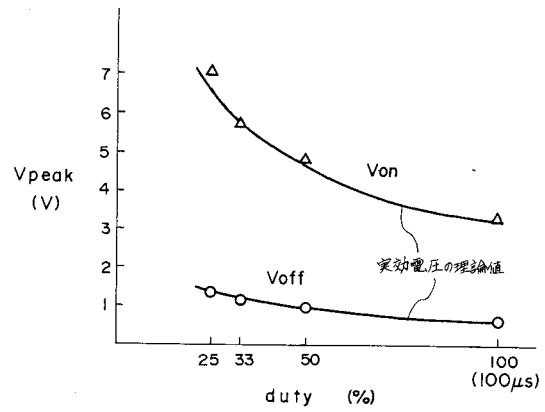
【図 13】



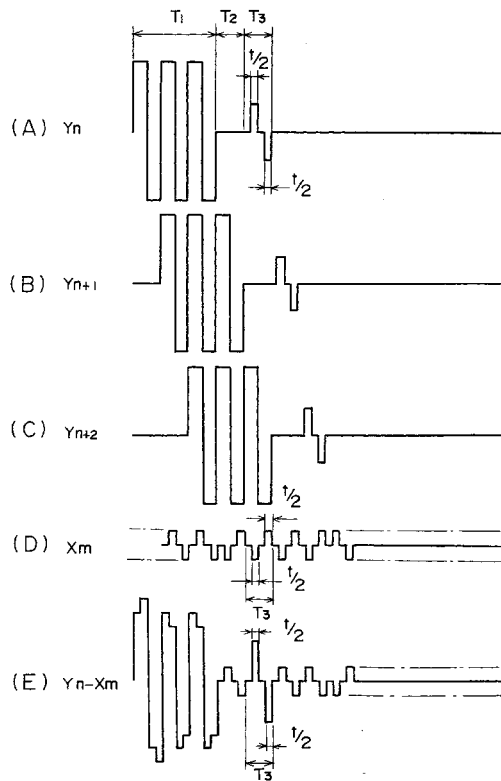
【図 14】



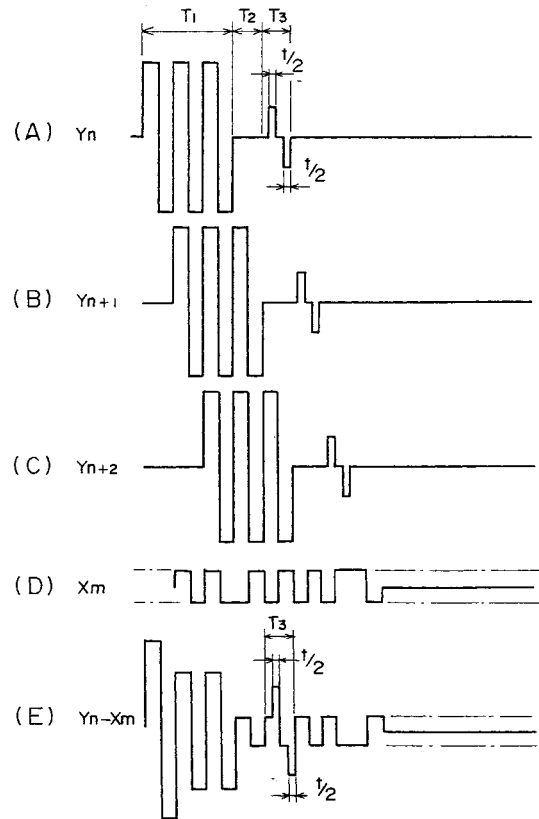
【図 15】



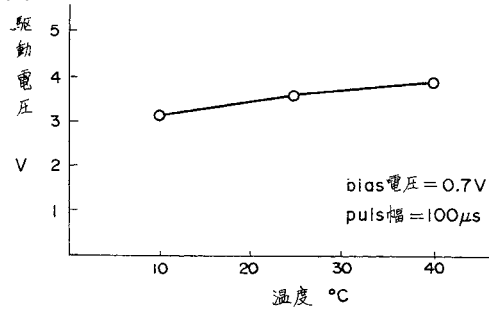
【図 16】



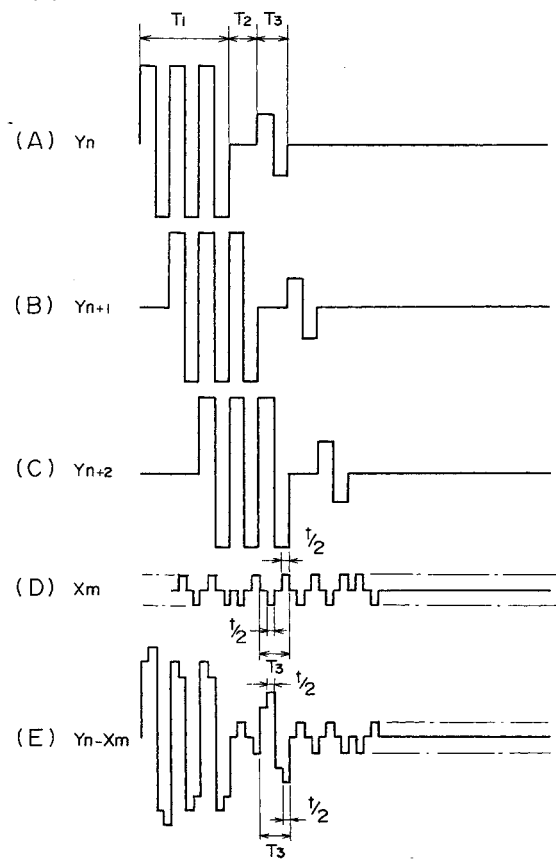
【図 17】



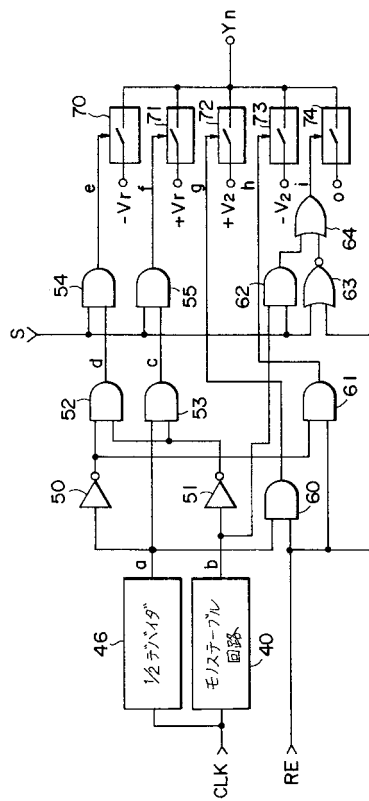
【図 18】



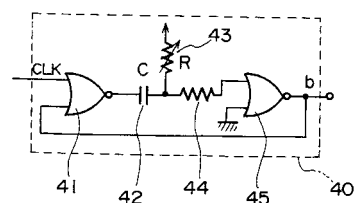
【図 19】



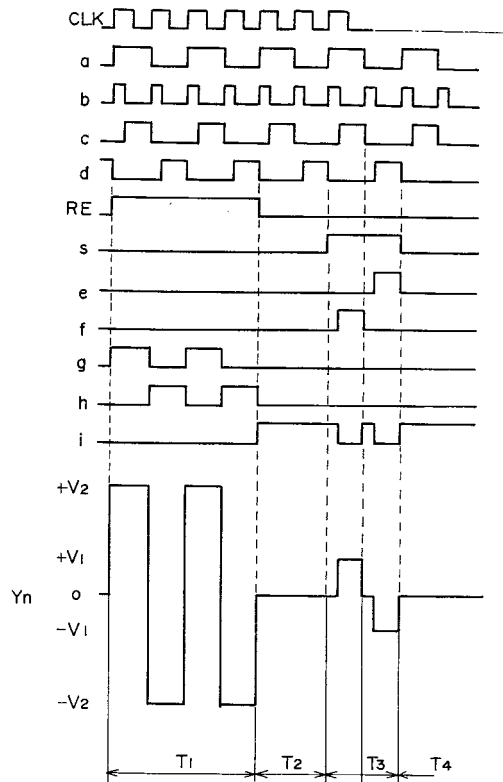
【図 20】



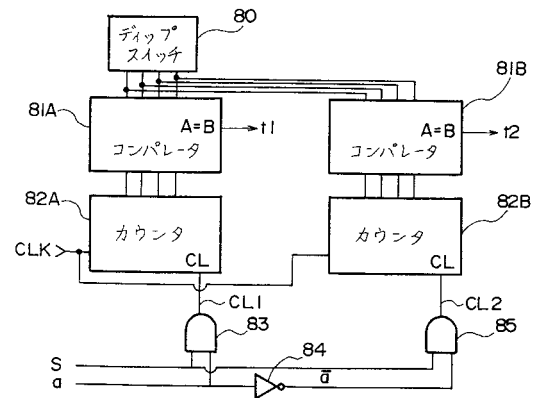
【図 21】



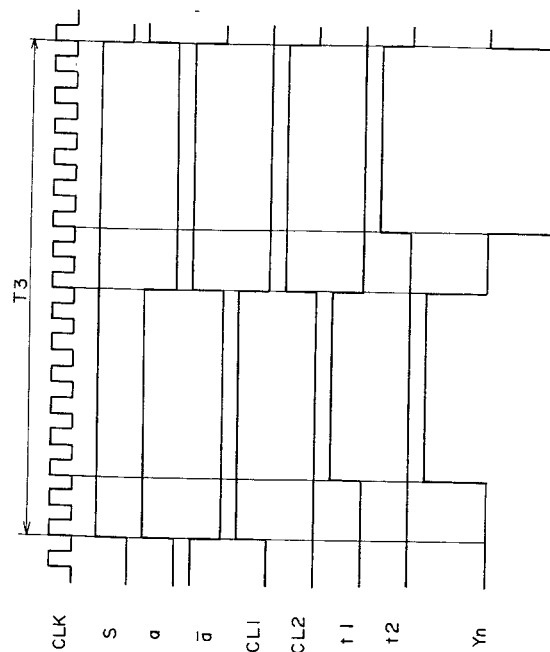
【図 2 2】



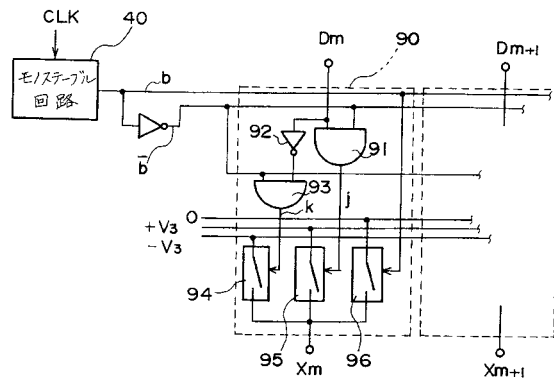
【図 2 3】



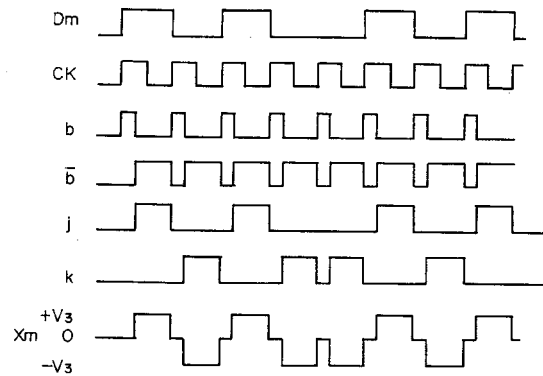
【図 2 4】



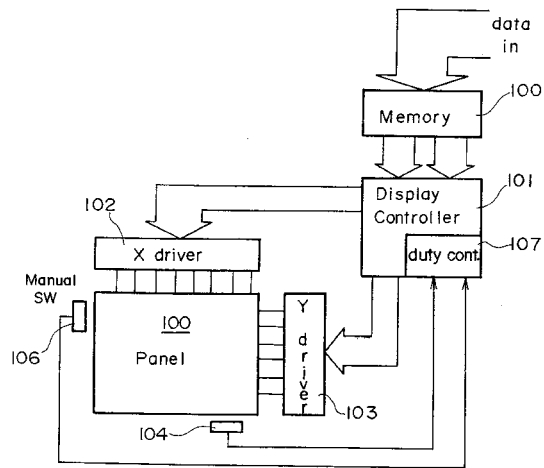
【図 2 5】



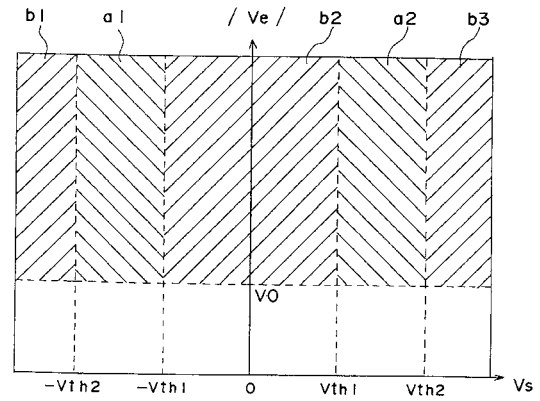
【図 2 6】



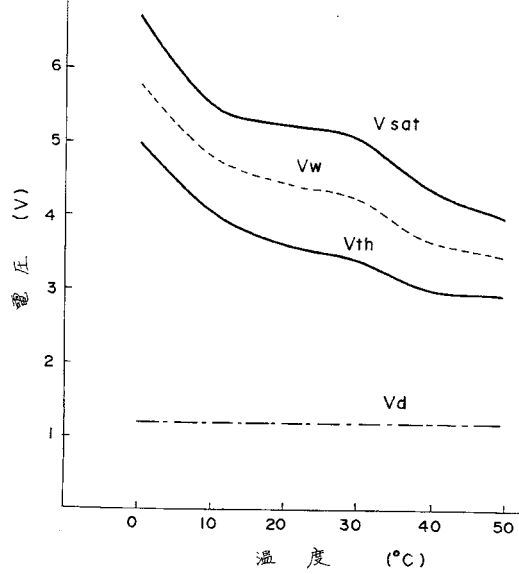
【図 27】



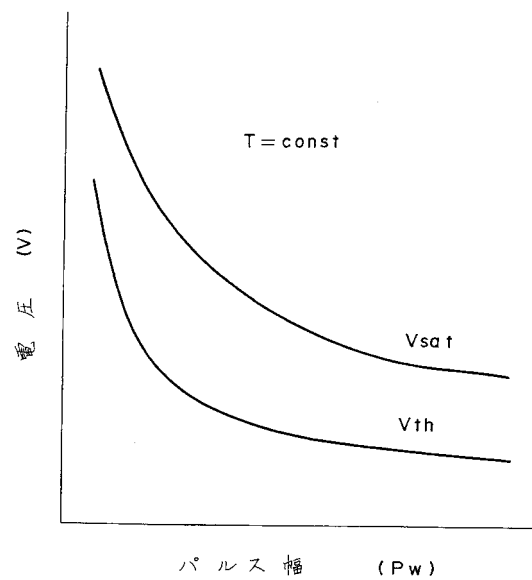
【図 28】



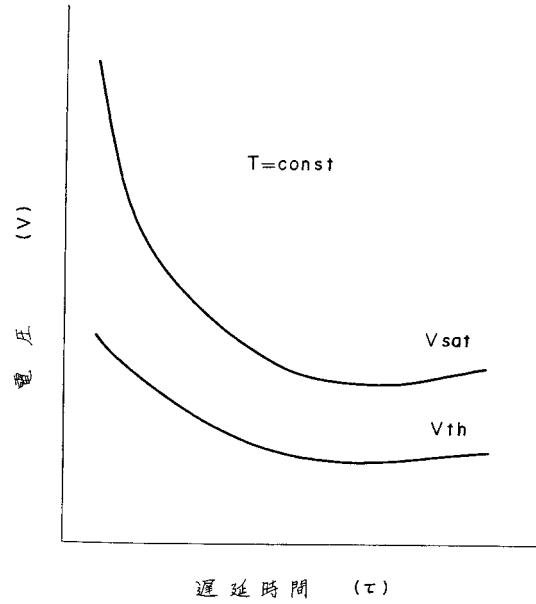
【図 29】



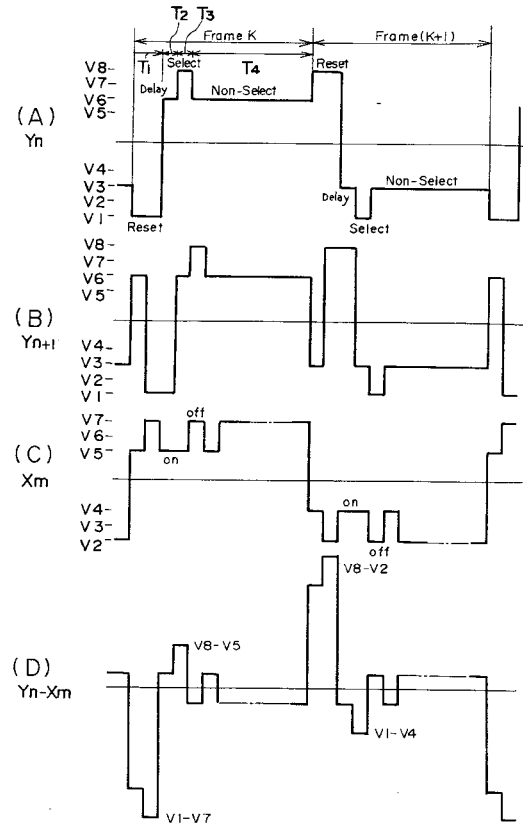
【図 30】



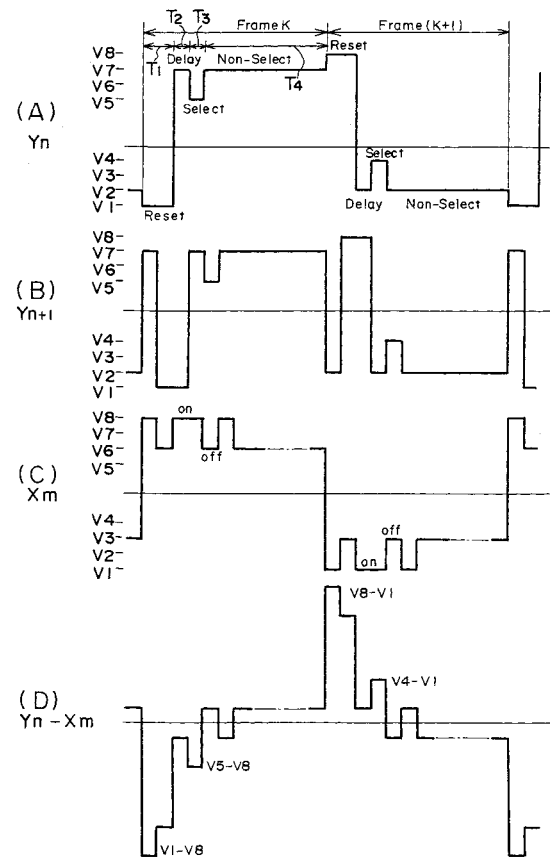
【図 3 1】



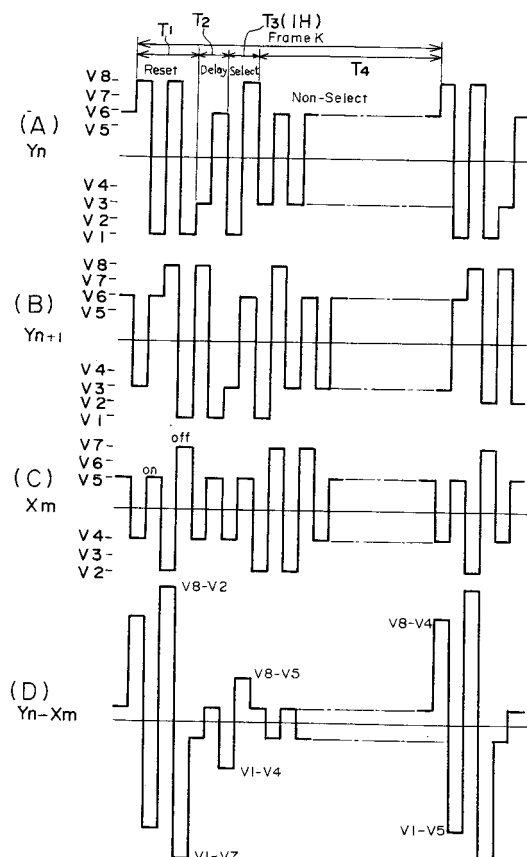
【図 3 2】



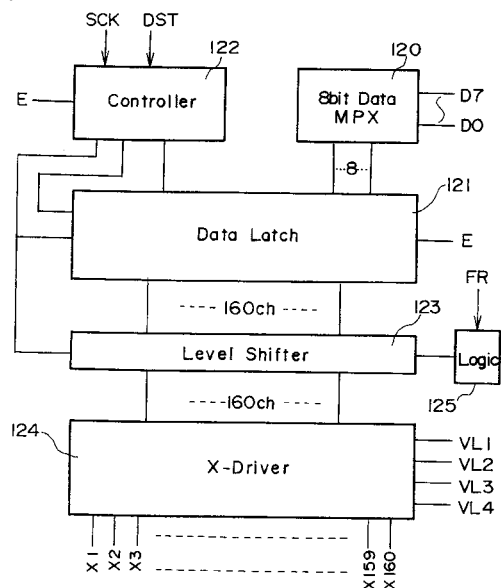
【図 3 3】



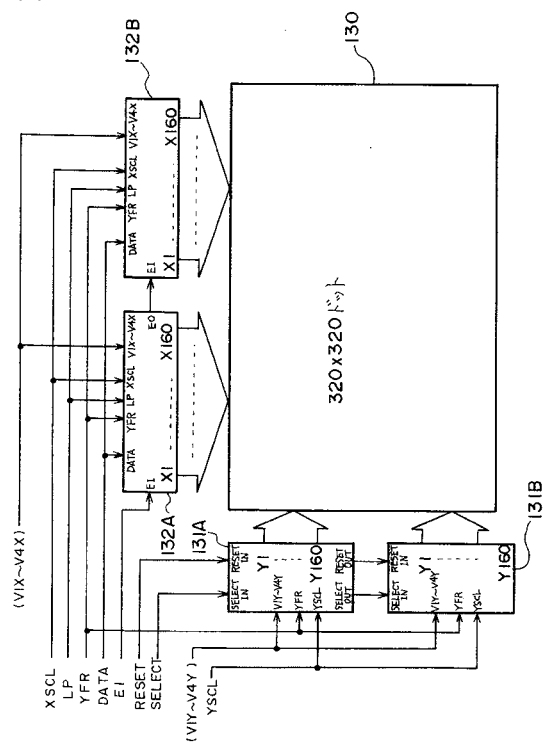
【図 3 4】



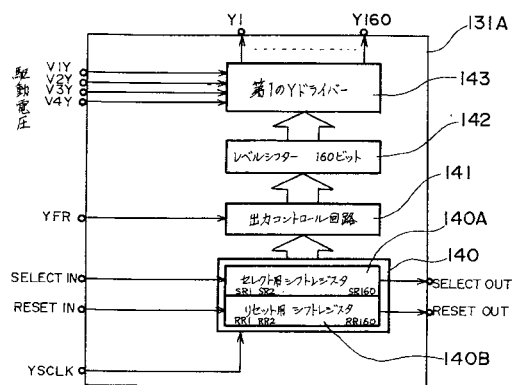
【 ㄨ 3 9 】



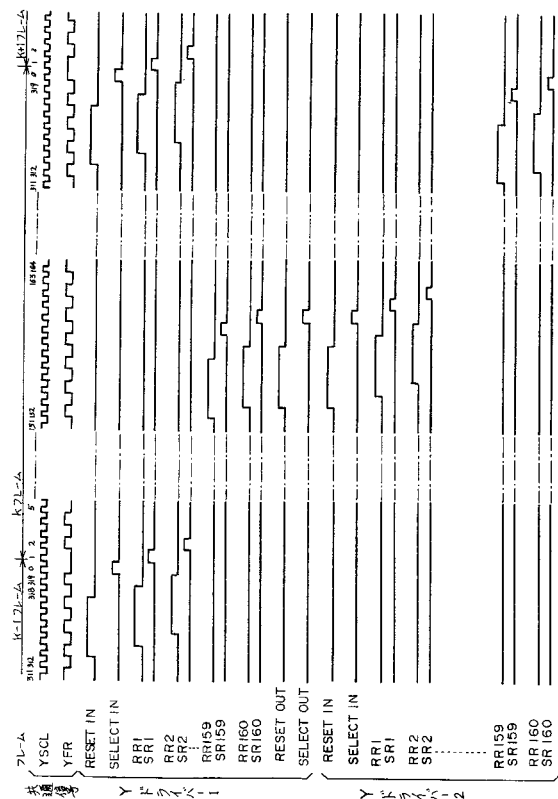
【 ㊦ 4 0 】



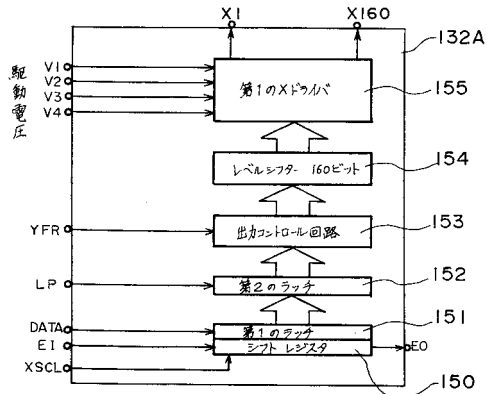
【 図 4 1 】



【 図 4 3 】



【 図 4 2 】



フロントページの続き

(31)優先権主張番号 特願平5-263898

(32)優先日 平成5年10月21日(1993.10.21)

(33)優先権主張国 日本国(JP)

(31)優先権主張番号 特願平5-275736

(32)優先日 平成5年11月4日(1993.11.4)

(33)優先権主張国 日本国(JP)

(72)発明者 井上 明

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72)発明者 田中 孝昭

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72)発明者 百瀬 健一

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 井口 猶二

(56)参考文献 特開昭53-000995(JP,A)

(58)調査した分野(Int.Cl.⁷,DB名)

G02F 1/133 560

G02F 1/133 545

G09G 3/36

专利名称(译)	用于驱动液晶显示装置的方法		
公开(公告)号	JP3555578B2	公开(公告)日	2004-08-18
申请号	JP2000402459	申请日	2000-12-28
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
当前申请(专利权)人(译)	精工爱普生公司		
[标]发明人	野村浩朗 佐藤譲 井上明 田中孝昭 百瀬健一		
发明人	野村 浩朗 佐藤 譲 井上 明 田中 孝昭 百瀬 健一		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
FI分类号	G02F1/133.560 G02F1/133.545 G09G3/36 G02F1/133.580 G09G3/20.611.E G09G3/20.621.A		
F-TERM分类号	2H093/NA10 2H093/NA12 2H093/NA33 2H093/NC03 2H093/NC16 2H093/NC22 2H093/NC57 2H093/NC63 2H093/ND10 2H093/ND31 2H093/ND34 2H093/ND44 2H093/ND58 2H093/NF05 2H193/ZA21 2H193/ZB32 2H193/ZB34 2H193/ZB44 2H193/ZC15 2H193/ZE20 2H193/ZF03 2H193/ZH17 2H193/ZH18 2H193/ZH33 2H193/ZH40 2H193/ZQ06 2H193/ZQ20 5C006/AC24 5C006/AF42 5C006/AF43 5C006/BA11 5C006/BB12 5C006/BC03 5C006/BC11 5C006/BC16 5C006/BF02 5C006/BF03 5C006/BF04 5C006/BF07 5C006/BF14 5C006/BF22 5C006/BF26 5C006/BF46 5C006/FA23 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD08 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK02 5C080/KK43		
代理人(译)	井上 一		
优先权	1993037057 1993-02-25 JP 1993121706 1993-05-24 JP 1993198604 1993-08-10 JP 1993263898 1993-10-21 JP 1993275736 1993-11-04 JP		
其他公开文献	JP2001235726A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够在向液晶施加液晶的同时驱动液晶的液晶驱动方法具有相对大的绝对值的复位电压，该复位电压引起 Frederiks 转变。 解决方案：作为列电极信号 Yn 的数据电位，将用于将选择电压或关闭选择电压施加到液晶的两种电位（例如， $\pm V_b$ ）设置为 7 级驱动方法，并且将行电极信号 Xm 设置为在复位周期 T1 中向液晶施加正或负复位电压的两个电位（例如， $\pm V_r$ ）被设置为数据电位。两种电位（例如， $+ - .2 V_b$ ）用于施加负选择电压，并且作为非选择电位，在延迟期间的两个选择电位之间的中间电位（例如，0V）已经设定。因此，可以使用总共七个电位来驱动液晶。

波形	デューティ比	パルス幅 μs	遅延時間 μs	on電圧 V	off電圧 V	on/offの 可否
図3	1/60	200	0	2	0	○
	1/120	100	0	2	0	○
	1/240	50	0	3	0	×