

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2009-47811
(P2009-47811A)

(43) 公開日 平成21年3月5日(2009.3.5)

(51) Int.Cl.
GO2F 1/1343 (2006.01)
GO2F 1/1368 (2006.01)

F I
GO2F 1/1343
GO2F 1/1368

テーマコード (参考)
2H092

審査請求 有 請求項の数 7 O L (全 12 頁)

(21) 出願番号	特願2007-212435 (P2007-212435)	(71) 出願人	304053854 エプソンイメージングデバイス株式会社 長野県安曇野市豊科田沢6925
(22) 出願日	平成19年8月16日 (2007.8.16)	(74) 代理人	100095728 弁理士 上柳 雅誉
		(74) 代理人	100107261 弁理士 須澤 修
		(74) 代理人	100127661 弁理士 宮坂 一彦
		(72) 発明者	櫻井 徹 長野県安曇野市豊科田沢6925 エプソ ンイメージングデバイス株式会社内
		(72) 発明者	山本 宥司 長野県安曇野市豊科田沢6925 エプソ ンイメージングデバイス株式会社内 最終頁に続く

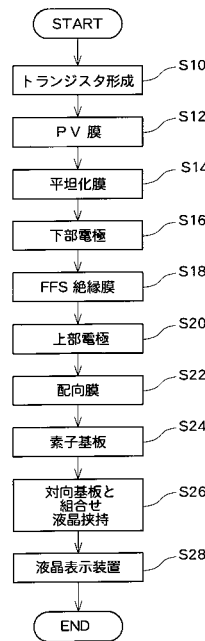
(54) 【発明の名称】 液晶表示装置の製造方法及び液晶表示装置

(57) 【要約】

【課題】液晶表示装置において、保持容量に用いられる無機絶縁膜の形成工程によって、他の膜の特性の変化を抑制することである。

【解決手段】液晶表示装置は、対向する一対の基板に液晶が挟持される。その一対の基板のうち、素子基板の製造手順は、透光性基板の上に画素TFTであるトランジスタが形成され、以後、層間絶縁膜形成、ソース・ドレイン電極の引出、パッシベーション膜（PV膜）形成、平坦化膜形成、下部電極である画素電極形成が行われ（S10, 12, 14, 16）、そして無機絶縁膜であるFFS絶縁膜が、平坦化膜を変質させないことと、下部電極である画素電極を変質させないこととを満足する条件で成膜される（S18）。その後、上部電極である共通電極形成、配向膜形成によって素子基板が得られる。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

対向する一対の基板に液晶が挟持され、前記一対の基板の一方の基板上に前記液晶を駆動する一対の電極が設けられる液晶表示装置を製造する方法であって、

前記一方の基板上にトランジスタを形成する工程と、

前記トランジスタを形成後、平坦化膜を形成する平坦化膜形成工程と、

前記平坦化膜上に、前記一対の電極の一方の電極を形成する工程と、

前記一方の電極の形成後に、無機絶縁膜を形成する絶縁膜形成工程と、

前記無機絶縁膜上に、前記一対の電極の他方の電極を形成する工程と、

を含み、

前記一方の電極は、透明導電膜であり、

前記絶縁膜形成工程は、

前記平坦化膜及び前記一方の電極を変質させない条件で行われることを特徴とする液晶表示装置の製造方法。

10

【請求項 2】

請求項 1 に記載の液晶表示装置の製造方法において、

絶縁膜形成工程は、

150 以上 300 以下の条件で行われることを特徴とする液晶表示装置の製造方法

【請求項 3】

20

請求項 1 に記載の液晶表示装置の製造方法において、

絶縁膜形成工程は、

還元性反応ガス種及び酸化性反応ガス種を少なくした条件で成膜を開始することを特徴とする液晶表示装置の製造方法。

【請求項 4】

請求項 1 に記載の液晶表示装置の製造方法において、

前記無機絶縁膜は、

窒化シリコン膜または窒化酸化シリコン膜または酸化シリコン膜の少なくとも1つを含んで形成されることを特徴とする液晶表示装置の製造方法。

30

【請求項 5】

請求項 1 に記載の液晶表示装置の製造方法において、

前記平坦化膜は、

透明有機絶縁膜で形成されることを特徴とする液晶表示装置の製造方法。

【請求項 6】

請求項 1 に記載の液晶表示装置の製造方法において、

前記一対の電極は、それぞれがインジウム錫オキサイドまたはインジウム亜鉛オキサイドで形成されることを特徴とする液晶表示装置の製造方法。

【請求項 7】

対向する一対の基板に液晶が挟持され、前記一対の基板の一方の基板上に前記液晶を駆動する一対の電極が設けられる液晶表示装置であって、

40

前記一方の基板上に設けられたトランジスタと、

前記トランジスタを覆って形成された平坦化膜と、

前記平坦化膜上に形成された前記一対の電極の一方の電極と、

前記一方の電極を覆って形成された無機絶縁膜と、

前記無機絶縁膜上に形成された前記一対の電極の他方の電極と、

を備え、

前記一方の電極は透明導電膜であり、

前記他方の電極は開口部を有し、

前記無機絶縁膜は、前記平坦化膜及び前記一方の電極を変質させない条件で形成され、屈折率が 1.46 以上 2.00 以下であり、誘電率が 4 以上 7 以下であることを特徴とす

50

る液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置の製造方法及び液晶表示装置に係り、特に、対向する一对の基板に液晶が挟持され、前記一对の基板に絶縁層を介して前記液晶を駆動する一对の電極が設けられる液晶表示装置の製造方法及び液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置の表示方式としては従来TN (Twisted Nematic) 方式が広く用いられてきているが、この方式は表示原理上、視野角に制限がある。これを解決する方法として、同一基板上に画素電極と共通電極とを形成し、この画素電極と共通電極との間に電圧を印加し、基板にほぼ平行な電界を発生させ、液晶分子を基板面に主に平行な面内で駆動する横電界方式が知られている。

10

【0003】

横電界方式には、IPS (In Plane Switching) 方式と、FFS (Fringe Field Switch) 方式が知られている。IPS方式では、櫛歯状の画素電極と櫛歯状の共通電極とを組み合わせ配置される。FFS方式では、絶縁層を介して形成された上部電極と下部電極について、いずれか一方を共通電極に割り当て、他方を画素電極に割り当て、上部電極に電界を通す開口として例えばスリット等が形成される。

20

【0004】

上部電極と下部電極との間の絶縁層としては、特許文献1において、画素電極と共通信号電極とを絶縁膜を挟む上下2層のITOで構成する場合について上下ITOの間の絶縁層としてTFEの表面保護絶縁層の一層で構成される例、TFEのゲート絶縁膜で構成される例が開示されている。

【0005】

【特許文献1】特開2001-183685号公報

【発明の開示】

【発明が解決しようとする課題】

30

【0006】

液晶表示装置においては、液晶を駆動する際の画素電位変化を抑制するために保持容量が設けられる。FFS方式の場合には、上部電極と下部電極との間の絶縁膜を利用し、上部電極と下部電極との間の重なり部分に形成される容量を保持容量として用いることができる。保持容量を小型で大きな容量値とするには、上部電極と下部電極との間の絶縁膜の膜特性を向上させる必要があり、そのためには、無機絶縁膜を用いることが好ましい。

【0007】

FFS方式の場合は、素子側ガラス基板にトランジスタが形成された後に平坦化膜を形成し、その上に下部電極、絶縁膜、上部電極が順次積層されて形成される。このように、多数の膜形成工程のなかで、絶縁膜が形成されるため、絶縁膜の形成工程の影響を受けて、それまでに形成された膜の特性が変化することがある。絶縁膜の形成工程の前に形成された膜の特性が変化すると、液晶表示装置の表示品質が低下することがある。

40

【0008】

本発明の目的は、上部電極と下部電極との間に形成される絶縁膜の形成工程によって他の膜の膜特性が影響を受けることを抑制できる液晶表示装置の製造方法およびその方法で製造された液晶表示装置を提供することである。

【課題を解決するための手段】

【0009】

本発明に係る液晶表示装置の製造方法は、対向する一对の基板に液晶が挟持され、前記一对の基板の一方の基板上に前記液晶を駆動する一对の電極が設けられる液晶表示装置を

50

製造する方法であって、前記一方の基板上にトランジスタを形成する工程と、前記トランジスタを形成後、平坦化膜を形成する平坦化膜形成工程と、前記平坦化膜上に、前記一对の電極の一方の電極を形成する工程と、前記一方の電極の形成後に、無機絶縁膜を形成する絶縁膜形成工程と、前記無機絶縁膜上に、前記一对の電極の他方の電極を形成する工程と、を含み、前記一方の電極は、透明導電膜であり、前記絶縁膜形成工程は、前記平坦化膜及び前記一方の電極を変質させない条件で行われることを特徴とする。

【0010】

上記構成によれば、絶縁膜形成工程は、その前に形成された平坦化膜及び一方の電極を変質させない条件で行われる。これにより、保持容量に用いられる絶縁膜の形成工程によって他の膜の膜特性が影響を受けることを抑制できる。

10

【0011】

また、本発明に係る絶縁膜形成工程は、150 以上300 以下の条件で行われることが好ましい。このような温度範囲であれば、例えば、平坦化膜に有機絶縁膜を用いても、絶縁膜形成工程による平坦化膜の膜特性、例えば透明性や色度の変化をほとんどなくすることができる。また、例えば、一方の電極に透明導電膜を用いる場合でも、その透明性や電気伝導度の劣化をほとんどなくすることができる。加えて良好な容量特性の絶縁膜を得ることができる。

【0012】

また、本発明に係る絶縁膜形成工程は、還元性反応ガス種及び酸化性反応ガス種を少なくした条件で成膜を開始することが好ましい。これによって、その前に形成された平坦化膜及び一方の電極が、還元性反応ガス種及び酸化性反応ガス種によって変質することを抑制することができる。

20

【0013】

また、本発明に係る液晶表示装置の製造方法において、前記無機絶縁膜は、窒化シリコン膜または窒化酸化シリコン膜または酸化シリコン膜の少なくとも1つを含んで形成されることが好ましい。これにより、一般的な無機絶縁膜を用いて、良好な容量特性を得ることができる。

【0014】

また、本発明に係る液晶表示装置の製造方法において、前記平坦化膜は、透明有機絶縁膜で形成されることが好ましい。一般的に有機絶縁膜の方が無機絶縁膜よりも成膜の平坦性がよいので、それまでの膜形成で生じた段差等をより少なくすることができる。

30

【0015】

また、本発明に係る液晶表示装置の製造方法において、前記一对の電極は、それぞれがインジウム錫オキサイドまたはインジウム亜鉛オキサイドで形成されることが好ましい。これによって液晶表示装置の透光性を向上させることができる。

【0016】

また、本発明に係る液晶表示装置は、対向する一对の基板に液晶が挟持され、前記一对の基板の一方の基板上に前記液晶を駆動する一对の電極が設けられる液晶表示装置であって、前記一方の基板上に設けられたトランジスタと、前記トランジスタを覆って形成された平坦化膜と、前記平坦化膜上に形成された前記一对の電極の一方の電極と、前記一方の電極を覆って形成された無機絶縁膜と、前記無機絶縁膜上に形成された前記一对の電極の他方の電極と、を備え、前記一方の電極は透明導電膜であり、前記他方の電極は開口部を有し、前記無機絶縁膜は、前記平坦化膜及び前記一方の電極を変質させない条件で形成され、屈折率が1.46以上2.00以下であり、誘電率が4以上7以下であることを特徴とする。これにより、液晶表示装置の保持容量として十分な膜特性を確保しながら、保持容量に用いられる絶縁膜の形成工程によって他の膜の膜特性が影響を受けることを抑制でき、液晶表示装置の表示品質を向上させることができる。

40

【発明を実施するための最良の形態】

【0017】

以下に、図面を用いて本発明に係る実施の形態につき、詳細に説明する。以下では、F

50

F S方式の液晶表示装置で、赤(R)、緑(G)、青(B)の3色で構成される表示を行うものについて説明するが、もちろん、R、G、Bの他に例えばC(シアン)等を含む多色構成であってもよく、端的に白黒表示を行うものであってもよい。また、以下に述べる形状、構造、材質等は、説明のための1例であり、液晶表示装置の用途にあわせ、適宜変更が可能である。また、以下では、横電界駆動方式として、電界を通す開口として上部電極にスリットを有するF F S方式を説明するが、電界を通す開口として上部電極に櫛歯状あるいは柵状の開口を有するF F S方式でもよい。また、F F S方式でなくてもI P S方式であってもよい。ここで、スリットとは、両端が閉じた開口をいい、それぞれのスリットは相互に接続されず離散的に配置されるものをいい、櫛歯状あるいは柵状の開口とは、複数の開口が相互に一方端で接続する形状のものをいう。

10

【0018】

図1は、液晶表示装置を構成する素子基板10における画素の平面図である。液晶表示装置は、対向する一对の基板に液晶が挟持され、一对の電極によって液晶を駆動することで表示を行う装置であり、複数の画素を駆動するために画素ごとにトランジスタが配置される。そのトランジスタが配置される方の基板と、これに対向する基板を区別するとき、トランジスタが配置される基板の方を素子基板10と呼ぶことができ、素子基板10に対向するもう1つの基板を対向基板と呼ぶことができる。また、カラー表示を行うときは、1つの画素をR(赤)、G(緑)、B(青)の3つのサブ画素で構成し、それぞれのサブ画素ごとにトランジスタが配置される。

20

【0019】

図1は、特に、F F S方式によるアクティブマトリクス型の液晶表示装置の素子基板10において、R、G、Bの3色構成で表示を行う場合の表示領域の1画素分、すなわち、3色に対応する3つのサブ画素についての平面構成を示す図である。図2は、図1に示すA-A線に沿って、厚さ方向を誇張して示す断面図である。

【0020】

図1に示されるように、液晶表示装置の素子基板10において、複数のドレイン配線34は、それぞれが直線状に延在し(図1の例では縦方向に延在)、その延在方向に交差する方向(ここでは直交する方向であり、図1の例では横方向)に複数のゲート配線36がそれぞれ配列される。ドレイン配線34は、図示されていない液晶表示装置の制御回路から映像データ信号が伝送される信号線であり、その意味からデータ線、あるいは単に信号線と呼ばれることがある。ゲート配線は、各画素ごとに配置されたトランジスタを選択する走査信号が伝送される信号線であり、その意味から走査線と呼ばれることがある。

30

【0021】

複数のドレイン配線34と、複数のゲート配線36とによって区画される個々の領域が、画素配置領域であり、図1では、R、G、Bの3色構成に対応して3つのサブ画素配置領域が示される。3つのサブ画素の構成は同様であるので、以下において画素の語は、特に断らない限りサブ画素単位として説明し、上記のサブ画素領域を単に画素領域として説明するものとする。なお、共通電極46は、素子基板10の全面または、複数の画素にまたがって配置されているので、図1においては、後述するスリット48の形状線を除いて、その輪郭線が示されていない。

40

【0022】

ドレイン配線34とゲート配線36とで区画される各画素配置領域には、画素T F T 20がそれぞれ配置される。図1の例では、各画素T F T 20について、半導体層が略U字型に延在しており(図面では略U字型が上下反転して示されている)、その略U字型の2本の腕部を横切ってゲート配線36がドレイン配線34の配列方向に直交して延在している。この構成では、画素T F T 20のソース電極32は、ドレイン配線34に接続されるドレイン電極33とともにゲート配線36に対して同じ側に位置している。これにより、画素T F T 20では、ゲート配線36がソースとドレインとの間で半導体層に2回交差する構成、換言すれば半導体層のソースとドレインとの間にゲート電極が2個設けられた構成を有している。

50

【 0 0 2 3 】

このように、画素 T F T 2 0 のドレインはドレイン電極 3 3 を介して直近のドレイン配線 3 4 に接続され、一方、ソースは、ソース電極 3 2 を介して、画素電極 4 2 に接続される。画素電極 4 2 は、各画素ごとに設けられ、その画素の画素 T F T 2 0 のソースに接続される平板状の電極である。図 1 では、矩形形状の画素電極 4 2 が示されている。

【 0 0 2 4 】

共通電極 4 6 は、上記のように、素子基板 1 0 の上に配置される。もっとも、場合によっては、共通電極 4 6 を各画素ごとに設けられるものとしてもよい。その構造の場合は、各画素の共通電極 4 6 を接続する共通電極配線が配置される。共通電極 4 6 は、透明電極膜層に、開口部であるスリット 4 8 が設けられたものである。このスリット 4 8 は、画素電極 4 2 と共通電極 4 6 との間に電圧を印加したときに、電界 5 0 (図 2 参照) を通し、基板面に対し主に平行な横電界を発生させる機能を有する。

10

【 0 0 2 5 】

共通電極 4 6 の上には、配向膜が配置され、配向処理としてラビング処理が行われる。ラビング方向は、例えば、図 1 において、ゲート配線 3 6 に平行な方向に行うことができる。共通電極 4 6 のスリット 4 8 は、その長辺の延びる方向が、このラビング方向に対し僅かに傾いて形成される。例えば、角度で 5 ° 程度、ラビング方向に対し傾くように形成することができる。共通電極 4 6 の上に配向膜を形成し、ラビング処理を行うことで、素子基板 1 0 が出来上がる。

【 0 0 2 6 】

次に、図 2 の断面図を用いて、F F S 方式の液晶表示装置における素子基板 1 0 の構造を説明する。図 2 は、上記のように、図 1 の A - A 線に沿った断面図で、1 つの画素についての各要素が示されている。

20

【 0 0 2 7 】

素子基板 1 0 は、透光性基板 1 8 と、その上に適当なバッファ層を介して形成された画素 T F T 2 0 と、層間絶縁膜 3 0 と、ソース電極 3 2 と、ドレイン電極 3 3 と、パッシベーション膜 (P V 膜) 3 8 と、平坦化膜 4 0 と、画素電極 4 2 と、F F S 絶縁膜 4 4 と、共通電極 4 6 とを含んで構成される。

【 0 0 2 8 】

図 3 は、素子基板 1 0 の詳細な製造手順を含む液晶表示装置の製造方法の手順を示すフローチャートである。以下では、図 1、図 2 の符号を用いて説明する。最初に透光性基板 1 8 を準備し、その上にトランジスタである画素 T F T 2 0 を形成する (S 1 0) 。

30

【 0 0 2 9 】

透光性基板 1 8 は、例えばガラス板によって構成される。画素 T F T 2 0 は、透光性基板 1 8 の上に適当なバッファ層を介して配置され、ここでは、低温ポリシリコンを半導体層として用い、その上にゲート絶縁膜、ゲート電極 2 2 が順次配置されて形成される。ゲート絶縁膜は、例えば酸化シリコン (S i O x)、窒化シリコン (S i N x) 等で構成され、半導体層を覆って透光性基板 1 8 上に配置されている。ゲート電極 2 2 は、例えば M o、A l 等の金属で構成され、半導体層に対向してゲート絶縁膜上に配置される。このように、ゲート電極 2 2 は、素子基板 1 0 において、半導体層の上層の側に配置される。

40

【 0 0 3 0 】

トランジスタである画素 T F T 2 0 の形成の後、層間絶縁膜 3 0 が形成される。層間絶縁膜 3 0 は、例えば酸化シリコン、窒化シリコン等で構成され、ゲート電極 2 2 等を覆って配置される。

【 0 0 3 1 】

次に、層間絶縁膜にソース用とドレイン用とのコンタクトホールを形成し、ソース電極 3 2 とドレイン電極 3 3 とが引き出される。ドレイン電極 3 3 は、例えば M o、A l、T i 等の金属で構成され、層間絶縁膜 3 0 上に配置されているとともに、上記コンタクトホール的一方であるドレイン用のコンタクトホールを介して画素 T F T 2 0 のドレインに接続している。なお、ドレイン電極 3 3 はそのまま延伸してドレイン配線 3 4 となる。ソー

50

ス電極 32 は、例えばドレイン電極 33 と同じ材料で構成され、層間絶縁膜 30 上に配置されているとともに、上記コンタクトホール他方であるソース用のコンタクトホールを介して画素 TFT 20 のソースに接続している。ソース電極 32 は、後述するように、透明電極膜である画素電極 42 と接続される。

【0032】

なお、ここでは、画素 TFT 20 において、ドレイン電極 33 およびデータ線であるドレイン配線 34 が接続する部分を画素 TFT 20 のドレインとし、ソース電極 32 および画素電極 42 が接続する部分を画素 TFT 20 のソースとするが、画素 TFT 20 のドレインとソースとは互換性があるので、上記とは逆に、データ線側に接続される方をソース、画素電極 42 の側に接続される方をドレインと呼ぶことも可能である。

10

【0033】

ソース電極 32、ドレイン電極 33 が引き出されるまでをまとめて画素 TFT の形成工程として、その後、パッシベーション (PV) 膜 38 が形成される (S12)。PV 膜 38 は、ソース電極 32、ドレイン電極 33 を含んで画素 TFT 20 全体を外部環境から保護する機能を有する絶縁膜である。PV 膜 38 は、上記の層間絶縁膜 30 と同様に、例えば酸化シリコン、窒化シリコン等で構成することができる。PV 膜 38 と層間絶縁膜 30 とを互いに異なる膜質とすることもできる。

【0034】

次に、平坦化膜 40 が形成される (S14)。平坦化膜 40 は、ドレイン電極 33 及びドレイン配線 34、ソース電極 32 を覆って PV 膜 38 上に配置される膜で、これまでの膜形成工程、コンタクトホール工程等で凹凸が生じている表面を平坦化するために設けられる。

20

【0035】

平坦化膜 40 として、例えば、アクリル樹脂等の有機透明絶縁膜、窒化シリコン (SiNx) 膜、酸化シリコン (SiOx) 膜、窒化酸化シリコン (SiOxNy) 膜等の無機絶縁膜を用いることができる。平坦化膜 40 は、その上に FFS 絶縁膜 44 が形成されることを考慮し、耐熱性、耐反応性の高い絶縁膜が好ましい。その観点からは、窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜等の無機絶縁膜を用いることが好ましい。また、アクリル樹脂等の有機透明絶縁膜を用いる場合には、平坦化膜形成工程の後の工程を低温化し、平坦化膜 40 の膜質の変化を抑制することがよい。その内容の詳細は、後述する FFS 絶縁膜形成工程 (S18) において説明する。

30

【0036】

平坦化膜形成の後、下部電極である画素電極 42 が形成される (S16)。具体的には、PV 膜 38 と平坦化膜 40 にコンタクトホールが形成され、次に透明導電膜としてインジウム錫オキサイド (ITO) またはインジウム亜鉛オキサイド (IZO) が全面に成膜され、この透明導電膜が画素電極 42 のパターンに形成される。これによって、コンタクトホールを介し、ソース電極 32 と画素電極 42 とが電氣的に接続される。

【0037】

画素電極 42 の形成の後、全面に FFS 絶縁膜 44 が形成される (S18)。FFS 絶縁膜 44 は、下部電極である画素電極 42 と、次に形成される上部電極である共通電極 46 との間を離隔するために配置される絶縁膜であり、また、FFS 方式の液晶表示装置を構成する各画素において保持容量を形成するためにも用いられる絶縁膜である。

40

【0038】

FFS 絶縁膜 44 は、保持容量のために用いられる観点から、誘電率の高い材料の膜が好ましい。したがって、有機絶縁膜よりも無機絶縁膜の方が好ましく、例えば、窒化シリコン膜または酸化シリコン膜または窒化酸化シリコン膜の中の少なくとも 1 つを含んで構成することがよい。

【0039】

また、FFS 絶縁膜 44 の形成前には、既に平坦化膜 40 と、画素電極 42 が形成されているので、これらの膜を変質させないように、FFS 絶縁膜 44 の成膜条件が設定され

50

る。

【0040】

平坦化膜40は、上記のようにアクリル樹脂等の有機透明絶縁膜、あるいは窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜等の無機絶縁膜が用いられる。ここで、窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜のような無機絶縁膜を平坦化膜40として用いる場合には、FFS絶縁膜44の成膜条件によって、その膜特性はほとんど変化しない。一方で、有機透明絶縁膜を平坦化膜40として用いる場合には、FFS絶縁膜44の成膜温度によって、酸化性反応ガス種による反応等が進展して、平坦化膜40の膜特性が変化することがある。例えば、平坦化膜40の透過率が90%以下になり、その結果表示品質が低下することがある。そこで、FFS絶縁膜44の成膜条件を、平坦化膜40

10

【0041】

また、画素電極42は、上記のように、透明導電膜としてインジウム錫オキサイド(ITO)またはインジウム亜鉛オキサイド(IZO)が用いられるが、これらの膜は還元性雰囲気によってその透明性及び電気伝導度が劣化する。例えば、これらの膜の透過率が70%以下に低下し、または、抵抗率が $10^3 \Omega \text{ cm}$ 以上に増大して、その結果表示品位が低下することがある。したがって、FFS絶縁膜44は、還元性反応ガス種(例えば水素)を含まない成膜条件の下で形成されることが好ましい。しかし、FFS絶縁膜として、

20

【0042】

このように、FFS絶縁膜44は、平坦化膜40を変質させないことと、画素電極42を変質させないことを満足する条件で成膜されることが好ましい。実際的には、FFS絶縁膜形成工程(S18)は、約150以上約300以下の条件で成膜することがよい。この温度範囲であれば、FFS絶縁膜形成のために酸化性反応ガス種を用いても、平坦化膜40の膜特性はほとんど変化しない。また、FFS絶縁膜形成のために還元性反応ガス種を用いても、画素電極42において還元反応がほとんど進まず、透明性の劣化が生じない。加えて良好な容量特性の絶縁膜を得ることができる。

30

【0043】

そして、FFS絶縁膜44に無機絶縁膜を用いることができるので、屈折率が1.46以上2.00以下であり、誘電率が4以上7以下の特性を得ることができる。この特性の範囲で適切な値を選択し、また、FFS絶縁膜44の膜厚を適切に設定することで、液晶

40

【0044】

再び図3に戻り、FFS絶縁膜44を形成した後、上部電極である共通電極46が形成される(S20)。具体的には、FFS絶縁膜44の上に、透明導電膜としてインジウム錫オキサイド(ITO)またはインジウム亜鉛オキサイド(IZO)が全面に成膜され、この透明導電膜が共通電極46として、複数のスリット48を有するようにパターンニングによって開口される。共通電極46は、図示されていない共通電極配線によって共通電極電位が供給される。

【0045】

スリット48は、下部電極である画素電極42と上部電極である共通電極46との間に

50

液晶を駆動するための電界 50 を通すための開口である。スリット 48 は、図 1 に示すように、ゲート配線 36 の延在する方向よりやや傾いた方向に長軸を有する細長く閉じた形状の開口である。この傾き角度は、次の工程における配向処理のラビング角度を考慮して設定される。

【0046】

上部電極である共通電極 46 が形成されると、配向膜がその上に配置される (S22)。配向膜は、液晶分子を初期配向させる機能を有する膜で、例えばポリイミド等の有機膜に、ラビング処理を施して用いられる。このようにして、素子基板 10 が出来上がる (S24)。そしてここでは説明しないが、カラーフィルタ、配向膜等が配置された対向基板が別途製作され、この対向基板と素子基板 10 とが組み合わされ、液晶をその間に挟持し (S26)、液晶表示装置が出来上がる (S28)。

10

【0047】

このように、同一基板である透光性基板 18 上に、平坦化膜 40 の上層部に、絶縁層である FFS 絶縁膜 44 を介して上部電極である共通電極 46 と下部電極である画素電極 42 とが形成される。なお、この構造をオーバーレイ構造と呼ぶことができる。そして、上部電極である共通電極 46 にスリット 48 を形成して、下部電極である画素電極 42 との間に電圧を印加し、スリット 48 に電界 50 を通し、基板面に対し主に平行な横電界を発生させ、配向膜を介して液晶を駆動することができる。このときに、共通電極 46 と画素電極 42 とその間の FFS 絶縁膜 44 で形成される容量を、液晶表示の保持容量として用いることができる。このようにして、FFS 方式によるアクティブマトリクス型の液晶表示装置が構成される。

20

【0048】

このように、共通電極 46 と画素電極 42 とその間の FFS 絶縁膜 44 で形成される容量を、液晶表示の保持容量として用いることで、液晶表示装置の仕様に合わせた保持容量を得ることが容易となる。すなわち、FFS 絶縁膜 44 の誘電率、膜厚等は、画素 TFT 20 の特性等と独立に設定でき、設定の自由度が大きいためである。また、上記のように、FFS 絶縁膜 44 を、平坦化膜 40 を変質させないことと、なおかつ下部電極である画素電極 42 を変質させない条件とを満足する条件で成膜することで、液晶表示装置の表示品質を向上させることができる。

30

【0049】

上記では、FFS 絶縁膜を介し、下部電極を画素電極とし、上部電極を共通電極として、共通電極にスリットが設けられるが、下部電極を共通電極とし、上部電極を画素電極とすることもできる。以下では、図 1、図 2 と共通の要素には同一の符号を付し、詳細な説明を省略する。

【0050】

図 4 は、下部電極を共通電極 46 とし、上部電極を画素電極 42 とし、画素電極 42 にスリット 49 を設ける素子基板 12 の構成を示す図である。上部電極を画素電極 42 とする場合には、図 4 に示されるように、ソース電極 32 に接続される画素電極 42 が、FFS 絶縁膜 44 の上部に配置される。そして、素子基板 12 の最表面側の電極である画素電極 42 に、スリット 49 が設けられる。スリット 49 は、図 1、図 2 に関連して説明したように、ゲート配線 36 の延在する方向よりやや傾いた方向に長軸を有する細長く閉じた形状の開口である。また、下部電極である共通電極 46 は、素子基板 12 の全面、あるいは複数の画素にまたがって配置される。

40

【0051】

この素子基板 12 においても、上記の構成に対応する製造工程の変更を行うことで、図 3 で説明したのと同様の製造手順で、液晶表示装置を得ることができる。そして、図 3 の S18 で説明したのと同様に、FFS 絶縁膜 44 の形成に当り、平坦化膜 40 を変質させないことと、下部電極である共通電極 46 を変質させないこととを満足する条件で成膜することで、液晶表示装置の表示品質を向上させることができる。

【0052】

50

上記では、画素ＴＦＴの構造を透光性基板の側から配向膜の方向に向かって、半導体層、ゲート絶縁膜、ゲート電極の順に配置されるものとして説明した。この配置に代えて、いわゆる逆スタガ型と呼ばれる配置構造の画素ＴＦＴを用いることができる。ここで、逆スタガ型とは、透光性基板の側から配向膜の方向に向かって、ゲート電極、ゲート絶縁膜、半導体層の順に配置される構造である。以下では、図１、図２と共通の要素には同一の符号を付し、詳細な説明を省略する。

【００５３】

図５は、画素ＴＦＴ２１の構造を逆スタガ型とした素子基板１４の構成を示す図である。ここでは、透光性基板１８の上に適当なバッファ層を介し、ゲート電極２３がまず配置され、その上にゲート絶縁膜が形成され、そのさらに上に半導体層が積層される。半導体層は、例えばアモルファスシリコン等を用いることができる。半導体層は、チャンネルを形成する層と、ソース・ドレインコンタクト層を形成する高ドーブ層が積層される。そして、この高ドーブ層の両端側に、それぞれソース電極３２とドレイン電極３３が接続される。画素ＴＦＴ２１の形成工程を除けば、その他の製造工程の内容は、図３で説明したものと同様である。

10

【００５４】

したがって、この素子基板１４においても、上記の画素ＴＦＴ形成工程に対応する製造工程の変更を行うことで、図３で説明したのと同様の製造手順で、液晶表示装置を得ることができる。そして、図３のＳ１８で説明したように、ＦＦＳ絶縁膜４４の形成に当たり、平坦化膜４０を変質させないことと、下部電極である画素電極４２を変質させないことを満足する条件で成膜することで、液晶表示装置の表示品質を向上させることができる。

20

【図面の簡単な説明】

【００５５】

【図１】本発明に係る実施の形態において、液晶表示装置を構成する素子基板における画素の平面図である。

【図２】図１におけるＡ－Ａ線に沿った断面図である。

【図３】本発明に係る実施の形態において、液晶表示装置を製造する手順を示すフローチャートである。

【図４】本発明に係る実施の形態において、他の構成の例を示す図である。

【図５】本発明に係る実施の形態において、別の構成の例を示す図である。

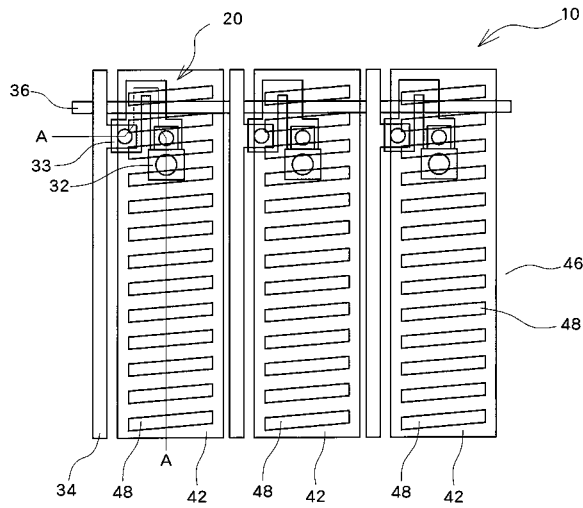
30

【符号の説明】

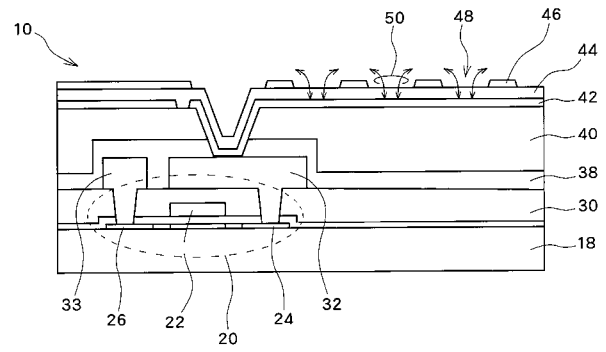
【００５６】

１０，１２，１４ 素子基板、１８ 透光性基板、２０ 画素ＴＦＴ、２２，２３ ゲート電極、３０ 層間絶縁膜、３２ ソース電極、３３ ドレイン電極、３４ ドレイン配線、３６ ゲート配線、３８ パッシベーション膜（ＰＶ膜）、４０ 平坦化膜、４２ 画素電極、４４ ＦＦＳ絶縁膜、４６ 共通電極、４８，４９ スリット、５０ 電界。

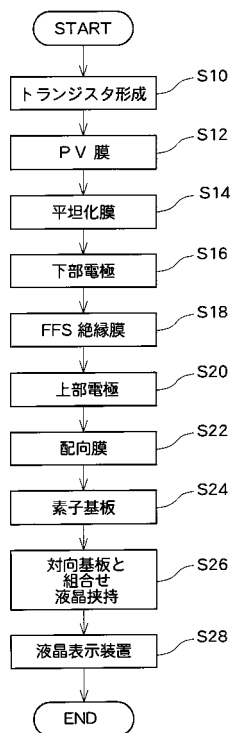
【図 1】



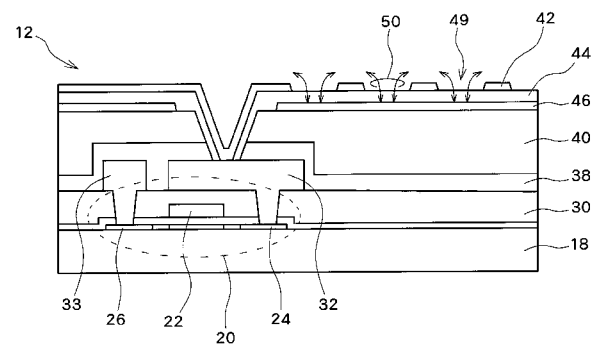
【図 2】



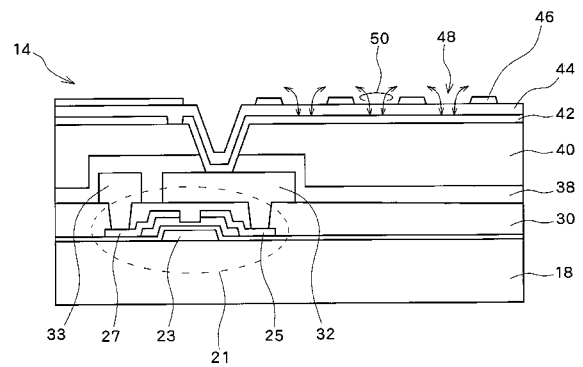
【図 3】



【図 4】



【図 5】



フロントページの続き

(72)発明者 森藤 東吾

長野県安曇野市豊科田沢 6 9 2 5 エプソンイメージングデバイス株式会社内

Fターム(参考) 2H092 GA14 JA25 JA46 JB05 JB57 JB58 KB14 KB22 KB24 KB25

MA07 NA01 NA19 NA24 NA29 PA02

专利名称(译)	液晶显示装置的制造方法和液晶显示装置		
公开(公告)号	JP2009047811A	公开(公告)日	2009-03-05
申请号	JP2007212435	申请日	2007-08-16
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
[标]发明人	櫻井 徹 山本 宥司 森藤 東吾		
发明人	櫻井 徹 山本 宥司 森藤 東吾		
IPC分类号	G02F1/1343 G02F1/1368		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/JA25 2H092/JA46 2H092/JB05 2H092/JB57 2H092/JB58 2H092/KB14 2H092/KB22 2H092/KB24 2H092/KB25 2H092/MA07 2H092/NA01 2H092/NA19 2H092/NA24 2H092/NA29 2H092/PA02 2H192/AA24 2H192/BB12 2H192/BB13 2H192/CB02 2H192/CB05 2H192/CB45 2H192/EA43 2H192/EA62 2H192/EA67 2H192/HA14 2H192/JA33		
代理人(译)	须泽 修 宫坂和彦		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过液晶显示器中用于存储电容器的无机绝缘膜的形成步骤来抑制其他膜的特性的变化。ŽSOLUTION：在液晶显示器中插入在彼此相对的一对基板之间的液晶，在该对基板的元件基板的制造过程中，用作像素TFT的晶体管形成在液晶显示器上。执行透光衬底，然后形成层间绝缘膜，提取源极和漏极，形成钝化膜（PV膜），形成平坦化膜和形成作为下电极的像素电极（S10，12,14和16）；然后，在满足平坦化膜不变质的条件下，对作为无机膜的FFS绝缘膜进行膜沉积（S18），并且用作下部电极的像素电极不会劣化。之后，进行作为上部电极的公共电极的形成和取向层的形成，得到元件基板。Ž

