

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2006-53546
(P2006-53546A)

(43) 公開日 平成18年2月23日(2006.2.23)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H090
GO2F 1/1337 (2006.01)	GO2F 1/1337 505	2H092

審査請求 未請求 請求項の数 20 O L (全 14 頁)

(21) 出願番号	特願2005-204619 (P2005-204619)	(71) 出願人	000001443
(22) 出願日	平成17年7月13日 (2005.7.13)		カシオ計算機株式会社
(31) 優先権主張番号	特願2004-210412 (P2004-210412)		東京都渋谷区本町1丁目6番2号
(32) 優先日	平成16年7月16日 (2004.7.16)	(74) 代理人	100095407
(33) 優先権主張国	日本国 (JP)		弁理士 木村 満
		(72) 発明者	水迫 亮太
			東京都八王子市石川町2951番地の5
			カシオ計算機株式会社八王子技術センター内
		Fターム(参考)	2H090 KA04 LA01 LA04 MA01 MA15 2H092 GA13 GA17 HA04 NA01 PA02 QA06

(54) 【発明の名称】 垂直配向型の液晶表示素子

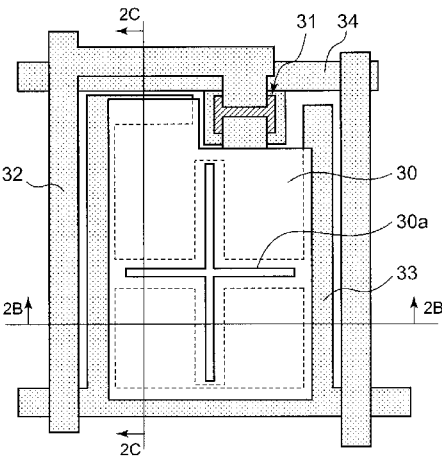
(57) 【要約】

【課題】 広視野角で高透過率、高コントラストの液晶表示素子を提供する。

【解決手段】

一対の基板の間に負の誘電異方性を有する液晶層が封入され、一方の基板に対向電極と、他方の基板に画素電極30と、画素電極30の周囲に形成された補助電極33とを備える。画素電極30は、ITO膜から構成される透明電極であり、画素中心部から画素周辺部に向かって形成され、画素領域を複数のサブ画素領域に区分するためのスリット30aが形成されている。補助電極33は、画素電極30の下層のスリット30aに対応する領域にも形成される。画素電極30と対向電極間に電圧が印加されたとき、各サブ画素領域の液晶分子は、サブ画素領域中心に向かって倒れるように配向する。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

一方の基板と、

前記一方の基板に予め定めた間隙を設けて対向配置した他方の基板と、

前記一方の基板と他方の基板が互いに対向する面のうちの一方の面に形成された少なくとも 1 つの第 1 の電極と、

前記互いに対向する面のうちの他方の面に形成され、前記第 1 の電極と対向する領域により表示の最小単位の領域である 1 つの画素を複数形成し、各画素ごとに複数のサブ画素領域に区分するための開口部を有する複数の第 2 の電極と、

前記第 1、第 2 の電極が形成された前記一方の基板と前記他方の基板の互いに対向する内面それぞれに形成された垂直配向膜と、

前記基板間に封入され、負の誘電異方性を有する液晶層と、

少なくとも前記第 2 の電極を取り囲む周辺領域に形成された補助電極と、を備えることを特徴とする液晶表示素子。

【請求項 2】

前記補助電極は、前記開口部により区分された前記複数のサブ画素領域のそれぞれを囲むように形成されていることを特徴とする請求項 1 に記載の液晶表示素子。

【請求項 3】

前記補助電極は、前記第 2 の電極の周辺部と前記開口部に対応させて設けられていることを特徴とする請求項 1 又は 2 に記載の液晶表示素子。

【請求項 4】

前記開口部は、前記第 2 の電極毎に、その中央から周縁に向かって延びるように形成され、前記画素電極の中央部で互いに繋がった複数のスリットからなることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の液晶表示素子。

【請求項 5】

前記他方の基板に形成され、前記第 2 の電極に接続され、外部から供給される画像信号を前記第 2 の電極に印加するためのアクティブ素子を更に備え、

前記開口部は、前記アクティブ素子に接続された前記第 2 の電極に形成されていることを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の液晶表示素子。

【請求項 6】

前記補助電極は、前記他方の基板面上に形成され、

前記第 2 の電極は、前記補助電極の上を覆う絶縁膜上に形成されていることを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の液晶表示素子。

【請求項 7】

前記第 1 の電極は前記一方の基板上に形成され、

前記補助電極は、前記他方の基板に形成され、前記第 1 の電極と同電圧が印加されることを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の液晶表示素子。

【請求項 8】

一方の基板と、

前記一方の基板に予め定めた間隙を設けて対向配置した他方の基板と、

前記一方の基板の前記他方の基板と対向する面に形成された少なくとも 1 つの第 1 の電極と、

前記他方の基板の前記一方の基板と対向する面に形成され前記第 1 の電極と対向する領域により定義される 1 つの画素を複数形成し、各画素ごとに複数のサブ画素領域に区分するためのスリットを有する複数の第 2 の電極と、

前記一方の基板上の前記第 1 の電極が形成された面と前記他方の基板上の前記第 2 の電極が形成された面それぞれに形成された垂直配向膜と、

前記基板間に封入され、負の誘電異方性を有する液晶層と、

前記他方の基板の前記第 2 の電極が設けられた面の、少なくとも前記第 2 の電極を取り囲む周辺領域に形成され、前記第 2 の電極との間に印加される電界により、前記液晶層の

10

20

30

40

50

前記画素の周辺に位置する液晶分子を、その分子長軸が周辺から中央に向かって倒れるように配列させるための第 1 の補助電極と、

前記他方の基板の前記第 2 の電極が設けられた面の前記スリットに対応する領域に形成され、前記第 2 の電極との間に印加される電界により、前記複数のサブ画素領域毎に、前記液晶層の前記サブ画素領域の周辺に位置する液晶分子を、その分子長軸が周辺から中央に向かって倒れるように配列させるための第 2 の補助電極と、を備えることを特徴とする液晶表示素子。

【請求項 9】

前記スリットは、前記各画素の中央から周縁に向かって延びるように形成され、前記画素領域の中央部で互いに繋がるように形成された複数の切り欠き部からなることを特徴とする請求項 8 に記載の液晶表示素子。 10

【請求項 10】

さらに、前記他方の基板に形成され、前記第 2 の電極に接続され、外部から供給される画像信号を前記第 2 の電極に印加するためのアクティブ素子を備え、

前記スリットは、前記アクティブ素子に接続された前記第 2 の電極に形成されていることを特徴とする請求項 8 又は 9 に記載の液晶表示素子。

【請求項 11】

前記第 1、第 2 の補助電極は、前記他方の基板面上に形成され、

前記第 2 の電極は、前記他方の基板の前記第 1、第 2 の補助電極の上を覆う絶縁膜上に形成されていることを特徴とする請求項 8 乃至 10 のいずれか 1 項に記載の液晶表示素子 20

【請求項 12】

前記第 1 の補助電極と第 2 の補助電極は、前記他方の基板面上に互いに接続して形成されている、ことを特徴とする請求項 8 乃至 11 のいずれか 1 項に記載の液晶表示素子。

【請求項 13】

前記第 1、第 2 の補助電極は、前記第 2 の電極よりも低い電位に設定されることを特徴とする請求項 8 乃至 12 のいずれか 1 項に記載の液晶表示素子。

【請求項 14】

前記第 1、第 2 の補助電極は、前記第 2 の電極に対向する前記第 1 の電極の電位と等しい電位に設定されることを特徴とする請求項 8 乃至 12 のいずれか 1 項に記載の液晶表示素子。 30

【請求項 15】

前記第 1 の補助電極は、前記第 2 の電極の周辺部分と重畳し、前記第 2 の電極との間に補償容量を形成するための補償容量電極からなることを特徴とする請求項 8 乃至 14 のいずれか 1 項に記載の液晶表示素子。

【請求項 16】

前記第 2 の補助電極は、前記第 2 の電極のスリットの幅より広い幅に形成され、

前記第 2 の補助電極の前記第 2 の電極と重畳する領域は、前記第 2 の電極との間に補償容量を形成することを特徴とする請求項 8 乃至 15 のいずれか 1 項に記載の液晶表示素子 40

【請求項 17】

前記第 1、第 2 の補助電極は、透明導電膜から構成されることを特徴とする請求項 8 乃至 16 のいずれか 1 項に記載の液晶表示素子。

【請求項 18】

一方の基板と、

前記一方の基板に予め定めた間隙を設けて対向配置した他方の基板と、

前記一方の基板と他方の基板が互に対向する面のうちの一方の面に形成された少なくとも 1 つの第 1 の電極と、

前記互に対向する面のうちの他方の面に形成され、前記第 1 の電極と対向する領域により表示の最小単位である 1 つの画素を複数形成する複数の第 2 の電極と、 50

前記第 1、第 2 の電極が形成された前記一方の基板と前記他方の基板の互いに対向する内面それぞれに形成された垂直配向膜と、

前記基板間に封入され、負の誘電異方性を有する液晶層と、

前記第 2 の電極に設けられ、各画素ごとに複数のサブ画素領域に区分するための区分手段と、

前記他方の基板に設けられ、前記複数のサブ画素領域毎に、前記液晶層の前記サブ画素領域の周辺に位置する液晶分子を、その分子長軸が周辺から中央に向かって倒れるように配列させるための配列手段と、を備えることを特徴とする液晶表示素子。

【請求項 19】

前記区分手段は、前記第 2 の電極に形成されたスリットからなることを特徴とする請求項 18 に記載の液晶表示素子。 10

【請求項 20】

前記配列手段は、前記他方の基板の前記第 2 の電極が設けられた面の、少なくとも前記第 2 の電極を取り囲む周辺領域と、前記画素をサブ画素領域に区分するための前記区分手段とに対応する領域と、に形成された補助電極からなることを特徴とする請求項 18 又は 19 に記載の液晶表示素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、垂直配向型の液晶表示素子に関する。 20

【背景技術】

【0002】

従来の TFT 液晶パネルは、TFT (Thin Film Transistor) 基板と、CF (Color Filter) 基板と、これらの基板間に挟持された液晶層と、により構成される。TFT 基板と CF 基板間に封入される液晶材料としては、TN (ねじれネマティック) ディスプレイでは正の誘電異方性を示す材料が使用される。負の誘電異方性を示す材料を使用する液晶表示素子としては、液晶のダイレクタ (分子長軸方向) を、無電界の状態では基板と垂直な方向に向けた垂直配向型の TFT 液晶表示素子が提案されている。

【0003】

垂直配向型の TFT 液晶表示素子は、対向して配置された一对の基板間に、負の誘電異方性を示す液晶を封入することにより液晶セルが構成される。一对の基板の一方には、個々の画素毎に画素電極が形成され、他方の基板には、複数の前記画素電極と対向する共通 (対向) 電極が形成され、これらの各画素電極と共通電極の対向部分とその間の液晶により 1 つの画素が形成される。それぞれの基板には、前記画素電極と対向電極間に電圧が印加されたときに液晶分子が倒れる方向を定めるためのラビング処理された垂直配向膜が画素電極と、共通電極とを覆うように形成されている。 30

【0004】

前記画素電極と共通電極との間に電圧が印加されていない場合、共通電極と画素電極とは同電位であるため、画素電極と共通電極との間に電界が形成されず、その負の誘電異方性と垂直配向膜の作用により、液晶分子は基板に対して垂直に配向している。 40

【0005】

画素電極と共通電極との間に電圧が印加されると、画素電極と共通電極との間に形成される電界により液晶分子が傾くように挙動し、画素電極と共通電極間に十分高い電圧が印加されたときに、液晶分子は基板に対して実質的に水平に配向する。この場合、画素電極と共通電極との間に形成される電界により、液晶分子はラビング処理の方向に沿って一方方向に配向するため、コントラストの視野角依存性が大きく、視野角特性が悪い問題がある。

【0006】

そこで、垂直配向型の液晶表示装置において、広い視野角特性を得るために、各画素毎に液晶分子を複数の方向に配向させた複数のドメインを形成することが提案されている。 50

例えば、特許文献 1 に記載されているように、共通電極にエックス字形状の開口を形成し、対向する 2 つの電極間に電圧が印加されたとき、1 つの画素において液晶分子を前記エックス字形状開口の中央に向かって 4 つの方向に倒れるように配向させた液晶表示装置が提案されている。

【0007】

この液晶表示装置では、共通電極を画素電極より大きく形成し、画素電極と共通電極との間に電圧を印加した場合は、画素領域の画素電極と共通電極が対向する部分では縦電界が発生し、画素電極の周辺部には斜め電界を発生させ、共通電極の開口（スリット）が形成されている部分に電界の不連続部分を形成することにより、液晶分子が各画素毎に前記エックス字形状開口の中央に向かって倒れるように配列する。すなわち、この液晶表示装置では、液晶分子は各画素ごとにエックス字形状開口によって区画された領域ごとに 4 つの方向に向かって傾くように配向する。

10

【特許文献 1】特許第 2 5 6 5 6 3 9 号明細書

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかし、特許文献 1 に開示された液晶表示装置は、各画素の中に形成されたエックス字開口によって配向方向の異なる領域を形成するため、各領域間の相互作用を絶つためにエックス字開口は十分広い幅に形成される必要がある。そのため、各画素において、電界により制御することができない開口（スリット）の面積が多く、共通電極の面積が少なくなり、開口率が低くなるという問題がある。

20

【0009】

本発明は上記実情に鑑みてなされたものであり、広視野角で高透過率、高コントラストの液晶表示素子を提供することを目的とする。

【課題を解決するための手段】

【0010】

上述した目的を達成するため、この発明の第 1 の観点による液晶表示素子は、一方の基板と、

前記一方の基板に予め定めた間隙を設けて対向配置した他方の基板と、

前記一方の基板と他方の基板が互いに対向する面のうちの一方の面に形成された少なくとも 1 つの第 1 の電極と、

30

前記互いに対向する面のうちの他方の面に形成され、前記第 1 の電極と対向する領域により表示の最小単位の領域である 1 つの画素を複数形成し、各画素ごとに複数のサブ画素領域に区分するための開口部を有する複数の第 2 の電極と、

前記第 1、第 2 の電極が形成された前記一方の基板と前記他方の基板の互いに対向する内面それぞれに形成された垂直配向膜と、

前記基板間に封入され、負の誘電異方性を有する液晶層と、

少なくとも前記第 2 の電極を取り囲む周辺領域に形成された補助電極とを備えることを特徴とする。

【0011】

40

このような第 1 の観点による液晶表示素子は、第 2 の電極に設けられ、各画素ごとに複数のサブ画素領域に区分するための開口部と、少なくとも第 2 の電極を取り囲む周辺領域に形成された補助電極とを備えることにより、液晶分子は各サブ画素領域ごとにその周辺から中央に向かって、各サブ画素領域内で連続した放射状に配列するから、放射状の配向の中央の位置を安定させることができるため、各画素ごとの配向を安定化でき、表示ムラも発生しない。

【0012】

この液晶表示素子において、前記補助電極は、前記開口部により区分された前記複数のサブ画素領域のそれぞれを囲むように形成し、また前記第 2 の電極の周辺部と前記開口部に対応させて設けることが好ましい。

50

【0013】

前記開口部は、前記第2の電極毎に、その中央から周縁に向かって延びるように形成され、前記画素電極の中央部で互いに繋がった複数のスリットで構成し、この開口部は、アクティブ素子が接続された前記第2の電極に形成するのが望ましい。

【0014】

この場合、前記補助電極は、前記他方の基板面上に形成し、前記2の電極は前記他方の基板の前記補助電極の上を覆う絶縁膜上に形成するのが望ましい。

【0015】

そして、前記補助電極には、前記一方の基板に形成された第1の電極に印加される電圧を印加するのが望ましい。

10

このように、補助電極を前記開口部に対応させて設け、また前記補助電極に第1の電極に印加される電圧を印加することによって、前記開口部に対応する領域を無電界とすることができるので、第2の電極に形成する開口部の作用が大きくなり、前記開口部の幅を狭くできる。その結果、各画素毎の第2の電極の面積が広くなり、各画素内の電界によって制御できない部分が少なくなつて、画素の開口率が大きくなり、開口率が高くなる。

【0016】

この発明の第2の観点からなる液晶表示素子は、

一方の基板と、

前記一方の基板に予め定めた間隙を設けて対向配置した他方の基板と、

前記一方の基板の前記他方の基板と対向する面に形成された少なくとも1つの第1の電極と、

20

前記他方の基板の前記一方の基板と対向する面に形成され、前記第1の電極と対向する領域により定義される1つの画素を複数形成し、各画素ごとに複数のサブ画素領域に区分するためのスリットを有する複数の第2の電極と、

前記一方の基板の基板上の前記第1の電極が形成された面と前記他方の基板上の前記第2の電極が形成された面それぞれに形成された垂直配向膜と、

前記基板間に封入され、負の誘電異方性を有する液晶層と、

前記他方の基板の前記第2の電極が設けられた面の、少なくとも前記第2の電極を取り囲む周辺領域に形成され、前記第2の電極との間に印加される電界により、前記液晶層の前記画素の周辺に位置する液晶分子を、その分子長軸が周辺から中央に向かって倒れるように配列させるための第1の補助電極と、

30

前記他方の基板の前記第2の電極が設けられた面の前記スリットに対応する領域に形成され、前記第2の電極との間に印加される電界により、前記複数のサブ画素領域毎に、前記液晶層の前記サブ画素領域の周辺に位置する液晶分子を、その分子長軸が周辺から中央に向かって倒れるように配列させるための第2の補助電極と、を備えることを特徴とする。

【0017】

この第2の観点からなる液晶表示素子によれば、各画素の液晶分子は、各サブ画素領域の周辺から前記開口部の中央に向かって、各サブ画素領域内において連続した放射状に配列し、この放射状の配向の中央の位置を安定させることができるため、各画素ごとの配向を安定化でき、表示ムラも発生しない。

40

【0018】

この液晶表示素子において、前記スリットは、前記各画素の中央から周縁に向かって延びるように形成され、前記画素領域の中央部で互いに繋がるように前記第2の電極に形成された複数の切り欠き部からなることが好ましく、また前記スリットは、前記アクティブ素子が接続された前記第2の電極に形成するのが望ましい。

【0019】

前記第1、第2の補助電極は、前記他方の基板面上に形成され、前記第2の電極は、前記他方の基板の前記第1、第2の補助電極の上を覆う絶縁膜上に形成され、さらには、これらの第1の補助電極と第2の補助電極は、前記他方の基板面上に互いに接続して一体的

50

に形成されるのが望ましい。

【0020】

そして、第1、第2の補助電極は、前記第2の電極よりも低い電位に設定され、より具体的には、前記第2の電極に対向する前記第1の電極の電位と等しい電位に設定されるのが望ましい。

【0021】

また、前記第1の補助電極は、前記第2の電極の周辺部分と重畳し、前記第2の電極との間に補償容量を形成するための補償容量電極により形成し、そして、第2の補助電極は、前記第2の電極のスリットの幅より広い幅に形成され、前記第2の電極と重畳する領域は、前記第2の電極との間に補償容量を形成するようにし、さらに第1、第2の補助電極は、透明導電膜から構成されることが好ましい。 10

【0022】

この発明の第3の観点からなる液晶表示素子は、
一方の基板と、
前記一方の基板に予め定めた間隙を設けて対向配置した他方の基板と、
前記一方の基板と他方の基板が互に対向する面のうちの一方の面に形成された少なくとも1つの第1の電極と、
前記互に対向する面のうちの他方の面に形成され、前記第1の電極に対向する領域により表示の最小単位である1つの画素を複数形成する複数の第2の電極と、
前記第1、第2の電極が形成された前記一方の基板と前記他方の基板の互に対向する内面それぞれに形成された垂直配向膜と、
前記基板間に封入され、負の誘電異方性を有する液晶層と、
前記第2の電極に設けられ、各画素ごとに複数のサブ画素領域に区分するための区分手段と、
前記他方の基板に設けられ、前記複数のサブ画素領域毎に、前記液晶層の前記サブ画素領域の周辺に位置する液晶分子を、その分子長軸が周辺から中央に向かって倒れるように配列させるための配列手段とを備えることを特徴とする。 20

【0023】

この第3の観点からなる液晶表示素子によれば、各画素の液晶分子は、各サブ画素領域の周辺から前記開口部の中央に向かって、各サブ画素領域内において連続した放射状に配列し、この放射状の配向の中央の位置を安定させることができるため、各画素ごとの配向を安定化でき、表示ムラも発生しない。 30

【0024】

この液晶表示素子において、前記区分手段は、前記第2の電極に形成されたスリットからなることが好ましく、また前記配列手段は、前記他方の基板の前記第2の電極が設けられた面の、少なくとも前記第2の電極を取り囲む周辺領域と、前記画素をサブ画素領域に区分するための前記区分手段とに対応する領域に形成された補助電極からなることが好ましい。

【発明の効果】

【0025】

本発明によれば、画素電極に形成されたスリットに対応する領域に補助電極を形成することによって、広視野角で高透過率、高コントラストの液晶表示素子を提供することができる。 40

【発明を実施するための最良の形態】

【0026】

本発明の実施形態に係る液晶表示素子について、以下図面を参照して説明する。

【0027】

(実施形態1)

本発明の実施形態1に係る液晶表示素子を図1～図3に示す。図1は、本発明の実施形態1に係る垂直配向型の液晶表示素子の概略構造を示す断面図、図2はこの液晶表示素子 50

における１つの画素構造を示す平面図である。図３（ａ）は、図２に示す液晶表示素子の２Ｂ－２Ｂ線断面図であり、図３（ｂ）は、図２に示す液晶表示素子の２Ｃ－２Ｃ線断面図である。

【００２８】

液晶表示素子は、図示するように、一对の基板１０、２０と、それぞれの基板の互いに対向する内面に形成された画素電極３０および対向電極４０と、これらの電極の表面に形成された垂直配向膜５０と、前記一对の基板１０、２０を接合するためのシール材９０と、前記一对の基板間１０、２０に封入された液晶層６０とにより液晶パネル１００が構成され、この液晶パネル１００の前記一对の基板１０、２０それぞれの外側にこれらの基板１０、２０を挟むように配置された一对の偏光板７０、８０とにより構成される。

10

【００２９】

前記一对の基板１０、２０のうち、一方の基板１０の他方の基板２０と対向する面には、前記対向電極４０と、図示しないカラーフィルタとが形成されている。他方の基板２０の一方の基板１０と対向する面には、画素電極３０と、この画素電極３０に接続され、外部から供給される画素信号を前記画素電極３０に印加するためのＴＦＴ素子３１と、このＴＦＴ素子３１に画素信号を供給するドレイン配線３２と、各画素における液晶分子の配向を制御し且つ安定化させ、且つ前記画素電極３０との間に補償容量（ＣＳ）を形成するための補助電極３３、ＴＦＴ素子３１の動作を制御するためのゲート信号を前記ＴＦＴ素子３１に供給するゲート配線３４と、前記ＴＦＴ素子３１のゲート電極を覆うゲート絶縁膜３５と、前記ドレイン配線３２を覆う絶縁膜３６と、およびこれらの膜表面を覆う垂直配向膜５０が形成されている。前記ＴＦＴ素子３１は、詳細は図示しないが、基板上に形成された逆スタガ型の薄膜トランジスタ（Thin Film Transistor）である。

20

【００３０】

画素電極３０は、酸化インジウムを主成分とするＩＴＯ（Indium Tin Oxide）膜等から構成されたほぼ四角形の透明電極から形成される。また、画素電極３０は、対向電極４０と対向する領域により、画像を形成するための最小単位である１つの画素の領域を画定している。この画素電極３０には、各画素ごとに複数のサブ画素領域に区分するための幅の狭い開口部が形成されている。この開口部は、画素電極３０の中央から周縁に向かって延びるように形成され、前記画素電極３０の中央部で互いに繋がった複数のスリット３０ａから構成される。この実施形態では、画素電極３０に、その画素電極３０の中央部の縦方向及び横方向に延在するように、前記画素電極３０を切り欠いたスリット３０ａが形成されており、このスリット３０ａにより前記１つの画素が４つのサブ画素領域に区分されている。

30

【００３１】

ドレイン配線３２は、各画素列毎に、列方向に伸びるように形成されたアルミニウム配線等から構成される。ドレイン配線３２は、同一画素列のＴＦＴ素子３１のドレイン電極に接続され、列ドライバからの画像信号をオンしたＴＦＴ素子３１を介して画素電極３０に供給する。

【００３２】

補助電極３３は、アルミニウム等から構成され、画素電極３０の周囲に、画素電極３０の周縁部との間でゲート絶縁膜３５を介してその一部が重なるように形成される。さらに、補助電極３３は、スリット３０ａに対応するように画素電極３０の下層に、スリット３０ａの幅より広く、その周縁部と一部が重なるように形成される。この補助電極３３は画素電極３０よりも低い予め定めた電位に維持され、より好ましくは、対向電極４０と同電位に設定され、前記画素電極３０との間で、各画素電極３０と対向電極４０と液晶層６０とで形成される画素容量と並列に接続された補償容量（ＣＳ）を形成する。

40

【００３３】

ゲート配線３４は、各画素行毎に行方向に伸びるように形成されたアルミニウム配線等から構成され、ゲート絶縁膜３５により他の電極と絶縁されている。このゲート配線３４は、対応する画素行のＴＦＴ素子３１のゲート電極に接続され、ＴＦＴ素子３１に走査信

50

号を供給し、TFT素子31のオン/オフを制御する。

【0034】

ゲート絶縁膜35は、TFT素子31のゲート電極、ゲート配線34、及び補助電極33が形成された基板20上に形成された絶縁膜であり、例えばシリコン窒化膜から構成される。なお、ゲート絶縁膜35は、TFT素子31の図示せぬゲート電極とこのゲート電極に対向する半導体層及びソース/ドレイン電極とを電氣的に分離する。なお、このTFT素子31のソース電極は、対応する画素電極30に接続され、ドレイン電極は対応するドレイン配線32に接続される。

【0035】

絶縁膜36は、ドレイン配線32を被い、画素電極30と、隣接する画素の画素電極30との間に形成された絶縁膜であり、例えばシリコン窒化膜から構成される。 10

【0036】

垂直配向膜50は、例えばCVD (Chemical Vapor Deposition) により形成された、ヘキサメチルジシロキサン の重合膜等から構成される。垂直配向膜50は、基板10上に形成された画素電極30と、基板20上に形成された対向電極40をそれぞれ覆うように形成される。また、対向する垂直配向膜50間に、液晶層60が封入される。なお、垂直配向膜50には、ラビングが形成されておらず、その配向規制力により、無電界時には、表面近傍の液晶分子を垂直に配向させる。

【0037】

次に、上記構成の液晶表示素子の製造方法について説明する。 20

ガラス等から形成された基板20上に、アルミニウム膜を形成し、これをパターニングすることによりTFT素子31のゲート電極とゲート配線34と補助電極33 (補助電極33を相互に接続する配線を含む) を形成する。次いで、CVDによりゲート絶縁膜35を形成する。続いて、ゲート絶縁膜35上に、TFT素子31の半導体層、ソース電極、ドレイン電極などを形成する。

【0038】

続いて、ゲート絶縁膜35上にスパッタによりITO膜を形成する。形成されたITO膜の画素領域を構成する部分を残して、ITO膜をエッチングしてパターニングすることにより、画素中心部から画素領域の周辺部に延びるように形成された幅の狭いスリット30aを備える画素電極30が得られる。 30

【0039】

次に、画素電極30の周縁から離間してゲート絶縁膜35上にドレイン配線32を形成し、ドレイン配線32をTFT素子31のドレイン領域に接続する。画素電極30の周囲の非画素領域に形成されたドレイン配線32を覆うように、ゲート絶縁膜35上に絶縁膜36を形成する。

【0040】

続いて、全面にCVD、スピンコート等により、垂直配向膜50を形成する。

【0041】

このようにして形成された基板20と、対向電極40、カラーフィルタなどが形成された対向基板10と、を図示しないスペーサを挟んで対向して配置して、周囲をシール材90によりシールして液晶セルを形成する。続いて、この液晶セルに液晶層60を注入し、図示しない注入口を封止する。さらに、基板20及び基板10の外面に偏光板70、80を配置して液晶表示素子が製造される。 40

【0042】

次に、上記のような構造を有する画素内の液晶の挙動について説明する。

1つの画素電極30と対向電極40とが互いに対向する領域によって定義される1つの画素は、画素電極30に形成された複数のスリット30aにより、4つのサブ画素領域に区分されている。各サブ画素領域は、その周囲が補助電極33により囲まれており、画素電極30と補助電極33との間に電圧が印加されると、各サブピクセルの四辺には、横方向の電界が発生する。 50

【 0 0 4 3 】

図 4 (a)、(b) は、図 3 (a) に示す断面構造における前記スリット 3 0 a 近傍部分の電界と液晶分子の配向を模式的に示す。図 5 に示すように、画素電極 3 0 には、3 . 0 V 乃至 9 . 0 V の駆動電圧 V_D が、補助電極 3 3 と対向電極 4 0 には、- 2 V 乃至 4 . 0 V の駆動電圧 V_C が、1 6 . 6 m s のパルス周波数で印加される。画素電極 3 0 と対向電極 4 0、補助電極 3 3 の間には、5 . 0 V の電位差が発生し、この電位差により、画素電極 3 0 におけるスリット 3 0 a の縁部分に横方向の電界が発生し、また画素電極 3 0 の周囲の縁部分と補助電極 3 3 間に横電界が発生する。画素電極 3 0 の縁部分から画素電極 3 0 の内側に向かうにつれて、上記横電界は斜め電界となり、上記電極の縁から十分離れたところで縦電界となる。この状態を図 4 (a) に等電位線で表している。

10

【 0 0 4 4 】

画素電極 3 0 の上記スリット 3 0 a で分割されたサブ画素領域の周辺部の液晶分子 6 0 a は、周縁の横電界とその内側の斜め電界の方向に対して垂直になるように、即ち図 4 (a) に示す等電位線に沿って、図 4 (b) に示すように、その長軸方向 (ダイレクタ) が傾いて配向する。そして、各サブ画素領域の液晶分子 6 0 a の挙動を模式的に示す図 6 (a) に示すように、各サブ画素領域の周辺部の液晶分子 6 0 a は各サブ画素領域の内側に向かって倒れるように挙動する。また各サブ画素領域の中心部の液晶分子 6 0 a は、周辺部の液晶分子が中心に向かって倒れ込むように配列するため、周りから均等に分子間力を受けて基板面に対して垂直に配列する。この状態を各サブ画素領域毎にその断面方向からみると、図 4 (b) に示すように、液晶分子 6 0 a は、そのダイレクタを画素電極 3 0 の周縁より外側と画素電極 3 0 のスリット 3 0 a で、基板面に対してほぼ垂直に向けて配列する。また、液晶分子 6 0 a は、そのダイレクタを画素の周縁及びスリット 3 0 a の縁から内側に進むに伴って斜めに向けて配列し、また十分内側では基板面にほぼ平行に配列する。そして、各ドメインの中心部では液晶分子 6 0 a は、そのダイレクタを基板に垂直な方向に向けて配向する。

20

【 0 0 4 5 】

そして、各サブ画素領域の液晶分子 6 0 a の配向状態を模式的に示す図 6 (b) で示すように、各サブ画素領域を画素電極 3 0 の平面方向に見ると液晶分子 6 0 a は、そのダイレクタを、画素電極 3 0 をスリット 3 0 a により分割したそれぞれの各サブ画素領域ごとに、上記各サブ画素領域のほぼ中心の垂直に配列した液晶分子から、周辺に向かって放射状に配列する。

30

【 0 0 4 6 】

以上説明したように、画素電極 3 0 に画素中心から画素周辺に向かうスリット 3 0 a を形成し、画素を複数のサブ画素領域に区分する。そして、区分されたサブ画素領域ごとにその周辺部では、画素電極 3 0 と補助電極 3 3 との間に印加される電圧に応じて発生する電界により、区画された各サブ画素領域ごとにその周縁から中心に向かうように液晶分子が配列される。結果として、上記分割された各サブ画素領域ごとに液晶配向が不連続なドメインが形成される。そして、上記スリット 3 0 a に対応する部分にも補助電極 3 3 を配置しているので、ドメイン周辺部の液晶の配向が安定化され、その結果、上記分割された各サブ画素領域ごとに形成される液晶分子の配列のドメイン形成が安定する。したがって、表示上のざらつきやむらを解消することができる。また、各ドメインで液晶分子はドメイン中心に向かって配向するため、視野角特性も向上する。

40

【 0 0 4 7 】

また、画素を複数の各サブ画素領域に分割するためのスリット 3 0 a の基板側に補助電極としての補助電極 3 3 を形成し、この補助電極 3 3 の電位を画素電極 3 0 の電位より低く、好ましくは対向電極 4 0 の電位と等しくする。これにより、上記スリット 3 0 a による画素電極 3 0 周縁の電界の変化が明確になるので、スリット 3 0 a の幅を狭くすることができ、その結果、1 つの画素の中で電界により液晶分子の挙動を制御可能な面積が増大し、開口率を高くすることができる。

【 0 0 4 8 】

50

本発明は上述した実施形態に限定されず、その応用及び変形等は任意である。

例えば、上記実施形態１では、補助電極３３を金属膜で形成したが、この補助電極３３は、画素電極３０の周辺部に対応する部分をアルミニウム等の金属膜で形成し、画素電極３０の内側のスリット３０aに対応する部分に形成する補助電極３３を透明導電膜によって形成するのが好ましい。

【００４９】

このように、補助電極３３を画素の周辺部の金属膜と、内側の透明導電膜とから形成することにより、画素電極３０の内側を透過する光を補助電極３３で遮断することが無くなるため、各画素の透過率が向上し、明るい表示が得られる。

【００５０】

10

（実施形態２）

本発明の実施形態２に係る液晶表示素子を図７及び図８に示す。

実施形態２に係る液晶表示素子が上述した実施形態１と異なるのは、実施形態１では補助電極３３はアルミニウム等から形成されていたが、実施形態２の補助電極３７は透明導電膜からなる透明電極から形成される点にある。上述した実施形態１と同様の構成要素については、同一の参照符号を付して説明は省略する。

【００５１】

本実施形態の液晶表示素子は、基板２０上にドレイン配線３２が形成され、このドレイン配線３２を覆ってシリコン窒化膜からなる絶縁膜３８を形成する。絶縁膜３８上に前記実施形態１と同様にＴＦＴ素子３１、補助電極３７、ゲート配線３４を形成し、その上に

20

【００５２】

補助電極３７は、酸化インジウムを主成分とするＩＴＯ膜等から形成された透明電極から構成され、画素電極３０の近傍に配置されたアルミニウム等からなる金属配線３７aに接続されている。

【００５３】

前記ドレイン配線３２は、絶縁膜３８とゲート絶縁膜３５に設けたスルーホール３８aによって前記ゲート絶縁膜３５上の接続配線３２aに接続され、この接続配線３２aがＴＦＴ素子３１のドレイン電極に接続されている。

【００５４】

30

上記構成の液晶表示素子の製造方法について説明する。

基板２０上に、画素の領域から離してドレイン配線３２を形成する。続いて、絶縁膜３８を基板２０上に形成する。次に、絶縁膜３８上にアルミニウム膜を形成し、これをパターンニングすることによりＴＦＴ素子３１のゲート電極とゲート配線３４とを形成する。

【００５５】

次いで、絶縁膜３８上にスパッタによりＩＴＯ膜を形成する。ＩＴＯ膜をエッチングしてパターンニングすることにより、補助電極３７を形成する。

【００５６】

次いで、ＣＶＤによりゲート絶縁膜３５を形成する。続いて、ゲート絶縁膜３５上に、ＴＦＴ素子３１の半導体層を形成し、ドレイン電極、ソース電極を形成する。

40

【００５７】

続いて、ゲート絶縁膜３５上に、スパッタによりＩＴＯ膜を形成する。形成されたＩＴＯ膜の画素領域を構成する部分を残して、ＩＴＯ膜をエッチングしてパターンニングすることにより、画素中心部から画素の周辺部に延びるように形成された幅の狭いスリット３０aを備える画素電極３０が得られる。絶縁膜３８とゲート絶縁膜３５に設けたスルーホール３８aを介して接続するようにメタルからなる接続配線３２aを形成し、ＴＦＴ素子３１のドレイン電極に接続した後、画素の領域を除いた部分に絶縁膜３６を形成する。続いて、全面にＣＶＤ、スピンコート等により、配向膜５０を形成する。

【００５８】

以上説明したように、この実施形態２においても、前記実施形態１と同様に画素電極３

50

0に画素中心から画素周辺に向かうスリット30aを形成し、画素を複数のサブ画素領域に区分し、且つスリット30aに対応する部分にも補助電極37を配置しているので、ドメイン周辺部の液晶の配向が安定化され、その結果、上記分割された各サブ画素領域ごとに形成される液晶分子の配列のドメイン形成が安定する。したがって、表示上のざらつきやむらを解消することができる。また、各ドメインで液晶分子はドメイン中心に向かって配向するため、視野角特性も向上する。

【0059】

また、画素を複数の各サブ画素領域に分割するためのスリット30aの基板側に形成した補助電極としての補助電極37の電位を画素電極30の電位より低くし、好ましくは補助電極37の電位を対向電極40の電位と等しくする。これによって画素電極30周縁の電界の変化が明確になるので、スリット30aの幅を狭くすることができ、その結果、1つの画素の中で電界により液晶分子の挙動を制御可能な面積が増大し、開口率を高くすることができる。

10

【0060】

さらに、本実施形態では補助電極37を透明導電膜から形成するため、画素電極30と重なる領域からも光が透過し、前記画素電極30の全面積が光の透過を制御可能な領域となる。従って、画素の透過率が向上し、明るい表示が得られる。

【0061】

本発明は、上記の実施形態に限定されず、その応用及び変形等は任意である。

例えば、上述したそれぞれの実施形態では、スリット30aを、画素電極30の中心部から周辺部に向かって縦方向及び横方向に形成したが、このスリット30aは、画素電極30を略同一形状に区分するように配置されればよく、例えば画素電極30の対角線上を画素中心部から四隅に向かって形成されてもよい。また、スリットにより区分されるサブ画素領域の数は、4に限らず、2以上の任意の整数であり得る。

20

【図面の簡単な説明】

【0062】

【図1】本発明の実施形態1に係る液晶表示素子の構成例を示す断面図である。

【図2】本発明の実施形態1に係る液晶表示素子における1画素に対応する部分の構造を示す平面図である。

【図3】図3(a)は、図2に示す液晶表示素子の2B-2B線断面図である。図3(b)は、図2に示す液晶表示素子の2C-2C線断面図である。

30

【図4】図4(a)は、液晶表示素子の液晶層に発生する電界を示す等電位線図である。図4(b)は、液晶表示素子の液晶層の液晶分子の配列状態を模式的に示す図である。

【図5】図1に示す液晶表示素子の各電極に印加される駆動電圧の波形を示す駆動電圧波形図である。

【図6】図6(a)は、各サブ画素領域の周辺部に位置する液晶分子の配向状態を示し、図6(b)は各サブ画素領域ごとの液晶分子の配向状態を平面的に示す模式図である。

【図7】本発明の実施形態2に係る液晶表示素子における1画素に対応する部分の構造を示す平面図である。

【図8】図8(a)は図7に示す液晶表示素子の6B-6B線断面図である。図8(b)は、図7に示す液晶表示素子の6C-6C線断面図である。

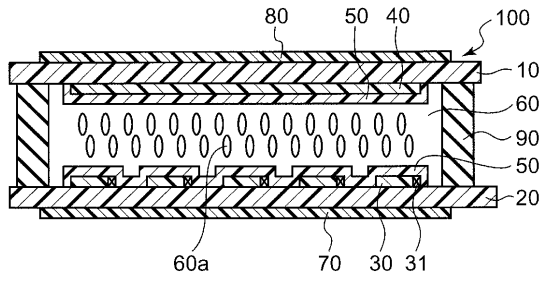
40

【符号の説明】

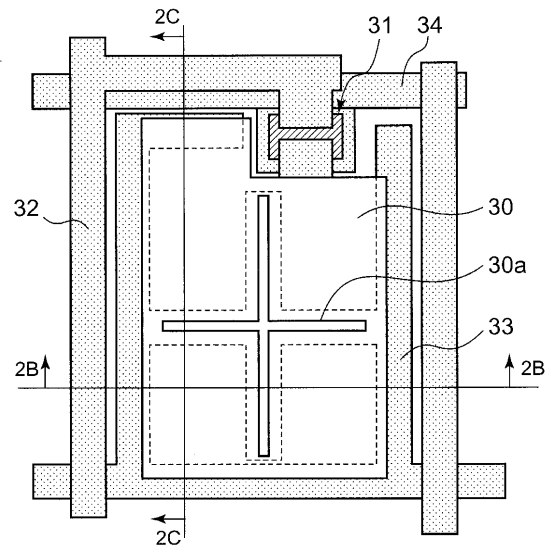
【0063】

10, 20・・・基板、30・・・画素電極、31・・・TFT素子、32・・・ドレイン配線、33, 37・・・補助電極、34・・・ゲート配線、35・・・ゲート絶縁膜、36・・・絶縁膜、40・・・対向電極、50・・・垂直配向膜、60・・・液晶層、70, 80・・・偏光板、100・・・液晶パネル。

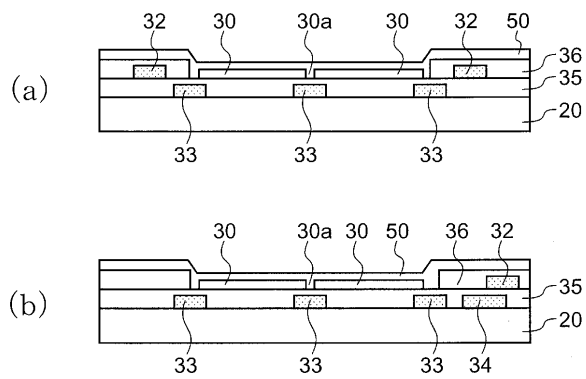
【 図 1 】



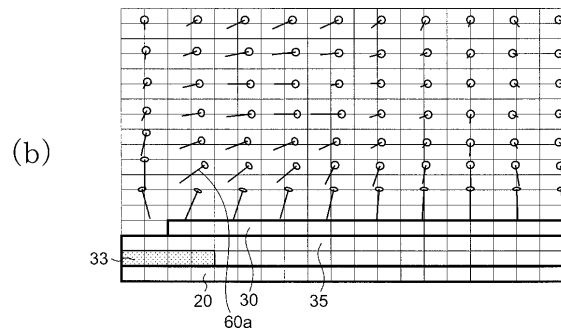
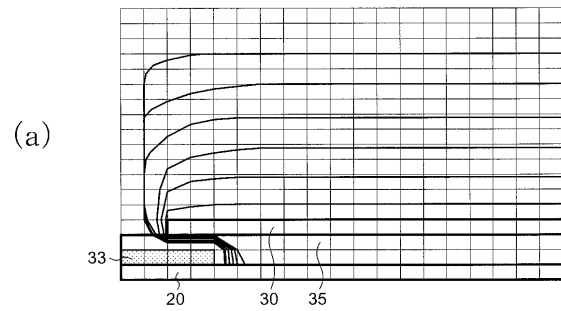
【 図 2 】



【 図 3 】



【 図 4 】



专利名称(译)	垂直排列的液晶显示元件		
公开(公告)号	JP2006053546A	公开(公告)日	2006-02-23
申请号	JP2005204619	申请日	2005-07-13
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	水迫亮太		
发明人	水迫 亮太		
IPC分类号	G02F1/1343 G02F1/1337		
CPC分类号	G02F1/133707 G02F1/134336 G02F1/1393		
FI分类号	G02F1/1343 G02F1/1337.505		
F-TERM分类号	2H090/KA04 2H090/LA01 2H090/LA04 2H090/MA01 2H090/MA15 2H092/GA13 2H092/GA17 2H092/HA04 2H092/NA01 2H092/PA02 2H092/QA06 2H290/AA33 2H290/BB46 2H290/BB87 2H290/BE03 2H290/CA46		
代理人(译)	木村充		
优先权	2004210412 2004-07-16 JP		
其他公开文献	JP4844027B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供具有宽视角，高透射率和高对比度的液晶显示元件。解决方案：在一对基板和一个基板上的面对电极，另一个基板上的像素电极30和在像素电极30周围形成的辅助电极33之间封入具有负介电各向异性的液晶层，提供。像素电极30是由ITO膜构成的透明电极，该ITO膜由像素中心部分朝向像素周边部分形成，并且形成用于将像素区域划分为多个子像素区域的狭缝30a。辅助电极33也形成在与像素电极30的下层的狭缝30a对应的区域中。当在像素电极30和面对电极之间施加电压时，每个子像素区域中的液晶分子取向朝向子像素区域的中心，好像掉下来一样。Ž

