

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5054656号
(P5054656)

(45) 発行日 平成24年10月24日(2012.10.24)

(24) 登録日 平成24年8月3日(2012.8.3)

(51) Int.Cl.

F I

G O 2 F 1/1343 (2006.01)

G O 2 F 1/1343

請求項の数 5 (全 15 頁)

(21) 出願番号 特願2008-277372 (P2008-277372)
 (22) 出願日 平成20年10月28日(2008.10.28)
 (65) 公開番号 特開2010-107595 (P2010-107595A)
 (43) 公開日 平成22年5月13日(2010.5.13)
 審査請求日 平成22年4月27日(2010.4.27)
 審判番号 不服2011-7752 (P2011-7752/J1)
 審判請求日 平成23年4月13日(2011.4.13)

(73) 特許権者 000001443
 カシオ計算機株式会社
 東京都渋谷区本町 1 丁目 6 番 2 号
 (72) 発明者 下牧 伸一
 東京都八王子市石川町 2 9 5 1 番地の 5
 カシオ計算機株式会社八王子技術センター
 内

合議体

審判長 吉野 公夫

審判官 北川 創

審判官 江成 克己

最終頁に続く

(54) 【発明の名称】 液晶表示素子

(57) 【特許請求の範囲】

【請求項 1】

第 1 の基板と第 2 の基板との間に配置された液晶層と、

前記第 1 の基板に第 1 の層として形成され、第 1 のデータラインが延伸する方向に対して平行な方向に延伸する一辺を有し、スイッチング素子を介して前記第 1 のデータラインに電氣的に接続される第 1 の電極と、

前記第 1 の基板に前記第 1 の層よりも前記液晶層側の第 2 の層として形成された第 2 の電極と、

前記第 1 の層と前記第 2 の層との間に第 3 の層として形成され、前記第 1 の電極と前記第 2 の電極との間を電氣的に絶縁する絶縁膜と、

を備え、
 前記第 1 の電極が前記第 1 のデータラインと重ならないように配置されている液晶表示素子であって、

前記第 2 の電極は、前記第 1 の電極と重なる領域に、領域全体が前記第 1 の電極に重なる複数のスリットが設けられ、

前記複数のスリットとして、

前記一辺が延伸する方向に対して傾斜した方向に延伸する第 1 の延長部と、前記一辺に対する角度が前記第 1 の延長部に対して対称な角度になる方向に延伸する第 2 の延長部と、前記第 1 の延長部と前記第 2 の延長部とを鈍角的に連通させる屈曲部と、を有した第 1 のスリットと、

前記第 1 の延長部に対して平行に形成された第 3 の延長部と、前記第 2 の延長部に対して平行に形成され前記第 3 の延長部とは分離された第 4 の延長部と、を有した第 2 のスリットと、

前記第 1 のスリットの前記屈曲部と同一形状を部分的に含む第 3 のスリットと、

前記第 1 のスリットと同一の形状で、且つ、前記第 1 のスリットに対して平行になるように複数形成された他のスリットと、

が設けられ、

前記第 1 のスリットは、前記第 1 の延長部の長さと同記第 2 の延長部の長さが等しくなるように、且つ、前記第 1 の延長部の長さが前記第 2 のスリットにおける前記第 3 の延長部の長さよりも長くなるように、且つ、前記第 1 の延長部と前記屈曲部と前記第 2 の延長部とが直列的に連通するように、設けられ、

前記第 2 のスリットは、前記第 3 の延長部の長さと同記第 4 の延長部の長さが等しくなるように、且つ、前記第 1 のスリット及び前記他のスリットよりも前記第 1 のデータラインから遠い側に位置するように、設けられ、

前記第 3 のスリットは、前記第 1 のスリットと前記第 1 のデータラインとの間に位置するように、設けられ、

前記第 1 のスリットにおいて、前記第 1 の延長部の端部は前記第 1 の延長部よりもさらに傾斜するように折り曲げられてなる第 1 の折れ曲がり部を有し、前記第 2 の延長部の端部は前記第 2 の延長部よりもさらに傾斜するように折り曲げられてなる第 2 の折れ曲がり部を有し、

前記第 2 のスリットの形状は、前記第 1 のスリットの形状のうち、前記屈曲部を含まないで、前記第 1 の折れ曲がり部及び前記第 2 の折れ曲がり部を含み、

前記第 3 のスリットの形状は、前記第 1 のスリットの形状のうち、前記第 1 の折れ曲がり部及び前記第 2 の折れ曲がり部を含まない、

液晶表示素子。

【請求項 2】

前記第 1 のデータラインとの間に前記第 2 のスリットが介在するように配置された第 2 のデータラインを備え、

前記第 2 のスリットは、前記複数のスリットのうちで前記第 2 のデータラインに最も近接したスリットとして設けられている、請求項 1 に記載の液晶表示素子。

【請求項 3】

前記スイッチング素子は、前記第 1 のデータラインと前記第 2 のデータラインとの間において前記第 1 のデータライン側に偏った位置に設けられている、請求項 2 に記載の液晶表示素子。

【請求項 4】

前記第 2 の電極は、前記第 1 のデータラインと前記第 2 のデータラインとを覆うように設けられている、請求項 2 または 3 に記載の液晶表示素子。

【請求項 5】

第 1 の基板と第 2 の基板との間に配置された液晶層と、

前記第 1 の基板に第 1 の層として形成され、第 1 のデータラインが延伸する方向に対して平行な方向に延伸する一辺を有し、スイッチング素子を介して前記第 1 のデータラインに電氣的に接続される第 1 の電極と、

前記第 1 の基板に前記第 1 の層よりも前記液晶層側の第 2 の層として形成された第 2 の電極と、

前記第 1 の層と前記第 2 の層との間に第 3 の層として形成され、前記第 1 の電極と前記第 2 の電極との間を電氣的に絶縁する絶縁膜と、

を備え、

前記第 1 の電極が前記第 1 のデータラインと重ならないように配置されている液晶表示素子であって、

前記第 2 の電極は、前記第 1 の電極と重なる領域に、領域全体が前記第 1 の電極に重な

10

20

30

40

50

る複数のスリットが設けられ、

前記複数のスリットとして、

前記一辺が延伸する方向に対して傾斜した方向に延伸する第 1 の延長部と、前記一辺に対する角度が前記第 1 の延長部に対して対称な角度になる方向に延伸する第 2 の延長部と、前記第 1 の延長部と前記第 2 の延長部とを鈍角的に連通させる屈曲部と、を有した第 1 のスリットと、

前記第 1 の延長部に対して平行に形成された第 3 の延長部と、前記第 2 の延長部に対して平行に形成され前記第 3 の延長部とは分離された第 4 の延長部と、を有した第 2 のスリットと、

前記第 1 のスリットの前記屈曲部と同一形状を部分的に含む第 3 のスリットと、

前記第 1 のスリットと同一の形状で、且つ、前記第 1 のスリットに対して平行になるように複数形成された他のスリットと、
が設けられ、

前記第 1 のスリットは、前記第 1 の延長部の長さと同記第 2 の延長部の長さとが等しくなるように、且つ、前記第 1 の延長部の長さが前記第 2 のスリットにおける前記第 3 の延長部の長さよりも長くなるように、且つ、前記第 1 の延長部と前記屈曲部と前記第 2 の延長部とが直列的に連通するように、設けられ、

前記第 2 のスリットは、前記第 3 の延長部の長さと同記第 4 の延長部の長さとが等しくなるように、且つ、前記第 1 のデータラインとの間に前記第 1 のスリット及び前記他のスリットが介在するように、設けられ、

前記第 3 のスリットは、前記第 1 のスリットと同記第 1 のデータラインとの間に位置するように、設けられ、

前記第 1 のスリットにおいて、前記第 1 の延長部の端部は前記第 1 の延長部よりもさらに傾斜するように折り曲げられてなる第 1 の折れ曲がり部を有し、前記第 2 の延長部の端部は前記第 2 の延長部よりもさらに傾斜するように折り曲げられてなる第 2 の折れ曲がり部を有し、

前記第 2 のスリットの形状は、前記第 1 のスリットの形状のうち、前記屈曲部を含まないで、前記第 1 の折れ曲がり部及び前記第 2 の折れ曲がり部を含み、

前記第 3 のスリットの形状は、前記第 1 のスリットの形状のうち、前記第 1 の折れ曲がり部及び前記第 2 の折れ曲がり部を含まない、

液晶表示素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶分子の配向方向を基板面と実質的に平行な面において制御する液晶表示素子に関する。

【背景技術】

【0002】

液晶表示素子として横電界モードを用いたものが知られている。このタイプでは、間隔を設けて対向する一対の基板間に、液晶分子がその分子長軸を一方向に揃えて基板面と実質的に平行に配向させるよう液晶層を設け、一対の基板の互いに対向する内面のうち一方の基板内面に、液晶分子の配向方向を基板面と実質的に平行な面内において制御する電界を生成するよう互いに絶縁された画素電極と共通電極とを設けている。例えば、上下の走査ラインと左右のデータラインとで囲まれる領域毎に薄膜トランジスタが配置され、薄膜トランジスタの制御電極に走査ラインが接続され、薄膜トランジスタの入力電極にデータラインが接続され、薄膜トランジスタの出力電極が画素電極に接続されている。データラインと画素電極とはゲート絶縁膜を含む層間絶縁膜上に並べて形成され、画素電極と層間絶縁膜を介して共通電極が配置されている。共通電極に複数の該共通電極を厚さ方向に貫通する開口であるスリットを設け、共通電極における各スリットの縁部とべた状の画素電極との間に横電界を生成する方式を、FFS (Fringe Field Switching) 方式ということ

がある。FFS方式には、スリットを走査ラインやデータラインと平行に延長した構造（特許文献1の図1）及びほぼ「く」の字形状として走査ラインやデータラインに対して非平行となした構造（特許文献1の図12及び特許文献2）が知られている。後者の非平行構造のものは、共通電極と画素電極との間に電界が印加されたときに、この電界が初期配向状態で液晶の分子長軸に対して斜めに交差する方向に働くので、液晶の初期状態の配向方向を揃えて輝度を均一にする作用があるほか、1画素内における液晶分子の配向方向を分割するマルチドメインを出現する構造となっており、視野角を一層向上し得ることから、近年では主としてこの構造が採用されている。

【0003】

【特許文献1】特開2007-233317号公報（図1及び図12）

10

【特許文献2】特開2005-107535号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

上記した非平行構造の液晶表示素子は、上下の走査ラインと左右のデータラインとで囲まれた領域が概略矩形形状であるのに対し、スリットは列方向に平行な細長形状ではなく「ハンガー状」又は「く」の字形状であるため、共通電極に列方向又は行方向に並べて複数のスリットを設けると、共通電極のうち、「ハンガー状」又は「く」の字形状の開口部を設けることができない領域、即ち残領域が存在する。この残領域上に存在する液晶分子は画素電極と共通電極との間で生じる横電界の影響を受け難いため、表示に寄与しない。よって、液晶表示素子の裏側から表側への光の透過率が低下するだけでなく、開口率そのものも低下するという問題がある。また、スリットが直線的に形成されていても、列方向や行方向に平行に配置されていない場合でも、同様である。

20

【0005】

そこで、本発明は、画素毎の光の透過率を高め、開口率を向上させることができる液晶表示素子を提供することを目的とする。

【課題を解決するための手段】

【0006】

前記目的を果すため、本発明の液晶表示素子の一態様は、第1の基板と第2の基板との間に配置された液晶層と、前記第1の基板に第1の層として形成され、第1のデータラインが延伸する方向に対して平行な方向に延伸する一辺を有し、スイッチング素子を介して前記第1のデータラインに電氣的に接続される第1の電極と、前記第1の基板に前記第1の層よりも前記液晶層側の第2の層として形成された第2の電極と、前記第1の層と前記第2の層との間に第3の層として形成され、前記第1の電極と前記第2の電極との間を電氣的に絶縁する絶縁膜と、を備え、前記第1の電極が前記第1のデータラインと重ならないように配置されている液晶表示素子であって、前記第2の電極は、前記第1の電極と重なる領域に、領域全体が前記第1の電極に重なる複数のスリットが設けられ、前記複数のスリットとして、前記一辺が延伸する方向に対して傾斜した方向に延伸する第1の延長部と、前記一辺に対する角度が前記第1の延長部に対して対称な角度になる方向に延伸する第2の延長部と、前記第1の延長部と前記第2の延長部とを鈍角的に連通させる屈曲部と、を有した第1のスリットと、前記第1の延長部に対して平行に形成された第3の延長部と、前記第2の延長部に対して平行に形成され前記第3の延長部とは分離された第4の延長部と、を有した第2のスリットと、前記第1のスリットの前記屈曲部と同一形状を部分的に含む第3のスリットと、前記第1のスリットと同一の形状で、且つ、前記第1のスリットに対して平行になるように複数形成された他のスリットと、が設けられ、前記第1のスリットは、前記第1の延長部の長さと同記第2の延長部の長さと同記第3の延長部の長さより長くなるように、且つ、前記第1の延長部の長さが前記第2のスリットにおける前記第3の延長部の長さより長くなるように、且つ、前記第1の延長部と前記屈曲部と前記第2の延長部とが直列的に連通するように、設けられ、前記第2のスリットは、前記第3の延長部の長さと同記第4の延長部の長さと同記第1のスリット及び前記他のス

30

40

50

リットよりも前記第 1 のデータラインから遠い側に位置するように、設けられ、前記第 3 のスリットは、前記第 1 のスリットと前記第 1 のデータラインとの間に位置するように、設けられ、前記第 1 のスリットにおいて、前記第 1 の延長部の端部は前記第 1 の延長部よりもさらに傾斜するように折り曲げられてなる第 1 の折れ曲がり部を有し、前記第 2 の延長部の端部は前記第 2 の延長部よりもさらに傾斜するように折り曲げられてなる第 2 の折れ曲がり部を有し、前記第 2 のスリットの形状は、前記第 1 のスリットの形状のうち、前記屈曲部を含まないで、前記第 1 の折れ曲がり部及び前記第 2 の折れ曲がり部を含み、前記第 3 のスリットの形状は、前記第 1 のスリットの形状のうち、前記第 1 の折れ曲がり部及び前記第 2 の折れ曲がり部を含まない、ことを特徴とする。

また、前記目的を果たすため、本発明の液晶表示素子の一態様は、第 1 の基板と第 2 の基板との間に配置された液晶層と、前記第 1 の基板に第 1 の層として形成され、第 1 のデータラインが延伸する方向に対して平行な方向に延伸する一辺を有し、スイッチング素子を介して前記第 1 のデータラインに電氣的に接続される第 1 の電極と、前記第 1 の基板に前記第 1 の層よりも前記液晶層側の第 2 の層として形成された第 2 の電極と、前記第 1 の層と前記第 2 の層との間に第 3 の層として形成され、前記第 1 の電極と前記第 2 の電極との間を電氣的に絶縁する絶縁膜と、を備え、前記第 1 の電極が前記第 1 のデータラインと重ならないように配置されている液晶表示素子であって、前記第 2 の電極は、前記第 1 の電極と重なる領域に、領域全体が前記第 1 の電極に重なる複数のスリットが設けられ、前記複数のスリットとして、前記一辺が延伸する方向に対して傾斜した方向に延伸する第 1 の延長部と、前記一辺に対する角度が前記第 1 の延長部に対して対称な角度になる方向に延伸する第 2 の延長部と、前記第 1 の延長部と前記第 2 の延長部とを鈍角的に連通させる屈曲部と、を有した第 1 のスリットと、前記第 1 の延長部に対して平行に形成された第 3 の延長部と、前記第 2 の延長部に対して平行に形成され前記第 3 の延長部とは分離された第 4 の延長部と、を有した第 2 のスリットと、前記第 1 のスリットの前記屈曲部と同一形状を部分的に含む第 3 のスリットと、前記第 1 のスリットと同一の形状で、且つ、前記第 1 のスリットに対して平行になるように複数形成された他のスリットと、が設けられ、前記第 1 のスリットは、前記第 1 の延長部の長さと同様に前記第 2 の延長部の長さとなるように、且つ、前記第 1 の延長部の長さが前記第 2 のスリットにおける前記第 3 の延長部の長さよりも長くなるように、且つ、前記第 1 の延長部と前記屈曲部と前記第 2 の延長部とが直列的に連通するように、設けられ、前記第 2 のスリットは、前記第 3 の延長部の長さと同様に前記第 4 の延長部の長さとなるように、且つ、前記第 1 のデータラインとの間に前記第 1 のスリット及び前記他のスリットが介在するように、設けられ、前記第 3 のスリットは、前記第 1 のスリットと前記第 1 のデータラインとの間に位置するように、設けられ、前記第 1 のスリットにおいて、前記第 1 の延長部の端部は前記第 1 の延長部よりもさらに傾斜するように折り曲げられてなる第 1 の折れ曲がり部を有し、前記第 2 の延長部の端部は前記第 2 の延長部よりもさらに傾斜するように折り曲げられてなる第 2 の折れ曲がり部を有し、前記第 2 のスリットの形状は、前記第 1 のスリットの形状のうち、前記屈曲部を含まないで、前記第 1 の折れ曲がり部及び前記第 2 の折れ曲がり部を含み、前記第 3 のスリットの形状は、前記第 1 のスリットの形状のうち、前記第 1 の折れ曲がり部及び前記第 2 の折れ曲がり部を含まない、ことを特徴とする。

【発明の効果】

【0014】

本発明によれば、画素の開口率を高めることができる。

【発明を実施するための最良の形態】

【0015】

(第 1 の実施形態)

図 1 乃至図 3 は第 1 の実施形態を示し、図 1 は液晶表示素子の平面図、図 2 は図 1 の II-II 線に沿う断面図、図 3 は図 1 の III-III 線に沿う断面図である。

【0016】

第 1 の実施形態に係る液晶表示素子は、間隔を設けて対向配置される一対の基板 1, 2

10

20

30

40

50

と、この一対の基板 1、2 の間に投入され、液晶分子の分子長軸が既定の一方の方向に揃えて基板面に平行に配置されている液晶層 3 と、一対の基板のうち一方の基板側、図示の場合では第 1 の基板 1 側に行方向に延びて設けられる複数の走査ライン 4 と、一対の基板のうち一方の基板側に複数の走査ライン 4 と交差して列方向に延びて設けられる複数のデータライン 5 と、それぞれが上下の走査ライン 4 と左右のデータライン 5 とで囲まれる領域（これを「単位領域」と呼ぶ。）毎に設けられる複数のスイッチング素子 6 と、それぞれが領域毎に設けられ対応するスイッチング素子 6 に接続される複数の画素電極 7 と、複数の画素電極 7、複数のデータライン 5 及び複数のスイッチング素子 6 上に設けられる層間絶縁層 8 と、層間絶縁層 8 の液晶層 3 側に設けられる共通電極 9 と、を含んで構成される。

10

【0017】

ここで、各スイッチング素子 6 は、ゲート電極（制御電極）6 a、ソース電極（入力電極）6 b 及びドレイン電極（出力電極）6 c を有し、上下の走査ライン 4 と左右のデータライン 5 で囲まれる領域毎に設けられ、対応する走査ライン 4 にゲート電極 6 a が接続され、対応するデータライン 5 にソース電極 6 b が接続されている、スイッチング素子 6 には例えば薄膜トランジスタ（TFT）が採用される。

【0018】

TFT 6 は、一方の基板 1 上に形成されたゲート電極 6 a を覆って基板 1 全面を覆う絶縁層 10 の一部で構成されるゲート絶縁膜 6 d と、ゲート絶縁膜 6 d 上にゲート電極 6 a と対向して配置される i 型半導体層 6 e と、i 型半導体層 6 e のチャネル部を保護するエッチングストッパー層 6 f と、エッチングストッパー層 6 f を部分的に覆うように対向するように n 型半導体で形成される各オーミックコンタクト層 6 g、6 h と、一方のオーミックコンタクト層 6 g 上に形成されるソース電極 6 b と、他方のオーミックコンタクト層 6 h 上に形成されるドレイン電極 6 c と、からなる。

20

【0019】

各走査ライン 4 は、対応する行に配置される各 TFT 6 におけるゲート電極 6 a に接続されており、各データライン 5 は、対応する列に配置される各 TFT 6 におけるソース電極 6 b に接続されている。

【0020】

画素電極 7 は、絶縁層 10 上で、予め定められた矩形形状に対応する形状に沿って対応する単位領域毎に形成され、かつ、TFT 6 のドレイン電極 6 c の一部を覆うように形成されている。

30

【0021】

一方の基板 1 側ではその全面に互って複数の画素電極 7、TFT 6 及びデータライン 5 を覆うように層間絶縁層 8 が形成されている。この層間絶縁層 8 上に共通電極 9 が形成されている。なお、TFT 6 の上方には層間絶縁層 8 が設けられていなくても良い。

【0022】

共通電極 9 は、層間絶縁層 8 を介して画素電極 7 の左右の縁部 7 a、7 b 及びデータライン 5 を覆って隣り合う単位領域にはみ出すように設けられる縦周縁部 9 a と、同じく層間絶縁層 8 を介して画素電極 7 の上下の縁部 7 c、7 d 及び走査ライン 4 を覆って隣り合う単位領域にはみ出すように設けられる横周縁部 9 b と、同じく層間絶縁層 8 を介して画素電極 7 を覆うように設けられる本体部 9 c と、を有する。本体部 9 c には、後述するように、複数の第 1 のスリット 17 と一対の第 2 のスリット 18 と第 3 のスリット 19 とが形成されている。複数の第 1 のスリット 17、一対の第 2 のスリット 18、第 3 のスリット 19、縦周縁部 9 a 及び横周縁部 9 b の各縁部と画素電極 7 との間に電圧が印加されることで、液晶層 3 の液晶分子の配向方向を制御するための横電界が生成される。

40

【0023】

共通電極 9 についてより詳細に説明する。共通電極 9 には、複数の第 1 のスリット 17 と一対の第 2 のスリット 18 と第 3 のスリット 19 が形成されている。

【0024】

50

複数の第1のスリット17の各々は、「ハンガー」形状を有して列方向に延びて設けられ、その各々が行方向に平行に並んで設けられている。即ち、複数の第1のスリット17は、それぞれ、右のデータライン5寄りに一つの屈曲部17aを有し、この屈曲部17aから上斜めに延びる延長部17bと、この屈曲部17aから下斜めに延びる延長部17cと、で構成されている。延長部17b、17cの各端部は、その延長部17b、17cの一端、他端側にはさらに傾斜するように折り曲げられてなる折れ曲がり部17d、17eを有する。即ち、各第1のスリット17は、走査ライン4及びデータライン5の何れにも非平行で傾斜している。

【0025】

一对の第2のスリット18は、本体部9cにおいて複数の第1のスリット17が形成されていない領域、図示の例では、複数の第1のスリット17のうち最も右寄りの第1のスリット17と右側のデータライン5寄りである本体部9cの右縁部との間に形成される。一对の第2のスリット18のうち、一方は一方の走査ライン4側、図では上側の走査ライン4側に形成され、他方は他方の走査ライン4側、図では下側の走査ライン4側に形成されている。一对の第2のスリット18は、第1のスリット17の一部の形状、即ち、第1のスリット17の屈曲部17aを含まないで折れ曲がり部17d、17eを含む延長部17b、17cと同一の形状を有する。つまり、一对の第2のスリット18は何れも第1のスリット17における屈曲部17aを含まない形状を有する。一对の第2のスリット18のうち、一方の第2のスリット18は一方の走査ライン4側に形成され、延長部18bの一端側、図示では上側の走査ライン4側が平面視で反時計回りの向きで折れ曲がっているのに対して、他方の第2のスリット18は他方の走査ライン4側に形成され、延長部18cの他端側、図面では下側の走査ライン4側が平面視で時計回りの向きで折れ曲がっている。

【0026】

第3のスリットは、本体部9cにおいて複数の第1のスリット17が形成されていない領域、図示の例では複数の第1のスリット17のうち最も左寄りの第1のスリット17と左のデータライン5寄りである本体部9cの左縁部との間に形成される。第3のスリット19は、第1のスリット17の一部の形状、即ち折れ曲がり部を含まない延長部19b、19cの一部が屈曲部19aで連結されてなる形状と同一の形状を有する。つまり、第3のスリット19は、第1のスリット17の形状のうち上下端部の折れ曲がり部17d、17eを含まない形状となっている。

【0027】

このように、第1の実施形態では、特に本体部9cには、列方向に延びる「ハンガー」形状の第1のスリット17が行方向に並んで形成され、「ハンガー」形状の一部である両端部の形状を有する一对の第2のスリット18がその右側に形成され、第2のスリット18の各形状と異なる「ハンガー」形状の一部を有する第3のスリット19が第1のスリット17の左側に形成されている。

【0028】

即ち、共通電極9の本体部9cには、それぞれがハンガー形状を有する複数の第1のスリット17と、それぞれが第1のスリット17の上端部17d、下端部17eの何れかを含んで第1のスリット17の一部と同一形状を有する一对の第2のスリット18と、第1のスリット17の湾曲している部位（屈曲部）17aと同一形状を部分的に含んで第1のスリット17の上下端部17d、17eの長さまで延びていない第3のスリット19と、がそれぞれ形成されている。

【0029】

画素電極7と共通電極9との間に電圧が印加されると、共通電極9には複数の第1のスリット17、第2のスリット18及び第3のスリット19が形成されているため、第1のスリット17、第2のスリット18及び第3のスリット19の各隙間には何れも横方向の電界を生成する。これらの横電界により、液晶層3の分子が平面内で回転する。よって、複数の第1のスリット17上にある液晶層3の分子のみならず、一对の第2のスリット1

10

20

30

40

50

8 及び第 3 のスリット 19 上にある液晶層 3 の分子も表示に寄与し、視野率の改善、開口率の向上を図れる。

【0030】

なお、画素電極 7 は、左右のデータライン 5 , 5 と同一平面上に左右のデータライン 5 , 5 に沿って直線的に延びる左右の縁部 7 a , 7 b を有する。

【0031】

図 2 及び図 3 に示すように、一方の基板 1 側には、共通電極 9 及び層間絶縁層 8 上には配向膜 20 が形成され、液晶層 3 の液晶分子を基板面に平行に配置する。一方、他方の基板 2 の液晶層 3 側に偏光板 21 が配置され、偏光板 21 の液晶層 3 側には配向膜 22 が形成されている。偏光板 21 と基板 2 との間の所定領域、即ち、スイッチング素子 6 が形成されている領域を覆うことができるように遮光膜 23 が形成され、スイッチング素子の誤作動を防止する。

10

【0032】

第 1 の実施形態において画素電極 7 と共通電極 9 とは、図 1 に示す場合のみならず、共通電極 9 が図示した例と左右対称の形状を有していてもよい。この場合、第 3 のスリット 19 が、右のデータライン 5 と最も右寄りの第 1 のスリット 17 との間に形成される。一对の第 2 のスリット 18 が、平面視で、左のデータライン 5 と上の走査ライン 4 と最も左寄りの第 1 のスリット 17 との間と、左のデータライン 5 と下の走査ライン 4 と最も左寄りの第 1 のスリット 17 との間に、それぞれ分離して形成される。その際、一对の第 2 のスリット 18、第 3 のスリット 19 のそれぞれは、何れも図 1 に示すパターンとは左右逆

20

【0033】

また図示した例では、層間絶縁層 8 の上側に共通電極 9 を設け、層間絶縁層 8 の下側に画素電極 7 を設けているが、画素電極 7 と共通電極 9 との層間絶縁層 8 に対する上下関係を逆にして、層間絶縁層 8 の上側に第 1 乃至第 3 のスリットを有する画素電極 7 を設け、層間絶縁層 8 の下側にべた状の共通電極 9 を設けるようにしても良い。その場合、図 4 として図 2 の変形例に係る断面を示すように、ドレイン電極 6 c と画素電極 7 とは柱状配線部 7 f により接続される。

【0034】

(第 2 の実施形態)

30

図 5 は第 2 の実施形態に関する液晶表示素子の平面図である。なお、第 1 の実施形態と同一の部材には同一の符号を付してある。図 5 のII-II線に沿う断面図、図 5 のIII-III線に沿う断面図は、それぞれ図 2、図 3 と同様である。

【0035】

第 2 の実施形態では、第 1 の実施形態とは共通電極のスリットのパターンが異なる。即ち、第 2 の実施形態では、共通電極 9 のうち本体部 9 c に形成されている複数の第 1 のスリットが列方向に延びる「く」の字形状のスリットが形成されている点で異なる。つまり、図 1 における折れ曲がり部を有さない点で異なる。

【0036】

複数の第 1 のスリット 27 は、それぞれが列方向に延びており、概略「く」の字形状を有している。即ち、複数の第 1 のスリット 27 は、列方向に対し異なる角度で延びた第 1 の延長部 27 b と第 2 の延長部 27 c とが屈曲部 27 a で連結してなる。換言すれば、共通電極 9 の本体部 9 c には、列方向のほぼ中央で屈曲して列方向に対してそれぞれ所定角度で傾斜する向きが異なる。よって、単位領域毎に第 1 のスリット 27 のそれぞれが行方向に並んで設けられている。

40

【0037】

一对の第 2 のスリット 28 は、第 1 の実施形態と同様、複数の第 1 のスリット 27 のうち最も右寄りの第 1 のスリット 27 と本体部 9 c の右縁部との間に形成される。第 2 のスリットの一方 28 は、一方の走査ライン 4 側に、第 1 のスリット 27 における屈曲部 27 a を含まず第 1 の延長部 27 b の先端部の形状を含んだ形状を有する。第 2 のスリットの

50

他方 28 は、一方の走査ライン 4 側に、第 1 のスリット 27 における屈曲部 27 a を含まず第 2 の延長部 27 c の先端部の形状を含んだ形状となる。

【0038】

第 3 のスリット 29 は、第 1 の実施形態と同様、複数の第 1 のスリット 27 のうち最も右寄りの第 1 のスリット 27 と本体部 9 c の左縁部との間に形成される。第 3 のスリット 29 は、第 1 のスリット 27 における屈曲部 27 a と同様の屈曲部 29 a を含み第 1 の延長部 27 b 及び第 2 の延長部 27 c の先端部を含まない形状となる。

【0039】

この実施形態においても、画素電極 7 と共通電極 9 との間に電圧が印加されると、共通電極 9 には複数の第 1 のスリット 27、一对の第 2 のスリット 28 及び第 3 のスリット 29 が形成されているため、第 1 のスリット 27、一对の第 2 のスリット 28 及び第 3 のスリット 29 の各隙間には何れも横方向の電界を生成する。これらの横電界により、液晶層 3 の分子が平面内で回転する。よって、複数の第 1 のスリット 27 上にある液晶層 3 の分子のみならず、一对の第 2 のスリット 28 及び第 3 のスリット 29 上にある液晶層 3 の分子も表示に寄与し、視野率の改善、開口率の向上を図れる。

【0040】

第 2 の実施形態においても、画素電極 7 と共通電極 9 とは、図 5 に示す場合のみならず、共通電極 9 が図示した例と左右対称の形状を有していてもよい。この場合、一对の第 2 のスリット 28 が、平面視で、左のデータライン 5 と上の走査ライン 4 と最も左寄りの第 1 のスリット 27 との間と、左のデータライン 5 と下の走査ライン 4 と最も左寄りの第 1 のスリット 27 との間に、それぞれ形成される。第 3 のスリット 29 が、右のデータライン 5 と最も右寄りの第 1 のスリット 27 との間に形成される。一对の第 2 のスリット 28、第 3 のスリット 29 は図示したパターンとは左右対称となる。

また図示した例では、層間絶縁層 8 の上側に共通電極 9 を設け、層間絶縁層 8 の下側に画素電極 7 を設けているが、画素電極 7 と共通電極 9 との層間絶縁層 8 に対する上下関係を逆にして、層間絶縁層 8 の上側に第 1 乃至第 3 のスリットを有する画素電極 7 を設け、層間絶縁層 8 の下側にべた状の共通電極 9 を設けるようにしても良い点は、第 1 の実施形態と同様である。

【0041】

第 1 及び第 2 の実施形態においても、第 1 のスリット 17、27 のそれぞれは、列方向に最も長く伸びており、一对の第 2 のスリット 18、28 のそれぞれは第 1 のスリット 17、27 のそれぞれよりも短く、第 1 のスリット 17、27 の上下端部と同様上下側の走査ライン 4 近くまで伸びているが、一对の第 2 のスリット 18、28 のそれぞれは、第 1 のスリット 17、27 のそれぞれの屈曲部 17 a、27 a までは延びていない。逆に、第 3 のスリット 19、29 は、第 1 のスリット 17、27 のそれぞれの上下端部まで延びていない。これらは、一对の第 2 のスリット 18、28 及び第 3 のスリット 19、29 が、共通電極 9 で複数の第 1 のスリット 17、27 が設けられないような大きさを有する領域に設けられ、その領域を有効活用するためである。

【0042】

(第 3 の実施形態)

第 3 の実施形態について説明する。第 3 の実施形態は第 1 及び第 2 の実施形態とは共通電極に設けられるスリットのパターンが異なる。その他の点は第 1 及び第 2 の実施形態と同様であるので、説明を省略する。

【0043】

図 6 は、第 3 の実施形態に関する液晶表示素子の平面図である。図 1 及び図 5 と同一のものには同一の符号を付してある。共通電極 9 は、第 1 及び第 2 の実施形態と同様、縦周縁部 9 a、横周縁部 9 b 及び本体部 9 c を有している。また、断面の積層構造についても第 1 及び第 2 の実施形態とほぼ同様である。

【0044】

第 3 の実施形態では、共通電極 9 の本体部 9 c には、第 1 の開口部 31 と第 2 の開口部

10

20

30

40

50

３２とが複数のペアで構成される第１のスリット３０と、一対の第２のスリット３３と、第３のスリット３５とが形成されている。

【００４５】

第１のスリット３０は、単位領域毎に、第１の開口部３１及び第２の開口部３２が、それぞれ、一方の走査ライン、図示では下側の走査ライン４側から他方の走査ライン、図示では上側の走査ライン４側に向けて行方向に沿って互いに平行に形成されて構成されている。第１の開口部３１及び第２の開口部３２は、何れも、一端部３１ａ、３２ａが一方のデータライン、図示では右側のデータライン５側にあり、他端部３１ｂ、３２ｂが他方のデータライン、図示では右側のデータライン５側にある。第１の開口部３１は、他端部３１ｂが一端部３１ａより他方の走査ライン、図示では上側の走査ライン４側に寄るよう走査ライン４に沿って傾斜、図示では左上に傾斜して延びているのに対し、第２の開口部３２は、一端部３２ａが他端部３２ｂより他方の走査ライン、図示では上側の走査ライン４側に寄るよう走査ライン４に沿って傾斜、図示では左下に傾斜して延びている。複数の第１の開口部３１はそれぞれ一方及び他方のデータライン５に沿って順に連続して形成され、複数の第２の開口部３２はそれぞれ一方及び他方のデータライン５に沿って順に連続して形成されている。

10

【００４６】

一対の第２のスリット３３のうち、一方３３ａは、複数の第１の開口部３１のうち最も一方の走査ライン４側にある第１の開口部３１と本体部９ｃの下縁部との間、即ち一方の走査ライン側縁部に形成され、第２のスリットの他方３３ｂは、複数の第２の開口部３２のうち最も他方の走査ライン４側にある第２の開口部３２と本体部９ｃの上縁部との間、即ち他方の走査ライン側縁部に、それぞれ分離して形成される。一方の第２のスリット３３ａは第１の開口部３１の一部、即ち他端部３１ｂを含み一端部３１ａを含まない形状を有する。他方の第２のスリット３３ｂは第２の開口部３２の一部、即ち他端部３２ｂを含み一端部３２ａを含まない形状を有する。

20

【００４７】

第３のスリット３５は、一方及び他方のデータライン５に沿って順に連続して形成された複数の第１の開口部３１のうち最も第２の開口部３２寄りの第１の開口部３１と一方及び他方のデータライン５に沿って順に連続して形成された複数の第２の開口部３２のうち最も第１の開口部３１寄りの第２の開口部３２との間に形成される。第３のスリット３５は、一方のデータライン５側に２つの端部３５ａ、３５ｂを分離して有し、一方の端部３５ａから行方向に沿って第１の開口部３１に平行に延び、他方の端部３５ｂから行方向に沿って第２の開口部３２に平行に延び、各端部３５ａ、３５ｂと逆側のそれぞれの部位３５ｃ同士が一方及び他方のデータライン５から離れた位置においてつながっている。

30

【００４８】

複数の第１のスリット３０のそれぞれの行方向の幅は一対の第２のスリット３３のそれぞれの行方向の幅より長く、図示する例では、一対の第２のスリット３３の何れも、左のデータライン５近くまで延びているが、右のデータライン５近くまで延びていない。第３のスリット３５は図示した例では、右のデータライン５側に形成されてＶ字状の形状を有している。

40

【００４９】

第３の実施形態においても、複数の第１のスリット３０が形成されていない領域に、一対の第２のスリット３３及び第３のスリット３５が形成されている。よって、複数の第１のスリット３０、一対の第２のスリット３３及び第３のスリット３５の各隙間には、何れも画素電極７との間で横方向の電界を生成する。これらの横電界により、液晶層３の分子が平面内で回転するため、複数の第１のスリット３０上にある液晶層３の分子のみならず、一対の第２のスリット３３及び第３のスリット３５上にある液晶層３の分子も表示に寄与し、視野率の改善、開口率の向上を図ることができる。

【００５０】

第３の実施形態においても、画素電極７と共通電極９とは、図６に示す場合のみならず

50

、共通電極 9 が図示した例と左右対称の開口パターンを有していてもよい。この場合、第 3 のスリット 3 5 が、左のデータライン 5 と第 1 のスリット 3 0 のうち対向する第 1 の開口部 3 1 及び第 2 の開口部 3 2 との間に形成される。一对の第 2 のスリット 3 3 が、平面視で、右のデータライン 5 と下の走査ライン 4 と最も下寄りの第 1 のスリット 3 0 即ち第 1 の開口部 3 1 との間と、右のデータライン 5 と上の走査ライン 4 と最も上寄りの第 1 のスリット 3 0 即ち第 2 の開口部 3 2 との間に、それぞれ形成される。

また図示した例では、層間絶縁層 8 の上側に共通電極 9 を設け、層間絶縁層 8 の下側に画素電極 7 を設けているが、画素電極 7 と共通電極 9 との層間絶縁層 8 に対する上下関係を逆にして、層間絶縁層 8 の上側に第 1 乃至第 3 のスリットを有する画素電極 7 を設け、層間絶縁層 8 の下側にべた状の共通電極 9 を設けるようにしても良い点は、第 1 の実施形態及び第 2 の実施形態と同様である。

【 0 0 5 1 】

以上幾つかの実施形態を説明したが、図示する画素電極 7 の開口パターン、特に、第 1 のスリットの数 は任意であり、隣り合う走査ライン 4 及びデータライン 5 の間隔などにより決定され、図示したものに限定されない。

例えば、図 1 に示す実施形態において、画素電極 7 は、下側の走査ライン 4 上に張り出すように形成されていてもよい。

【図面の簡単な説明】

【 0 0 5 2 】

【図 1】第 1 の実施形態に関する液晶表示素子の平面図である。

【図 2】図 1 のII-II線に沿う断面図である。

【図 3】図 1 のIII-III線に沿う断面図である。

【図 4】図 2 の変形例に係る断面図である。

【図 5】第 2 の実施形態に関する液晶表示素子の平面図である。

【図 6】第 3 の実施形態に関する液晶表示素子の平面図である。

【符号の説明】

【 0 0 5 3 】

1, 2 : 基板

3 : 液晶層

4 : 走査ライン

5 : データライン

6 : TFT (スイッチング素子)

6 a : ゲート電極

6 b : ソース電極

6 c : ドレイン電極

6 d : ゲート絶縁膜

6 e : i 型半導体層

6 f : エッチングストッパー層

6 g, 6 h : オーミックコンタクト層

7 : 画素電極 (第 1 の電極)

7 a : 画素電極の左縁部

7 b : 画素電極の右縁部

7 c : 画素電極の下縁部

7 d : 画素電極の上縁部

7 f : 柱状配線部

8 : 層間絶縁層 (第 1 の絶縁膜)

9 : 共通電極 (第 2 の電極)

9 a : 共通電極の縦周縁部

9 b : 共通電極の横周縁部

9 c : 共通電極の本体部

10

20

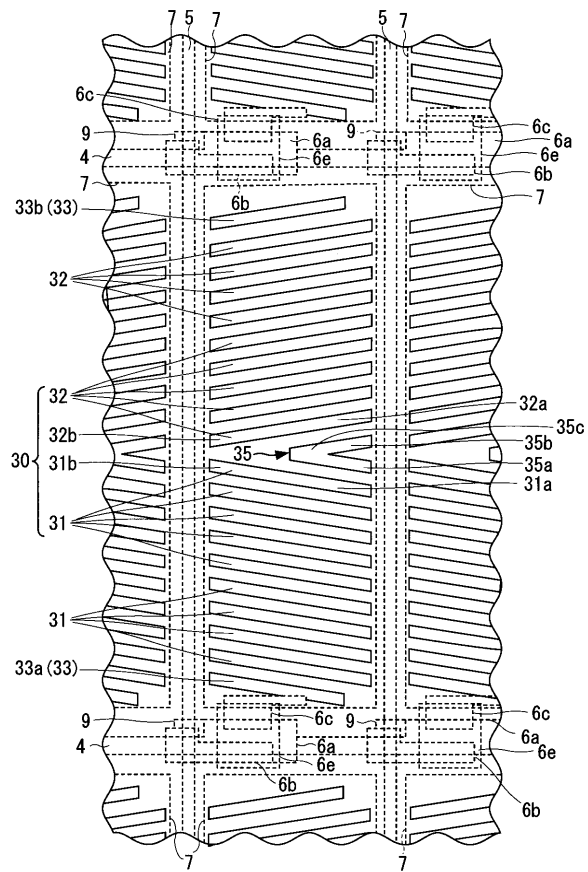
30

40

50

10 : 絶縁層 (第2の絶縁膜)	
17 : 第1のスリット	
17a : 第1のスリットの屈曲部	
17b , 17c : 第1のスリットの延長部	
17d , 17e : 第1のスリットの一端部、他端部 (上端部、下端部)	
18 : 第2のスリット	
18b , 18c : 第2のスリットの延長部	
19 : 第3のスリット	
19a : 第3のスリットの屈曲部	
19b , 19c : 第3のスリットの延長部	10
20 : 配向膜	
21 : 偏光板	
22 : 配向膜	
23 : 遮光膜	
27 : 第1のスリット	
27a : 第1のスリットの屈曲部	
27b : 第1のスリットの第1の延長部	
27c : 第1のスリットの第2の延長部	
28 : 第2のスリット	
29 : 第3のスリット	20
29a : 屈曲部	
30 : 第1のスリット	
31 : 第1の開口部	
31a : 第1の開口部の一端部	
31b : 第1の開口部の他端部	
32 : 第2の開口部	
32a : 第2の開口部の一端部	
32b : 第2の開口部の他端部	
33 , 33a , 33b : 第2のスリット	
35 : 第3のスリット	30
35a , 35b : 第3のスリットの端部	
35c : 第3のスリットの部位	

【図 6】



フロントページの続き

(56)参考文献 国際公開第01/18597(WO,A1)
特開2002-244145(JP,A)
特開2007-298976(JP,A)

(58)調査した分野(Int.Cl.,DB名)
G02F 1/1343

专利名称(译)	液晶显示元件		
公开(公告)号	JP5054656B2	公开(公告)日	2012-10-24
申请号	JP2008277372	申请日	2008-10-28
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
当前申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	下牧伸一		
发明人	下牧 伸一		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134363 G02F1/133707		
FI分类号	G02F1/1343		
F-TERM分类号	2H092/GA13 2H092/GA17 2H092/GA29 2H092/JA26 2H092/JA46 2H092/JB05 2H092/NA07		
其他公开文献	JP2010107595A JP2010107595A5		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示元件，其提高每个像素的光透射率以改善孔径比。ŽSOLUTION：数据线5,5;第一电极7形成在与数据线5,5相同的平面上的数据线5,5之间;第二电极9，通过第一绝缘膜形成在数据线5,5和第一电极上;通过第二绝缘膜在同一衬底上形成。多个第一狭缝17各自具有与一条数据线5相邻的弯曲部分17a，以及与弯曲部分17a相比都远离一条数据线5的一个端部和另一个端部17d，17e;在第一电极5和最靠近一条数据线5的第一缝隙17之间分别形成一对第二缝隙18，第二缝隙各自具有包含不包含零的部分的形状。第一狭缝17中的弯曲部分17a对应于一个端部17d或另一个端部17e。Ž

【图5】

