

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4916770号
(P4916770)

(45) 発行日 平成24年4月18日 (2012. 4. 18)

(24) 登録日 平成24年2月3日 (2012. 2. 3)

(51) Int. Cl.

F I

GO 2 F 1/1343 (2006. 01)

GO 2 F 1/1343

GO 2 F 1/1368 (2006. 01)

GO 2 F 1/1368

GO 2 F 1/1335 (2006. 01)

GO 2 F 1/1335 5 2 0

請求項の数 16 (全 22 頁)

(21) 出願番号 特願2006-141322 (P2006-141322)
(22) 出願日 平成18年5月22日 (2006. 5. 22)
(65) 公開番号 特開2007-310273 (P2007-310273A)
(43) 公開日 平成19年11月29日 (2007. 11. 29)
審査請求日 平成20年10月20日 (2008. 10. 20)

(73) 特許権者 000006013
三菱電機株式会社
東京都千代田区丸の内二丁目7番3号
(74) 代理人 100103894
弁理士 冢入 健
(72) 発明者 永野 慎吾
東京都千代田区丸の内二丁目7番3号 三
菱電機株式会社内

審査官 藤田 都志行

最終頁に続く

(54) 【発明の名称】 液晶表示装置、及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

対向配置された第1基板と前記第2基板との間に挟持された液晶層とを備え、
1画素内に反射部と、透過部とを備える液晶表示装置であって、
前記第1基板が、
前記透過部に設けられた櫛型の透過共通電極と、
前記透過部において前記透過共通電極と平行に対向配置され、前記透過共通電極との間
で横方向電界を生じさせる櫛型の透過画素電極と、
前記反射部に設けられた反射画素電極と、
前記反射部に設けられ、前記反射画素電極の上層側に絶縁膜を介して対向するよう配置
された反射共通電極と、を備え、
前記反射共通電極にスリットが形成され、前記スリットによって、前記反射共通電極と
前記反射画素電極との間に、斜め方向電界が生じ、
前記反射共通電極のスリットが設けられている方向のラビング方向に対する角度と、前
記櫛型の透過画素電極の櫛歯が設けられている方向の前記ラビング方向に対する角度とが
異なっている液晶表示装置。

【請求項 2】

前記反射共通電極が透明導電膜によって形成され、
前記反射画素電極が前記絶縁膜を介して前記反射共通電極の下層に配置され、
前記反射画素電極の表面が金属膜によって形成されている請求項1に記載の液晶表示装

10

20

置。

【請求項 3】

前記反射画素電極が、前記画素に設けられたスイッチング素子の電極から延在されている請求項 1 又は 2 のいずれかに記載の液晶表示装置。

【請求項 4】

前記透過画素電極が前記反射画素電極を介して前記スイッチング素子に接続されている請求項 3 に記載の液晶表示装置。

【請求項 5】

前記透過共通電極と前記反射共通電極とが同じ材料によって形成されている請求項 1 乃至 4 のいずれかに記載の液晶表示装置。

10

【請求項 6】

前記透過共通電極と前記反射共通電極とが、同じ透明導電膜によって形成されている請求項 5 に記載の液晶表示装置。

【請求項 7】

前記透過画素電極が前記透過共通電極、及び前記反射共通電極と同じ材料によって形成されている 5 又は 6 に記載の液晶表示装置。

【請求項 8】

前記画素内に設けられたコンタクトホールを介して、前記透過共通電極と前記反射共通電極とが補助容量電極に接続されている請求項 1 乃至 7 のいずれかに記載の液晶表示装置。

20

【請求項 9】

前記反射部において、

前記反射共通電極が、前記画素の両側に設けられた配線と絶縁膜を介して重複するよう、延在されている請求項 1 乃至 8 のいずれかに記載の液晶表示装置。

【請求項 10】

前記透過部において、

前記透過共通電極が、前記画素の両側に設けられた配線と絶縁膜を介して重複するよう、延在されている請求項 1 乃至 9 のいずれかに記載の液晶表示装置。

【請求項 11】

前記反射画素電極が、少なくとも上層と下層とを有する積層構造であり、

30

前記反射画素電極と前記透過画素電極とを接続するコンタクトホールにおいて、前記反射画素電極の前記上層が除去され、前記下層が露出している請求項 1 乃至 10 のいずれかに記載の液晶表示装置。

【請求項 12】

前記反射部、及び前記透過部の少なくとも一方がマルチドメイン化されていることを特徴とする請求項 1 乃至 11 に液晶表示装置。

【請求項 13】

前記反射画素電極の下地膜に凹凸形状が形成されていることを特徴とする請求項 1 乃至 12 のいずれかに記載の液晶表示装置。

【請求項 14】

40

前記凹凸形状が半導体膜、又は金属膜によって形成されていることを特徴とする請求項 13 に記載の液晶表示装置。

【請求項 15】

対向配置された第 1 基板と前記第 2 基板との間に挟持された液晶層とを備え、

1 画素内に反射部と、透過部とを備える液晶表示装置であって、

前記第 1 基板上に設けた第 1 の導電膜によって、第 1 の配線を形成する工程と、

前記第 1 の配線の上に、第 1 の絶縁膜、及び半導体膜を形成する工程と、

前記第 1 の絶縁膜、及び前記半導体膜の上に設けた第 2 の導電膜によって、前記第 1 の絶縁膜を介して前記第 1 の配線と交差する第 2 の配線と、前記反射部に配置されるスリットを有する反射画素電極とを形成する工程と、

50

前記第2の配線、及び前記反射画素電極の上に、第2の絶縁膜を形成する工程と、
前記第2の絶縁膜の上に設けた第3の導電膜によって、前記透過部に設けられた楕型の透過共通電極と、前記反射部に設けられた反射共通電極とを形成する工程とを備え、
前記透過部では、前記第2の導電膜、又は前記第3の導電膜によって形成された楕型の透過画素電極が、前記透過共通電極と平行に対向配置され、当該透過画素電極と当該透過共通電極との間で、横方向電界が生じるよう、前記透過共通電極をパターンニングし、
前記反射部では、前記反射画素電極に設けられたスリットによって前記反射画素電極と前記反射共通電極との間で、斜め方向電界が生じるよう、前記反射共通電極をパターンニングしており、

前記楕型の透過画素電極の楕歯の方向と前記反射画素電極のスリットの方向が異なる方向になるようパターンニングされている液晶表示装置の製造方法。

10

【請求項16】

前記透過画素電極が前記第3の導電膜によって形成され、
前記第2の絶縁膜を形成する工程では、前記画素内に、前記透過画素電極までのコンタクトホールが形成され、
前記コンタクトホールを介して、前記透過画素電極と前記反射画素電極が接続されている請求項15に記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

20

本発明は、液晶表示装置及びその製造方法に関し、特に詳しくは、1画素内に反射部と透過部とを備える液晶表示装置とその製造方法に関する。

【背景技術】

【0002】

現在、1画素内に、反射部と、透過部とを有する半透過型の液晶表示装置が提案されている。この半透過型液晶表示装置は、明所では、その周囲の外光を光源として使用する。具体的には、画素内に設けた反射部で周囲の外光を視認側へと反射させて表示を行なう。また、半透過型液晶表示装置は、暗所では、主に背面に設けられたバックライト等を光源として使用している。具体的には、画素内に設けられた透過部において、バックライトからの光が視認側に通過する。このように、半透過型液晶表示装置では、背面光源からの光、また外部からの周辺光の双方を用いて表示を行なうことができる。これにより、どのような周囲光下でも視認性の高い表示を行なうことができる。従って、半透過型液晶表示装置は、主として、屋内のみならず屋外でも使用される携帯電話の表示ディスプレイとして実用化されている。

30

【0003】

ところで、現在実用化されている半透過型液晶表示装置の多くは、ホモジニアス配向の液晶セルを縦方向電界によって駆動するECB(Electrically Controlled Birefringence)モードを採用している。一方、透過型の液晶表示パネルでは、視野角に広いIPS(In Plane Switching)やVA(Vertical Alignment)を始めとする視野角の広いモードを採用している。従って、液晶モニタや液晶テレビ用の透過型液晶表示パネルとして広く普及しているIPSやVAと比べて、半透過型液晶表示装置では、視野角が狭いという問題点を有している。

40

【0004】

そこで、半透過型の液晶表示装置において、広視野角を実現できる技術が開示されている(特許文献1、特許文献2)。これらの文献では、広視野角を実現できる横電界駆動方式の表示モードの一つであるIPSを用いている。さらに、IPS方式と異なる駆動方式として、FFS(Fringe Field Switching)を用いた液晶表示装置も開示されている。

【特許文献1】特開2003-344837号公報

50

【特許文献2】特開2005-106967号公報

【非特許文献1】IDW/AD'05 LCTp1-3、p103-106

【発明の開示】

【発明が解決しようとする課題】

【0005】

特許文献1では、液晶を横電界駆動するように、交互に配置された櫛歯状の画素電極、及び共通電極を形成している。そして、画素電極、共通電極の下層には絶縁膜を介して一部に反射板を配置している。この反射板を配置した領域を反射部とし、反射板を形成しない領域を透過部としている。従って、反射部では、横方向電界で駆動された液晶で制御される光が、反射板で反射され、視認側に出射する。一方、透過部では、バックライトから

10

【0006】

特許文献2では、液晶を横電界駆動するように、交互に配置された櫛歯状の画素電極、及び共通電極を形成している。そして、画素電極、及び共通電極を光を反射する金属材料で形成している。従って、反射表示では、画素電極上の液晶分子で制御された光を利用している。また、透過表示では、従来と同様に、櫛歯電極間の横電界で制御された光を利用している。

【0007】

非特許文献1で用いられているFFSモードの動作原理を簡単に説明する。一般的な、FFSモードでは、共通電極の上層に、画素電極を配置している。共通電極と画素電極との間には、絶縁膜が配置されている。そして、画素電極がスリット状に加工されている。画素電極のスリット側の端部と共通電極との間には斜め方向のフリンジ電界が発生する。このフリンジ電界を利用して液晶分子を駆動して、表示を行なっている。そして、非特許文献1では、共通電極の一部を透明導電膜で形成し、残りの一部を反射導電膜で形成している。これにより、一画素内に反射部と透過部とが形成された半透過型液晶表示装置を実現している。

20

【0008】

しかしながら、上記の文献で示されている半透過型液晶表示装置では、下記の問題点が生じてしまう。例えば、特許文献1の構成において、反射板は一般的に、反射率の高いAl合金などで形成される。従って、櫛歯状の画素電極、及び共通電極の間では、反射板が悪影響を及ぼしてしまうという問題点がある。すなわち、櫛歯電極間の液晶駆動電界が、下層に配置される反射板によって影響を受けてしまう。そのため、反射部における液晶分子の制御が困難となり、良好な表示品位を得る事が困難となってしまう。

30

【0009】

また、特許文献2の構成では、櫛歯電極上を反射部として利用している。櫛歯電極上では、櫛歯電極間の電界によって液晶分子が動きにくい。従って、良好な反射特性を得るためには、櫛歯電極を3次元的に加工する必要がある。そのため、工程を追加しなければならず、技術的な困難度が高くなってしまう。また、製造に有する工程数が増加してしまうため、生産性が低下してしまう。

【0010】

40

また、非特許文献1の構成では、画素に透過部を形成するため、共通電極と画素電極の2層を透明導電膜で形成する必要が生じてしまう。さらに、画素に反射部を形成するため、共通電極の一部に反射板を追加する必要が生じてしまう。従って、通常の半透過型液晶表示装置のアレイ工程に比べて、製造工程数が増加してしまう。よって、生産性が低下してしまう。このように、従来の液晶表示装置では、良好な表示品位を有する液晶表示装置を得ることが困難であるという問題点が生じてしまう。

【0011】

本発明は、上記のような事情を背景としてなされたものであり、本発明の目的は、良好な表示品位を有する液晶表示装置、及びその製造方法を提供することを目的とする。

【課題を解決するための手段】

50

【0012】

本発明の第1の態様にかかる液晶表示装置は、対向配置された第1基板と前記第2基板との間に挟持された液晶層とを備え、1画素内に反射部と、透過部とを備える液晶表示装置であって、前記第1基板が、前記透過部に設けられた櫛型の透過共通電極と、前記透過部において前記透過共通電極と平行に対向配置され、前記透過共通電極との間で横方向電界を生じさせる櫛型の透過画素電極と、前記反射部に設けられた反射画素電極と、前記反射部に設けられ、前記反射画素電極の上層側に絶縁膜を介して対向するよう配置された反射共通電極と、を備え、前記反射共通電極にスリットが形成され、前記スリットによって、前記反射共通電極と前記反射画素電極との間に、斜め方向電界が生じ、前記反射共通電極のスリットが設けられている方向のラビング方向に対する角度と、前記櫛型の透過画素電極の櫛歯が設けられている方向の前記ラビング方向に対する角度とが異なっているものである。

10

【発明の効果】

【0013】

本発明によれば、本発明の目的は、良好な表示品位を有する液晶表示装置、及びその製造方法を提供することである。

【発明を実施するための最良の形態】

【0014】

以下に、本発明を適用可能な実施の形態の説明をする。以下の説明は、本発明の実施形態についてのものであり、本発明は以下の実施形態に限定されるものではない。

20

【0015】

実施の形態1.

本発明の実施の形態1にかかる液晶表示装置について図1を参照して説明する。図1は、本実施の形態にかかる液晶表示装置に用いられるアレイ基板110の構成を示す正面図である。本実施の形態にかかる液晶表示装置は、反射部及び透過部とを有する液晶表示パネルを備える半透過型液晶表示装置である。

【0016】

本実施の形態にかかる液晶表示装置は、アレイ基板110を有している。アレイ基板110は、例えば、薄膜トランジスタアレイ基板（以下、TFTアレイ基板）などのアレイ基板である。アレイ基板110には、表示領域111と表示領域111を囲むように設けられた額縁領域112とが設けられている。この表示領域111には、複数のゲート配線（走査信号線）22と複数のソース配線（表示信号線）63とが形成されている。複数のゲート配線22は平行に設けられている。同様に、複数のソース配線63は平行に設けられている。ゲート配線22と、ソース配線63とは、互いに交差するように形成されている。ゲート配線22とソース配線63とは直交している。そして、隣接するゲート配線22とソース配線63とで囲まれた領域が画素117となる。従って、アレイ基板110では、画素117がマトリクス状に配列される。

30

【0017】

さらに、アレイ基板110の額縁領域112には、走査信号駆動回路115と表示信号駆動回路116とが設けられている。ゲート配線22は、表示領域111から額縁領域112まで延設されている。そして、ゲート配線22は、アレイ基板110の端部で、走査信号駆動回路115に接続される。ソース配線63も同様に表示領域111から額縁領域112まで延設されている。そして、ソース配線63は、アレイ基板110の端部で、表示信号駆動回路116と接続される。走査信号駆動回路115の近傍には、外部配線118が接続されている。また、表示信号駆動回路116の近傍には、外部配線119が接続されている。外部配線118、119は、例えば、FPC（Flexible Printed Circuit）などの配線基板である。

40

【0018】

外部配線118、119を介して走査信号駆動回路115、及び表示信号駆動回路116に外部からの各種信号が供給される。走査信号駆動回路115は外部からの制御信号に

50

に基づいて、ゲート信号（走査信号）をゲート配線 2 2 に供給する。このゲート信号によって、ゲート配線 2 2 が順次選択されていく。表示信号駆動回路 1 1 6 は外部からの制御信号や、表示データに基づいて表示信号をソース配線 6 3 に供給する。これにより、表示データに応じた表示電圧を各画素 1 1 7 に供給することができる。なお、走査信号駆動回路 1 1 5 と表示信号駆動回路 1 1 6 は、アレイ基板 1 1 0 上に配置される構成に限られるものではない。例えば、TCP（Tape Carrier Package）により駆動回路を接続してもよい。

【0019】

液晶表示装置の場合、ゲート配線 2 2 及びソース配線 6 3 の他に、補助容量を形成するための補助容量配線が形成される。補助容量配線もゲート配線 2 2 やソース配線 6 3 と同様に表示領域 1 1 1 から額縁領域 1 1 2 まで延設されている。これによって、外部から共通電位を画素 1 1 7 に供給することができる。

10

【0020】

画素 1 1 7 内には、少なくとも 1 つの薄膜トランジスタ（TFT）が形成されている。TFT はソース配線 6 3 とゲート配線 2 2 の交差点近傍に配置される。例えば、この TFT が画素電極に表示電圧を供給する。すなわち、ゲート配線 2 2 からのゲート信号によって、スイッチング素子である TFT がオンする。これにより、ソース配線 6 3 から、TFT のドレイン電極に接続された画素電極に表示電圧が印加される。そして、画素電極と、共通電極との間に、表示電圧に応じた電界が生じる。この画素電極及び共通電極の構成については後述する。なお、アレイ基板 1 1 0 の表面には、配向膜（図示せず）が形成されている。

20

【0021】

さらに、TFT アレイ基板には、対向基板が対向して配置されている。対向基板は、例えば、カラーフィルタ基板であり、視認側に配置される。対向基板には、カラーフィルタ、ブラックマトリクス（BM）、及び配向膜等が形成されている。そして、アレイ基板 1 1 0 と対向基板との間に液晶層が挟持される。すなわち、アレイ基板 1 1 0 と対向基板との間には液晶が注入されている。さらに、アレイ基板 1 1 0 と対向基板との外側の面には、偏光板、及び位相差板等などが設けられる。また、液晶表示パネルの反視認側には、バックライトユニット等が配設される。

【0022】

30

画素電極と共通電極との間の電界によって、液晶が駆動され、基板間の液晶の配向方向が変化する。これにより、液晶層を通過する光の偏光状態が変化する。すなわち、偏光板を通過して直線偏光となった光は、位相差板、及び液晶層とによって、偏光状態が変化する。具体的には、透過部では、TFT アレイ基板側に設けられた偏光板によって、バックライトユニットからの光が直線偏光になる。そして、この直線偏光が TFT アレイ基板側の位相差板、液晶層、及び対向基板側の位相差板を通過することによって、偏光状態が変化する。一方、反射部では、液晶表示パネルの視認側から入射した外光が、対向基板側の偏光板によって直線偏光になる。そして、この光が、対向基板側の位相差板、及び液晶層を往復することによって、偏光状態が変化する。

【0023】

40

そして、偏光状態によって、対向基板側の偏光板を通過する光量が変化する。すなわち、バックライトユニットから液晶表示パネルを透過する透過光、及び液晶表示パネルで反射される反射光のうち、視認側の偏光板を通過する光の光量が変化する。液晶の配向方向は、印加される表示電圧によって変化する。従って、表示電圧を制御することによって、視認側の偏光板を通過する光量を変化させることができる。すなわち、画素毎に表示電圧を変えることによって、所望の画像を表示することができる。

【0024】

具体的には、黒表示をする場合、位相差板と液晶層とによって、光を視認側の偏光板の吸収軸と略同じ振動方向（偏光面）を有する直線偏光にする。これにより、ほとんどの光が視認側の偏光板で遮光され、黒表示を行なうことができる。一方、白表示をする場合は

50

、位相差板と液晶層とによって、視認側の偏光板の吸収軸と略直交する方向の直線偏光、あるいは、円偏光等にする。これにより、光が視認側の偏光板を通過するため、白表示を行なうことができる。このように、ゲート信号、及びソース信号によって、画素毎に印加される表示電圧を制御する。これにより、液晶層の配向が変化して、偏光状態が表示電圧に応じてされる。よって、所望の画像を表示することができる。

【0025】

次に、本実施の形態にかかる液晶表示装置の画素構造について図2、及び図3を用いて説明する。図2は、液晶表示装置のアレイ基板110に設けられた画素構成を示す平面図である。図3は、図2のA-A線、B-B線、C-C線での構成を示す断面図である。ここで、A-A線は、ソース配線部の構成を示しており、B-B線は、反射部Sから透過部Tまでの構成を示しており、C-C線はTFT部の構成を示している。なお、図3では、左から順に、ソース配線部、反射部S、透過部T、及びTFT部の構成を示している。

10

【0026】

図2に示すように、画素は、ゲート配線22及びソース配線63に囲まれるように配置されている。この画素をマトリクス状に配列することによって、表示領域111が構成される。各画素は、透過部Tと、反射部Sとを備えている。すなわち、本実施の形態にかかる液晶表示装置は、1画素内に反射部Sと透過部Tとを備える半透過型液晶表示装置である。

【0027】

基板1は、例えば、透明なガラス基板である。基板1上には、ゲート電極21を備えたゲート配線22が設けられている。さらに、基板1上には、補助容量電極23を備えた補助容量配線24が形成されている。補助容量配線24とゲート配線22とは略平行に設けられている。図1では、補助容量配線24とゲート配線22とは、同じ横方向に形成されている。また、補助容量電極23は、補助容量配線24から延在されている。この補助容量電極23によって、一定期間電圧を保持することができる。すなわち、補助容量電極23によって保持容量が形成される。

20

【0028】

そして、補助容量配線24は、隣接する2本のゲート配線22の間に配置される。すなわち、ゲート配線22と補助容量配線24とが同じ本数だけ設けられ、交互に配置されている。ゲート電極21、ゲート配線22、補助容量電極23、補助容量配線24は、第1の導電膜によって形成されている。ゲート電極21、ゲート配線22、補助容量電極23、補助容量配線24は、同じ導電膜によって形成されているため、実質的に、同じ材料、同じ膜厚を有している。そして、第1の導電膜をパターンニングすることによって、ゲート電極21、ゲート配線22、補助容量電極23、補助容量配線24が形成される。

30

【0029】

さらに、ゲート電極21、ゲート配線22、補助容量電極23、補助容量配線24の上には、第1の絶縁膜3が形成されている。第1の絶縁膜3は、ゲート電極21、ゲート配線22、補助容量電極23、及び補助容量配線24を覆うように形成される。TFT部において、この第1の絶縁膜3がゲート絶縁膜となる。さらに、第1の絶縁膜3の上には、半導体能動膜4、及びオーミックコンタクト膜5が形成されている。半導体能動膜4、及びオーミックコンタクト膜5は、TFT部に配置される。すなわち、半導体能動膜4、及びオーミックコンタクト膜5はゲート電極21の上に配置される。半導体能動膜4の上にオーミックコンタクト膜5が形成される。

40

【0030】

ここで、TFT部において、オーミックコンタクト膜5の中央部が除去されている。従って、オーミックコンタクト膜5は、2つの領域に分割されている。この2つの領域の一方がTFTのソース領域となり、他方がドレイン領域となる。従って、2つの領域の一方の上には、ソース電極61が形成され、他方の上には、ドレイン電極62が形成されている。すなわち、半導体能動膜4のソース領域、及びドレイン領域の上に、オーミックコンタクト膜5が形成される。なお、ソース電極61とドレイン電極62は、第2の導電膜よ

50

り形成されている。そして、第2の導電膜は、例えば、2層の金属膜を積層することによって形成される。従って、ソース電極61、ソース配線63、及びドレイン電極62は、図3に示すように、第1層6aと第2層6bの2層から構成される。

【0031】

基板1上には、さらにソース電極61を有するソース配線63が形成されている。ソース配線63は、ゲート配線22と第1の絶縁膜3を介して直交するように配置されている。そして、隣接するゲート配線22、及び隣接するソース配線63とで囲まれた領域が画素となる。ソース電極61は、ソース配線63から延在されている。配線の交差部、及びソース配線63の一部分には、静電耐圧を向上させる目的で、半導体能動膜4、及びオーミックコンタクト膜5が残存している。ソース電極61、ドレイン電極62、及びソース配線63の上には、第2の絶縁膜7が形成されている。第2の絶縁膜7は、ソース電極61、ドレイン電極62、及びソース配線63を覆うように配置されている。

10

【0032】

次に反射部Sについて説明する。反射部Sでは、FFS (Fringe Field Switching) モードで表示を行なっている。反射部Sは、透過部TよりもTFT側に形成される。すなわち、反射部Sは、その画素のTFTと透過部Tとの間に、配置される。反射部Sには、反射画素電極65が形成されている。反射画素電極65はドレイン電極62から延在されている。すなわち、反射画素電極65は、第2の導電膜によって形成されている。従って、反射画素電極65も第1層6aと第2層6bの第2層から構成される。反射画素電極65は、補助容量電極23の上に形成される。すなわち、反射画素電極65と、補助容量電極23とは、第1の絶縁膜3を介して、少なくとも一部が重複するように配置される。換言すると、反射画素電極65と補助容量電極23とは、第1の絶縁膜3を挟んで対向配置される。そして、反射画素電極65と補助容量電極23との重複部分が、一定期間電圧を保持するための保持容量となる。なお、反射画素電極65は、少なくともその表面に、反射率の高い金属膜を有している。従って、第2の導電膜の表面層としては、Alなどの金属薄膜を用いることができる。従って、第2層6bには、Alを含む金属薄膜が使用される。

20

【0033】

反射画素電極65は、隣接するソース配線63間に配置される。ここで、反射画素電極65は、ソース配線63から所定の距離を隔てて配置される。例えば、反射画素電極65とソース配線63との隙間を $3\mu\text{m}\sim 10\mu\text{m}$ とすることができる。従って、反射画素電極65は、反射部Sのうちソース配線63との隙間を除いた略全面に配置される。

30

【0034】

反射画素電極65は、反射画素電極65の上には、第2の絶縁膜7が形成されている。第2の絶縁膜7は反射画素電極65を覆うように、配置されている。そして、第2の絶縁膜7の上には、反射共通電極66が形成されている。すなわち、反射共通電極66は、第2の絶縁膜7を挟んで、反射画素電極65と対向配置される。反射共通電極66は第3の導電膜を用いて形成される。

【0035】

さらに、反射共通電極66は、反射画素電極65との間で斜め方向電界を生じさせるため、スリット状に加工されている。すなわち、反射共通電極66には、ストライプ状の開口部が一定間隔で複数形成されている。これらの複数の開口部がスリットとなる。このスリットによって、反射共通電極66と、その下方の反射画素電極65との間で、基板1面に対して斜め方向の電界が生じる。ここで、スリットの幅、すなわち開口部の幅は、例えば、 $3\mu\text{m}\sim 6\mu\text{m}$ とすることができる。また、各スリットの方法は互いに平行であり、配線方向から傾いている。図1では、6つのスリットが形成されている。反射共通電極66は、反射画素電極65よりも大きい外形で形成されている。従って、反射共通電極66の大部分は、第2の絶縁膜7とを介して反射画素電極65と重複している。換言すると、反射共通電極66と反射画素電極65とは、第2の絶縁膜7を介して対向配置されている。

40

。

50

【0036】

さらに、反射共通電極66は、第2の絶縁膜7を介してソース配線63の大部分に重ねられている。すなわち、反射共通電極66が、画素の両側に設けられたソース配線63と第2の絶縁膜7を介して重複するよう、画素の外側まで延在されている。これにより、ソース配線63からの電界を有効に遮蔽することができる。このように、反射部Sでは、異なる導電層から構成される反射画素電極65と反射共通電極66とによって、液晶駆動用の電界を発生させている。スリットを設けているため、基板1面に対して斜め方向の電界が液晶を駆動する。よって、透過部Tでは、FFSモードで表示を行なうことができる。

【0037】

ここで、それぞれのスリットの方法は、ゲート配線22及びソース配線63から傾いている。すなわち、スリットは、ゲート配線22の方法とソース配線63の方法の間の方法となる。スリットの方法とラビング方法との成す角度は $\theta 1$ である。また、それぞれのスリットは同じ方法に設けられている。このスリットの下には、反射画素電極65が形成されている。このように反射共通電極66にスリットを形成することによって、容易に斜め電界を発生させることができる。このように、反射画素電極65と反射共通電極66とが異なる層で形成されているため、膜厚方法に対して斜めの電界が発生する。すなわち、反射部で生じる電界は、基板1面に対して斜め方法となる。この斜め方法電界に応じて液晶が駆動される。

【0038】

次に、透過部Tについて説明する。ここで、透過部Tでは、IPS(In Plane Switching)モードによって表示を行なっている。透過部Tには、透過画素電極91が形成されている。透過画素電極91は、第3の導電膜によって形成されている。透過画素電極91は、第1の絶縁膜3、及び第2の絶縁膜7の上に形成されている。そして、透過画素電極91は、第2の絶縁膜7に設けられたコンタクトホール81を介して、反射画素電極65と接続されている。すなわち、第2の導電膜からなる反射画素電極65と第3の導電膜からなる透過画素電極91は、一部が重複するように設けられている。具体的には、反射画素電極65の一部が、透過部Tまで延設されている。そして、この延設部分において、第2の絶縁膜7の一部を除去している。よって重複部分には、コンタクトホール81が形成される。このコンタクトホール81の上には、透過画素電極91が形成されている。従って、コンタクトホール81を介して、透過画素電極91と反射画素電極65が接続される。よって、透過画素電極91と反射画素電極65と表示電圧によって等電位となる。このように、透過画素電極91は、反射画素電極65を介して、TFEと接続されている。

【0039】

さらに、透過部Tには、第3の導電膜を用いて形成された透過共通電極92が形成されている。透過共通電極92は、反射共通電極66から延在されている。すなわち、透過共通電極92と反射共通電極66とが一体的に形成されている。透過画素電極91と透過共通電極92とは、それぞれ楕型に形成されている。すなわち、透過画素電極91、及び透過共通電極92は、複数の楕歯電極を有している。そして、透過画素電極91の楕歯電極と、透過共通電極92の楕歯電極とが所定の間隔を隔てて配置されている。透過画素電極91の楕歯電極と、透過共通電極92の楕歯電極とは交互に配置されている。すなわち、透過画素電極91の楕歯電極と、透過共通電極92とに設けられた楕歯電極が基板1面と平行な方法に対向配置されている。これにより、透過画素電極91と透過共通電極92との間に、基板1と平行方法の電界が発生する。

【0040】

ここで、透過共通電極92、及び反射共通電極66から構成される共通電極は、透過部に対応した開口部が設けられている。すなわち、透過共通電極92は、透過部Tを囲むように枠状に形成される。換言すると、共通電極の開口部が透過部Tとなる。そして、その透過部Tには、枠状の透過共通電極92からソース配線63の方法に楕歯電極が延在されている。

【0041】

このように、透過部Tでは、同じ第3の導電層によって形成された透過画素電極91と透過共通電極92とによって液晶駆動用の電界が生成される。これによって、液晶には、基板1面に対して平行方向の電界によって液晶が駆動する。すなわち、IPSモードでの表示を行なうことができる。また、透過共通電極92は、第2の絶縁膜7を介してソース配線63の大部分に重ねられている。すなわち、透過共通電極92が、画素の両側に設けられたソース配線63と第2の絶縁膜7を介して重複するよう、画素からはみ出すまで延在されている。これにより、ソース配線63からの電界を有効に遮蔽することができる。

【0042】

図2では、透過画素電極91は2つの櫛歯電極から構成されている。そして、ゲート配線22の方向に2つの櫛歯電極が並んで配置されている。さらに、透過画素電極91を構成する2つの櫛歯電極の間には、透過共通電極92を構成する櫛歯電極が設けられている。それぞれの櫛歯電極は、ソース配線63と平行に設けられている。透過画素電極91を構成する2つの櫛歯電極を外側を囲むように透過共通電極92がパターンニングされている。透過画素電極91と透過共通電極92とは、ゲート配線22の方向において、一定の間隔を隔てて配置されている。このように、櫛歯状の透過画素電極91と櫛歯状の透過共通電極92とを平行に対向配置することによって、ゲート配線22の方向に横方向電界を生じさせる。なお、櫛歯電極の方向と、ラビング方向との成す角度は $\theta 2$ である。

【0043】

ここで、透過共通電極92と反射共通電極66は、画素内において、補助容量電極23、又は補助容量配線24と接続されている。すなわち、反射共通電極66又は透過共通電極92は、補助容量電極23の一部と重複して設けられている。そして、この重複部分において、第1の絶縁膜3、及び第2の絶縁膜7を除去している。これにより、重複部分にコンタクトホール82が形成される。さらに、コンタクトホール82を形成する部分では、第2の導電膜からなる反射画素電極65が設けられていない。ここでは、コンタクトホール82を形成する部分では、反射画素電極65を除去している。すなわち、反射画素電極65に角部にコンタクトホールを形成するための切欠を形成している。このため、6つのスリットのうち、切欠部分に設けられている1つのスリットが他のスリットよりも短くなっている。

【0044】

第2の絶縁膜7の上の第3の導電膜によって形成された透過共通電極92及び反射共通電極66がコンタクトホール82を介して、補助容量電極23と接続される。よって、透過共通電極92、及び反射共通電極66には、補助容量配線24を介して共通電位が供給される。したがって、反射共通電極66、及び透過共通電極92に対して、安定して、共通電位を供給することができる。なお、第3の導電膜には、ITOなどの透明導電膜を用いることができる。これにより、光利用効率を向上することができる。もちろん、透明導電膜以外の金属膜等を用いてもよい。

【0045】

このように、1画素内に反射画素電極65と透過画素電極91とからなる画素電極、及び反射共通電極66と透過共通電極92とからなる共通電極を形成する。そして、透過部Tにおいて、透過画素電極91と透過共通電極92とを同一の導電層で形成する。また、反射部Sにおいて、反射画素電極65と反射共通電極66とを異なる導電層で形成する。ここで、透過共通電極92と反射共通電極66とは同じ導電層で形成されている。すなわち、反射共通電極66を透過部Tまで延在させることによって、透過共通電極92が構成される。この時、透過共通電極92は、櫛形状とする。また、ゲート配線22と同じ導電層の補助容量電極23から透過共通電極92と反射共通電極66とに共通電位を供給する。このとき、絶縁膜に設けられたコンタクトホール82を介して、補助容量電極23から透過共通電極92と反射共通電極66に共通電位が供給される。すなわち、コンタクトホール82を介して、補助容量配線24からの共通電位が反射共通電極66に供給される。

【0046】

透過画素電極91と反射画素電極65とは、異なる導電層で形成されている。透過共通電極92は、櫛型形状とする。そして、反射画素電極65と透過画素電極91とを絶縁膜に設けられたコンタクトホール81を介して電氣的に接続させる。また、透過画素電極91は反射画素電極65を介して、スイッチング素子であるTFTに電氣的に接続されている。このような、構成によって、液晶駆動用の電界が、透過部Tでは横方向に発生し、反射部Sでは斜め方向に発生する。よって、反射部Sと透過部Tとを異なる動作モードにすることができる。よって、視野角を向上することができ、表示品質を向上することができる。

【0047】

10

次に、図4、及び図5を用いて、本実施の形態にかかる液晶表示装置の製造方法について説明する。図4は、本実施の形態にかかる液晶表示装置に用いられるTFTアレイ基板の製造工程を示す工程断面図である。図5は、製造工程を示す平面図である。

【0048】

まず、透明な絶縁性の基板1を用意する。そして、基板1を洗浄して、表面を浄化する。そして、基板1上に第1の導電膜を成膜する。第1の導電膜は、例えば、スパッタリングによって形成することができる。第1の導電膜の材料としては、例えば、クロム(Cr)、モリブデン(Mo)、タンタル(Ta)、チタン(Ti)、又はアルミニウム(Al)を用いることができる。また、これらを主成分とする合金を用いてもよい。さらには、これらの積層膜を用いてもよい。本実施の形態では、第1の導電膜として、膜厚400nmのCr膜を成膜する。

20

【0049】

なお、第1の導電膜の上には、後述の工程で、コンタクトホール81が形成される。コンタクトホール81内には、電氣的接続を得るための導電性薄膜が形成される。そのため、第1の導電膜としては、表面酸化が生じにくい金属薄膜や表面が酸化されても導電性を有する金属薄膜を用いることが望ましい。また、第1の導電膜として、Al系の材料を用いる場合、表面に窒化Al膜を形成してもよい。あるいは、Cr、Mo、Ta、Tiなどの薄膜を上層に形成してもよい。これにより、表面酸化による導電性の劣化を防止することができる。

【0050】

30

次に、第1の写真製版工程によって、第1の導電層のパターニングを行なう。これにより、図4(a)、及び図5(a)に示すように、ゲート電極21、ゲート配線22、補助容量電極23、及び補助容量配線24を形成することができる。補助容量電極23は、後述する反射画素電極65と一部重なり合うよう、反射部Sに形成する。写真製版工程では、例えば、第1の導電膜を成膜した基板1を洗浄する。洗浄後、感光性レジストを塗布、乾燥させる。そして、所定のパターンが形成されたフォトマスクを通して露光し、現像する。これにより、マスクパターンが転写した感光性レジストを基板1の第1の導電膜上に形成することができる。そして、感光性レジストを硬化させた後、にエッチングを行なう。すなわち、パターンが転写された感光性レジストを介してエッチングを行なう。これにより、マスクパターンに応じて、第1の導電層がエッチングされる。エッチング後に、レジストを除去することによって、図4(a)、及び図5(a)となる。

40

【0051】

なお、第1の導電膜のエッチングは、例えば、ウェットエッチングにより行なうことができる。エッチャントとしては、公知のエッチャントを用いることができる。例えば、第1の導電膜がCrの場合、第二硝酸セリウムアンモニウム、及び硝酸が混合された水溶液を用いることができる。また、第1の導電膜のエッチングにおいては、パターンエッジ断面が台形状のテーパ形状となるよう、テーパエッチングすることが望ましい。これにより、パターンエッジの段差部における絶縁膜のカバレッジを向上させることができる。よって、他の配線や導電膜との段差部での短絡を防止することができる。

【0052】

50

次に、CVD法によって、ゲート絶縁膜となる第1の絶縁膜3と、半導体能動膜4及びオーミックコンタクト膜5となるシリコン膜を連続成膜する。そして、第2の写真製版工程によって、シリコン膜をパターニングする。これにより、図4(b)、及び図5(b)に示す構成となる。半導体能動膜4、及びオーミックコンタクト膜5は、少なくともTFT部には残存するようにパターニングされる。さらに、半導体能動膜4、及びオーミックコンタクト膜5は、ゲート配線22とソース配線63とが交差する部分、及びソース配線63が形成される部分にも残存させている。これにより、静電耐圧を大きくすることができる。なお、半導体能動膜4、及びオーミックコンタクト膜5は公知のガス組成を用いたドライエッチングによって、エッチングされる。例えば、エッチングガスとして、 SF_6 と O_2 との混合ガス、又は CF_4 と O_2 との混合ガスを用いることができる。

10

【0053】

なお、本実施の形態では、第1の絶縁膜3としては、 SiN_x 、 SiO_y 、 SiO_zN_w のいずれかの単層膜、またはこれらの積層膜を用いることができる（なお、 x 、 y 、 z 、 w は化学量論組成を示す正数である）。ピンホール等の発生による層間ショートを防止するため、第1の絶縁膜3を複数回に分けて成膜することが望ましい。この第1の絶縁膜3はTFT部においては、ゲート絶縁膜となる。本実施の形態では、膜厚300nmの SiN 膜を成膜した後、さらに100nmの SiN 膜を成膜することによって、第1の絶縁膜3を形成する。従って、第1の絶縁膜3は、膜厚400nmの SiN 膜となる。

【0054】

半導体能動膜4としては、アモルファスシリコン(a-Si)膜、あるいはポリシリコン(p-Si)膜等を用いることができる。ここで、半導体能動膜4の膜厚を薄くしすぎると、後述するオーミックコンタクト膜5のドライエッチング時に膜の消失が発生してしまう。また、半導体能動膜4を厚くしすぎると、TFTのON電流が小さくなってしまう。従って、半導体能動膜4の膜厚は、オーミックコンタクト膜5のドライエッチング時における制御性と、必要とするTFTのON電流値を考慮して選択することができる。本実施の形態では、半導体能動膜4として、膜厚150nmのa-Si膜を成膜する。

20

【0055】

オーミックコンタクト膜5としては、a-Si膜にリン(P)をドーピングしたn型a-Si膜を用いることができる。あるいは、p-Si膜にリン(P)をドーピングした、n型p-Si膜をオーミックコンタクト膜5として用いることも可能である。本実施の形態では、

30

【0056】

次に、スパッタリング法等によって、第2の導電膜を成膜する。ここで第2の導電膜は第1層6aと第2層6bとの積層構造となっている。第2の導電膜のうち第1層6aとしては、Cr、Mo、Ta、又はTi、並びにこれらの主成分とする合金を用いることができる。また、第2層6bとしては、Al、又は銀(Ag)、並びにこれらを主成分とする合金を用いることができる。第1層6aは、オーミックコンタクト膜5の上に、直接接触するように成膜される。第2層6bは、第1層6aの上に、直接接触するように重ねて成膜される。第2の導電膜は、ソース配線63として用いられるため、配線抵抗を考慮して、低抵抗な薄膜を用いることが望ましい。さらに、第2の導電膜は、反射画素電極65として用いられるため、表面層の反射特性が高い薄膜を用いることが望ましい。本実施の形態では、第1層6aとして、膜厚100nmのCr膜、第2層6bとして、膜厚300nmのAlCu膜を成膜する。

40

【0057】

次に、第3の写真製版工程によって、第2の導電膜をパターニングする。これにより、ソース電極61を備えたソース配線63、及び、ドレイン電極62を備えた反射画素電極65が形成される。ドレイン電極62と反射画素電極65とは同じ第2の導電層で形成されるため、同一層内で電氣的に接続されている。すなわち、ドレイン電極62と反射画素電極65とは、一体的に形成される。従って、ドレイン電極62と反射画素電極65とは、実質的に同じ膜厚、同じ材料から形成されている。

50

【0058】

ここで、第3の写真製版工程では、第1層6aを露出させるため、ハーフトーン露光等を用いることができる。ここで、ハーフトーン露光のプロセスについて、説明する。ハーフトーン露光では、例えば、フォトマスクのクロム膜に濃淡を持たせたハーフトーンマスクを用いている。このハーフトーンマスクを介して、露光することによって、露光強度を調整することができる。これにより、現像後のレジスト膜の残存膜厚を制御することができる。例えば、ハーフトーン露光では、第1層6aを露出させる部分のレジスト膜が薄くなるような、ハーフトーンマスクを用いて露光する。そして、現像後に、レジスト膜が完全に除去されている部分の膜をエッチングする。これにより、第2の導電層をエッチングすることができ、上述のように、ソース電極61、ドレイン電極62、ソース配線63、及び反射画素電極65が形成される。

10

【0059】

次に、第2の導電膜のエッチング後、酸素プラズマなどを用いてレジスト膜を減膜処理する。これにより、現像後において残存膜厚の少なかった部分のレジスト膜が除去される。そして、減膜処理によって除去された部分の膜をエッチングする。ここで、現像後の残存膜厚が多かった部分では、レジスト膜がまだ残存しているので、膜が除去されない。これにより、第2層6bのみが除去され、第1層6aが露出する。具体的には、減膜処理がされたレジスト膜を介して、第2層6bのみをウェットエッチングで除去する。これにより、反射画素電極65と透過画素電極91とを接続するコンタクトホール81に対応する位置において、第1層6aが露出する。ここで、第2層6bを残存させる部分では、減膜処理後でもレジスト膜が薄くなって残存している。一方、第1層6aを露出させる部分では、レジスト膜が除去されている。従って、1回の写真製版工程で、2工程分のパターンニングが可能となる。

20

【0060】

これにより、第1層6aが露出する。従って、透明導電膜からなる第3の導電膜とのコンタクト抵抗を良好なものとすることができる。すなわち、コンタクトエリアでは、Crからなる第1層6aが露出した状態となる。よって、良好な導電率を持つコンタクトを得ることができる。さらに、この後、チャンネル部分のオーミックコンタクト膜5をドライエッチングする。これにより、チャンネル部分の半導体能動膜4が露出する。

【0061】

30

なお、第2の導電膜の表面に窒化Al合金(AlCuN)等を形成した場合、反射率は若干低下するが、透明導電膜からなる第3の導電膜と良好なコンタクトを得ることができる。この場合、コンタクトエリアを形成する工程は省略することができる。

【0062】

なお、第1層6aを露出させるための露光工程は、ハーフトーン露光に限るものではなく、レジスト膜の一部が薄くなるような2段階露光であればよい。すなわち、現像直後に、レジスト膜が除去される部分、レジスト膜が残存する部分、及びレジスト膜の膜厚が薄くなる部分が形成されればよい。よって、現像後に残存するレジスト膜の膜厚が2段階となる2段階露光であればよい。例えば、グレートーン露光を用いることもできる。

【0063】

40

次に、プラズマCVD法などによって、第2の絶縁膜7を成膜する。第2の絶縁膜7としては、第1の絶縁膜3と同様の材質を用いることができる。また、第2の絶縁膜7の膜厚は、下層パターンのカバレッジを考慮して決定する事が好ましい。本実施の形態では、第2の絶縁膜7として、膜厚300nmのSiN膜を成膜する。

【0064】

次に、第4の写真製版工程によって、第2の絶縁膜7をパターンニングする。これによって、図4(c)、及び図5(c)に示す構成となる。この工程で、反射画素電極65の上にコンタクトホール81が形成がされる。また、補助容量電極23の上にコンタクトホール82が形成される。第2の絶縁膜7は、公知のエッチャントを用いたウェットエッチング法、又は、公知のガス組成を用いたドライエッチング法でエッチングすることができる

50

。

【0065】

そして、スパッタリング法によって、第3の導電膜を成膜する。よって、第3の導電膜は、コンタクトホール81、82が形成された第2の絶縁膜7の上に形成される。第3の導電膜には、例えば、ITO、IZO、ITZO、SnO₂などの透明導電膜を用いることができる。本実施の形態では、80nmのITOを第3の導電膜として用いている。

【0066】

次に、第5の写真製版工程によって、第3の導電膜をパターンニングする。これにより、図4(d)、及び図5(d)に示す構成となる。この工程で、透過部Tには、透過画素電極91、及び透過共通電極92が形成される。また、反射部Sには、反射共通電極66が形成される。ここで、透過画素電極91の一部は、コンタクトホール81に埋設されている。従って、透過画素電極91が、コンタクトホール81を介して反射画素電極65と接続される。また、透過共通電極92又は、反射共通電極66の一部は、コンタクトホール82に埋設される。従って、透過共通電極92、及び反射共通電極66が、コンタクトホール82を介して補助容量電極23と接続される。

【0067】

このように、5回の写真製版工程でアレイ基板110を形成することができる。よって、画素内に反射画素電極65と透過画素電極91が形成された基板110を簡便に製造することができる。

【0068】

このように、TFTアレイが形成された基板110は、後のセル化工程において、配向膜が塗布される。さらに、配向膜は、一定の方向にラビング処理される。ここでは、図2に示す矢印方向にラビング処理されている。同様に、基板110と対向する対向基板には、透明絶縁性基板上にカラーフィルタ、BMなどが形成されている。そして、さらにCF、BMの上層には、保護膜が形成される。その保護膜の上に、配向膜を塗布、ラビングする。

【0069】

アレイ基板110又は対向基板に、枠状のシール材を塗布する。シール材は、例えばディスプレイペンサを用いて、額縁領域112に形成される。シール材を塗布後、アレイ基板110と対向基板とを、スペーサを介して重ね合わせる。ここでは、アレイ基板110の配向膜と、対向基板の配向膜とが互いに向き合うように重ね合わせる。重ねあわされた一対の基板に液晶を注入し、封止する。このようにして形成された液晶セルの両外面に偏光板、位相差板などを貼り付ける。その後、バックライトユニットを背面側に取り付ける。これにより、半透過型液晶表示装置が完成する。

【0070】

また、透過部Tと反射部Sとのセルギャップを制御するためのギャップ制御層を設けてもよい。ギャップ制御層は、例えば、対向基板に形成することができる。アレイ基板110の反射部Sと対向する領域に、ギャップ制御層を形成することができる。ギャップ制御層としては、有機透明膜を用いることができる。なお、ギャップ制御層は、アレイ基板110に設けても良く、両基板に設けても良い。ギャップ制御層を形成することによって、反射部Sにおける液晶層の厚みが、透過部Tにおける液晶層の厚みよりも薄くすることができる。従って、透過部と、反射部Sとの電気光学特性を合わせ易くすることができる。

【0071】

次に、図6、及び図7を用いて、液晶等の動作について説明する。図6は、反射部Sの構成を示す断面図であり、図7は透過部Tにおける構成を示す断面図である。なお、図6、図7では、配向膜、及びカラーフィルタ等の構成について、省略して図示している。ここで、201は対向基板、202はバックライトユニット、203は液晶層である。ここで、図6、7では対向基板201側は視認側としている。

【0072】

まず、図6を用いて反射部Sに動作について説明する。図6に示すように、TFTのド

レイン電極 6 2 を延在した反射画素電極 6 5 の上層に、反射共通電極 6 6 が形成されている。反射画素電極 6 5 と反射共通電極 6 6 との間には、第 2 の絶縁膜 7 が配置されている。従って、スリット状に加工された反射共通電極 6 6 が、反射画素電極 6 5 と重複する構成となる。反射画素電極 6 5 は、上記のように、反射率の高い金属膜で形成されている。また、反射共通電極 6 6 は光透過率の高い透明導電膜で形成されている。従って、視認側から反射部 S に入射する外光は、反射共通電極 6 6 等を透過して、反射画素電極 6 5 に入射する。そして、反射画素電極 6 5 に入射した外光は、反射画素電極 6 5 の表面で反射されて、視認側へと出射する。反射画素電極 6 5 は、反射部 S の略全面に形成されている。従って、反射部 S に入射した外光のほとんど全てを反射することができる。なお、補助容量電極 2 3 と反射画素電極 6 5 とは、第 1 の絶縁膜 3 を介して重複している。

10

【0073】

次に、反射部 S における液晶の駆動について説明する。反射画素電極 6 5 と反射共通電極 6 6 に電位が与えられると、両者の間の電位差によって、電界が発生する。この電界は、スリット部において、斜め方向のフリンジ電界 E_r を発生する。すなわち、反射共通電極 6 6 を開口することによって設けられたスリット部では、基板 1 面に対して斜め方向のフリンジ電界 E_r が生じる。このフリンジ電界 E_r によって、液晶が駆動される。ここで、第 2 の絶縁膜 7 は、数百 nm（本実施の形態では 300 nm）であるため、発生するフリンジ電界 E_r は非常に強いものとなる。

【0074】

スリット状に加工された反射共通電極 6 6 の電極幅と電極間隔を例えば、 $3\ \mu\text{m} \sim 6\ \mu\text{m}$ 程度の比較的に小さい値に設定することができる。これにより、電極上、及び電極間の液晶分子に電界がかかる。すなわち、反射画素電極上の略全面において、液晶分子の配向方向を制御することができる。よって、IPS 方式で課題のあった、電極上の液晶分子に電界がかかりにくいと問題を改善することができる。すなわち、反射画素電極上の略全面において、液晶を駆動することが可能となる。これにより、反射輝度を向上することができる、表示品質を向上することができる。

20

【0075】

このように、本実施の形態にかかる液晶表示装置では、反射部 S の略全面で光を反射することができる。さらに、反射部 S の略全面の液晶を制御することができる。すなわち、反射部 S の略全面において、液晶の配向方向を変化させることができる。よって、反射輝度を向上することができる。さらに、反射部 S における動作原理は、FFS 方式と略同様であるため、反射表示において、視野角を広くすることができる。よって、反射表示において、良好な表示品位を得ることができ、表示品質を向上することができる。

30

【0076】

なお、図 2 に示したように、反射共通電極 6 6 のスリットの方法は、ラビング方向から傾いている。ここで、反射共通電極 6 6 のスリットの方法は、ラビング方向の成す角度を θ_1 とする。すなわち、ラビング方向は、スリットの方法から θ_1 だけ傾いた方法に設定されている。 θ_1 の値は、液晶駆動電圧に影響を与えるパラメータである。従って、使用する液晶や、偏光板及び位相差板の光学軸などの設計パラメータとの関係を考慮して、 θ_1 の値を設定する。これにより、透過部 T との電圧透過率特性が近くなるように設定することができる。よって、表示品位を向上することができる。

40

【0077】

次に、図 7 を用いて、透過部 T での動作について説明する。透過部 T では、透過画素電極 9 1 と透過共通電極 9 2 とが同一層で交互に配置されている。そして、透過画素電極 9 1 と透過共通電極 9 2 との間に発生する横電界 E_t によって、液晶を駆動する。すなわち、IPS 方式の動作と同一である。透過部 T では、バックライトユニット 202 からの光は、液晶層 203、及び対向基板 201 を通過する。これにより、視認側へと光が出射される。よって、透過表示において、視野角の広い良好な表示品位を得ることができる。なお、図 2 に示すように、透過共通電極 9 2 と透過画素電極 9 1 の長辺方法は、ラビング方法に対して所定の角度 θ_2 だけ傾いて設定されている。すなわち、個々の櫛歯電極が設け

50

られている方向とラビング方向との成す角度が $\theta 2$ となっている。

【0078】

$\theta 2$ の値は、液晶駆動電圧に影響を与えるパラメータである。従って、使用する液晶や、偏光板及び位相差板の光学軸などの設計パラメータとの関係を考慮して、 $\theta 2$ の値を設定する。これにより、反射部Sとの電圧透過率特性が近くなるように設定することができる。ここで、 $\theta 1$ と $\theta 2$ との値を異なる値に設定している。よって、表示品位を向上することができる。すなわち、透過画素電極91の櫛歯電極の方向と、反射共通電極66のスリット方向が所定の角度だけ傾いて設定されている。もちろん、 $\theta 1$ と $\theta 2$ の値は、同じ値もよい。すなわち、透過画素電極91の櫛歯電極の方向と、反射共通電極66のスリット方向を平行にしてもよい。

10

【0079】

さらに、上述のように、反射画素電極65は、ドレイン電極62を延在させたものである。すなわち、ドレイン電極62と反射画素電極65とは、同じ第2の導電層で形成され、一括したパターニングされる。また、反射共通電極66、透過画素電極91、及び透過共通電極92は、同じ第3の導電層を用いて形成される。従って、従来の半透過型液晶表示装置に比べて、同じ製造工程数で製造することができる。よって、半透過型液晶表示装置のアレイ工程において、製造プロセスを新たに追加することがない。よって、製造工程の複雑化を防ぐことができ、生産性を向上することができる。

【0080】

以上説明したように、本実施の形態にかかる半透過型液晶表示装置では、反射部Sにおいては、基板上で生じる斜め電界を用いて液晶を駆動することができる。また、透過部Tにおいては、基板上で生じる横方向電界を用いて液晶を駆動することができる。従って、透過、反射の両方の表示特性において、視野角を広くすることができる。よって、良好な表示特性を実現することができる。

20

【0081】

また、反射画素電極65は、ドレイン電極62を延在させている。さらに、反射共通電極66、透過画素電極91、及び透過共通電極92は、同じ第3の導電層を用いて形成している。よって、従来の半透過型液晶表示装置の製造工程と比較して、特別な製造工程を付加する必要が無い。よって、生産性を向上することができる。また、ソース配線63間の大部分を反射共通電極66、及び透過共通電極92で覆う構造であるため、ソース配線63の電界遮断を有効に行なうことができる。よって、光利用効率を向上することができる。輝度の高い液晶表示装置を得ることができる。さらに、上記の画素構造とすることによって、製造工程の増加を防ぐことができる。よって、生産性を向上することができる。

30

【0082】

このように、本実施の形態にかかる液晶表示装置によれば、透過、反射共にも高い表示品位を得ることができる。また、製造工程数を増加させることがないため、高歩留まりで、低コストでの生産が可能となる。これにより、簡便な構成で視野角の広い液晶表示パネルを製造することができる。よって、低コストで、量産性に優れた液晶表示装置を得ることができる。

【0083】

実施の形態2.

40

本実施の形態にかかる液晶表示装置の構成について図8を用いて説明する。図8は、本実施の形態にかかる液晶表示装置に用いられるTFTアレイ基板の画素構成を示す平面図である。本実施の形態では、実施の形態1の構成の電極形状を変えて、マルチドメイン化している。従って、基本的な構成、製造方法及び動作方法については、実施の形態1と同様である。

【0084】

具体的には、反射部Sにおいて、反射画素電極65のスリットを2列にしている。そして、列毎にスリット方向を変えている。すなわち、隣接するソース配線63の間には、2列のスリットが並んで配置されている。そして、各列には、ゲート配線22の方向に並

50

んだ7個のスリットが設けられている。また、スリット列は、ソース配線63の方向に並んで形成されている。ここでは、2列のスリットは、その間におけるゲート配線22と平行な直線に対して反転させた配置となっている。

【0085】

ここで、2列のスリットのうち、ドレイン電極62側の列では、ラビング方向とスリットの間との成す角度が $180-\theta_1$ となる。もう一方の列では、ラビング方向とスリットの間との成す角度が θ_1 となる。このように、スリットの間とは異なる2つの角度になる。これにより、反射部Sをマルチドメイン化することができる。ここで、 θ_1 の値は、設計パラメータを考慮して決定すればよい。上記のようなスリットを形成するため、反射共通電極66に開口部を形成する。これにより、実施の形態1と同様に、斜め電界が生じる。ここで、本実施の形態では、ゲート配線22と直交する方向をラビング方向としている。

10

【0086】

さらに、透過部Tにおいて、透過共通電極92、及び透過画素電極91のそれぞれの楕円電極に屈曲部を設けている。すなわち、透過共通電極92、及び透過画素電極91のそれぞれの楕円電極がくの字型に屈曲している。従って、透過画素電極91、及び透過共通電極92はその中央近傍において、ゲート配線22と平行な直線に対して反転している。

【0087】

このように、透過共通電極92、及び透過画素電極91の楕円電極の間とは異なる2つの角度になる。これにより、透過部Tをマルチドメイン化することができる。透過画素電極91、及び透過共通電極92のうち、補助容量配線24側の部分と、ラビング方向の間との成す角度は、 $180^\circ-\theta_2$ となっている。一方、透過画素電極91、及び透過共通電極92のうち、隣のゲート配線22側の部分と、ラビング方向の間との成す角度は、 θ_2 となっている。また、ここでは、透過共通電極92、及び透過画素電極91の楕円電極も形状に合わせて、ソース配線63の一部もくの字型に屈曲させている。

20

【0088】

ここで、液晶分子の初期配向方向は、ラビング方向で決定される。従って、上記の構成とすることで、1つの画素内において、反射部S、及び透過部Tともに、液晶の初期配向方向に対する電界の方向が2方向となる。すなわち、反射部S、及び透過部Tともに、横電界の方向を2種類にすることができる。これにより、液晶の回転方向の異なる領域が形成される。従って、液晶分子の屈折率異方性に起因する視野角特性の非対称性を補償することができる。

30

【0089】

なお、透過部Tのみをマルチドメイン化してもよく、反射部Sのみをマルチドメイン化してもよい。これにより、透過部T又は反射部Sの表示品位を向上することができる。

【0090】

実施の形態3.

本実施の形態にかかる液晶表示装置について、図9、及び図10を用いて説明する。図9、及び図10は、本実施の形態にかかる液晶表示装置に用いられるTF-Tアレイ基板の画素構成を示す平面図である。図10は、図9のD-D断面図である。本実施の形態では、実施の形態1の構成に対して、反射部Sの光散乱特性を向上させたものである。従って、基本的な構成、製造方法及び動作方法については、実施の形態1と同様である。

40

【0091】

図9、及び図10に示すように、反射部Sにおいて、散乱用パターン29を形成している。この散乱用パターン29が実施の形態1との差異である。ここで、散乱用パターン29は、反射画素電極65の下層に形成している。具体的には、散乱用パターン29は半導体能動膜4、及びオーミックコンタクト膜5によって構成されている。そして、反射画素電極65の一部に散乱用パターン29を設ける。すなわち、反射部Sにおいて、第1の絶縁膜3の上に、半導体能動膜4、及びオーミックコンタクト膜5の一部が残存するようにパターンニングする。これにより、反射画素電極65の下には、島状の散乱用パターン29

50

が複数形成される。

【0092】

従って、反射画素電極65の下地に凹凸が形成される。すなわち、反射画素電極65が凹凸形状の上に形成される。換言すると、散乱用パターン29の有無によって、反射画素電極65の下地の高さが変わる。これにより、反射画素電極65の表面の平坦性が低下する。これにより、反射画素電極65の表面で反射される光が散乱される。よって、散乱特性を向上することができ、表示品位を向上できる。この散乱用パターン29は、第2の写真製版工程で形成される。よって、製造工程の増加を防ぐことができる。よって、生産性を低下させることなく、表示品質を向上できる。

【0093】

ここで、散乱用パターン29は、反射画素電極65の表面を凹凸形状にするために形成されるものである。従って、散乱用パターン29には、半導体能動膜4、及びオーミックコンタクト膜5以外の薄膜を用いることが可能である。すなわち、他の金属膜や、無機絶縁膜や、有機絶縁膜を用いて散乱用パターン29を形成することができる。例えば、図11に示すように補助容量電極23を用いても、同様の効果を得ることができる。従って、反射画素電極65の下地膜に対して凹凸形状を設ければ、散乱特性を向上することができる。すなわち、下地に凹凸を形成すればよい。もちろん、下地膜のうち膜厚方向の一部のみを除去して、凹凸形状を形成してもよい。また、下地膜が微細な島状パターンとなるようにパターンニングすることによって、凹凸形状を形成してもよい。これにより、光散乱特性を向上することができる。よって、反射部Sの表示品位を向上できる。なお、本実施の形態は、実施の形態2と組み合わせてもよい。

【0094】

実施の形態4.

本実施の形態にかかる液晶表示装置について、図12を用いて説明する。図12は、本実施の形態にかかる液晶表示装置に用いられるTFTアレ基板の画素構成を示す平面図である。本実施の形態では、反射画素電極65を延在させて透過画素電極91を形成している。すなわち、反射画素電極65と透過画素電極91とが第2の導電層で、一体的に形成されている。従って、基本的な構成、製造方法及び動作方法については、実施の形態1と同様である。

【0095】

ここで、反射画素電極65と透過画素電極91とは、第2の導電層で形成される。これにより、反射画素電極65と透過画素電極91とを接続するためのコンタクトホール81が不要となり、開口率を向上することができる。すなわち、実施の形態1でコンタクトホール81が形成されていた領域を、透過表示に利用することができる。もちろん、この領域を反射表示に利用してもよい。これにより、表示品位を向上できる。特に、本実施の形態は、画素サイズの小さな場合において、開口率向上の点から有用である。反射画素電極65と透過画素電極91とが一体的に形成されている。そのため、コンタクトホールにおけるコンタクト抵抗によって生じる電圧低下を低減することができる。なお、本実施の形態は、実施の形態2、3と組み合わせてもよい。

【図面の簡単な説明】

【0096】

【図1】実施の形態1にかかる液晶表示装置のTFTアレ基板の構成を模式的に示す平面図である。

【図2】実施の形態1にかかるTFTの画素構成を模式的に示す平面図である。

【図3】図2の断面図である。

【図4】実施の形態1にかかるTFTアレ基板の製造工程を示す工程断面図である。

【図5】実施の形態1にかかるTFTアレ基板の製造工程を示す平面図である。

【図6】実施の形態1にかかる液晶表示装置の反射部の動作を示す断面図である。

【図7】実施の形態1にかかる液晶表示装置の透過部の動作を示す断面図である。

【図8】実施の形態2にかかるTFTの画素構成を模式的に示す平面図である。

10

20

30

40

50

【図 9】 実施の形態 3 にかかる T F T の画素構成を模式的に示す平面図である。

【図 10】実施の形態 3 にかかる T F T の画素構成を模式的に示す断面図である。

【図 1 1】実施の形態 3 にかかる T F T の別の画素構成を模式的に示す平面図である。

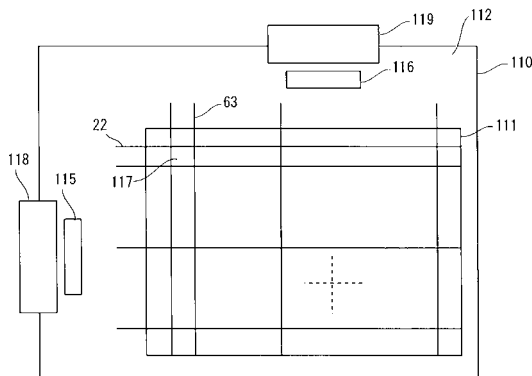
【図 1 2】実施の形態 4 にかかる T F T の画素構成を模式的に示す平面図である。

【 0 0 9 7 】

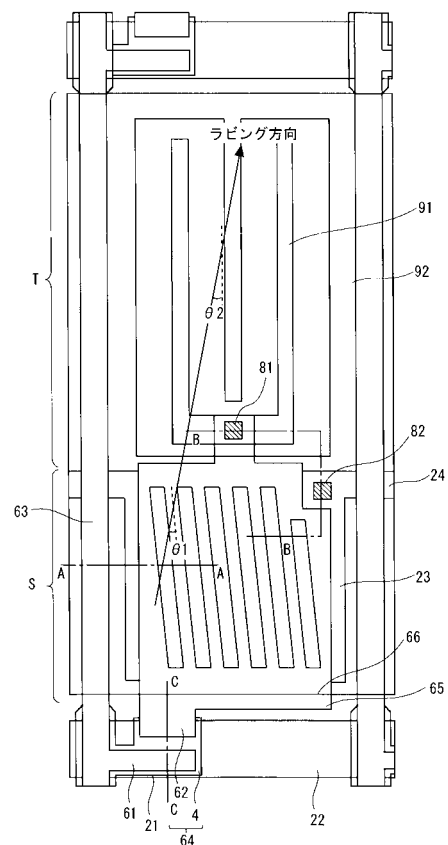
1 基板、3 第1の絶縁膜、4 半導体能動膜、5 オーミックコンタクト膜、
6 a 第1層、6 b 第2層、7 第2の絶縁膜、
2 1 ゲート電極、2 2 ゲート配線、2 3 補助容量電極、2 4 補助容量配線
2 9 散乱用パターン、6 1 ソース電極、6 2 ドレイン電極、6 3 ソース配線、
6 5 反射画素電極、6 6 反射共通電極、8 1 コンタクトホール、
8 2 コンタクトホール、9 1 透過画素電極、9 2 透過共通電極、
1 1 0 基板、1 1 1 表示領域、1 1 2 額縁領域、
1 1 5 走査信号駆動回路、1 1 6 表示信号駆動回路、1 1 7 画素、
1 1 8 外部配線、1 1 9 外部配線

10

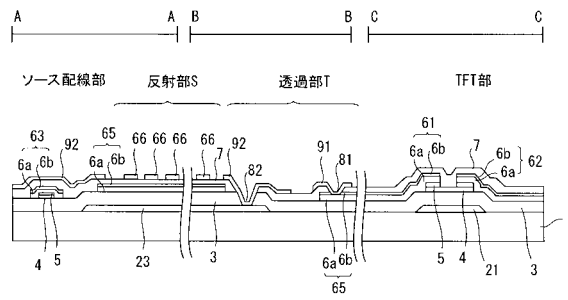
【図 1】



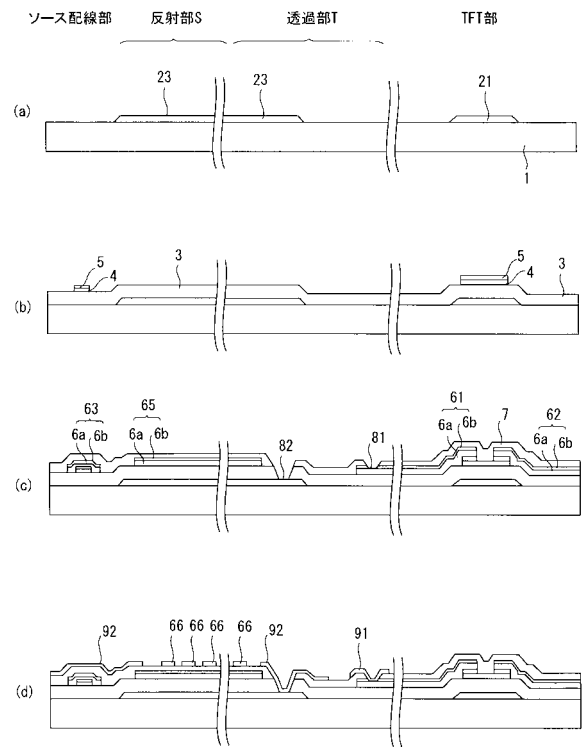
【図 2】



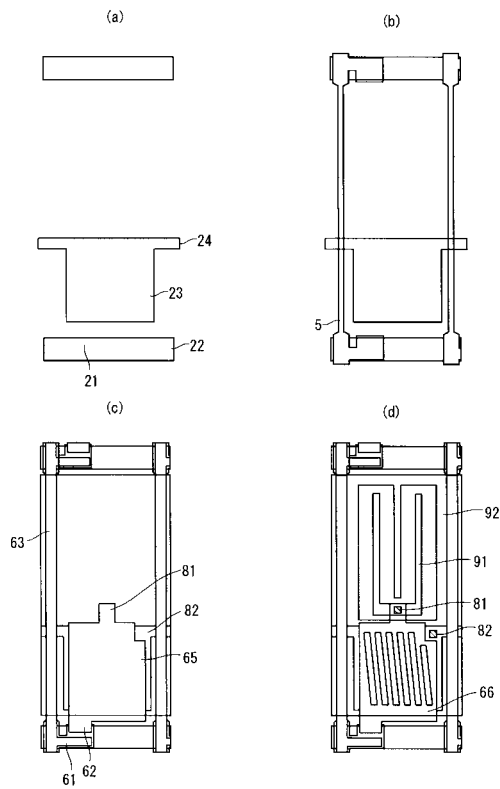
【図 3】



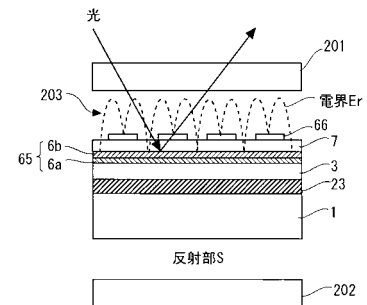
【図 4】



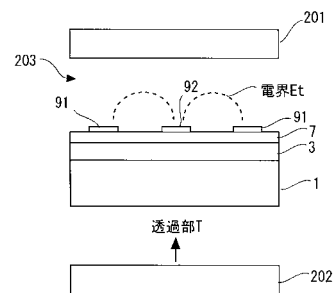
【図 5】



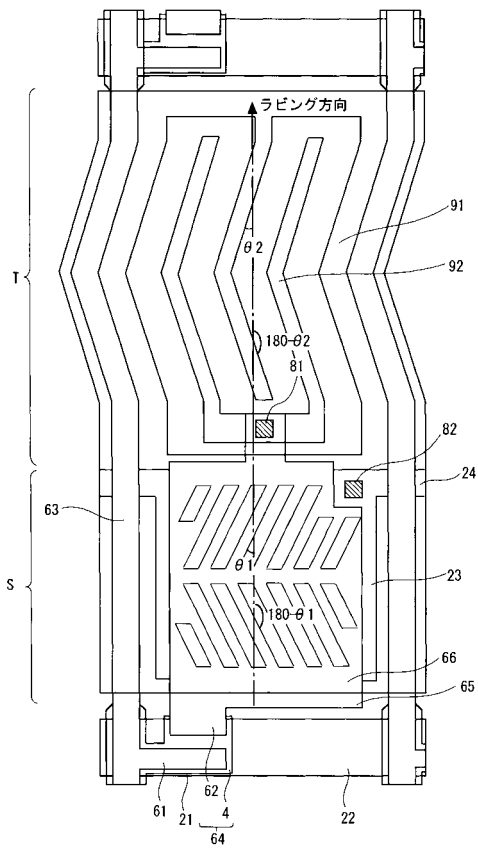
【図 6】



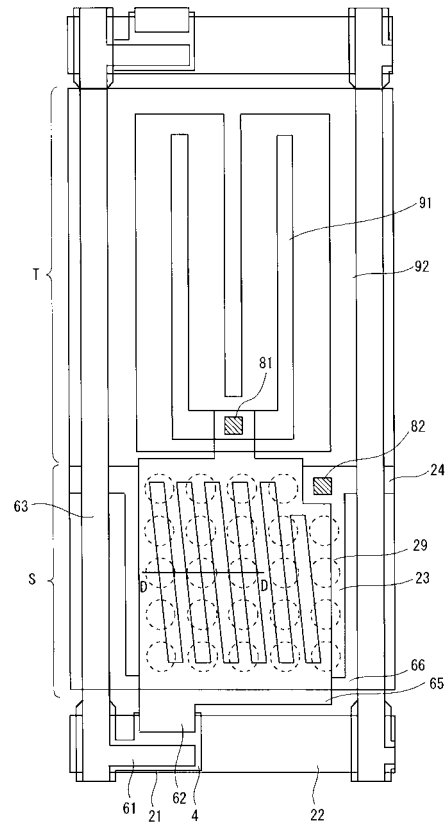
【図 7】



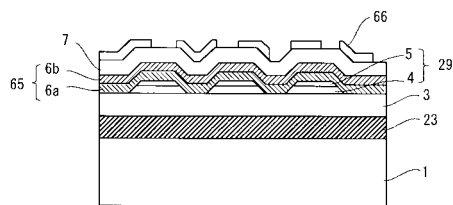
【図 8】



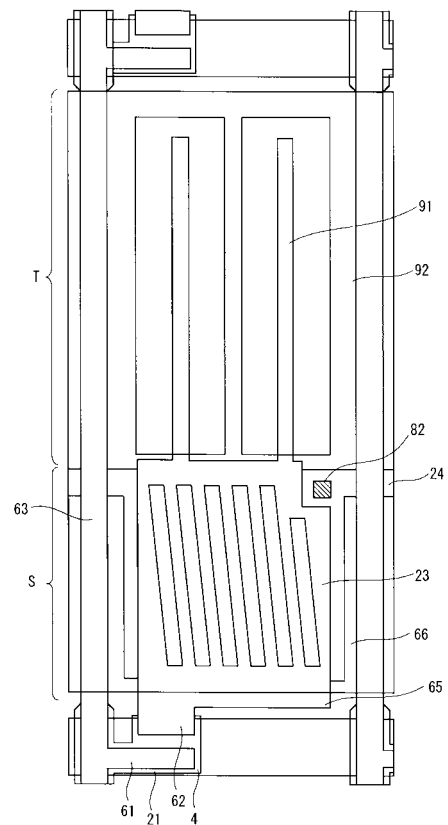
【図 9】



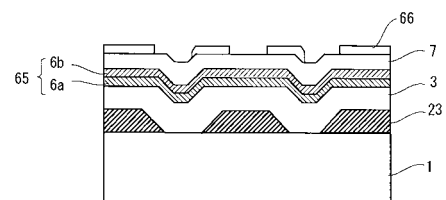
【図 10】



【図 12】



【図 11】



フロントページの続き

(56)参考文献 特開2003-344837 (JP, A)

特開2003-207795 (JP, A)

J. H. Song, et.al., "LCTp1-3: Electro-optic Characteristics of Fringe-Field Driven Transflective LCD with Dual Cell Gap", IDW/AD '05, 米国, 2005年12月6日, p. 103-106

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343

G02F 1/1368

G02F 1/1335

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	JP4916770B2	公开(公告)日	2012-04-18
申请号	JP2006141322	申请日	2006-05-22
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
当前申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	永野慎吾		
发明人	永野 慎吾		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/1335		
CPC分类号	G02F1/133753 G02F1/134363 G02F2001/134372 G02F2201/124 G02F2203/09		
FI分类号	G02F1/1343 G02F1/1368 G02F1/1335.520		
F-TERM分类号	2H091/FA14Y 2H091/FA16Y 2H091/FB08 2H091/FC10 2H091/GA02 2H091/GA03 2H091/GA06 2H091/LA12 2H092/GA14 2H092/GA15 2H092/GA17 2H092/GA29 2H092/HA03 2H092/HA05 2H092/JA24 2H092/JA46 2H092/JB05 2H092/JB07 2H092/JB13 2H092/JB16 2H092/JB32 2H092/JB56 2H092/JB68 2H092/JB69 2H092/KB14 2H092/KB25 2H092/NA27 2H191/FA01Y 2H191/FA14Y 2H191/FA31Y 2H191/FA34Y 2H191/FD22 2H191/FD26 2H191/GA08 2H191/GA19 2H191/HA15 2H191/HA34 2H191/HA37 2H191/JA03 2H191/LA13 2H191/LA25 2H191/NA10 2H191/NA13 2H191/NA25 2H191/NA29 2H191/NA34 2H191/NA37 2H192/AA24 2H192/BB03 2H192/BB12 2H192/BB53 2H192/BB64 2H192/BB73 2H192/BB86 2H192/BC64 2H192/BC72 2H192/BC82 2H192/CB05 2H192/CB46 2H192/CC04 2H192/DA32 2H192/EA22 2H192/EA43 2H192/EA68 2H192/FB02 2H192/GA42 2H192/HA44 2H192/JA33 2H291/FA01Y 2H291/FA14Y 2H291/FA31Y 2H291/FA34Y 2H291/FD22 2H291/FD26 2H291/GA08 2H291/GA19 2H291/HA15 2H291/HA34 2H291/HA37 2H291/JA03 2H291/LA13 2H291/LA25 2H291/NA10 2H291/NA13 2H291/NA25 2H291/NA29 2H291/NA34 2H291/NA37		
其他公开文献	JP2007310273A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种具有良好显示质量的液晶显示装置及其制造方法。根据本发明的一个实施例的液晶显示装置包括夹在阵列基板110和相对基板201之间的液晶层203，所述阵列基板110和相对基板201彼此相对布置，其中，阵列基板110包括设置在反射部分S中的反射像素电极65和设置在反射部分S中以及反射像素电极65和反射像素电极65之间的倾斜电场。在液晶显示装置中，，设置在透射部分T中的透射公共电极66和设置在透射部分T中并在透射公共电极92之间产生横向电场的透射像素电极91如图1所示。The

