

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4648169号
(P4648169)

(45) 発行日 平成23年3月9日(2011.3.9)

(24) 登録日 平成22年12月17日(2010.12.17)

(51) Int.Cl.

F I

G O 2 F 1/1333 (2006.01)

G O 2 F 1/1333 5 O 5

G O 2 F 1/1337 (2006.01)

G O 2 F 1/1337 5 O 5

G O 2 F 1/139 (2006.01)

G O 2 F 1/139

請求項の数 4 (全 20 頁)

(21) 出願番号 特願2005-339571 (P2005-339571)
 (22) 出願日 平成17年11月25日(2005.11.25)
 (65) 公開番号 特開2007-147793 (P2007-147793A)
 (43) 公開日 平成19年6月14日(2007.6.14)
 審査請求日 平成20年3月11日(2008.3.11)

(73) 特許権者 502356528
 株式会社 日立ディスプレイズ
 千葉県茂原市早野3300番地
 (74) 代理人 100083552
 弁理士 秋田 収喜
 (72) 発明者 落合 孝洋
 千葉県茂原市早野3300番地 株式会社
 日立ディスプレイズ内
 (72) 発明者 佐々木 亨
 千葉県茂原市早野3300番地 株式会社
 日立ディスプレイズ内
 (72) 発明者 丹野 淳二
 千葉県茂原市早野3300番地 株式会社
 日立ディスプレイズ内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

複数本のゲート線と複数本のドレイン線がマトリクス状に配置されており、かつ、隣接する2本のゲート線と隣接する2本のドレイン線で囲まれる画素領域に画素電極を有する第1の基板と、共通電極を有する第2の基板との間に、液晶材料が挟持されてなり、前記液晶材料は、前記画素電極と前記共通電極の電位差が零のときに、液晶分子が前記各基板面の垂直方向に配向している液晶表示パネルを有する液晶表示装置であって、

前記第1の基板は、前記画素電極の、前記共通電極と対向する面側に、前記画素電極の全域と重畳する第1の絶縁層と、

前記第1の絶縁層に完全に覆われて埋設され、かつ、重畳面積が前記画素電極の面積よりも小さい第2の絶縁層とを有し、

前記第1の絶縁層の誘電率と、前記第2の絶縁層の誘電率が異なることを特徴とする液晶表示装置。

【請求項 2】

前記第1の基板は、1つの画素領域内に、前記共通電極からの距離が異なる2つの画素電極を有し、

前記共通電極からの距離が遠い第1の画素電極は、前記第2の基板側から入射した光を反射して第2の基板側に出射する導電材料でなり、前記共通電極からの距離が近い第2の画素電極は、前記第1の基板の背面側から入射した光を透過して第2の基板側に出射する導電材料でなり、

10

20

前記第 1 の絶縁層および第 2 の絶縁層は、前記第 1 の画素電極の、前記共通電極と対向する面側に有することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 2 の画素電極の、前記共通電極と対向する面側に、少なくとも前記第 2 の画素電極の全域と重畳する第 3 の絶縁層と、前記第 3 の絶縁層に完全に覆われて埋設され、かつ、重畳面積が前記第 2 の画素電極の面積よりも小さい第 4 の絶縁層とを有し、

前記第 3 の絶縁層の誘電率と、前記第 4 の絶縁層の誘電率が異なることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

前記第 3 の絶縁層の誘電率が前記第 1 の絶縁層の誘電率と等しく、前記第 4 の絶縁層の誘電率が前記第 2 の絶縁層の誘電率と等しいことを特徴とする請求項 3 に記載の液晶表示装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関し、特に、VA(Vertical Alignment)方式で駆動する液晶表示装置に適用して有効な技術に関するものである。

【背景技術】

【0002】

従来、液晶表示装置には、VA方式と呼ばれる駆動方式のものがある。

20

【0003】

前記VA方式で駆動する液晶表示装置は、液晶材料を挟持する一对の基板の一方に画素電極が配置されており、他方の基板に共通電極が配置されている。そして、基板面に対して垂直方向の電界（電気力線）を生成または消滅させることで、前記液晶材料中の液晶分子の配向を制御する。

【0004】

また、前記VA方式で駆動する液晶表示装置の場合、前記液晶材料中の液晶分子は、前記画素電極と前記共通電極の電位差が零のときに、前記基板面に対して垂直な方向に配向している。そして、前記画素電極に電圧を印加したときに、前記画素電極と前記共通電極の電位差の絶対値に応じて基板面に対して所定の角度に配向する。

30

【0005】

また、前記VA方式で駆動する液晶表示装置では、たとえば、前記画素電極と前記共通電極の電位差が零のとき、すなわち前記液晶分子が前記基板面に対して垂直な方向に配向しているときに黒表示となり、前記液晶分子が基板面に対して平行な方向に配向しているときに白表示となる。

【0006】

また、前記VA方式で駆動する液晶表示装置では、広視野角を実現するために、たとえば、前記画素電極または前記共通電極の一方を、表面が凹凸形状の絶縁膜上に形成した表示装置が提案されている（たとえば、特許文献 1 を参照。）。

【0007】

40

また、前記特許文献 1 に記載された液晶表示装置では、たとえば、傾斜面を有する電極の液晶層側に設けられた絶縁膜によって、液晶層に接する表面を基板面に対して平坦化させることで、電圧無印加時に基板正面（垂直方向）において良好な黒表示を実現する。

【特許文献 1】特開2002-229029号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかしながら、前記特許文献 1 に記載された液晶表示装置では、前記画素電極または共通電極の一方を、たとえば、表面が凹凸形状の絶縁膜上に設ける。そのため、前記凹凸形状の絶縁膜上に形成する電極は、前記絶縁膜の凹凸により断線やクラックが生じやすい。

50

その結果、前記絶縁膜の凹凸形状は設計自由度が低く、所望の電圧 - 輝度特性を得ることが難しいという問題があった。

【 0 0 0 9 】

本発明の目的は、VA方式で駆動する液晶表示装置において、広視野角化を実現し、かつ、所望の電圧 - 輝度特性を得ることが可能な技術を提供することにある。

【 0 0 1 0 】

本発明の他の目的は、上記液晶表示装置において、黒表示時の光漏れを防ぎ、コントラストを向上させることが可能な技術を提供することにある。

【 0 0 1 1 】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面によって明らかになるであろう。

【課題を解決するための手段】

【 0 0 1 2 】

本願において開示される発明のうち、代表的なものの概略を説明すれば、以下の通りである。

【 0 0 1 3 】

(1) 複数本のゲート線と複数本のドレイン線がマトリクス状に配置されており、かつ、隣接する 2 本のゲート線と隣接する 2 本のドレイン線で囲まれる画素領域に画素電極を有する第 1 の基板と、共通電極を有する第 2 の基板との間に、液晶材料が挟持されてなり、前記液晶材料は、前記画素電極と前記共通電極の電位差が零のときに、液晶分子が前記各基板面の垂直方向に配向している液晶表示パネルを有する液晶表示装置であって、前記第 1 の基板は、前記画素電極の、前記共通電極と対向する面側に、前記画素電極の全域と重畳する第 1 の絶縁層と、前記第 1 の絶縁層に埋設され、かつ、重畳面積が前記画素電極の面積よりも小さい第 2 の絶縁層とを有し、前記第 1 の絶縁層の誘電率と、前記第 2 の絶縁層の誘電率が異なる液晶表示装置である。

【 0 0 1 4 】

(2) 前記 (1) において、前記第 1 の基板は、1つの画素領域内に、前記共通電極からの距離が異なる 2 つの画素電極を有し、前記共通電極からの距離が遠い第 1 の画素電極は、前記第 2 の基板側から入射した光を反射して第 2 の基板側に出射する導電材料でなり、前記共通電極からの距離が近い第 2 の画素電極は、前記第 1 の基板の背面側から入射した光を透過して第 2 の基板側に出射する導電材料でなり、前記第 1 の絶縁層および第 2 の絶縁層は、前記第 1 の画素電極の、前記共通電極と対向する面側に有する液晶表示装置である。

【 0 0 1 5 】

(3) 前記 (2) において、前記第 2 の画素電極の、前記共通電極と対向する面側に、少なくとも前記第 2 の画素電極の全域と重畳する第 3 の絶縁層と、前記第 3 の絶縁層に埋設され、かつ、重畳面積が前記第 2 の画素電極の面積よりも小さい第 4 の絶縁層とを有し、前記第 3 の絶縁層の誘電率と、前記第 4 の絶縁層の誘電率が異なる液晶表示装置である。

【 0 0 1 6 】

(4) 前記 (3) において、前記第 3 の絶縁層の誘電率が前記第 1 の絶縁層の誘電率と等しく、前記第 4 の絶縁層の誘電率が前記第 2 の絶縁層の誘電率と等しい液晶表示装置である。

【発明の効果】

【 0 0 1 7 】

本発明の液晶表示装置は、前記画素電極の、前記共通電極と対向する面側に、前記画素電極の全域と重畳する第 1 の絶縁層と、前記第 1 の絶縁層に埋設され、かつ、重畳面積が前記画素電極の面積よりも小さい第 2 の絶縁層とを有する。またこのとき、前記第 2 の絶縁層は、誘電率が前記第 1 の絶縁層の誘電率と異なる材料を用いる。このようにすると、前記第 2 の絶縁層が介在する領域の近傍に、部分的に斜め方向の電界が発生する。またこ

10

20

30

40

50

のとき、前記第2の絶縁層が介在しない画素電極の端部では、基板面に対して垂直方向の電界が発生する。そのため、前記画素電極と前記共通電極の間に介在する液晶材料中の液晶分子の配向を制御でき、広視野角化を実現できる。

【0018】

またこのとき、前記液晶分子の配向の制御、すなわち電界の分布の制御は、前記画素電極上に設けた第2の絶縁層の形状（重畳面積）や、前記第1の絶縁層および第2の絶縁層の誘電率の組み合わせを変えることで実現できる。そのため、前記画素電極は平坦な絶縁層上に形成することができる。そのため、たとえば、前記特許文献1に記載された表示装置に比べて、電界の分布に対する自由度が増し、所望の電圧 - 輝度特性を容易に得ることができる。

10

【0019】

また、前記第2の絶縁層を前記第1の絶縁層に埋設することにより、前記第2の絶縁層の前記共通電極（液晶材料）と対向する面を容易に平坦化できるので、黒表示時、言い換えると前記画素電極と共通電極の電位差が零の時、前記液晶材料中の液晶分子を基板面に対して垂直方向に配向させることができる。そのため、黒表示時の光漏れを防ぎ、コントラストを向上させることができる。

【0020】

また、前記構成は、VA方式で駆動する種々の構成の液晶表示パネル（液晶表示装置）に適用可能であるが、特に、半透過型の液晶表示パネルに適用することが好ましい。半透過型の液晶パネルの場合、第1の画素電極が配置された反射領域では、前記第1の絶縁層および第2の絶縁層を配置することにより電圧降下が生じ、反射領域の液晶層に印加される電界が変化する。つまり、前記反射領域の第1の画素電極と共通電極の電位差と、前記第2の画素電極が配置された透過領域の第2の画素電極と共通電極の電位差を固定したまま、前記反射領域の電界の分布を変更することができる。そのため、前記反射領域と前記透過領域の輝度 - 電圧特性において、輝度が最大になる電圧を一致させることができる。

20

【0021】

また、前記半透過型の液晶表示パネルの場合、前記構成に限らず、たとえば、前記透過領域に第3の絶縁層、および前記第3の絶縁層とは誘電率が異なる第4の絶縁層を配置することで、前記反射領域と同様の電界分布の制御ができる。そのため、前記透過領域の広視野角化も実現できる。

30

【0022】

また、前記透過領域に第3の絶縁層および第4の絶縁層を配置する場合、その誘電率の関係は、前記反射領域の第1の絶縁層および第2の絶縁層の誘電率の関係とは独立して設定することも可能であるが、第3の絶縁層と第1の絶縁層の誘電率を等しくし、第4の絶縁層と第2の絶縁層の誘電率を等しくすることが好ましい。このようにすれば、第3の絶縁層は第1の絶縁層と同じ材料を、第4の絶縁層は第2の絶縁層と同じ材料を用いることができる。

【0023】

また、前記第2の絶縁層および前記第4の絶縁層は、画素電極との重畳面積が画素電極の面積よりも小さければ、任意の形状とすることができ、たとえば、ビーズなどの球状の絶縁体を埋設してもよい。特に、半透過型の液晶表示パネルにおいて、前記第2の絶縁層として球状の絶縁体を埋設すれば、前記第2の基板側から入射した光が第1の絶縁層と第2の絶縁層の界面で散乱し、反射領域のギラツキを低減することができる。

40

【発明を実施するための最良の形態】

【0024】

以下、本発明について、図面を参照して実施の形態（実施例）とともに詳細に説明する。

なお、実施例を説明するための全図において、同一機能を有するものは、同一符号を付け、その繰り返しの説明は省略する。

【0025】

50

図１および図２は、本発明が適用される液晶表示装置が有する液晶表示パネルの概略構成を示す模式図であり、図１は液晶表示パネルの平面図、図２は図１のＡ－Ａ'線で見た断面図である。

【００２６】

本発明の液晶表示装置は、たとえば、図１および図２に示すように、一対の基板１，２の間に液晶材料３が挟持された液晶表示パネルを有する。このとき、両基板１，２は環状のシール材４で接着されており、液晶材料３は、前記両基板１，２とシール材３で囲まれた空間に封入されている。またこのとき、図１および図２では省略しているが、一方の基板（第１の基板）１には、複数本のゲート線と複数本のドレイン線がマトリクス状に配置されており、隣接する２本のゲート線と隣接する２本のドレイン線で囲まれた領域が１つの画素領域となる。そして、各画素領域には、TFT素子および画素電極が配置されている。また、他方の基板（第２の基板）２には、前記画素電極と対向する共通電極、カラーフィルタなどが設けられている。

10

【００２７】

また、詳細な説明は省略するが、図１および図２に示したような液晶表示パネルを有する液晶表示装置は、前記液晶表示パネルの他に、たとえば、前記ゲート線に走査信号を入力するゲートドライバが実装されたTCP(Tape Carrier Package)、前記ドレイン線にデータ信号を入力するデータドライバが実装されたTCP、タイミングコントローラなどの回路基板を有する。なお、前記TCPに代えて、COF(Chip On Film)であってもよい。また、前記液晶表示装置が透過型または半透過型の場合は、その他に、バックライトユニットを有する。

20

【００２８】

以下、図１および図２に示したような液晶表示パネルに本発明を適用した場合の画素領域の構成について説明する。

【実施例１】

【００２９】

図３乃至図５は、本発明による実施例１の液晶表示パネルの概略構成を示す模式図であり、図３は１つの画素領域の構成例を示す平面図、図４は図３のＢ－Ｂ'線で見た断面図、図５は図３のＣ－Ｃ'線で見た断面図である。なお、図３は画素電極が配置された第１の基板の１つの画素領域を示す平面図であり、図４および図５は、各切断線で見た第１の基板および第１の基板と対向する第２の基板の構成を示す断面図である。

30

【００３０】

本実施例１の液晶表示パネルは、透過型の液晶表示パネルであり、図３乃至図５に示すように、第１の基板１は、ガラス基板１０１の、第２の基板２と向かい合う面側に、ゲート線１０２、半導体層１０３、ドレイン線１０４、ソース電極１０５、画素電極１０６などが設けられている。このとき、ゲート線１０２はガラス基板１０１の表面に設けられており、ゲート線１０２の上層に、第１絶縁層１０７を介して半導体層１０３およびドレイン線１０４ならびにソース電極１０５が設けられている。また、半導体層１０３およびドレイン線１０４ならびにソース電極１０５の上層に、第２絶縁層１０８を介して画素電極１０６が設けられている。このとき、画素電極１０６は、スルーホールＴＨによりソース電極１０５と電気的に接続されている。

40

【００３１】

また、画素電極１０６上、すなわち第２の基板２と向かい合う面には、第３絶縁層１０９が設けられている。また、第３絶縁層１０９には、画素電極１０６と重畳する第４絶縁層１１０が埋設されている。このとき、第４絶縁層１１０は、画素電極１０６との重畳面積が画素電極１０６の面積よりも小さい。また、第４絶縁層１１０の誘電率は、第３絶縁層１０９の誘電率より大きいことが好ましいが、小さくてもよい。すなわち、この２つの絶縁層１０９，１１０の誘電率が異なっていればよい。

【００３２】

また、第３絶縁層１０９上には、配向膜１１１が設けられている。

50

【0033】

また、第1の基板1は、ガラス基板101の、前記ゲート線102などが設けられた面の裏面に、位相差板112a, 112b, 112cおよび偏光板113が積層されている。

【0034】

一方、第2の基板2は、ガラス基板201の、第1の基板1と向かい合う面側に、各画素領域を分割するブラックマトリクス202が設けられており、各画素電極106と対向する領域にカラーフィルタ203が設けられている。また、ブラックマトリクス202およびカラーフィルタ203上には、オーバーコート層204を介して共通電極205が設けられている。また、共通電極205上には、配向膜206が設けられている。

10

【0035】

また、第2の基板2は、ガラス基板201の、前記共通電極205などが設けられた面の裏面に、位相差板207a, 207b, 207cおよび偏光板208が積層されている。

【0036】

またこのとき、第1の基板1と第2の基板2で挟持された液晶材料3は、画素電極106と共通電極205の電位差が零のときに、図5に示すように、液晶分子301が基板面に対して垂直な方向に配向している。

【0037】

本実施例1の液晶表示パネルにおいて、第1の基板1を製造するときには、画素電極106を形成する工程までは、従来と同じ方法で行えばよいので、詳細な説明は省略する。

20

【0038】

そして、従来と同じ方法で画素電極106まで形成した後、第4絶縁層110を形成する。第4絶縁層110を形成するときには、まず、画素電極106上に、たとえば、SiN（誘電率6.7）のCVD膜を成膜する。このとき、前記CVD膜の厚さは、たとえば、500nmとする。そして、CVD膜上に感光性レジストを塗布し、露光、現像する。そして、現像した前記レジストをマスクとしてCVD膜をエッチングして第4絶縁層110を形成した後、前記レジストを除去する。

【0039】

前記第4絶縁層110を形成したら、次に、第3絶縁層109を形成する。第3絶縁層109を形成するときには、まず、たとえば、誘電率が3.3程度の感光性樹脂を画素電極106および第4絶縁層110を覆うように塗布する。そして、前記感光性樹脂を露光、現像して部分的に除去した後、焼成する。前記感光性樹脂を焼成するときには、温度や時間などの焼成条件を変えることで焼成後の表面の凹凸を制御できる。本実施例1では、表面が平坦になるように、たとえば、230℃で60分間焼成する。また、前記感光性樹脂を塗布するときには、たとえば、焼成後の厚さが約1.5μmになるような厚さに塗布する。

30

【0040】

以上のような手順で画素電極106上に第3絶縁層110および第3絶縁層109を形成した後は、従来と同じ方法で配向膜111を形成する。

【0041】

また、第2の基板2を製造するときには、従来と同じ方法で行えばよいので、詳細な説明は省略する。

40

【0042】

そして、第1の基板1および第2の基板2を用いて液晶表示パネルを製造するときには、たとえば、まず、第1の基板1上に環状のシール材4を塗布する。そして、たとえば、シール材4で囲まれた領域内に液晶材料3を滴下した後、第2の基板2を重ね合わせ、シール材4により第1の基板1と第2の基板2を接着するとともに、液晶材料3を封入する。あるいは、前記シール材4を一部が欠損した環状とし、第1の基板1と第2の基板2を接着した後、シール材4の欠損した部分から液晶材料3を注入し、欠損した部分をエポキシ樹脂などで封止してもよい。また、前記液晶材料3には、たとえば、 $\Delta n = 0.10$ のネガ

50

型液晶を用いる。このとき、液晶分子 301 は、配向膜 111, 206 の配向規制力により、基板平面に対して垂直に配向する。

【0043】

前記第1の基板1と第2の基板2の間に液晶材料3を封入したら、次に、第1の基板1に位相差板 112a, 112b, 112c および偏光板 113 を貼り合わせ、第2の基板2に位相差板 207a, 207b, 207c および偏光板 208 を貼り合わせる。

【0044】

このとき、第1の基板1の位相差板 112a, 112b, 112c はそれぞれ、たとえば、Z軸位相差板 ($\Delta n \cdot d = 110\text{nm}$ (基板の主面に対して45度傾斜時)) 112a, 遅相軸角度が175度になる $\Delta n \cdot d = 140\text{nm}$ の一軸延伸の位相差板 ($\lambda/4$ 位相差板) 112b, 遅相軸角度が55度になる $\Delta n \cdot d = 270\text{nm}$ の一軸延伸の位相差板 ($\lambda/2$ 位相差板) 112c を貼り合わせる。また、第1の基板1の偏光板 113 は透過軸角度が160度になるように貼り合わせる。またこのとき、第2の基板2の位相差板 207a, 207b, 207c はそれぞれ、たとえば、Z軸位相差板 ($\Delta n \cdot d = 110\text{nm}$ (基板の主面に対して45度傾斜時)) 207a, 遅相軸角度が85度になる $\Delta n \cdot d = 140\text{nm}$ の一軸延伸の位相差板 ($\lambda/4$ 位相差板) 207b, 遅相軸角度が145度になる $\Delta n \cdot d = 270\text{nm}$ の一軸延伸の位相差板 ($\lambda/2$ 位相差板) 207c を貼り合わせる。また、第2の基板2の偏光板 208 は透過軸角度が70度になるように貼り合わせる。

【0045】

なお、前記遅相軸および透過軸は、所定方向(たとえば、画面の水平方向)を基準にして反時計回りに測った角度で示している。

【0046】

また、Z軸位相差板 112a, 207a は設けなくても構わないが、広視野角化のためには設けたほうが望ましい。

【0047】

図6および図7は、本実施例1の表示パネルの作用効果を説明するための模式図であり、図6は画素電極と共通電極の間に電位差があるときの等電位線の分布を示す断面図、図7は画素電極と共通電極の間に電位差があるときの液晶分子の配向を示す断面図である。なお、図6および図7は、図5に示した断面図における1つの画素領域のみを示す断面図である。

【0048】

本実施例1の液晶表示パネルでは、黒表示時、すなわち画素電極 106 と共通電極 205 の電位差が零の場合、図5に示したように、液晶分子 301 は、基板面に対して垂直方向に配置している。そして、画素電極 106 にデータ信号が加わり、画素電極 106 と共通電極 205 の間に電位差が生じると、その電位差に応じて液晶分子 301 が基板面に対して平行な方向に傾くことにより、電位差に応じた階調(輝度)の表示を行う。

【0049】

このとき、画素電極 106 上に、第3絶縁層 109 および第4絶縁層 110 が設けられていると、画素電極 106 と共通電極 205 に電位差が生じたときに、図6に示すように、第4絶縁層 110 が重畳する領域で等電位面 E S の分布が変化する。またこのとき、第4絶縁層 110 の誘電率が第3絶縁層 109 の誘電率より大きい場合、第4絶縁層 110 が重畳する領域の電界は、第4絶縁層 110 が重畳していない領域よりも電界が大きくなる。そのため、画素電極 106 と共通電極 205 の間に生じる電界は、図7に示すようになり、第3絶縁層 109 と第4絶縁層 110 の境界付近に斜め方向の電界(電気力線) E F が生じる。その結果、たとえば、図7に示したように、第4絶縁層 110 が重畳する領域と、第4絶縁層 110 が重畳していない領域で液晶分子 301 の配向を変えることができ、広視野角化することができる。

【0050】

また、画素電極 106 と共通電極 205 の電位差が零の場合、液晶分子 301 は基板平面に対して垂直に配向しているので、液晶材料中では $\Delta n \cdot d = 0$ となる。また、第1の

基板 1 の位相差板 1 1 2 a , 1 1 2 b , 1 1 2 c と第 2 の基板 2 の位相差板 2 0 7 a , 2 0 7 b , 2 0 7 c は相殺しあう配置なので $\Delta n \cdot d = 0$ となる。そのため、画素電極 1 0 6 と共通電極 2 0 5 の電位差が零のときには、第 1 の基板 1 の偏光板 1 1 3 と第 2 の基板 2 の偏光板 2 0 8 の配置 (クロスニコル) による黒表示が得られる。

【 0 0 5 1 】

また、本実施例 1 では、図 5 などに示したように、画素電極 1 0 6 上の第 3 絶縁層 1 0 9 は表面が平坦である。そのため、黒表示時に見られる配向制御突起のエッジ部分での光漏れを防ぐことができ、黒表示時の輝度を低くできる。その結果、コントラストを向上させることができる。

【 0 0 5 2 】

以上説明したように、本実施例 1 の液晶表示パネルによれば、画素電極 1 0 6 上に第 3 絶縁層 1 0 9 および第 4 絶縁層 1 1 0 を設けることにより、液晶材料 3 中の液晶分子 3 0 1 の配向を制御でき、表示装置を広視野角化できる。

【 0 0 5 3 】

また、第 3 絶縁層 1 0 9 の厚さや第 4 絶縁層 1 1 0 の形状 (重畳面積) によって液晶分子 3 0 1 の配向を制御するので、画素電極 1 0 6 は平坦でよく、かつ、所望の輝度 - 電圧特性を容易に実現できる。

【 0 0 5 4 】

また、画素電極 1 0 6 上の第 3 絶縁層 1 0 9 の表面を平坦にすることが容易なので、高コントラスト化が容易である。

【 0 0 5 5 】

なお、前記実施例 1 では、たとえば、SiN の CVD 膜をエッチングして第 4 絶縁層 1 1 0 を形成したが、第 4 絶縁層 1 1 0 は、これに限らず、種々の方法、材料で形成することができる。また、第 4 絶縁層 1 1 0 の形状は、図 3 および図 5 に示したような形状に限らず、他の形状であってもよい。

【 実施例 2 】

【 0 0 5 6 】

図 8 乃至図 1 0 は、本発明による実施例 2 の表示パネルの概略構成を示す模式図であり、図 8 は 1 つの画素領域の構成例を示す平面図、図 9 は図 8 の D - D ' 線で見えた断面図、図 1 0 は図 8 の E - E ' 線で見えた断面図である。なお、図 8 は画素電極が配置された第 1 の基板の 1 つの画素領域を示す平面図であり、図 9 および図 1 0 は、各切断線で見えた第 1 の基板および第 1 の基板と対向する第 2 の基板の構成を示す断面図である。

【 0 0 5 7 】

本実施例 2 の液晶表示パネルは、半透過型の液晶表示パネルであり、1 つの画素領域に 2 つの画素電極が配置されている。このような表示パネルでは、図 8 乃至図 9 に示すように、第 1 の基板 1 は、ガラス基板 1 0 1 の、第 2 の基板 2 と向かい合う面側に、ゲート線 1 0 2、半導体層 1 0 3、ドレイン線 1 0 4、ソース電極 1 0 5、第 1 の画素電極 1 0 6 a および第 2 の画素電極 1 0 6 b などが設けられている。

【 0 0 5 8 】

このとき、ゲート線 1 0 2 はガラス基板 1 0 1 の表面に設けられており、ゲート線 1 0 2 の上層に、第 1 絶縁層 1 0 7 を介して半導体層 1 0 3 およびドレイン線 1 0 4 ならびにソース電極 1 0 5 が設けられている。また、半導体層 1 0 3 およびドレイン線 1 0 4 ならびにソース電極 1 0 5 の上層に、第 2 絶縁層 1 0 8 を介して第 1 の画素電極 1 0 6 a が設けられている。また、第 1 の画素電極 1 0 6 a 上には、第 3 絶縁層 1 1 0 を介して第 2 の画素電極 1 0 6 b が設けられている。このとき、第 2 の画素電極 1 0 6 b は、第 1 の画素電極 1 0 6 a と重畳しないように設けられる。また、第 2 の画素電極 1 0 6 b は、第 2 の画素電極 1 0 6 b 上の液晶分子の配向制御を行うための開口部 1 1 4 が設けられている。またこのとき、第 1 の画素電極 1 0 6 a および第 2 の画素電極 1 0 6 b は、スルーホール TH によりソース電極 1 0 5 と電氣的に接続されている。

【 0 0 5 9 】

また、第3絶縁層109上および第2の画素電極106b上には、配向膜111が設けられている。

【0060】

また、本実施例2では、第1の画素電極106a上に、第3絶縁層109に埋設された第4絶縁層110を有する。このとき、第4絶縁層110は、第1の画素電極106aとの重畳面積が画素電極106の面積よりも小さい。また、第4絶縁層110の誘電率は、第3絶縁層109の誘電率と異なる。

【0061】

また、第1の基板1は、ガラス基板101の、前記ゲート線102などが設けられた面の裏面に、位相差板112a, 112b, 112cおよび偏光板113が積層されている。

10

【0062】

一方、第2の基板2は、ガラス基板201の、第1の基板1と向かい合う面側に、各画素領域を分割するブラックマトリクス202が設けられており、各画素電極106と対向する領域にカラーフィルタ203が設けられている。また、ブラックマトリクス202およびカラーフィルタ203上には、オーバーコート層204を介して共通電極205が設けられている。また、共通電極205上には、配向膜206が設けられている。

【0063】

また、第2の基板2は、ガラス基板201の、前記共通電極205などが設けられた面の裏面に、位相差板207a, 207b, 207cおよび偏光板208が積層されている。

20

【0064】

またこのとき、第1の基板1と第2の基板2で挟持された液晶材料3は、画素電極106と共通電極205の電位差が零のときに、図9に示すように、液晶分子301が基板面に対して垂直な方向に配向している。

【0065】

図11は、本実施例2の液晶表示パネルの反射領域と透過領域を説明するための模式断面図である。

【0066】

本実施例2の液晶表示パネルでは、第1の基板1に、たとえば、図11に示すように、第2の基板2の共通電極205からの距離が異なる第1の画素電極106aと第2の画素電極106bが設けられている。そして、第1の画素電極106a上には、前記実施例1で説明した第3絶縁層109と、第3絶縁層109に埋設された第4絶縁層110を有する。このとき、第1の画素電極106aは、図11に示すように、第2の基板2側から入射した光LAを反射して第2の基板2側に出射する反射型の電極である。一方、第2の画素電極106bは、図11に示すように、第1の基板1の背後に配置されたバックライトユニット5からの光LBを透過して第2の基板2側に出射する透過型の電極である。以下、第1の画素電極106aが配置された領域を反射領域、第2の画素電極106bが配置された領域を透過領域という。

30

【0067】

本実施例2の液晶表示パネルにおいて、第1の基板1を製造するときには、第1の画素電極106aを形成する工程までは、従来と同じ方法で行えばよいので、詳細な説明は省略する。

40

【0068】

なお、第1の画素電極106aは前記反射領域に形成する電極である。そのため、第1の画素電極106aは、たとえば、Al/MoWなどの反射率が高い金属材料を用いて形成する。

【0069】

そして、前記第1の画素電極106aを形成した後、前記実施例1で説明したような手順で第4絶縁層110および第3絶縁層109を形成する。

50

【 0 0 7 0 】

そして、第 4 絶縁層 1 1 0 および第 3 絶縁層 1 0 9 を形成したら、次に、第 2 の画素電極 1 0 6 b を形成する。第 2 の画素電極 1 0 6 b を形成するときには、たとえば、第 3 絶縁層 1 0 9 上に ITO 膜を成膜した後、ITO 膜上に感光性レジスト膜を成膜し、露光、現像する。そして、現像したレジストをマスクとして ITO 膜をエッチングして第 2 の画素電極 1 0 6 b を形成した後、前記レジストを除去する。

【 0 0 7 1 】

以上のような手順で第 2 の画素電極 1 0 6 b まで形成した後は、従来と同じ方法で配向膜 1 1 1 を形成する。

【 0 0 7 2 】

また、第 2 の基板 2 を製造するときには、従来と同じ方法で行えばよいので、詳細な説明は省略する。

【 0 0 7 3 】

また、第 1 の基板 1 および第 2 の基板 2 を用いて液晶表示パネルを製造するときには、前記実施例 1 で説明したような方法で液晶材料 3 を封入すればよいので、詳細な説明は省略する。

【 0 0 7 4 】

また、第 1 の基板 1 に位相差板 1 1 2 a , 1 1 2 b , 1 1 2 c および偏光板 1 1 3 を貼り合わせ、第 2 の基板 2 に位相差板 2 0 7 a , 2 0 7 b , 2 0 7 c および偏光板 2 0 8 を貼り合わせるときも、前記実施例 1 で説明したように貼り合わせればよいので、詳細な説明は省略する。

【 0 0 7 5 】

図 1 2 および図 1 3 は、本実施例 2 の液晶表示パネルの動作を説明するための模式図であり、図 1 2 は各画素電極と共通電極の電位差が零のときの液晶分子の配向を示す図、図 1 3 は各画素電極と共通電極の間に電位差があるときの液晶分子の配向を示す図である。

【 0 0 7 6 】

本実施例 2 の液晶表示パネルでは、第 1 の画素電極 1 0 6 a と第 2 の画素電極 1 0 6 b は同一のソース電極 1 0 5 と接続されており、第 1 の画素電極 1 0 6 a と共通電極 2 0 5 の電位差、第 2 の画素電極 1 0 6 b と共通電極 2 0 5 の電位差は常に一定である。このとき、各画素電極 1 0 6 a , 1 0 6 b と共通電極 2 0 5 の電位差が零であれば、液晶材料 3 中の液晶分子 3 0 1 は、図 1 2 に示したように、基板平面に対して垂直に配向している。

【 0 0 7 7 】

そして、各画素電極 1 0 6 a , 1 0 6 b と共通電極 2 0 5 の間に電位差が生じると、たとえば、図 1 3 に示すように、液晶分子 3 0 1 の配向が、基板平面に対して水平な方向に変化する。このとき、第 1 の画素電極 1 0 6 a 上には、第 3 絶縁層 1 0 9 および第 4 絶縁層 1 1 0 があるので、前記実施例 1 で説明したように、第 3 絶縁層 1 0 9 と第 4 絶縁層 1 1 0 の境界付近で電界（電気力線）E F が基板平面に対して斜め方向になり、他の領域の液晶分子 3 0 1 と異なる角度に配向する。一方、第 2 の画素電極 1 0 6 b 上には、第 3 絶縁層 1 0 9 および第 4 絶縁層 1 1 0 に相当する絶縁層がないので、図 1 3 に示したように第 2 の画素電極 1 0 6 b 上の全領域で液晶分子 3 0 1 が同じ角度に配向する。

【 0 0 7 8 】

図 1 4 乃至図 1 7 は、本実施例 2 の液晶表示パネルの作用効果を説明するための模式図であり、図 1 4 は本実施例 2 の液晶表示パネルと比較するための反射領域および透過領域を有する表示パネルの構成例を示す模式断面図、図 1 5 は図 1 4 に示した構成例における各領域の電位差と透過率、反射率の関係を示す図、図 1 6 は本実施例 2 の液晶表示パネルの反射領域と透過領域の関係を模式的に示した断面図、図 1 7 は図 1 6 に示した構成例における各領域の電位差と透過率、反射率の関係を示す図である。なお、図 1 5 および図 1 7 において、V P C は画素電極と共通電極の電位差、T R は透過領域の透過率、R R は反射領域の反射率である。

【 0 0 7 9 】

本実施例 2 の液晶表示パネルの作用効果を説明するにあたって、図 1 4 に示すように、第 1 の画素電極 1 0 6 a および第 2 の画素電極 1 0 6 b を有し、かつ、第 3 絶縁層 1 0 9 および第 4 絶縁層 1 1 0 が無い表示パネルにおける電位差 V_{PC} と透過率 T_R 、反射率 R_R の関係を説明する。

【 0 0 8 0 】

図 1 4 に示したような構成において、透過領域では光 L_B が液晶材料 3 を 1 回通過するだけなのに対して、反射領域では光 L_A は液晶材料 3 を 2 回通過する。このとき、本実施例 2 のように、反射領域と透過領域の液晶材料の厚みがほぼ等しい構成では、反射領域の光路長は透過領域の光路長の 2 倍になる。そのため、反射領域と透過領域の電界強度が同じならば反射領域は透過領域に比べて液晶材料 3 を通過する光に影響を与える度合いが 2 倍になる。その結果、反射領域と透過領域で B-V 特性（輝度-電圧特性）が異なってしまう。

10

【 0 0 8 1 】

このとき、反射領域の第 1 の画素電極 1 0 6 a と共通電極 2 0 5 の電位差 V_{PC} と反射率 R_R の関係は、たとえば、図 1 5 に黒塗りの四角で示したようになる。一方、透過領域の第 2 の画素電極 1 0 6 b と共通電極 2 0 5 の電位差 V_{PC} と透過率 T_R の関係は、たとえば、図 1 5 に白抜きの丸で示したようになる。このように、同一平面上に第 1 の画素電極 1 0 6 a および第 2 の画素電極 1 0 6 b を形成した場合、反射領域で反射率 R_R が高くなる電位差 V_{PC} は 3 V 付近であり、透過領域で透過率 T_R が高くなる電位差 V_{PC} は 4 V から 5 V の間である。そのため、このような構成の表示パネルでは、たとえば、最大輝度で表示するときに電位差 V_{PC} を 3 V にしなければならず、透過領域の透過率 T_R が低くなる。

20

【 0 0 8 2 】

一方、本実施例 2 のように、反射領域の第 1 の画素電極 1 0 6 a 上に第 3 絶縁層 1 0 9 および第 4 絶縁層 1 1 0 を設けると、反射領域では透過領域よりも絶縁層が厚くなり、反射領域における電界の強度を透過領域における電界の強度よりも弱くすることができる。またこのとき、第 3 絶縁層 1 0 9 と誘電率が異なる第 4 絶縁層 1 1 0 を埋設することで、図 1 7 に示すように、反射領域の反射率 R_R が高くなる電位差 V_{PC} と、透過領域の透過率 T_R が高くなる電位差 V_{PC} を一致させることができる。なお、図 1 7 において、黒塗りの四角で示した分布は、第 3 絶縁層 1 0 9 の誘電率 ϵ_1 を 3.3 とし、第 4 絶縁層 1 1 0 の誘電率 ϵ_2 を 6.7 とした場合の分布である。また、図 1 7 において、破線で示した分布は、第 4 絶縁層 1 1 0 の誘電率 ϵ_2 を 3.3 とした場合の分布である。

30

【 0 0 8 3 】

以上説明したように、本実施例 2 の液晶表示パネルによれば、反射領域の第 1 の画素電極 1 0 6 a 上に第 3 絶縁層 1 0 9 および第 4 絶縁層 1 1 0 を設けることにより、液晶材料 3 中の液晶分子 3 0 1 の配向を制御でき、表示装置を広視野角化できる。

【 0 0 8 4 】

また、反射領域の第 1 の画素電極 1 0 6 a 上に第 3 絶縁層 1 0 9 および第 4 絶縁層 1 1 0 を設けることにより、反射領域で反射率 R_R が高くなる電位差 V_{PC} と、透過領域で透過率 T_R が高くなる電位差 V_{PC} を一致させることができ、反射領域と透過領域の輝度の差を低減できる。

40

【 0 0 8 5 】

また、第 3 絶縁層 1 0 9 の厚さや第 4 絶縁層 1 1 0 の形状（重畳面積）によって液晶分子 3 0 1 の配向を制御するので、画素電極 1 0 6 は平坦でよく、かつ、所望の輝度 - 電圧特性を容易に実現できる。

【 0 0 8 6 】

また、画素電極 1 0 6 上の第 3 絶縁層 1 0 9 の表面を平坦にすることが容易なので、高コントラスト化が容易である。

【 0 0 8 7 】

なお、前記実施例 2 では、たとえば、SiN の CVD 膜をエッチングして第 4 絶縁層 1 1 0 を

50

形成したが、第4絶縁層110は、これに限らず、種々の方法、材料で形成することができる。また、第4絶縁層110の形状は、図8および図9に示したような形状に限らず、他の形状であってもよい。

【0088】

図18および図19は、前記実施例2の変形例を説明するための模式図であり、図18は第1の基板の1つの画素領域の構成例を示す平面図、図19は図18のF-F'線で見えた断面図である。

【0089】

前記実施例2の液晶表示パネルにおいて、第4絶縁層110は、第1の画素電極106aと共通電極205の間に斜め方向の電界EFを生成するために設けられている。そのため、第4絶縁層110は、たとえば、図18および図19に示すような球状の絶縁体材料（たとえばビーズなど）を用いることも可能である。また、第4絶縁層110の形状は、球状に限られず、絶縁性の粒子であればよい。

【0090】

前記球状の絶縁体材料を用いて第4絶縁層110を形成するときには、たとえば、まず、第3絶縁層109の形成に用いる感光性樹脂に前記球状の絶縁体材料を混ぜたものを、印刷法により第1の画素電極106a上に選択的に塗布する。そして、このとき塗布しなかった領域に、2度目の印刷により前記感光性樹脂のみを塗布する。またこのとき、前記球形の絶縁体材料には、屈折率が前記感光性樹脂と異なるものを使用する。

【0091】

このようにして球状の第4絶縁層110を設けた液晶表示パネルでは、第3絶縁層109と第4絶縁層110の界面で、第2の基板2側から入射した光および第1の画素電極106aで反射した光を効率よく散乱でき、反射領域におけるギラツキを防ぐことができる。

【0092】

図20乃至図22は、前記実施例2の応用例を説明するための模式図であり、図20は第1の基板の1つの画素領域の構成例を示す平面図、図21は図20のG-G'線で見えた断面図、図22は作用効果を説明するための模式断面図である。

【0093】

前記実施例2では、たとえば、図8および図9に示すように、透過領域の第2の画素106bに、透過領域の液晶分子301の配向制御を行うための開口部114を設けている。しかしながら、本発明による配向の制御方法を透過領域にも適用し、開口部114を設ける代わりに、第3絶縁層109および第4絶縁層110に相当する絶縁層を設けてもよい。すなわち、図20および図21に示すように、透過領域の第2の画素106b上に、第5絶縁層115と、第5絶縁層115に埋設された第6絶縁層116を設けてもよい。このとき、第5絶縁層115は、たとえば、第3絶縁層109と同じ材料を用いて形成し、第6絶縁層116は第4絶縁層110と同じ材料を用いて形成すればよい。

【0094】

このようにすると、各画素電極106a、106bと共通電極205に電位差が生じたときに、たとえば、図22に示すように、反射領域および透過領域のそれぞれに斜め方向の電界EFが生じる。そのため、第2の画素電極106bに開口部114を設けた場合と同じように透過領域の液晶分子301の配向を制御できる。

【0095】

以上、本発明を、前記実施例に基づき具体的に説明したが、本発明は、前記実施例に限定されるものではなく、その要旨を逸脱しない範囲において、種々変更可能であることはもちろんである。

【図面の簡単な説明】

【0096】

【図1】本発明が適用される液晶表示装置が有する液晶表示パネルの概略構成を示す模式図であり、液晶表示パネルの平面図である。

【図 2】図 1 の A - A' 線で見た断面図である。

【図 3】本発明による実施例 1 の液晶表示パネルの概略構成を示す模式図であり、1 つの画素領域の構成例を示す平面図である。

【図 4】図 3 の B - B' 線で見た断面図である。

【図 5】図 3 の C - C' 線で見た断面図である。

【図 6】本実施例 1 の表示パネルの作用効果を説明するための模式図であり、画素電極と共通電極の間に電位差があるときの等電位線の分布を示す断面図である。

【図 7】本実施例 1 の表示パネルの作用効果を説明するための模式図であり、画素電極と共通電極の間に電位差があるときの液晶分子の配向を示す断面図である。

【図 8】本発明による実施例 2 の表示パネルの概略構成を示す模式図であり、1 つの画素領域の構成例を示す平面図である。

10

【図 9】図 8 の D - D' 線で見た断面図である。

【図 10】図 8 の E - E' 線で見た断面図である。

【図 11】本実施例 2 の液晶表示パネルの反射領域と透過領域を説明するための模式断面図である。

【図 12】本実施例 2 の液晶表示パネルの動作を説明するための模式図であり、各画素電極と共通電極の電位差が零のときの液晶分子の配向を示す図である。

【図 13】本実施例 2 の液晶表示パネルの動作を説明するための模式図であり、各画素電極と共通電極の間に電位差があるときの液晶分子の配向を示す図である。

【図 14】本実施例 2 の液晶表示パネルの作用効果を説明するための模式図であり、本実施例 2 の液晶表示パネルと比較するための反射領域および透過領域を有する表示パネルの構成例を示す模式断面図である。

20

【図 15】図 14 に示した構成例における各領域の電位差と透過率、反射率の関係を示す図である。

【図 16】本実施例 2 の液晶表示パネルの作用効果を説明するための模式図であり、本実施例 2 の液晶表示パネルの反射領域と透過領域の関係を模式的に示した断面図である。

【図 17】図 16 に示した構成例における各領域の電位差と透過率、反射率の関係を示す図である。

【図 18】前記実施例 2 の変形例を説明するための模式図であり、第 1 の基板の 1 つの画素領域の構成例を示す平面図である。

30

【図 19】図 18 の F - F' 線で見た断面図である。

【図 20】前記実施例 2 の応用例を説明するための模式図であり、第 1 の基板の 1 つの画素領域の構成例を示す平面図である。

【図 21】前記実施例 2 の応用例を説明するための模式図であり、図 20 の G - G' 線で見た断面図である。

【図 22】図 20 および図 21 に示した構成における作用効果を説明するための模式断面図である。

【符号の説明】

【0097】

1 ... 第 1 の基板

40

2 ... 第 2 の基板

101, 201 ... ガラス基板

102 ... ゲート線

103 ... 半導体層

104 ... ドレイン線

105 ... ソース電極

106 ... 画素電極

106a ... 第 1 の画素電極

106b ... 第 2 の画素電極

107 ... 第 1 絶縁層

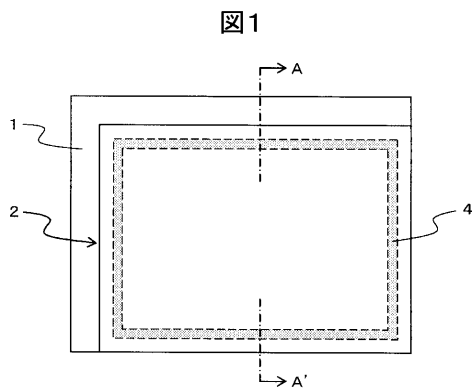
50

- 108 ... 第2絶縁層
 109 ... 第3絶縁層
 110 ... 第4絶縁層
 111, 206 ... 配向膜
 112a, 112b, 112c, 207a, 207b, 207c ... 位相差板
 113, 208 ... 偏光板
 114 ... 開口部
 115 ... 第5絶縁層
 116 ... 第6絶縁層
 202 ... ブラックマトリクス
 203 ... カラーフィルタ
 204 ... オーバーコート層
 205 ... 共通電極
 3 ... 液晶材料
 301 ... 液晶分子
 4 ... シール材
 5 ... バックライトユニット
 E S ... 等電位面
 E F ... 電界 (電気力線)
 L A ... 外部からの光
 L B ... バックライトユニットからの光

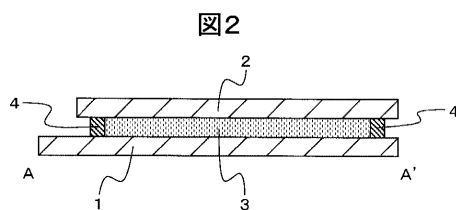
10

20

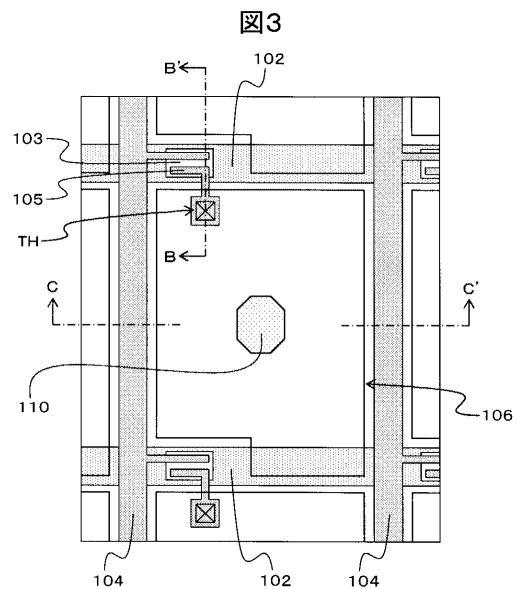
【図1】



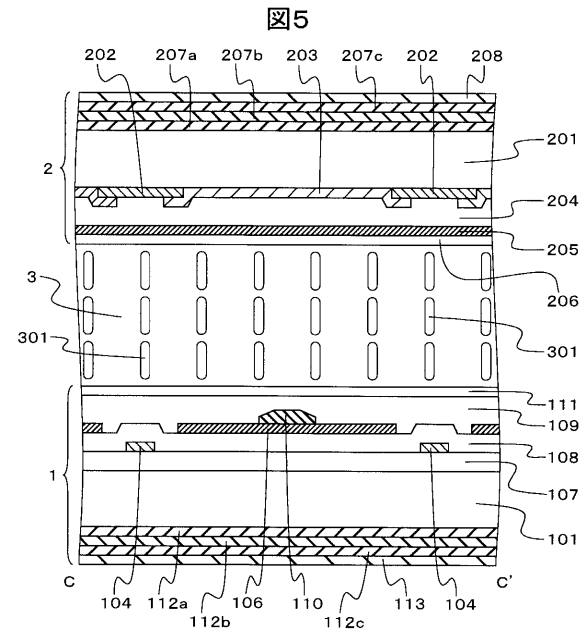
【図2】



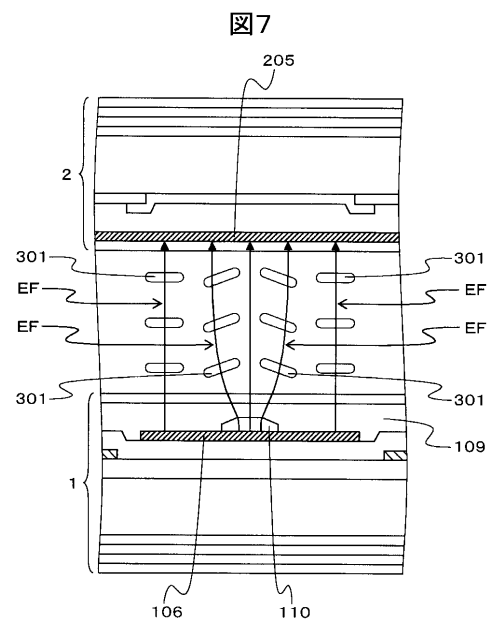
【図3】



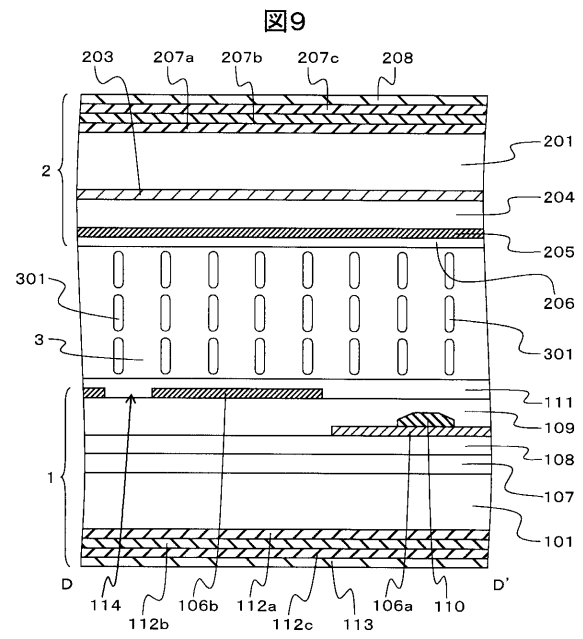
【 図 5 】



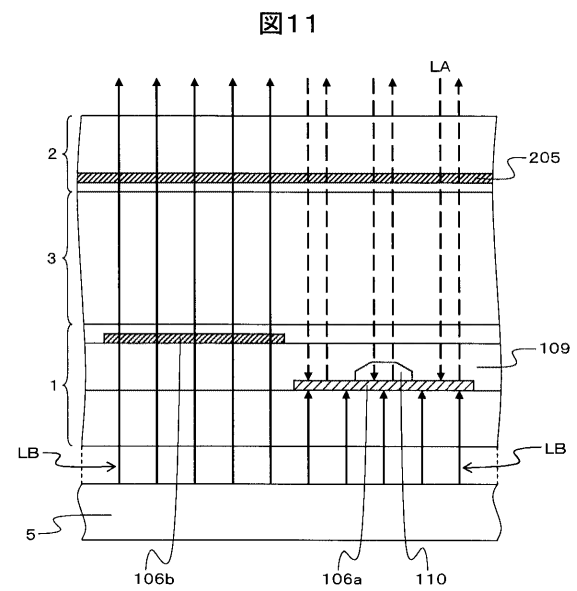
【圖 7】



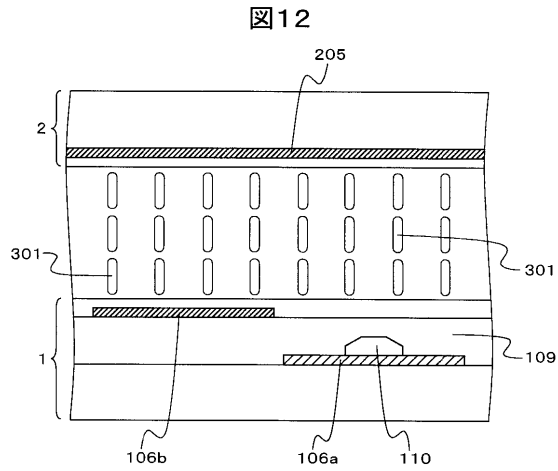
【 図 9 】



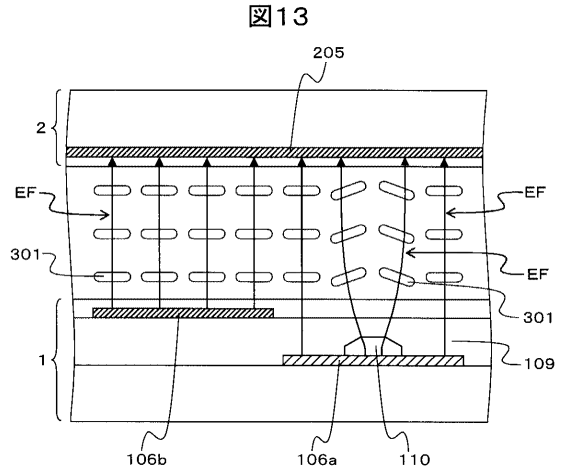
【圖 1 1】



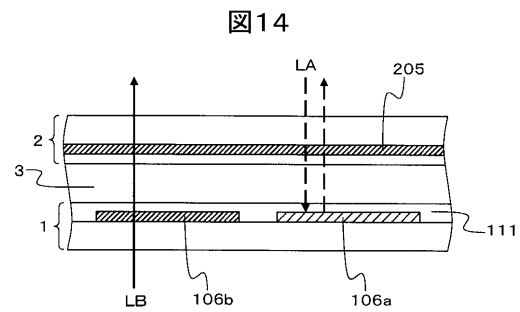
【図12】



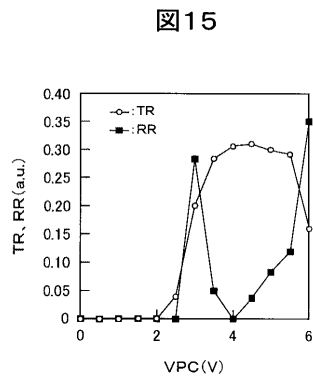
【図13】



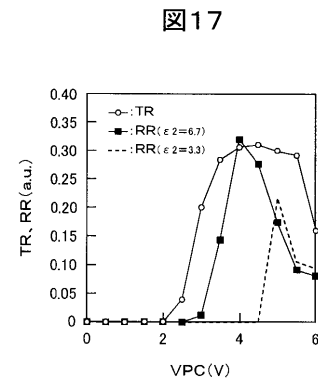
【図14】



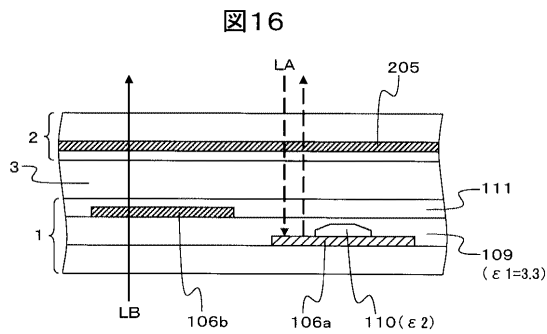
【図15】



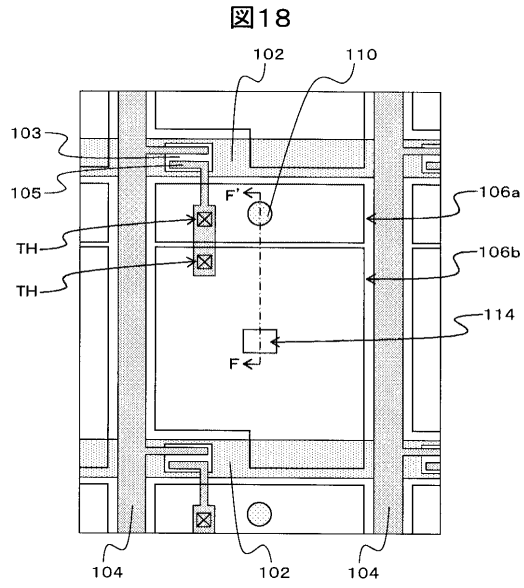
【図17】



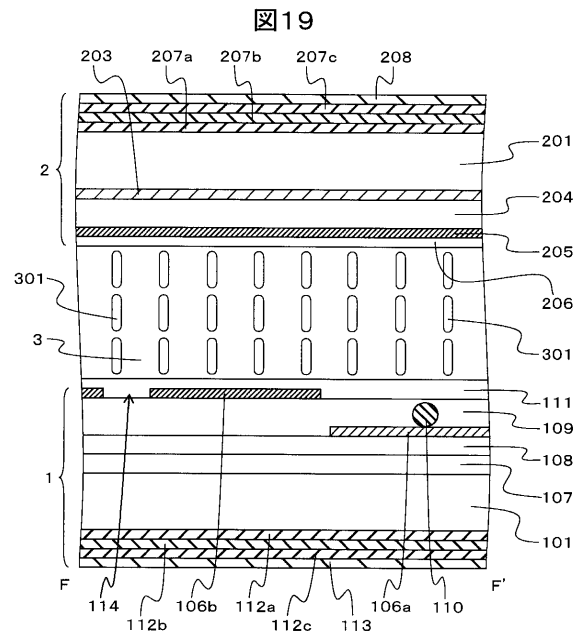
【図16】



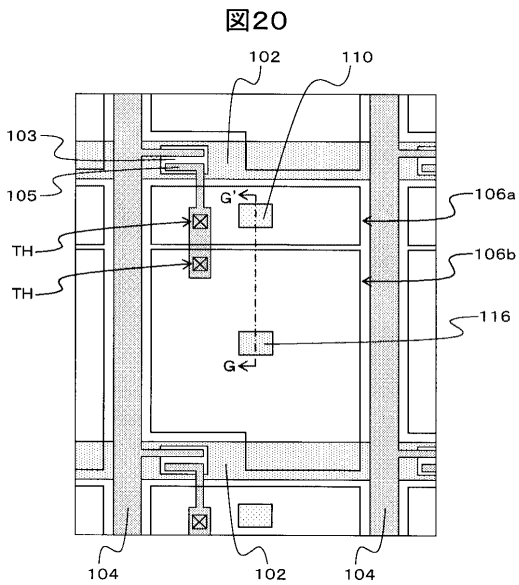
【図18】



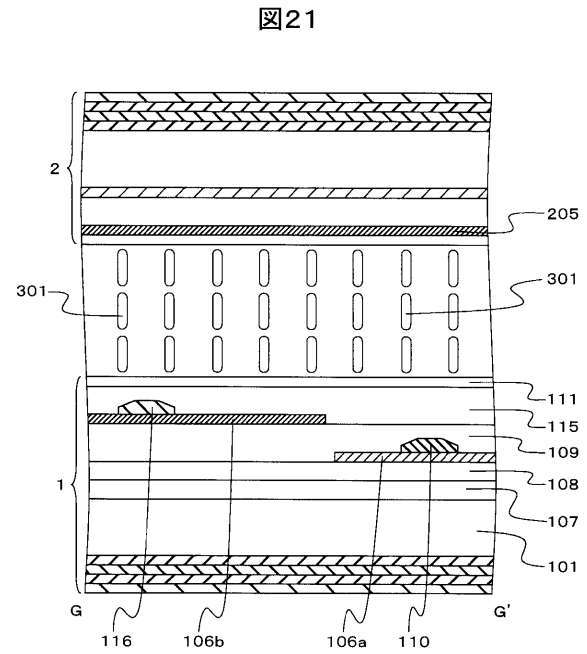
【図19】



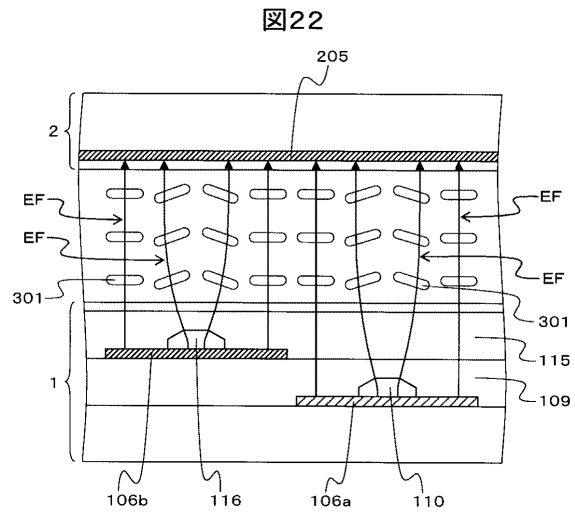
【図20】



【図21】



【図 22】



フロントページの続き

(72)発明者 井桁 幸一

千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内

(72)発明者 鎌田 高光

千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内

審査官 高松 大

(56)参考文献 特開 2 0 0 5 - 1 2 8 1 6 0 (J P , A)

特開 2 0 0 5 - 2 2 7 7 4 5 (J P , A)

特開 2 0 0 1 - 2 3 5 7 4 8 (J P , A)

特開平 0 8 - 2 9 2 4 2 3 (J P , A)

特開 2 0 0 1 - 2 0 1 7 4 9 (J P , A)

特開 2 0 0 3 - 2 2 2 8 6 9 (J P , A)

特開 2 0 0 5 - 0 5 5 5 9 5 (J P , A)

特開 2 0 0 7 - 0 1 1 4 1 0 (J P , A)

特開 2 0 0 7 - 0 1 8 0 1 4 (J P , A)

特開 2 0 0 7 - 0 5 2 4 5 3 (J P , A)

特開 2 0 0 6 - 0 7 8 5 4 1 (J P , A)

特開 2 0 0 0 - 1 9 3 9 7 4 (J P , A)

特開 2 0 0 2 - 2 2 9 0 2 9 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 2 F 1 / 1 3 3 3

G 0 2 F 1 / 1 3 3 7

G 0 2 F 1 / 1 3 9

专利名称(译)	液晶表示装置		
公开(公告)号	JP4648169B2	公开(公告)日	2011-03-09
申请号	JP2005339571	申请日	2005-11-25
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
当前申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	落合孝洋 佐々木亨 丹野淳二 井桁幸一 鎌田高光		
发明人	落合 孝洋 佐々木 亨 丹野 淳二 井桁 幸一 鎌田 高光		
IPC分类号	G02F1/1333 G02F1/1337 G02F1/139		
FI分类号	G02F1/1333.505 G02F1/1337.505 G02F1/139		
F-TERM分类号	2H088/GA02 2H088/HA02 2H088/HA04 2H088/JA09 2H088/KA27 2H088/KA30 2H088/LA03 2H088/MA01 2H088/MA02 2H088/MA07 2H090/HA04 2H090/HB04X 2H090/HB17X 2H090/HD03 2H090/HD07 2H090/JA06 2H090/JD14 2H090/KA07 2H090/MA01 2H090/MA13 2H190/HA04 2H190/HB04 2H190/HB17 2H190/HD03 2H190/HD07 2H190/JA06 2H190/JD14 2H190/KA07 2H190/LA22 2H190/LA25 2H290/AA34 2H290/BB75 2H290/BC01 2H290/CA46 2H290/CB03		
其他公开文献	JP2007147793A		
外部链接	Espacenet		

摘要(译)

本发明提供一种由VA模式驱动的液晶显示装置实现了宽的视角，并且所期望的电压 - 获得亮度特性。多条栅极线和多条被排列为矩阵漏极线，和由相邻于所述两个相邻的栅极线两个漏极线所包围的像素区域中的像素电极具有，具有公共电极的第二基板之间的第一基板，成为液晶材料被夹，液晶材料，当像素电极的电位差与共用电极为零时，液晶分子各自具有在基板表面的垂直方向取向的液晶显示面板的液晶显示装置中，第一基板，像素电极，在面朝向公共电极，与所述像素电极的整个区域重叠的绝缘层的1，所述掩埋所述第一绝缘层中，并且第二绝缘层比所述重叠区域的面积小是象素电极，并且所述第一绝缘层的介电常数，第二具有不同的绝缘层介电常数。点域5

【图 3】

