

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4604145号
(P4604145)

(45) 発行日 平成22年12月22日(2010.12.22)

(24) 登録日 平成22年10月15日(2010.10.15)

(51) Int.Cl. F I
GO2F 1/1343 (2006.01) GO2F 1/1343
GO2F 1/1368 (2006.01) GO2F 1/1368

請求項の数 5 (全 11 頁)

(21) 出願番号	特願2003-207988 (P2003-207988)	(73) 特許権者	510134581
(22) 出願日	平成15年8月20日(2003.8.20)		奇美電子股▲ふん▼有限公司
(65) 公開番号	特開2005-62276 (P2005-62276A)		台湾新竹科学工業園區苗栗縣竹南鎮科學路
(43) 公開日	平成17年3月10日(2005.3.10)		160號
審査請求日	平成18年8月18日(2006.8.18)	(74) 代理人	100094248
			弁理士 楠本 高義
		(74) 代理人	100124718
			弁理士 増田 建
		(72) 発明者	澤田 裕宣
			神奈川県大和市下鶴間1623番地14
			インターナショナル ディスプレイ テク
			ノロジー株式会社内

最終頁に続く

(54) 【発明の名称】 IPS液晶ディスプレイ及び輝点の滅点化方法

(57) 【特許請求の範囲】

【請求項1】

絶縁基板と、

前記絶縁基板上で第1共通電極に囲まれて形成された画素とを有する

IPS液晶ディスプレイであって、

前記画素は、

前記第1共通電極と接続されたCS電極と、

前記CS電極と対向するパッド電極と、

前記パッド電極から伸張した画素電極と、

前記第1共通電極から前記画素電極を挟んで伸張する第2共通電極と、

接続部と開口部を有し、前記パッド電極に該接続部で接続されたりペア線と、

前記リペア線の開口部と接続されたスイッチング素子と、

前記第2共通電極と画素電極の上に積層された液晶と、を含み、

前記リペア線は、

前記開口部が直線であり、絶縁層を介して前記開口部が前記画素電極と対向して該画素電極と平行に形成され、

前記接続部はL字形状であり、前記接続部は該画素電極と対向せずに前記パッド電極と接続され、

前記画素電極のリペア線と対向しない部分をレーザーでカットできる位置とした、

IPS液晶ディスプレイ。

10

20

【請求項 2】

絶縁基板の上に、互いに平行に形成された複数のゲート線と、前記ゲート線と絶縁層を介して該ゲート線と対向して形成された複数の第 3 共通電極と、前記複数の第 3 共通電極間を接続し互いに平行に形成された第 4 共通電極と、を含み、

1 つおきに隣接する 2 本の前記第 3 共通電極と、1 つおきに隣り合う 2 本の前記第 4 共通電極とを境界とする領域に形成される画素が複数配列された IPS 液晶ディスプレイであって、

前記画素は、

前記ゲート線間に該ゲート線と平行に形成された CS 電極と、

前記画素の境界となる 2 本の第 4 共通電極間に位置する中央の第 4 共通電極と前記 CS 電極の交差する位置に該 CS 電極と対向して形成されたパッド電極と、

前記パッド電極に接続して形成され、前記画素の境界となる第 4 共通電極と中央の第 4 共通電極間に配置されて該第 4 共通電極と平行に伸張する画素電極と、

前記画素の境界となる第 4 共通電極と対向して該第 4 共通電極と平行に形成されたシグナル線と、

接続部と開口部からなり、前記パッド電極に該接続部で接続されたりペア線と、

前記ゲート線をゲート電極とし、ソース電極が前記シグナル線と接続され、ドレイン電極が前記リペア線の開口部と接続されたスイッチング素子と、

前記第 4 共通電極と画素電極の間に注入された液晶と、

を含み、

前記リペア線は、

前記開口部が直線であり、絶縁層を介して前記開口部が前記画素電極と対向して該画素電極と平行に形成され、

前記接続部は L 字形状であり、前記接続部は該画素電極と対向せずに前記パッド電極と接続され、

前記画素電極のリペア線と対向しない部分をレーザーでカットできる位置とした、

IPS 液晶ディスプレイ。

【請求項 3】

前記第 3 共通電極に接続され、第 4 共通電極と平行である第 2 共通電極を備え、前記画素電極と第 2 共通電極とが入れ子となる櫛歯電極構造であり、両電極の角部近傍が液晶のディスクリネーション発生位置となり、

前記リペア線の接続部は前記液晶のディスクリネーション発生位置にの一つ配置された請求項 1 又は請求項 2 に記載の IPS 液晶ディスプレイ。

【請求項 4】

前記画素の境界となる第 4 共通電極は山形である請求項 2 又は請求項 3 に記載の IPS 液晶ディスプレイ。

【請求項 5】

前記リペア線と対向しない画素電極の部分を切断することにより請求項 1 乃至請求項 4 に記載の IPS 液晶ディスプレイに生じた輝点を滅点化する、輝点の滅点化方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、輝点画素を滅点化可能な構造を持つ IPS 液晶ディスプレイ及び当該輝点を滅点化する方法に関する。

【0002】

【従来の技術】

テレビやコンピュータのディスプレイに用いられる液晶ディスプレイの液晶表示方法は種々あり、TN (twisted nematic) 方式、GH (guest-host) 方式、ECB (electrically-controlled birefringence) 方式等が知られている。これらの液晶表示方法はすべて、印加される電場が液

10

20

30

40

50

晶層を挟む両基板面に垂直となる対向電極構造をとる。

【0003】

これに対して広視野角を得るIPS(In-Plane Switching)方式では印加電場は基板面に平行であり、横電界方式とも呼ばれる。即ち基板に沿った電場のon/offにより液晶分子の配列が基板面内で変化し、この特有な分子配列の変化がTN方式等には見られない画期的な広視野角を生む。このIPS方式の正負両電極は1枚の基板内にあり櫛歯形をしているため、IPS方式は古くは櫛歯電極方式とも呼ばれていた。

【0004】

IPS液晶ディスプレイの構造は種々考案されているが、特開平11-125840号公報(特許文献1)には、図4に示すような構造のIPS液晶ディスプレイ210が開示されている。図4において、IPS液晶ディスプレイ210の画素211は隣り合うゲート線219・219と、隣り合うシグナル線221・221に囲まれる領域に対応する。長方形の画素211は、シグナル線221・221の成す辺の方がゲート線219・219の成す辺より長くなっている。

10

【0005】

ゲート線219上にゲート電極を有するTFT223(Thin Film Transistor)のドレイン電極からは、画素電極201・201が画素211の長手方向に伸張して形成される。長手方向に対する中央付近においては、画素電極201・201に接続され、長手方向に対して垂直な方向に伸張したコンデンサーの一方の電極であるパッド電極217が形成されている。又、このコンデンサーのもう一方の電極が、誘電体を介してパッド電極217に対向してCS(Capacitance Strage)電極215上に形成されている。また、画素電極201・201の間及びシグナル線221と画素電極201との間には、CS電極215から分岐して共通電極213・213・213が単位画素の長手方向に伸張して形成される。図4に示すように、画素211は共通電極213によって4つの領域に略分割される。

20

【0006】

図5は図4のA-A断面図である。一般にIPS液晶ディスプレイ210では、画素電極201及び共通電極213上に液晶層225が形成されている。画素電極201に電圧を印加することによって画素電極201と共通電極213間に電場229を発生させる。この電場229により液晶層225中の液晶分子227のアレイ基板と平行なプレチルト角を制御し、表示を行なう。以下便宜のため、本明細書においてIPS液晶ディスプレイ210は、画素電極201に電圧を印加しない状態で画素211は暗表示となり、電圧を印加した状態で画素211が輝点となるノーマリブラック型の液晶ディスプレイとする。

30

【0007】

上記IPS液晶ディスプレイ210の画素211は、一方の基板上に画素電極201、共通電極213、ゲート線219、シグナル線221、CS電極215、スイッチング素子223等を形成するため、非常に構造が複雑である。従って画素電極201とシグナル線221との短絡、TFT223のゲート電極とドレイン電極の短絡又はソース電極とドレイン電極の短絡等によって輝点画素欠陥が発生することがある。輝点画素欠陥は、液晶ディスプレイの駆動または非駆動時に正常画素と比較して輝度が高くなる欠陥である。輝点画素欠陥は、液晶ディスプレイの表示品質を著しく低下させる。

40

【0008】

従って、このような輝点画素を滅点画素にして、画素の欠陥を目立たなくする必要がある。例えば図4(b)のように、IPS液晶ディスプレイ210の製造中に異物231が混入し、画素電極201bとシグナル線221が短絡して輝点画素欠陥が生じたとする。この場合画素211全体が輝点画素欠陥となる。しかし画素電極201bを例えばレーザーを用いて切断すれば、輝点画素欠陥は解消される。また、画素電極201に電圧を印加した場合、表示不能領域は画素211の右上の領域、即ち共通電極213bと213cに挟まれる領域のみとなる(例えば、特許文献1参照。)

【0009】

50

図6に示すIPS液晶ディスプレイ110は、上記のタイプのIPS液晶ディスプレイ210とはやや異なる構造を有する。画素111を山形にすると、液晶分子の配向方向が2方向となり、ディスプレイの視野角がより広がることとなる。

【0010】

IPS液晶ディスプレイ110は、絶縁基板の上に互いに平行に形成された複数のゲート線119と、ゲート線119と絶縁層を介してゲート線119と対向して形成された複数の第5共通電極114・114'と、第5共通電極114・114'間を接続する第6共通電極113a・113cとを含み、隣接する2本の第5共通電極114、114'と、1つおきに隣り合う2本の第6共通電極113aと113cとを境界とする領域に形成される画素111が、マトリクス状に配列して構成される。

10

【0011】

画素111は以下の構成を含んで形成される。第6共通電極113aと113cの間には、図6において第6共通電極113bが下側の第5共通電極114に、第6共通電極113b'が上側の第5共通電極114'に接続されて、両側の第6共通電極113a、113cと平行に形成される。第5共通電極114、114'間には、第5共通電極114・114'と平行にCS電極115が形成される。また、第6共通電極113aと113cは画素111の中央で第6共通電極113dで接続される。

【0012】

更に、第6共通電極113dとCS電極115が重なる位置には、誘電体を介してCS電極115と対向してパッド電極117が配置され、CS電極115を対電極としてコンデンサを形成する。パッド電極117には画素電極101a・101b・101c・101dが第6共通電極113a・113cと平行に伸張して接続される。絶縁層を介して第6共通電極113a、113cと対向してこれと平行にシグナル線121が形成され、リペア線103が画素電極101と対向して平行にパッド電極117に接続される。また、TFT123は、ゲート線119をゲート電極とし、ソース電極又はドレイン電極がシグナル線121と接続され、ドレイン電極又はソース電極がリペア線103と接続される。第6共通電極113と画素電極101上には、液晶層が積層される。

20

【0013】

上記IPS液晶ディスプレイ110の画素111も、IPS液晶ディスプレイ210の画素211と同様に、単位画素は第6共通電極113によって4つの領域に略分割される。以下便宜のため、第6共通電極113aと第6共通電極113b'に挟まれる領域を領域A、第6共通電極113b'と第6共通電極113cに挟まれる領域を領域B、第6共通電極113aと第6共通電極113bに挟まれる領域を領域Cとする。また、第6共通電極113bと画素電極101に挟まれる領域を領域D1、画素電極101と第6共通電極113cに挟まれる領域を領域D2と定義する。

30

【0014】

IPS液晶ディスプレイ110においては、上記液晶ディスプレイ210の両端の第6共通電極213に対応する第6共通電極113a、113cを、絶縁層を介してシグナル線121と重畳して配している。一方図6に示すように、IPS液晶ディスプレイ210では、シグナル線221と画素電極201との間にCS電極215から分岐して第6共通電極213が画素211の長手方向に伸張している。従ってIPS液晶ディスプレイ110の構造は、IPS液晶ディスプレイ210に比べて開口率を高くとることができる。また、リペア線103は画素電極101dと重畳してパッド電極117に接続するため、リペア線103が画素111の開口率を下げることはない。また、画素電極101及び第6共通電極113は、開口率を低下させないようにITO(Indium Tin Oxide)等の透明素材で形成される場合が多い。

40

【0015】

上記の画素111も、画素211と同じように同一基板上に複雑な構造をとるため、製造の際に輝点画素欠陥が発生しやすい。例えばスイッチング素子123のゲート電極とドレイン電極の短絡が起こった場合、画素111全体は輝点画素となる。この場合、図2(a

50

）に示すように、点 P 1 , P 2 , P 3 において画素電極 1 0 1 a , 1 0 1 b , 1 0 1 c をレーザーカットすることによって領域 A , B , C を滅点化することができる。又、P 4 で第 6 共通電極 1 1 3 b をレーザーカットすることによって、領域 D 1 も滅点化することができる。

【 0 0 1 6 】

しかし、上述のように、リペア線 1 0 3 は画素電極 1 0 1 d と重畳してパッド電極 1 1 7 に接続されるため、点 P 5 で画素電極 1 0 1 d をレーザーカットすると、同時にリペア線 1 0 3 を破壊してしまう。A 1 等の金属で形成されるリペア線 1 0 3 を破壊すると、破壊の際に飛散して他の画素 1 1 1 の配向不良や電極間の短絡等を引き起こす。そのため点 P 5 で第 6 共通電極 1 1 3 c をレーザーカットすることはできず、領域 D 2 は輝点として残ることとなる。従って従来技術では、ソース - コンデンサ間配線と重なる櫛歯電極は切断不可能なため、完全な滅点化処理は不可能だった。

10

【 0 0 1 7 】

一方、リペア線 1 0 3 を画素電極 1 0 1 d と重畳させずにパッド電極 1 1 7 に接続すると、リペア線 1 0 3 を破損することなく画素電極 1 0 1 d を切断して領域 D 2 を滅点化することが可能である。しかしこの場合はリペア線 1 0 3 と画素電極 1 0 1 d の重ならない面積分だけ画素 1 1 1 の開口率を下げるることとなる。

【 0 0 1 8 】

【特許文献 1】

特開平 11 - 1 2 5 8 4 0 号公報 (5 ~ 6 頁、図 1)

20

【 0 0 1 9 】

【発明が解決しようとする課題】

そこで本発明は、IPS 液晶ディスプレイの開口率を減少させることなくディスプレイに生じた輝点画素欠陥を滅点化することが可能な IPS 液晶ディスプレイ、及び当該輝点の滅点化方法を提供することを目的とする。

【 0 0 2 0 】

【課題を解決するための手段】

本発明に係る IPS 液晶ディスプレイは、絶縁基板と、前記絶縁基板上で第 1 共通電極に囲まれて形成された画素とを有する IPS 液晶ディスプレイであって、前記画素は、前記第 1 共通電極と接続された CS 電極と、前記 CS 電極と対向するパッド電極と、前記パッド電極から伸張した画素電極と、前記第 1 共通電極から前記画素電極を挟んで伸張する第 2 共通電極と、接続部と開口部を有し、前記パッド電極に該接続部で接続されたリペア線と、前記リペア線の開口部と接続されたスイッチング素子と、前記第 2 共通電極と画素電極の上に積層された液晶と、を含み、前記リペア線は、前記開口部が直線であり、絶縁層を介して前記開口部が前記画素電極と対向して該画素電極と平行に形成され、前記接続部は L 字形状であり、前記接続部は該画素電極と対向せずに前記パッド電極と接続され、前記画素電極のリペア線と対向しない部分をレーザーでカットできる位置としている。

30

【 0 0 2 1 】

本発明に係る IPS 液晶ディスプレイは、絶縁基板の上に、互いに平行に形成された複数のゲート線と、前記ゲート線と絶縁層を介して該ゲート線と対向して形成された複数の第 3 共通電極と、前記複数の第 3 共通電極間を接続し互いに平行に形成された第 4 共通電極と、を含み、1 つおきに隣接する 2 本の前記第 3 共通電極と、1 つおきに隣り合う 2 本の前記第 4 共通電極とを境界とする領域に形成される画素が複数配列された IPS 液晶ディスプレイであって、前記画素は、前記ゲート線間に該ゲート線と平行に形成された CS 電極と、前記画素の境界となる 2 本の第 4 共通電極間に位置する中央の第 4 共通電極と前記 CS 電極の交差する位置に該 CS 電極と対向して形成されたパッド電極と、前記パッド電極に接続して形成され、前記画素の境界となる第 4 共通電極と中央の第 4 共通電極間に配置されて該第 4 共通電極と平行に伸張する画素電極と、前記画素の境界となる第 4 共通電極と対向して該第 4 共通電極と平行に形成されたシグナル線と、接続部と開口部からなり、前記パッド電極に該接続部で接続されたリペア線と、前記ゲート線をゲート電極とし、

40

50

ソース電極が前記シグナル線と接続され、ドレイン電極が前記リペア線の開口部と接続されたスイッチング素子と、前記第4共通電極と画素電極の間に注入された液晶と、を含み、前記リペア線は、前記開口部が直線であり、絶縁層を介して前記開口部が前記画素電極と対向して該画素電極と平行に形成され、前記接続部はL字形状であり、前記接続部は該画素電極と対向せずに前記パッド電極と接続され、前記画素電極のリペア線と対向しない部分をレーザーでカットできる位置としている。

【0022】

本発明に係るIPS液晶ディスプレイは、前記第3共通電極に接続され、第4共通電極と平行である第2共通電極を備え、前記画素電極と第2共通電極とが入れ子となる櫛歯電極構造であり、両電極の角部近傍が液晶のディスクリネーション発生位置となり、前記リペア線の接続部は前記液晶のディスクリネーション発生位置にの一つ配置されるのが好ましい。

10

【0023】

本発明に係るIPS液晶ディスプレイは、前記画素の境界となる第4共通電極は山形であってよい。

【0024】

本発明に係る輝点の滅点化方法は、前記リペア線と対向しない画素電極の部分を切断することによりIPS液晶ディスプレイに生じた輝点を滅点化する。

【0025】

以下本明細書の発明の実施の形態においては、IPS液晶ディスプレイは、画素電極に電圧を印加しない状態で画素が黒く、印加した状態で明るくなるノーマリーブラック方式の液晶ディスプレイとし、又、スイッチング素子は便宜上TFTとするが、本発明に係るIPS液晶ディスプレイを限定するものではない。

20

【0026】

【発明の実施の形態】

本発明の実施形態に係るIPS液晶ディスプレイは図1に示すように、絶縁基板の上に互いに平行に形成された複数のゲート線19と、ゲート線19と絶縁層を介してこれと対向して形成された第1共通電極14、14'と、第1共通電極14、14'間を接続する第2共通電極13a、13cとを含み、第1共通電極14、14'と第2共通電極13a、13cで囲まれる領域に画素11が形成される。第2共通電極13a、13cは、例えば従来例で説明した山形であり得る。また、第2共通電極13a、13cは画素11の略中央の山頂の部分で第2共通電極13dにより接続されてよい。

30

【0027】

画素11内には、第1共通電極14、14'間の例えば画素11の略中央にこれと平行にCS電極15が形成される。第2共通電極13a、13c間で第1共通電極14、14'から第2共通電極13a、13cと平行に中央の第2共通電極13b、13b'が各々伸張する。又、CS電極15の上方にCS電極15と対向してパッド電極17が形成され、CS電極15とパッド電極17はコンデンサーを形成する。更にパッド電極17からは画素電極1a、1b、1c、1dがそれぞれ第2共通電極13a、13cと平行に伸張する。画素電極1a、1b、1c、1d及び第2共通電極13a、13b、13b'、13dは、例えばITO等で形成される透明電極である。

40

【0028】

また、画素11内には、第2共通電極13a、13cと対向してこれと平行にシグナル線21が形成される。例えばL字型の接続部5と直線の開口部7とから構成されるリペア線3が接続部5でパッド電極17に接続される。更にゲート線19をゲート電極とし、ソース電極又はドレイン電極がシグナル線21と接続され、ドレイン電極又はソース電極がリペア線3の開口部7と接続されたTFT23が形成され、第2共通電極と画素電極上に液晶層が形成される。シグナル線21及びリペア線3は、例えばAl等の導体金属で形成される。

【0029】

50

本発明のIPS液晶ディスプレイでは、リペア線3の開口部7が画素電極13bと対向してこれと平行に配置され、接続部5は例えばL字型となっているため、画素電極13bと対向しない位置でパッド電極17と接続される。従って図2(b)に示すように、P5の位置でリペア線3を破壊することなく画素電極1をカットすることができる。

【0030】

即ち、上述のように画素電極1とシグナル線21との短絡、スイッチング素子23のゲート電極とドレイン電極の短絡又はソース電極とドレイン電極の短絡等が起こった場合、画素11全体は輝点画素となる。本実施形態の場合図2(b)に示すように、画素電極1a, 1b, 1cを点P1, P2, P3において例えばレーザーにより切断することによって領域A, B, Cを滅点化することができるのは上記例と同様である。しかし本実施形態のIPS液晶ディスプレイでは、リペア線3の接続部5がパッド電極17の近傍で画素電極13bと重ならずパッド電極17と接続されるため、画素電極1dのみをレーザーカットすることができる。図2(c)にレーザーカットするP5近傍の拡大図を示す。

10

【0031】

従って、リペア線3を破壊することなく領域D1及びD2を同時に滅点化することができる。リペア線3を破壊しないので、従来画素電極1dのレーザーカットの際に生じたリペア線3の破片の飛散による他の画素11の配向不良や電極間の短絡等を回避することができる。

【0032】

しかし上述のようにリペア線3の接続を図2(c)のように画素電極13bと重ならないように配置すると、開口率が低下する。開口率が低下すると液晶ディスプレイに必要とされる輝度を得るのが困難となる。

20

【0033】

一方、上述のようにIPS液晶ディスプレイでは印加電場は基板面に平行であり、電場のon/offにより液晶分子の配向が基板面内で変化する。しかし液晶分子の配向は、電極との境界電極近傍で配向欠陥の一種であるディスクリネーションを発生しやすい。

【0034】

図3は図2(b)の山形のIPS液晶ディスプレイ10における画素電極1の領域C及びD1の拡大図である。ディスクリネーションを説明するため、図3ではリペア線3の接続部5は表示せず、画素電極1及び第2共通電極13及び液晶分子27のみ表示する。画素電極1と第2共通電極13間に電圧を印加すると、大部分の液晶分子は例えば左矢印方向に回転して一方向に配向する。しかし画素電極1の図3右上の位置では他の領域とは別方向に電圧がかかり、他の液晶分子とは方向の揃わない液晶分子27が生じる。

30

【0035】

このように山形のIPS液晶ディスプレイ10では、構造上領域D1のパッド電極17と画素電極1の接続部5付近にディスクリネーションが発生して輝度を生じない領域ができる。従って上述のようにリペア線3の接続部5を図2(c)のようにディスクリネーションの発生する位置に配置すると、見かけ上開口率は低下するが輝度の低下は回避することができる。

【0036】

以上のように本発明の山形のIPS液晶ディスプレイ10は、リペア線3を画素電極1dと対向させずにパッド電極17に接続し、接続部5をL字型としてディスクリネーション発生位置に配置した。このため開口率を実質低下させることなく画素電極1dを例えばレーザーカットして、画素11の全領域を滅点化することができる。

40

【0037】

ここで本発明のIPS液晶ディスプレイ10の画素11の形状は図1の山形の形状に限定されない。画素電極と第2共通電極が入れ子となる櫛歯電極構造では、一般に電極の角部近傍で液晶中にディスクリネーションを発生し易い。従って本発明に係るIPS液晶ディスプレイ10の画素11自身の形状は四角形、三角形その他の多角形状であり得る。

【0038】

50

本発明のIPS液晶ディスプレイ10の画素11は、リペア線3の開口部7が画素電極1dと対向し、接続部5が画素電極1dと対向せずにパッド電極17に接続され、かつ接続部5が液晶のディスクリネ-ション発生位置に配されれば、大きさ、形状、材質その他の限定を特に受けない。また、上記実施形態において接続部5はL字型であったが、接続部5は開口部7とパッド電極17を接続しディスクリネ-ション発生位置に配されれば形状は限定されない。接続部5はU字型、V字型、弧型その他のあらゆる形状であり得る。

【0039】

本発明のIPS液晶ディスプレイ10において電極間に電圧を印加するスイッチング素子はTFTに限定されず、その他手段で置き換えてもよい。また、画素電極及び共通電極はITO透明電極に限らず、その他の材料で形成されてもよい。

10

【0040】

また、本発明に係る輝点の滅点化方法において、切断方法はレーザー照射によるレーザーカットに限定されない。

【0041】

その他、本発明は、その主旨を逸脱しない範囲で当業者の知識に基づき種々の改良、修正、変更を加えた態様で実施できるものである。

【0042】

【発明の効果】

本発明のIPS液晶ディスプレイは、通常重ね合わせて配線しているソース又はドレイン-コンデンサ電極(本明細書においてパッド電極17)間の配線(本明細書においてリペア線3)と櫛歯電極ITO(本明細書において画素電極1)を、コンデンサ電極に近いところで一部重ならないように配置した。そのため画素11が輝点画素欠陥となった場合、リペア線3を破損することなく例えばITO電極である画素電極1を切断することができる。従って画素11の輝点画素欠陥を、画素11の全領域で滅点化処理することができる。

20

【0043】

また、本発明のIPS液晶ディスプレイは、画素電極1と一部重ならないリペア線3のパッド電極17との接続部5が液晶のディスクリネ-ション発生位置に配置される。そのため本発明のIPS液晶ディスプレイの滅点化方法は、リペア線3の接続部5は画素11の開口率を低下させることなく従来滅点化処理が不可能だった領域の滅点化を可能とし、点欠規格外品の救済に貢献する。

30

【図面の簡単な説明】

【図1】本発明に係る櫛歯型のIPS液晶ディスプレイの平面図。

【図2】(a)従来の櫛歯型のIPS液晶ディスプレイの平面図。画素における滅点化可能領域を表す。

(b)本発明の櫛歯型のIPS液晶ディスプレイの平面図。画素における滅点化可能領域を表す。

(c)図2(b)におけるリペア線とパッド電極の接続部の拡大図。

【図3】本発明の櫛歯型のIPS液晶ディスプレイにおける液晶のディスクリネ-ションをあらわす概略図。

40

【図4】(a)従来の櫛歯型のIPS液晶ディスプレイの平面図。

(b)異物が混入した従来の櫛歯型のIPS液晶ディスプレイの平面図。

【図5】図4(a)のA-A断面図。

【図6】従来の櫛歯型のIPS液晶ディスプレイの平面図。

【コードの説明】

1、101、201：画素電極

3：リペア線

5：接続部

7：開口部

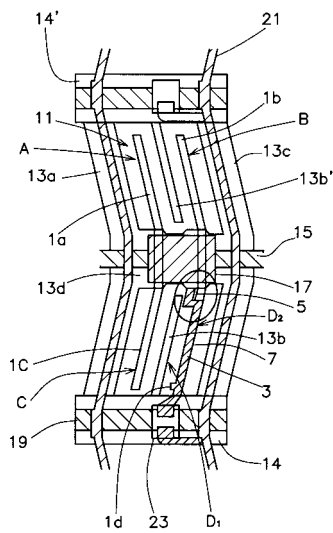
10、110、210：IPS液晶ディスプレイ

50

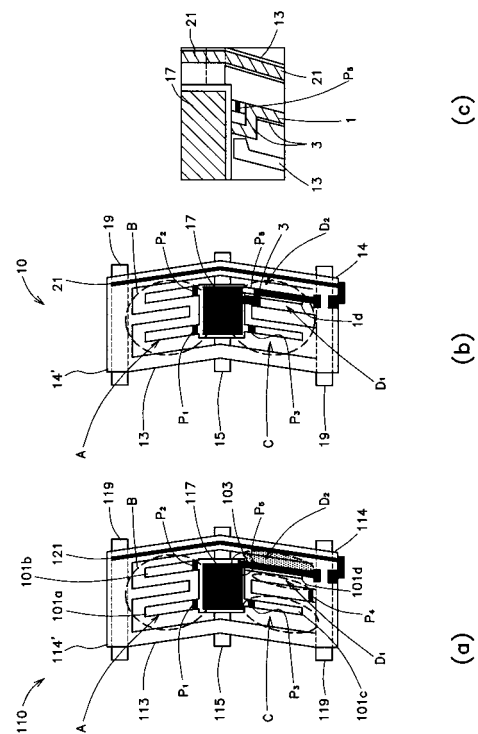
1 1、1 1 1、2 1 1 : 画素
 1 3 : 第 2 共通電極
 1 4 : 第 1 共通電極
 1 5、1 1 5、2 1 5 : CS電極
 1 7、1 1 7、2 1 7 : パッド電極
 1 9、1 1 9、2 1 9 : ゲート線
 2 1、1 2 1、2 2 1 : シグナル線
 2 3、1 2 3、2 2 3 : T F T
 2 7、1 2 7、2 2 7 : 液晶分子
 1 1 3 : 第 6 共通電極
 1 1 4、1 1 4' : 第 5 共通電極
 2 1 3 : 共通電極
 2 2 5 : 液晶層
 2 2 9 : 電場
 2 3 1 : 異物

10

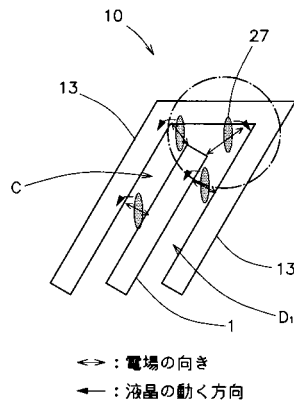
【図 1】



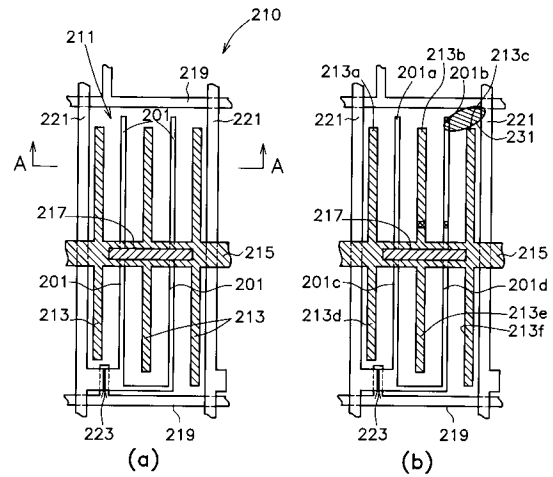
【図 2】



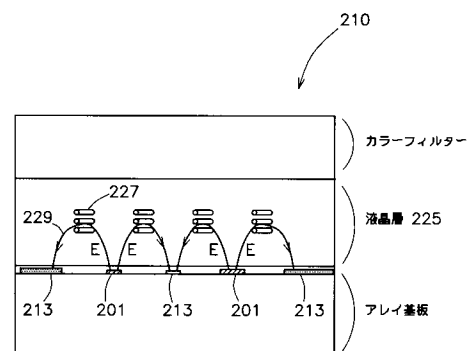
【図 3】



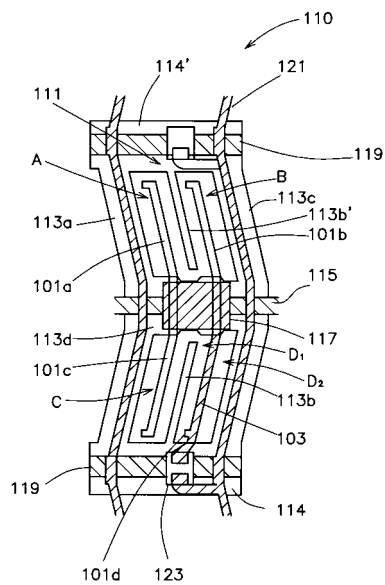
【図 4】



【図 5】



【図 6】



フロントページの続き

(72)発明者 前川 真吾
神奈川県大和市下鶴間1623番地14 インターナショナル ディスプレイ テクノロジー株式
会社内

(72)発明者 永山 和由
神奈川県大和市下鶴間1623番地14 インターナショナル ディスプレイ テクノロジー株式
会社内

審査官 福田 知喜

(56)参考文献 特開2003-140188(JP,A)
特開2000-056324(JP,A)
特開平09-230380(JP,A)
特開2003-207797(JP,A)
特開2002-062542(JP,A)
特開平10-301505(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343

G02F 1/1368

G02F 1/13

专利名称(译)	IPS液晶显示器及降低发光点的方法		
公开(公告)号	JP4604145B2	公开(公告)日	2010-12-22
申请号	JP2003207988	申请日	2003-08-20
[标]申请(专利权)人(译)	群创光电股份有限公司		
申请(专利权)人(译)	奇美电子股▲ふん▼有限公司		
当前申请(专利权)人(译)	奇美电子股▲ふん▼有限公司		
[标]发明人	澤田裕宣 前川真吾 永山和由		
发明人	澤田 裕宣 前川 真吾 永山 和由		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/13		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/JA24 2H092/JB04 2H092/JB05 2H092/JB32 2H092/JB69 2H092/JB73 2H092/MA47 2H092/NA01 2H192/AA24 2H192/BB02 2H192/BB03 2H192/BB53 2H192/BB84 2H192/CC04 2H192/CC55 2H192/DA32 2H192/DA42 2H192/GA42 2H192/HB34 2H192/HB63 2H192/HB64		
审查员(译)	福田 知喜		
其他公开文献	JP2005062276A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种IPS（面内切换）液晶显示器，其中显示器上出现的发光点像素缺陷的数量减少，而不降低IPS液晶显示器的开口率，并提供一种减少亮点像素缺陷数量的方法。解决方案：IPS液晶显示器具有通过在绝缘基板上被第一公共电极围绕而形成的像素。像素包括通过连接到第一公共电极形成的CS（电容存储）电极，从第一公共电极延伸到像素区域内部的第二公共电极，形成为与CS相对的焊盘电极电极，与其连接并延伸穿过第二公共电极的像素电极，具有开口部分和连接部分并通过连接部分连接到焊盘电极的修复线，以及其漏电极或源电极的开关元件连接到修理线的开口部分。修复线与像素电极平行地形成，其中开口部分面对像素电极，并且连接部分连接到焊盘电极而不面对像素电极。Z

】

