

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4580695号
(P4580695)

(45) 発行日 平成22年11月17日 (2010.11.17)

(24) 登録日 平成22年9月3日 (2010.9.3)

(51) Int. Cl.	F 1
GO2F 1/1339 (2006.01)	GO2F 1/1339 500
GO2F 1/1343 (2006.01)	GO2F 1/1343
GO2F 1/141 (2006.01)	GO2F 1/141

請求項の数 7 (全 14 頁)

(21) 出願番号	特願2004-182350 (P2004-182350)	(73) 特許権者	000002897
(22) 出願日	平成16年6月21日 (2004.6.21)		大日本印刷株式会社
(65) 公開番号	特開2006-3788 (P2006-3788A)		東京都新宿区市谷加賀町一丁目1番1号
(43) 公開日	平成18年1月5日 (2006.1.5)	(74) 代理人	100095463
審査請求日	平成19年3月5日 (2007.3.5)		弁理士 米田 潤三
		(74) 代理人	100098006
			弁理士 皿田 秀夫
		(72) 発明者	岡部 将人
			東京都新宿区市谷加賀町一丁目1番1号
			大日本印刷株式会社内
		(72) 発明者	猿渡 直子
			東京都新宿区市谷加賀町一丁目1番1号
			大日本印刷株式会社内
		審査官	山口 裕之

最終頁に続く

(54) 【発明の名称】 液晶表示素子

(57) 【特許請求の範囲】

【請求項 1】

画素電極および該画素電極の電圧を制御するためのスイッチング素子を備えた第1の基板と、共通電極を備えた第2の基板と、該基板間に注入された液晶物質からなる液晶層と、を備えた液晶表示素子において、

前記基板間に複数の障壁を一定方向に延設して備え、前記第1の基板は前記障壁が位置する画素電極と前記障壁が位置しない画素電極とを備え、前記障壁が位置する画素電極は、前記障壁が位置しない画素電極よりも大きいことを特徴とする液晶表示素子。

【請求項 2】

前記障壁の幅 W と、障壁が位置する画素電極の幅 W_1 と、他の画素電極の幅 W_2 との間に、 $W_1 = W + W_2$ の関係が成立することを特徴とする請求項 1 に記載の液晶表示素子。

【請求項 3】

少なくとも一方の基板に配向膜を備え、前記液晶物質はカイラルスメクチック C 相を有する単安定状態を示すとともに、液晶の分子方向が前記障壁の延設方向と略同一であることを特徴とする請求項 1 または請求項 2 に記載の液晶表示素子。

【請求項 4】

前記液晶物質の単安定状態における分子方向と、前記障壁の延設方向の差は $0 \sim 5^\circ$ の範囲内であることを特徴とする請求項 3 に記載の液晶表示素子。

【請求項 5】

前記配向膜は、光配向処理により異方性を付与した膜であることを特徴とする請求項 3

10

20

または請求項 4 に記載の液晶表示素子。

【請求項 6】

前記障壁は、基板間距離の 50 ~ 100 % を占めることを特徴とする請求項 1 乃至請求項 5 のいずれかに記載の液晶表示素子。

【請求項 7】

隣り合う前記障壁のピッチは、前記第 1 の基板の画素電極のピッチの 2 倍以上の整数倍であり、かつ、3 mm 以下であることを特徴とする請求項 1 乃至請求項 6 のいずれかに記載の液晶表示素子。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は液晶表示素子に係り、特に対向する基板間（液晶層内）に障壁を備えた液晶表示素子に関する。

【背景技術】

【0002】

従来より、表示装置として液晶表示素子が広く使用されており、この液晶表示素子としては、画素毎にスイッチング素子を有する TFT（薄膜トランジスタ）基板を用いたアクティブマトリクス駆動方式である TFT - TN (Twisted Nematic) 方式が主流となっている。また、近年は、液晶表示素子の欠点であった視野角の狭さを改善するため、IPS モード、MVA モード等が開発されるとともに、携帯電話や PDA 等のモバイル機器の表示や、パソコンのモニターから、液晶 TV モニタへ市場が拡大している。このような従来の液晶表示素子では、液晶の分子配向の均一性を向上させるために、液晶層を挟持する基板間に障壁を形成することが行なわれている（特許文献 1）。

20

【0003】

一方、強誘電性液晶は、自発分極を有し高速度応答が可能である。強誘電性液晶は、クラークとラガーウォールらによって提唱された非電界印加時に 2 つの安定状態をもち、メモリー性を有する双安定性のものが広く知られており、これを利用して単純マトリクス駆動による動画表示を行なう液晶表示素子が開発された。このような双安定性の強誘電性液晶を用いたものとして、一对の基板をストライプ状の隔壁構造物を介して接合し、一軸配向処理の方向と隔壁の方向を略平行とした上下基板により形成された微小空間に液晶を封じ込めた液晶ディスプレイ等が報告されている（特許文献 2、3）。また、隔壁の方向と層法線方向とがなす角を $50 \pm 20^\circ$ とすることにより、双安定性の強誘電性液晶に生じる層法線方向の液晶割れを防止した液晶パネル体が報告されている（特許文献 4）。しかし、双安定性の強誘電性液晶は階調表示が難しく、高品位の画像表示が困難なことから、上述の TFT 基板の実用化に伴い、注目されなくなった。

30

【0004】

これに対して、電圧非印加時の状態が一つの状態で安定している単安定性の強誘電性液晶は、電圧変化によりアナログ的な階調表示が可能で、TFT による駆動に適していることから、近年注目されている（非特許文献 1）。この単安定性の強誘電性液晶は、通常、降温過程でコレステリック相から、スメクチック A 相を経由せずに、直接カイラルスメクチック C 相（SmC*）に相転移する液晶物質を使用する。しかし、このような単安定性の強誘電性液晶を用いた場合、層法線方向が異なる領域（ダブルドメイン）が発生し、駆動時に白黒反転した表示になるという問題がある。

40

【0005】

このようなダブルドメインを無くしてモノドメインにする方法として、液晶をセルギャップ内に注入した後、コレステリック（Ch）相以上に温度を上げ、直流電圧を印加しながら降温する電界印加徐冷法（非特許文献 2）が知られている。

また、モノドメインを得る他の方法として、上下の配向膜の一方にラビング処理を施した配向膜、他方に光配向処理を施した配向膜を配設する方法（特許文献 5）が知られている。

50

【 0 0 0 6 】

さらに、強誘電性液晶を単安定状態とする方法としては、例えば、強誘電性液晶中に重合性のモノマーおよび/またはオリゴマーを少量添加し、直流電界または交流電界を印加しながら重合させる高分子安定化法（特許文献 6）が知られている。

【特許文献 1】特開 2 0 0 0 - 1 3 7 2 3 2 号公報

【特許文献 2】特開平 7 - 3 1 8 9 1 2 号公報

【特許文献 3】特開平 7 - 1 5 9 7 9 2 号公報

【特許文献 4】特開 2 0 0 0 - 6 6 1 7 6 号公報

【特許文献 5】特開 2 0 0 3 - 5 2 2 3 号公報

【特許文献 6】特開平 9 - 2 1 1 4 6 3 号公報

10

【非特許文献 1】Liquid Crystals, 1999, Vol. 26, No.11,1599-1602

【非特許文献 2】J. Appl. Phys., 1986, Vol. 59, No.7,2355-2360

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 7 】

しかしながら、いずれの液晶物質を用いた液晶表示素子においても、上記の障壁が画素領域に存在すると、光が透過しない部位となり、例えば、障壁が存在する部位は、光が透過しないライン状の欠陥となり表示画質の低下を来すという問題がある。すなわち、液晶表示素子では、上下の偏光板が、その偏光軸を直交させるように配設されており、例えば、ツイストネマチックモードのように、電圧非印加時に液晶層で偏光方向を 90°回転させることにより光を透過するノーマリホワイトの場合、障壁部分は液晶が存在しないため、偏光方向を回転させることができず、この部分だけ黒のままとなる。また、強誘電性液晶のように、電圧非印加時に偏光方向を回転させないことで光を透過させないノーマリブラックの場合には、電圧印加により液晶分子の方向が変化し、これにより液晶層で偏光方向が回転し、光が透過する。したがって、障壁が存在する部位は、電圧を印加しても偏光方向を変化させることができないので、光を透過しない黒のままとなる。このため、障壁が画素領域に存在すると、その部位が常に黒のままであるため、開口率が低下し、障壁が存在しない部位との明るさが異なり、ムラとして認識されてしまう。

20

【 0 0 0 8 】

この問題に対応するため、画素の間隙部やカラーフィルタの各着色層の間隙部（例えば、ブラックマトリックス形成部位）に障壁を形成することにより、上記の欠陥を防止することが行われている。しかし、液晶表示素子を構成する基材の熱収縮が大きい場合、例えば、フィルム基材を使用した大面積の液晶表示素子では、ピッチズレが累積されることになり、画面全域において、幅が 10 μm 程度のブラックマトリックス上に障壁を形成することは極めて困難である。また、熱収縮の小さい基材を使用する場合であっても、300 ppi 程度の高画質、高精細な液晶表示素子では、ブラックマトリックスと障壁とのアライメントを行うことは困難である。

30

【 0 0 0 9 】

また、単安定性の強誘電性液晶を用いた場合において、ダブルドメインを無くしてモノドメインにする上述の電界印加徐冷法は、製造プロセスが複雑であり、また、一度モノドメインが得られても、相転移点以上に温度が上がると配向が乱れ、再びダブルドメインが現れるため、安定性に欠け実用的ではないという問題があった。また、上述の高分子安定化法は、プロセスが複雑で、駆動電圧が高くなるという問題があった。さらに、上述のラビング/光配向膜を用いる方法では、表示素子の面積が大きくなると、全体に亘って均一にモノドメイン配向を得ることが困難であるという問題があった。

40

また、上述の双安定性の強誘電性液晶を用いた液晶パネル体を単に利用しても、単安定化された強誘電性液晶のモノドメイン配向を得ることは困難であった。

本発明は、上記のような実情に鑑みてなされたものであり、画像品質が高く、製造も容易な液晶表示素子を提供することを目的とする。

【課題を解決するための手段】

50

【 0 0 1 0 】

このような目的を達成するために、本発明は、画素電極および該画素電極の電圧を制御するためのスイッチング素子を備えた第 1 の基板と、共通電極を備えた第 2 の基板と、該基板間に注入された液晶物質からなる液晶層と、を備えた液晶表示素子において、前記基板間に複数の障壁を一定方向に延設して備え、前記第 1 の基板は前記障壁が位置する画素電極と前記障壁が位置しない画素電極とを備え、前記障壁が位置する画素電極は、前記障壁が位置しない画素電極よりも大きいような構成とした。

本発明の他の態様として、前記障壁の幅 W と、障壁が位置する画素電極の幅 W_1 と、他の画素電極の幅 W_2 との間に、 $W_1 = W + W_2$ の関係が成立するような構成とした。

【 0 0 1 1 】

本発明の他の態様として、少なくとも一方の基板に配向膜を備え、前記液晶物質はカイラルスメクチック C 相を有する単安定状態を示すとともに、液晶の分子方向が前記障壁の延設方向と略同一であるような構成とした。

本発明の他の態様として、前記液晶物質の単安定状態における分子方向と、前記障壁の延設方向の差は $0 \sim 5^\circ$ の範囲内であるような構成とした。

本発明の他の態様として、前記配向膜は、光配向処理により異方性を付与した膜であるような構成とした。

本発明の他の態様として、前記障壁は、基板間距離の $50 \sim 100\%$ を占めるような構成とした。

本発明の他の態様として、隣り合う前記障壁のピッチは、前記第 1 の基板の画素電極のピッチの 2 倍以上の整数倍 であり、かつ、 3 mm 以下であるような構成とした。

【発明の効果】

【 0 0 1 2 】

本発明によれば、複数の障壁が位置する画素電極が、他の画素電極より大きいため、この画素における障壁が原因となるライン状の欠陥が存在しても、表示画面全体として欠陥が認識され難く、画像品質の低下を抑えることができ、また、大面積の液晶表示素子において、基板の熱収縮によるピッチズレが累積されても、障壁を上記の大きな画素電極の配設部位に位置合わせすることは、例えば、幅 $10 \mu\text{m}$ 程度のブラックマトリックス上に障壁を位置合わせすることに比べ極めて容易であり、また、 300 ppi 以上の高画質、高精細な液晶表示素子とする場合においても、工程管理が簡便である。また、単安定性の強誘電性液晶を用いた場合には、液晶の分子方向が障壁の延設方向と略同一であることにより、液晶層は配向欠陥の少ないモノドメイン配向となり、高品質の画像表示が可能となる。

【発明を実施するための最良の形態】

【 0 0 1 3 】

以下、本発明の実施の形態について図面を参照して説明する。

図 1 は本発明の液晶表示素子の一実施形態であるフィールドシーケンシャル方式の液晶表示素子を示す概略断面図であり、図 2 は図 1 に示される本発明の液晶表示素子を説明するための平面図である。図 1 および図 2 において、液晶表示素子 1 は、第 1 の基板である画素電極基板 2 と、第 2 の基板である共通電極基板 3 とが対向して配設され、両基板間に形成されたセルギャップに注入された液晶物質からなる液晶層 4 を備え、画素電極基板 2 の外側にはバックライト 6 が配設されている。尚、図 2 は、共通電極基板 3 側からの平面図であり、後述する障壁 5 のみを残して共通電極基板 3 を取り去った状態を示している。また、図 2 では、画素電極基板 2 の後述する配向膜 17 は示していない。

【 0 0 1 4 】

画素電極基板 2 は、基材 11 の一方の面に偏光フィルム 12 を備え、他方の面に画素電極 13、この画素電極 13 に接続されたスイッチング素子である TFT (薄膜トランジスタ) 14、TFT 14 に接続された走査線 15、信号線 16 を備え、これらを覆うように配向膜 17 を備えている。

また、共通電極基板 3 は、基材 21 の一方の面に偏光フィルム 22 を備え、他方の面に

共通電極 2 3 を備え、この共通電極 2 3 上にピッチ P で延設した複数の障壁 5 と、配向膜 2 4 とを備えている。図示例では、複数の障壁 5 は信号線 1 6 と平行（図 2 の矢印 a 方向）に延設されている。

【 0 0 1 5 】

本発明では、画素電極基板 2 における画素電極 1 3 を、障壁 5 が位置する画素電極 1 3 A と、障壁 5 が位置していない画素電極 1 3 B とに区分し、障壁 5 が位置する画素電極 1 3 A を画素電極 1 3 B よりも大きいものとする。すなわち、障壁 5 の延設方向と直角の方向（図 2 の矢印 b 方向）の画素電極の幅について、障壁 5 が位置する画素電極 1 3 A の幅 W 1 を、画素電極 1 3 B の幅 W 2 よりも大きいものとする。画素電極 1 3 B の幅 W 2 は、例えば、60 ~ 300 μm の範囲で、用途に応じて適宜設定することができ、障壁 5 の幅を W としたときに、画素電極 1 3 A の幅 W 1 は、 $W 1 = W + W 2$ の関係を満足するように設定することができる。これにより、画素電極 1 3 A が存在する画素における障壁が原因となるライン状の欠陥は、表示画面全体として認識され難くなり、画像品質の低下を抑えることができる。また、大面積の液晶表示素子において、基板の熱収縮によるピッチズレが累積されても、障壁 5 を大きな画素電極 1 3 A 上に位置合わせすることは、例えば、幅 10 μm 程度のブラックマトリックス上に位置合わせすることに比べ極めて容易である。さらに、300 p p i 以上の高画質、高精細な液晶表示素子とした場合も、工程管理が容易なものとなる。

【 0 0 1 6 】

画素電極 1 3、共通電極 2 3 は、酸化インジウムスズ（ITO）、酸化亜鉛（ZnO）、酸化スズ（SnO）等、および、その合金等を用いて、スパッタリング法、真空蒸着法、CVD 法等の一般的な成膜方法により形成することができる。このような電極の厚みは、0.05 ~ 0.2 μm の範囲で適宜設定することができる。

【 0 0 1 7 】

共通電極基板 3 の基材 2 1 に延設された障壁 5 の隣り合うピッチ P は、画素電極 1 3 のピッチの整数倍、例えば、2 ~ 50 倍、好ましくは 5 ~ 20 倍で、かつ 3 mm 以下の範囲とすることができ、幅 W を 1 ~ 20 μm 、好ましくは 2 ~ 10 μm の範囲とすることができる。このように隣り合う障壁 5 のピッチを画素電極 1 3 の配列ピッチの整数倍とすることで、面積の大きい画素電極 1 3 A を設ける位置が決め易くなる。しかし、障壁 5 のピッチ P が画素電極 1 3 のピッチの 2 倍未満（0.5 mm 未満）であると、液晶の注入が困難となり、また、障壁 5 が原因となる表示画面におけるライン状の欠陥が多くなり、画像品質の低下を来す。また、障壁 5 のピッチ P が 3 mm を超えると、障壁 5 による液晶配向に及ぼす効果が得られなくなり好ましくない。障壁 5 の幅 W が 1 μm 未満であると、障壁 5 の形成が困難となる。また、障壁 5 の幅 W が 20 μm を超えると、障壁 5 が存在しない画素電極 1 3 B の面積を小さくして、障壁 5 が存在する画素電極 1 3 A との開口率のバランスをとっても、液晶表示素子全体の開口率が小さくなってしまい、画像品質の低下を来すことになり好ましくない。

【 0 0 1 8 】

このような障壁 5 の高さは、画素電極基板 2 と共通電極基板 3 とのセルギャップの設定値に対応して設定することができ、セルギャップの 50 ~ 100 % となるように設定することができる。障壁 5 の高さがセルギャップの 50 % 未満であると、配向欠陥が生じ易い。本発明の液晶表示素子 1 では、画素電極基板 2 と共通電極基板 3 とのセルギャップを高い精度で確保するために、基板間にビーズ、柱状凸部等のスペーサを配設することができ、また、障壁 5 の高さをセルギャップの 100 % に設定してスペーサの作用を兼ねさせることもできる。

【 0 0 1 9 】

尚、図示例では、説明を容易とするために、画素電極 1 3 等と障壁 5 との位置や寸法の関係は便宜的に示してある。図示例では、画素電極 1 3 の配列 4 本毎に 1 本の障壁 5 が矢印 a 方向に延設されている、すなわち、画素電極 1 3 の配列 4 本毎に幅 W 1 を有する画素電極 1 3 A が 1 本存在する。しかし、例えば、画素電極 1 3 B の幅 W 2 が 60 μm で、配

列ピッチが $100\mu\text{m}$ であり、画素電極13Aの幅 W_1 が画素電極13Bの幅 W_2 よりも $10\mu\text{m}$ 大きく、障壁5のピッチ P が 1.2mm である場合には、画素電極13の配列12本毎に1本の障壁5が存在することになる。そして、この障壁5は画素電極13A上に存在する。

【0020】

上記の障壁5は、例えば、2P (Photo Polymerization) 法、フォトリソグラフィー法等の公知の方法により形成することができる。2P法では、例えば、エチレングリコール(メタ)アクリレート、ジエチレングリコールジ(メタ)アクリレート、プロピレングリコールジ(メタ)アクリレート、ジプロピレングリコールジ(メタ)アクリレート、ポリエチレングリコールジ(メタ)アクリレート、ポリプロピレングリコールジ(メタ)アクリレート、ヘキサングリコールジ(メタ)アクリレート、ネオペンチルグリコールジ(メタ)アクリレート、グリセリンジ(メタ)アクリレート、グリセリントリジ(メタ)アクリレート、トリメチロールプロパンジ(メタ)アクリレート、1,4-ブタンジオールジアクリレート、ペンタエリスリトール(メタ)アクリレート、ジペンタエリスリトールトリ(メタ)アクリレート、ペンタエリスリトールテトラ(メタ)アクリレート、ジペンタエリスリトールヘキサ(メタ)アクリレート、ジペンタエリスリトールペンタ(メタ)アクリレート等の紫外線硬化性モノマーや、ウレタンアクリレート、エポキシアクリレート、ポリエステルアクリレート、エポキシ、ビニルエーテル、ポリエン・チオール系等のオリゴマー、光二量化反応を起こすポリビニル桂皮酸系樹脂等の光架橋型ポリマー等の樹脂組成物を基材21上に塗布し、障壁形成用の原版を塗布膜に圧着した状態で紫外線を照射して硬化させ、その後、原版を剥離することにより障壁5を形成する。また、フォトリソグラフィー法では、上述の2P法で例示したような材料を基材21上に塗布し、障壁形成用の所望のフォトマスクを介して塗布膜を露光し、その後、現像することにより障壁5を形成する。尚、上記の(メタ)アクリレートとは、アクリレートあるいはメタクリレートを意味する。

【0021】

上記の基材11、21としては、石英ガラス、パイレックスガラス、合成石英板等の可撓性のない透明なリジッド材、あるいは、透明樹脂フィルム、光学用樹脂板等の可撓性を有する透明なフレキシブル材、これらの複合材を使用することができる。基材11、21の厚みは、材料、液晶表示素子の使用状況等を考慮して設定することができ、例えば、 $0.1\sim 1.0\text{mm}$ 程度とすることができる。

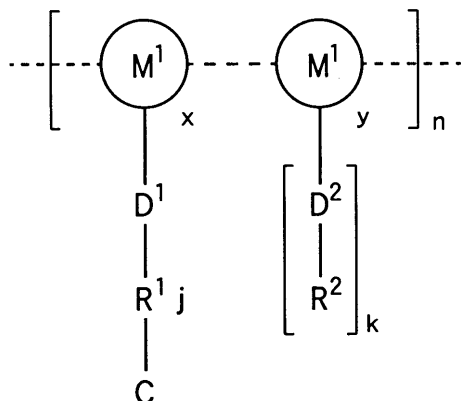
また、上記の配向膜17、24は、一軸配向処理が施されており、画素電極基板2と共通電極基板3は、各配向膜17、24の配向方向が互いに略平行となるように対向している。配向膜17、24の一軸配向処理は、光配向処理が好ましく、ラビング処理では、障壁5の近傍における配向処理が十分に行なえず、配向不良を生じ易くなる。このような配向不良は、黒表示の際の光漏れの原因となり、画像のコントラストが低下することになり好ましくない。尚、本発明の液晶表示素子では、上記の配向膜17、24が同じ配向膜であってもよく、また、配向膜17、24が異なる配向膜であってもよい。さらに、配向膜を画素電極基板2と共通電極基板3のいずれか一方に備えるものであってもよい。

【0022】

光配向処理を施す配向膜としては、例えば、下記一般式(1)に示す光二量化型配向膜を使用することができる。

【0023】

【化 1】



一般式 (1)

10

【0024】

上記一般式 (1) において、 R^1 は $-\text{A}-(\text{Z}^1-\text{B})_z-\text{Z}^2-$ で表される基であり、 R^2 は $-\text{A}-(\text{Z}^1-\text{B})_z-\text{Z}^3-$ で表される基である。ここで、A および B は、それぞれ独立して、共有単結合、ピリジン-2,5-ジイル、ピリミジン-2,5-ジイル、1,4-シクロヘキシレン、1,3-ジオキサン-2,5-ジイル、または置換基を有していてもよい1,4-フェニレンを表す。また、 Z^1 および Z^2 は、それぞれ独立して、共有単結合、 $-\text{CH}_2-\text{CH}_2-$ 、 $-\text{CH}_2\text{O}-$ 、 $-\text{OCH}_2-$ 、 $-\text{CONR}-$ 、 $-\text{RNCO}-$ 、 $-\text{COO}-$ または $-\text{OOC}-$ を表す。R は、水素原子または低級アルキル基であり、 Z^3 は、水素原子、置換基を有していてもよい炭素数1~12のアルキルまたはアルコキシ、シアノ、ニトロ、ハロゲンである。z は、0~4の整数である。C は、光二量化反応部位を表し、例えば、ケイ皮酸エステル、クマリン、キノリン、カルコン基、シンナモイル基等が挙げられる。j および k は、それぞれ独立して、0 または 1 である。

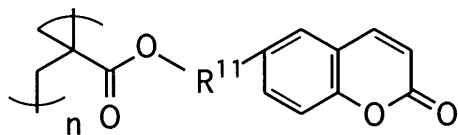
20

【0025】

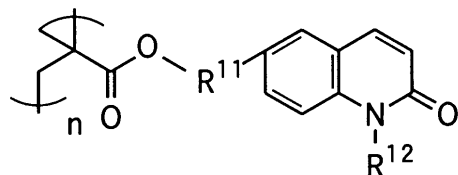
上記の一般式 (1) で示される光二量化型配向膜の中で、より好ましいものとして、下記の構造式 1~4 で示されるものを挙げることができる。

【0026】

【化 2】

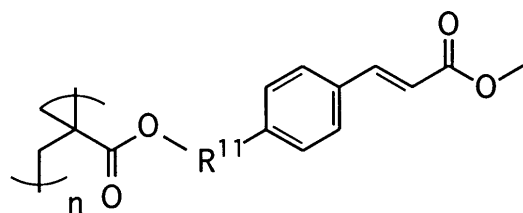


構造式 1



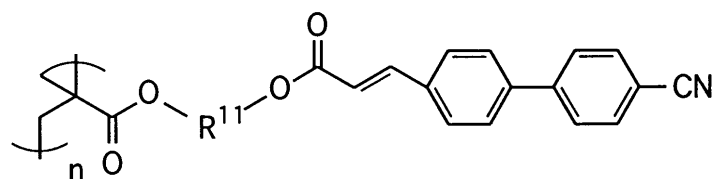
構造式 2

10



構造式 3

20



構造式 4

【 0 0 2 7】

上記の構造式 1 ~ 4 において、 R^{11} は $-A^1-(Z^{11}-B^1)_t-Z^{12}-$ を表し、 A^1 および B^1 は、1, 4 - フェニレン、共有単結合、ピリジン - 2, 5 - ジイル、ピリミジン - 2, 5 - ジイル、1, 4 - シクロヘキシレン、または 1, 3 - ジオキサン - 2, 5 - ジイルを表す。また、 Z^{11} および Z^{12} は、それぞれ独立して、共有単結合、 $-CH_2-CH_2-$ 、 $-CH_2O-$ 、 $-COO-$ 、または $-OOC-$ を表す。 t は、0 ~ 4 の整数である。 n は 4 ~ 30000 の整数である。

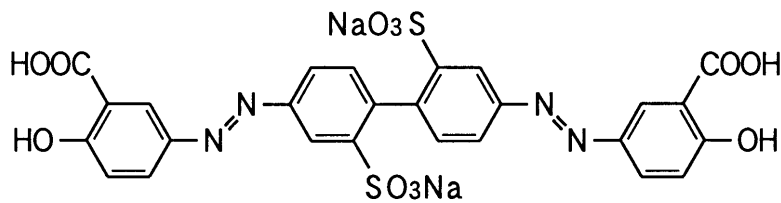
30

【 0 0 2 8】

また、光配向処理を施す配向膜として、例えば、下記の構造式 5 ~ 7 で示す光異性化型配向膜も使用することができる。

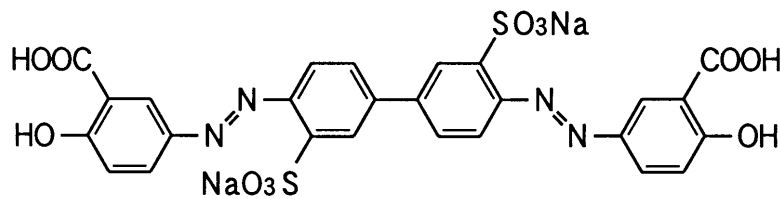
【 0 0 2 9】

【化 3】



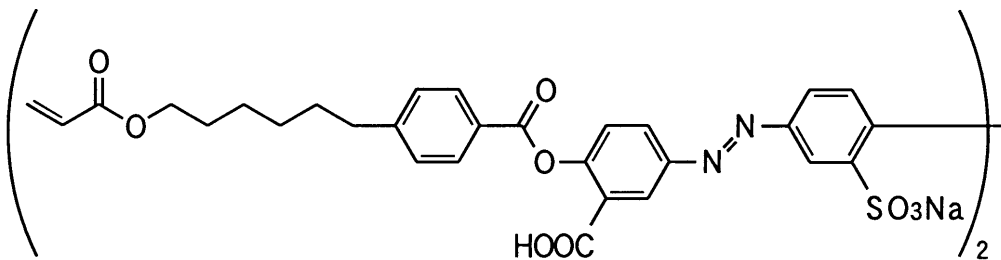
構造式 5

10



構造式 6

20



30

構造式 7

【 0 0 3 0】

尚、共通電極基板 3 の配向膜 2 4 の障壁 5 近傍の配向をより向上させるために、障壁 5 の形成後、配向膜 2 4 を形成する前に、プラズマ処理を施して濡れ性を改善しておくことが好ましい。

液晶表示素子 1 を構成する液晶層 4 の液晶物質は、単安定型の強誘電性液晶、双安定型の強誘電性液晶等を適宜選択することができる。また、本発明では、液晶層 4 の液晶物質として、単安定型の強誘電性液晶を用いる場合、障壁 5 の延設方向と単安定状態における液晶物質の分子方向とを略同一とすることにより、均一な配向状態が得られる。

40

【 0 0 3 1】

液晶表示素子 1 を構成するバックライト 6 は、例えば、画素電極基板 2 と対向するように赤 (R)、緑 (G)、青 (B) の各色を発光する LED を複数配設し、これらと画素電極基板 2 との間に光拡散板を配置したものとすることができる。また、画素電極基板 2 と対向するよう光拡散板のみを配置し、R、G、B の LED を光拡散板の側端部に導光板を介して配設したものとしてもよい。

尚、上述の実施形態では、障壁 5 は共通電極基板 3 の共通電極 2 3 上に設けられている

50

が、画素電極基板 2 の画素電極 13 上等に設けたものであってもよい。

【0032】

また、液晶層 4 は、液晶物質を液体相でセルギャップに注入する方法の他に、障壁 5 を形成した共通電極基板 3 上に所定量の液晶物質を液体相で滴下し、その後、真空中で画素電極基板 2 を接合することにより形成してもよい。この場合、障壁 5 の高さを、セルギャップの 100% 未満、50% 以上に設定することにより、滴下する液晶物質の総量を管理するのみでよく、各障壁で区画された個々の領域内に滴下する液晶物質量の制御が不要であり、工程管理が容易となる。

【0033】

また、本発明の液晶表示素子では、液晶物質と接触する面の平坦性を得るために、TFT 14、走査線 15、信号線 16 上にオーバーコート層を設け、このオーバーコート層を介して配向膜を形成することが好ましい。オーバーコート層の材料としては、透明（可視光透過率 50% 以上）材料により形成することができる。具体的には、アクリレート系、メタクリレート系の反応性ビニル基を有する光硬化型樹脂、熱硬化型樹脂や、ポリシロキサン等の透明酸化物を使用することができる。また、透明樹脂として、ポリメチルメタクリレート、ポリアクリレート、ポリカーボネート、ポリビニルアルコール、ポリビニルピロリドン、ヒドロキシエチルセルロース、カルボキシメチルセルロース、ポリ塩化ビニル樹脂、メラミン樹脂、フェノール樹脂、アルキド樹脂、エポキシ樹脂、ポリウレタン樹脂、ポリエステル樹脂、マレイン酸樹脂、ポリアミド樹脂等を使用することができる。

【0034】

オーバーコートの形成は、上記の樹脂材料が液体の場合、スピンコート、ロールコート、キャストコート等の方法で塗布して成膜し、光硬化型樹脂は紫外線照射後に必要に応じて熱硬化させ、熱硬化型樹脂は成膜後そのまま硬化させる。また、使用材料がフィルム状に成形されている場合、直接、あるいは、粘着剤を介して貼着することができる。このようなオーバーコート層の厚みは、例えば、0.1 μm 以下で設定することが好ましい。

【実施例】

【0035】

次に、より具体的な実施例を示して本発明を更に詳細に説明する。

[実施例 1]

（画素電極基板の作製）

ガラス基板上に、走査線としての x 電極（線幅 8 μm ）、および、これに直交する方向に信号線としての y 電極（線幅 8 μm ）を、それぞれピッチ 102 μm で形成した。また、x 電極と y 電極で囲まれた画素領域に、酸化インジウムスズ（ITO）薄膜からなる画素電極と TFT スwitching 素子を形成した。画素電極は、x 軸方向（走査線に沿った方向）に、ピッチ 102 μm で形成されており、一方の端部から 12 番目、24 番目、36 番目、・・・のように 12 の倍数に当たる画素電極の幅を 55 μm とし、他の画素電極の幅は 45 μm とした。

【0036】

次いで、画素電極を覆うように、感光性樹脂材料（JSR（株）製 NN780）を酢酸三メトキシブチル（溶媒）で 10 倍に希釈して調製した塗布液を、スピンコート法（2000 r.p.m.、10 秒間）により塗布し、真空乾燥を行い、ホットプレートで 90℃、3 分間乾燥を行ない、紫外線照射後、230℃、30 分間焼成し、厚さ 150 nm のオーバーコート層を形成して、画素電極基板を得た。

【0037】

（共通電極基板の作製）

表面に酸化インジウムスズ（ITO）薄膜を形成したガラス基板の ITO 薄膜上に、感光性樹脂材料（JSR（株）製 NN780）をスピンコート法（2000 r.p.m.、10 秒間）により塗布し、真空乾燥を行い、ホットプレートで 90℃、3 分間乾燥を行なった。その後、フォトリソグラフィ法により幅 10 μm 、ピッチ 1224 μm のストライプ状にパターニングし、230℃で 30 分間焼成した。これにより高さ 1.5 μm の障壁を

ガラス基板のITO薄膜上に形成した。

次いで、ITO薄膜、障壁を覆うように、感光性樹脂材料（JSR（株）製 NN780）を酢酸三メトキシブチル（溶媒）で10倍に希釈して調製した塗布液を、スピンコート法（2000r.p.m.、10秒間）により塗布し、真空乾燥を行い、ホットプレートで90℃、3分間乾燥を行ない、紫外線照射後、230℃、30分間焼成し、厚さ150nmのオーバーコート層を形成して、共通電極基板を得た。

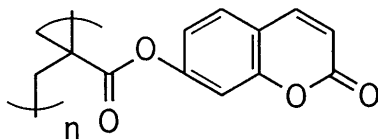
【0038】

（液晶表示素子の作製）

上述のように作製した両基板のオーバーコート層上に、下記の構造式Aで示される化合物Aをシクロペンタノンに溶解（2重量%）した配向膜用塗布液をスピンコート法（4000r.p.m.、30秒間）により塗布し、オーブンで180℃、10分間乾燥を行なった。

【0039】

【化4】



構造式A

【0040】

その後、偏光紫外線光で100mJ露光して光配向処理を施し、配向膜を形成した。尚、この光配向処理は、配向方向の異なる6種の処理（ガラス基板が偏光に対して-5°、0°、5°、15°、25°、40°となる方向から照射する6種の処理）を設定した。

次に、共通電極基板の周縁部にシール材を塗布し、次いで、共通電極基板と画素電極基板とを、上記の偏光紫外線照射方向が平行かつアンチパラレルの状態となるように対向させ、また、共通電極基板の障壁が、画素電極基板の幅55μmの画素電極の中央となるように位置を調整した後、熱圧着した。

【0041】

次いで、両基板のセルギャップ（1.5μm）内に液晶を注入するための注入口を、障壁の延設方向の一端に設け、この注入口の上部に、液晶物質（クラリアント社製 R2301）を付着し、真空オーブンをを用いて、ネマチック相 - 等方転移温度より20℃高い温度でセルギャップ内に注入した。注入後、液晶物質を徐冷して常温に戻した。その後、注入口を封止した。

以上により、6種の試料を作製した。これらの各試料について、液晶の分子方向を測定（クロスニコルに配置した2枚の偏光板の間に試料を配置し、試料を回転して、最も暗くなる方向が分子の配向方向を示す）した結果、障壁の延設方向と液晶物質の分子方向との差は、各試料において、0°、5°、10°、20°、30°、45°であった。

【0042】

また、各試料の液晶層の配向状態を偏光顕微鏡により観察した結果、障壁の延設方向と液晶物質の分子方向との差が0°、5°の試料において、液晶層が均一なモノドメイン配向の単安定性の強誘電性液晶であることが確認された。尚、層法線方向が同じ領域の面積が全面積に占める割合が95%以上である場合を「均一なモノドメイン配向の単安定性の強誘電性液晶」とし、上記の2点の試料では、層法線方向が同じ領域の占有面積が98%であった。

【0043】

また、上記の2種の試料（障壁の延設方向と液晶物質の分子方向との差が0°、5°の試料）の画素電極基板の走査線および信号線に、TFTスイッチング素子駆動のための電圧印加を行なった。すなわち、画素電極に+5Vおよび-5Vの矩形電圧を180Hzの周波数で印加したところ、全面にわたって均一な表示が得られた。また、同様に、画素電

10

20

30

40

50

極に + 3 V、 - 3 V の矩形電圧を 1 8 0 H z の周波数で印加した場合も、全面にわたって均一な表示が得られた。

【 0 0 4 4 】

しかし、障壁の延設方向と液晶物質の分子方向との差が 1 0 ° の試料では、一部にダブルドメイン配向がみられ（層法線方向が同じ領域の占有面積が 8 5 % ）、 2 0 ° 、 3 0 ° 、 4 5 ° の各試料では、液晶層がダブルドメイン配向（層法線方向が同じ領域の占有面積が 7 0 % 以下）であった。また、これらの試料の画素電極に + 5 V および - 5 V の矩形電圧を 1 8 0 H z の周波数で印加した場合は、特に表示上の異常はみられなかったが、 + 3 V および - 3 V の矩形電圧を 1 8 0 H z の周波数で印加したところ、ダブルドメインの境界部分で、白いスジ状の欠陥が多数観測された。

10

【 0 0 4 5 】

[実施例 2]

障壁の高さを 0 . 4 μ m、 0 . 8 μ m、 1 . 2 μ m、 1 . 5 μ m の 4 種とした他は、実施例 1 と同様にして、液晶表示素子を作製した。但し、光配向処理は、障壁の延設方向と液晶物質の分子方向との差が 0 ° となる条件に設定した。

【 0 0 4 6 】

これにより障壁の高さが異なる 4 種の試料を作製した。各試料について、液晶層の配向状態を実施例 1 と同様に観察した結果、障壁の高さがギャップ（基板間距離（ 1 . 5 μ m ））の 5 0 ~ 1 0 0 % の範囲にある試料（障壁高さ： 0 . 8 μ m、 1 . 2 μ m、 1 . 5 μ m ）では、液晶層が均一なモノドメイン配向の単安定性の強誘電性液晶であることが確認された。特に、障壁高さが 1 . 2 μ m、 1 . 5 μ m の試料では、モノドメイン配向が極めて均一なもの（層法線方向が同じ領域の占有面積が 9 8 % ）であった。

20

しかし、障壁の高さがギャップ（基板間距離（ 1 . 5 μ m ））の 5 0 % 未満である試料（障壁高さ： 0 . 4 μ m ）では、液晶層がダブルドメイン配向（層法線方向が同じ領域の占有面積が 6 0 % ）であった。

【 0 0 4 7 】

[比較例 1]

画素電極基板を構成する画素電極の幅を全て 5 5 μ m とした他は、実施例 1 と同様にして、液晶表示素子を作製した。但し、光配向処理は、障壁の延設方向と液晶物質の分子方向との差が 0 ° となる条件に設定した。

30

この液晶表示素子について、実施例 1 と同様に、 + 5 V および - 5 V の矩形電圧を 1 8 0 H z の周波数で画素電極に印加したところ、障壁が存在する画素の明るさが、他の画素より暗くなり、ストライプ状のムラが観察された。

また、同様に、画素電極に + 3 V、 - 3 V の矩形電圧を 1 8 0 H z の周波数で印加した場合も、障壁が存在する画素の明るさが、他の画素より暗くなり、ストライプ状のムラが観察された。

【 0 0 4 8 】

[比較例 2]

光配向処理による配向膜形成ではなく、次のように、ラビング処理による配向膜形成を行なった他は、実施例 1 と同様にして、液晶表示素子を作製した。すなわち、日産化学（株）製 R N 1 1 9 9 の γ ブチルセルソルブ溶液を塗布し、 8 0 ° で 2 0 分間乾燥した後、 2 8 0 ° で 1 時間焼成し、その後、ラビング布で一方向にラビングして、ポリイミド配向膜を形成した。但し、ラビング処理は、障壁の延設方向と液晶物質の分子方向との差が 0 ° となる条件に設定した。

40

【 0 0 4 9 】

上述のように作製した液晶表示素子のセルギャップ内に形成された液晶層は、障壁が存在する画素において、障壁の近傍部位に配向不良がみられた。また、この液晶表示素子に、実施例 1 と同様に、 + 5 V および - 5 V の矩形電圧を 1 8 0 H z の周波数で画素電極に印加したところ、障壁の近傍部位で黒表示の際の光漏れがみられ、画像にライン状の明るい部位が観測された。

50

【産業上の利用可能性】

【0050】

本発明は種々の動作方式の液晶表示素子に適用することができる。

【図面の簡単な説明】

【0051】

【図1】本発明の液晶表示素子の一実施形態であるフィールドシーケンシャル方式の液晶表示素子を示す概略断面図である。

【図2】図1に示される本発明の液晶表示素子を説明するための平面図である。

【符号の説明】

【0052】

- 1 ... 液晶表示素子
- 2 ... 画素電極基板
- 3 ... 共通電極基板
- 4 ... 液晶層
- 5 ... 障壁
- 6 ... バックライト
- 11, 21 ... 基材
- 12, 22 ... 偏光フィルム
- 13, 13A, 13B ... 画素電極
- 14 ... TFT
- 15 ... 走査線
- 16 ... 信号線
- 17, 24 ... 配向膜
- 23 ... 共通電極

10

20

【図1】

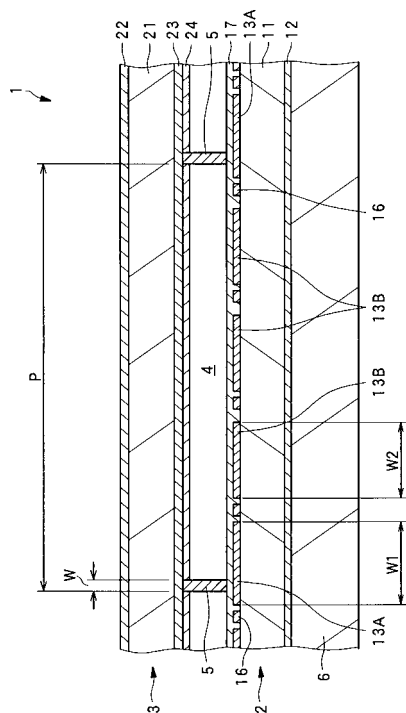


FIG. 1

【図2】

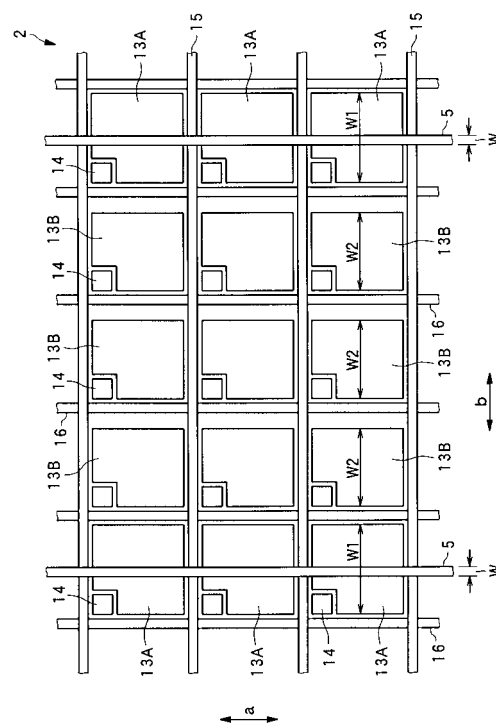


FIG. 2

フロントページの続き

(56)参考文献 特開平03-174514(JP,A)
特開平05-281563(JP,A)
特開平07-028037(JP,A)
特開平07-318912(JP,A)
特開平08-254716(JP,A)
特開2000-193982(JP,A)
特開2002-023164(JP,A)
特開2002-196338(JP,A)
特開2002-202510(JP,A)
特開2004-077541(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 2 F	1 / 1 3 3 9
G 0 2 F	1 / 1 3 4 3
G 0 2 F	1 / 1 4 1

专利名称(译)	液晶显示元件		
公开(公告)号	JP4580695B2	公开(公告)日	2010-11-17
申请号	JP2004182350	申请日	2004-06-21
[标]申请(专利权)人(译)	大日本印刷有限公司		
申请(专利权)人(译)	大日本印刷有限公司		
当前申请(专利权)人(译)	大日本印刷有限公司		
[标]发明人	岡部将人 猿渡直子		
发明人	岡部 将人 猿渡 直子		
IPC分类号	G02F1/1339 G02F1/1343 G02F1/141		
FI分类号	G02F1/1339.500 G02F1/1343 G02F1/141 G02F1/1333		
F-TERM分类号	2H088/GA04 2H088/GA17 2H088/HA01 2H088/HA02 2H088/HA03 2H088/JA17 2H088/MA18 2H088/MA20 2H089/HA07 2H089/HA10 2H089/LA09 2H089/LA12 2H089/NA12 2H089/PA08 2H089/QA12 2H089/QA14 2H089/QA15 2H089/RA13 2H089/SA19 2H089/TA02 2H092/GA15 2H092/HA04 2H092/NA04 2H092/NA27 2H092/PA03 2H092/QA13 2H189/AA07 2H189/AA10 2H189/HA12 2H189/HA14 2H189/HA15 2H189/JA19 2H189/KA20 2H189/LA03		
审查员(译)	山口博之		
其他公开文献	JP2006003788A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供具有高图像质量和易于制造的液晶显示元件。 解决方案：液晶显示元件具有：第一基板，具有像素电极和用于控制像素电极的电压的开关元件；第二基板，具有公共电极，并且，由液晶材料制成的液晶层，其中在基板之间沿特定方向延伸设置多个阻挡层，并且使存在阻挡层的位置处的像素电极大于其他像素电极。结果，可以抑制由屏障引起的线形缺陷引起的图像质量的劣化，并且屏障和像素电极之间的对准变得容易。 点域1

