

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4456806号  
(P4456806)

(45) 発行日 平成22年4月28日 (2010. 4. 28)

(24) 登録日 平成22年2月12日 (2010. 2. 12)

(51) Int. Cl.	F I
<b>GO2F 1/1368 (2006.01)</b>	GO2F 1/1368
<b>GO2F 1/1333 (2006.01)</b>	GO2F 1/1333
<b>GO2F 1/1343 (2006.01)</b>	GO2F 1/1343
<b>GO9F 9/00 (2006.01)</b>	GO9F 9/00 338
<b>GO9F 9/30 (2006.01)</b>	GO9F 9/30 338

請求項の数 8 (全 25 頁) 最終頁に続く

(21) 出願番号	特願2002-279102 (P2002-279102)	(73) 特許権者	000002369
(22) 出願日	平成14年9月25日 (2002. 9. 25)		セイコーエプソン株式会社
(65) 公開番号	特開2003-344876 (P2003-344876A)		東京都新宿区西新宿 2 丁目 4 番 1 号
(43) 公開日	平成15年12月3日 (2003. 12. 3)	(74) 代理人	100107836
審査請求日	平成17年5月19日 (2005. 5. 19)		弁理士 西 和哉
審査番号	不服2008-17037 (P2008-17037/J1)	(74) 代理人	100064908
審査請求日	平成20年7月3日 (2008. 7. 3)		弁理士 志賀 正武
(31) 優先権主張番号	特願2002-77150 (P2002-77150)	(74) 代理人	100140774
(32) 優先日	平成14年3月19日 (2002. 3. 19)		弁理士 大浪 一徳
(33) 優先権主張国	日本国 (JP)	(72) 発明者	山崎 泰志
			長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置、電気光学装置とその製造方法、電子機器

(57) 【特許請求の範囲】

【請求項 1】

マトリクス状に配列された複数の画素電極と、この画素電極と接続された駆動素子とが形成された表示領域を有する液晶表示装置であって、

前記表示領域内にセンサー素子をマトリクス状に複数配置し、

前記駆動素子および前記センサー素子は半導体層を有し、前記駆動素子の半導体層と前記センサー素子の半導体層とが同一層に形成されており、

前記表示領域内に、行方向又は列方向に隣り合う4つの前記画素電極と、平面視でこれら4つの前記画素電極に囲まれた中央に設けられた前記センサー素子とからなる領域が、周期的に配列されていることを特徴とする液晶表示装置。

10

【請求項 2】

前記画素電極の面積と前記センサー素子の面積を異ならせたことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記画素電極の面積の方を大きくすることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

マトリクス状に配列された複数の画素電極と、この画素電極と接続された駆動素子とが形成された表示領域を有する電気光学装置であって、

前記表示領域内にセンサー素子をマトリクス状に複数配置し、

20

前記駆動素子および前記センサー素子は半導体層を有し、前記駆動素子の半導体層と前記センサー素子の半導体層とが同一層に形成されており、

前記表示領域内に、行方向又は列方向に隣り合う4つの前記画素電極と、平面視でこれら4つの前記画素に囲まれた中央に設けられた前記センサー素子とからなる領域が、周期的に配列されていることを特徴とする電気光学装置。

【請求項5】

前記画素電極の面積と前記センサー素子の面積を異ならせたことを特徴とする請求項4に記載の電気光学装置。

【請求項6】

マトリクス状に配列された複数の画素電極と、この画素電極と接続された駆動素子とが形成された表示領域を有する電気光学装置の製造方法であって、

前記表示領域内にセンサー素子をマトリクス状に複数形成し、前記駆動素子および前記センサー素子が半導体層を有し、前記駆動素子の半導体層と前記センサー素子の半導体層を同一層に形成する工程を有し、

前記表示領域内に、行方向又は列方向に隣り合う4つの前記画素と、平面視でこれら4つの前記画素に囲まれた中央に設けられた前記センサー素子とからなる領域を周期的に配列することを特徴とする電気光学装置の製造方法。

【請求項7】

前記画素電極の面積と前記センサー素子の面積を異ならせたことを特徴とする請求項6に記載の電気光学装置の製造方法。

【請求項8】

請求項4又は5に記載の電気光学装置を備えたことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置、電気光学装置とその製造方法、電子機器に関する。

【0002】

【従来の技術】

液晶表示装置は、画素電極と当該画素電極を制御するためのTFT(Thin Film Transistor: 薄膜トランジスタ)等のスイッチング素子とがマトリクス状に互いに交差する複数のデータ線及び走査線間に配列されるようにして構成された素子基板と、画素電極に対向する対向電極が形成された対向基板と、これら両基板の間に充填された液晶とからなる液晶表示パネル(表示部)を構成する。前記スイッチング素子は、画像信号を供給する前記データ線、及び、走査信号が順次印加される前記走査線に電氣的に接続されている。また、液晶表示パネルの周辺の外側領域には、前記スイッチング素子の開閉や液晶表示を制御する走査線駆動回路及びデータ線駆動回路が設けられている。

【0003】

また、液晶表示装置においては、前記液晶表示パネルの周辺の外側領域に、前記走査線駆動回路及び前記データ線駆動回路のみならず、種々のセンサー等の素子や各種回路(IC)等の各種の機能素子を外付けにより取り付けることが専ら行われていた(例えば、特許文献1)。

【0004】

【特許文献1】

特開平5-80314号公報(第6頁、図1)

【0005】

【発明が解決しようとする課題】

しかしながら、液晶表示パネルの外部に外付けの形式で各種の部材を取り付けていこうとすると、基板として見たときの表示に寄与しない周辺の実装領域が大きくなってしまい、特定の限られた基板内での液晶表示装置の高機能化に限度があり、外付けのために液晶表示装置の集積化が困難であった。

10

20

30

40

50

## 【0006】

また、機能素子も、液晶表示パネルの周辺の外側領域に搭載できるような種類の部材しか搭載できず、例えば、機能素子がマトリクス配置して同じ機能を均一に2次元配置した方がよいような部材である場合や占有面積の広いエリア型の部材である場合などはその機能素子を搭載することができず、搭載できる機能に限界があった。

## 【0007】

さらに、前記液晶表示パネルに外付けの形式で機能素子を取り付ける場合には、液晶表示パネルと機能素子とが別部材であるために、液晶表示パネルを製造するプロセスと、機能素子を製造するプロセスとを各々行う必要があったために、工程数が増え、プロセスが長くなり、コストアップを招いていた。

10

## 【0008】

本発明は、上記事情に鑑みてなされたものであり、その目的とするところは、液晶表示パネルの周辺の外側領域に機能素子を外付けすることを要せずに、外側領域に搭載できないような種類の部材を含めて機能素子を搭載して、高集積化や高機能化を図ることができ、しかもコストアップを低減することのできる液晶表示装置、電気光学装置とその製造方法、電子機器を提供することにある。

## 【0009】

## 【課題を解決するための手段】

上記目的を達成するために、本発明に係る第1の液晶表示装置は、マトリクス状に配列された複数の画素と、この画素を駆動する駆動素子とを有する液晶表示装置であって、複数の前記画素からなる表示に供される領域（いわゆる画像表示領域）内に前記駆動素子の機能と異なる機能を備えた機能素子を配置したことを特徴としている。

20

## 【0010】

上記本発明の第1の液晶表示装置によれば、液晶表示装置を構成する複数の画素からなる表示に供される領域内部に、機能素子を組み込む構成にできるので、表示に供される領域内部に種々の機能を内蔵でき、高機能化、高集積化を図ることができる。

## 【0011】

また、上記目的を達成するために、本発明に係る第2の液晶表示装置は、マトリクス状に配列された複数の画素と、この画素を駆動する駆動素子及び前記画素を駆動するための信号の配線層とからなる表示に供される領域を有する液晶表示装置において、前記表示に供される領域内であって、前記駆動素子又は前記配線層に対して重なる位置に前記駆動素子の機能と異なる機能を備えた機能素子を配置したことを特徴としている。

30

## 【0012】

上記本発明の第2の液晶表示装置によれば、配線層や駆動素子に対して重なる位置は、透過モードでの表示、反射モードでの表示のどちらにおいても表示を行う際の表示品位に影響しない位置であるので、この位置を利用して機能素子を表示に供される領域内に形成することにより、機能素子を内蔵して高機能化を図りながらも、表示品位が低下することはない。

## 【0013】

また、上記目的を達成するために、本発明の第3の液晶表示装置は、各画素が所定の間隔でマトリクス状に配列された複数の画素と、この画素を駆動する駆動素子とを有する液晶表示装置であって、前記マトリクス状に配列された複数の画素と同一面内に前記駆動素子の機能と異なる機能を有する機能素子を複数設けると共に、この複数の機能素子の相互間の間隔を前記マトリクス状に配列された画素の間隔と異ならせたことを特徴としている。

40

## 【0014】

上記本発明の第3の液晶表示装置によれば、複数の画素と複数の機能素子を同一平面内に形成し、複数の各機能素子の間隔と複数の各画素の間隔とを異ならせたことにより、複数の機能素子による光の透過の妨げをできるだけ低減しつつ、機能素子を組み込むことができ、画素を形成する製造プロセスと機能素子を製造する製造プロセスとを同一製造プロセス内で行い、かつ、高機能化を図りながらも、表示品位が低下しない。

50

## 【0015】

上記構成の液晶表示装置においては、前記機能素子の間隔の方を広くすることが望ましい。

この構成によれば、画像表示領域内の機能素子の配設数が少なくなり、機能素子の平面的な占有領域を低減して、光が透過する表示に寄与する領域を広く形成でき、開口率の低下を最小にし、表示品位の低下を防止できる。

## 【0016】

また、機能素子の配置については、機能素子を、液晶が挟持される一对の基板のうち前記駆動素子及び前記配線層が形成される一方の基板と対向する他方の基板に配設するようにしても良い。その場合、前記他方の基板に、前記駆動素子と対向する位置に配設される遮光層を設け、前記機能素子を、前記遮光層と前記他方の基板との間に介在させるように設けることができる。もしくは、前記機能素子を、前記遮光層の前記液晶に面する側に形成することもできる。もしくは、前記機能素子を、前記他方の基板の前記液晶に面する側と反対側の面に形成することもできる。また、前記機能素子を、液晶が挟持される一对の基板のうち前記駆動素子及び前記配線層が形成される一方の基板に配設しても良い。

10

## 【0017】

また、上記目的を達成するために、本発明の第4の液晶表示装置は、各画素が所定の間隔でマトリクス状に配列された複数の画素と、この画素を駆動する駆動素子とを有する液晶表示装置であって、前記マトリクス状に配列された複数の画素と同一面内に前記駆動素子の機能と異なる機能を有する複数の機能素子を複数設けると共に、第1の機能を有する複数の機能素子の相互間の間隔を前記マトリクス状に配列された画素の間隔と異ならせ、かつ、前記第1の機能を有する複数の機能素子と重ならない位置で前記第1の機能と異なる機能を有する複数の機能素子の相互間の間隔を前記マトリクス状に配列された画素の間隔と異ならせたことを特徴としている。

20

## 【0018】

本発明の第4の液晶表示装置によれば、異なる機能を有する少なくとも2種類の機能素子を搭載できるのと同時に、これら機能素子の配置間隔を画素間隔と異ならせたことにより、複数の機能素子を設けたことによる光透過の妨げをできるだけ低減しつつ、機能素子を組み込むことができる。

## 【0019】

また、上記目的を達成するために、本発明の第5の液晶表示装置は、マトリクス状に配列された複数の画素と、この画素を駆動する駆動素子とを有する液晶表示装置であって、前記マトリクス状に配列された複数の画素と同一面内に前記駆動素子の機能と異なる機能を有する機能素子を複数設けると共に、前記画素の面積と機能素子の面積を異ならせたことを特徴としている。この場合、例えば前記画素の面積の方を大きくすることができる。

30

## 【0020】

本発明の第5の液晶表示装置によれば、機能素子の機能や性能に応じて画素の占有面積とは独立して面積を設定できるので、設計の自由度が向上する。また、画素の面積の方を大きくした場合、機能素子を設けたことによる表示品位の低下を抑えることができる。

## 【0021】

上記本発明の第2の液晶表示装置において、前記配線層は互いに交差する複数のデータ線と複数の走査線とを構成し、前記データ線と前記走査線とによって囲まれた領域に各々設けられた液晶駆動用の画素電極を有するとともに、前記機能素子是一对の電極を有し、前記一对の電極が、互いに平面的に交差するように、液晶が挟持される一对の基板の各々に設けられた構成としても良い。この構成は、アクティブマトリクス型の液晶表示装置とパッシブマトリクス型の機能素子とを組み合わせた例である。

40

## 【0022】

あるいは、マトリクス状に配列された複数の画素と、液晶駆動用の複数の走査電極および前記複数の走査電極と平面的に交差する複数のデータ電極とを有する液晶表示装置であって、表示に供される領域内に、互いに交差する複数のデータ線および複数の走査線に電気

50

的に接続された機能素子用電極を有する機能素子が配置された構成としても良い。この構成は、パッシブマトリクス型の液晶表示装置とアクティブマトリクス型の機能素子とを組み合わせた例である。あるいは、表示に供される領域内に機能素子用電極を有する機能素子が配置され、液晶駆動用電極が前記機能素子用電極を兼ねる構成としても良い。そして、前記機能素子は、複数種類の各機能部材を含んでもよい。

**【 0 0 2 3 】**

本発明の第 1 の電気光学装置は、マトリクス状に配列された複数の画素と、この画素を駆動する駆動素子とを有する電気光学装置であって、前記複数の画素からなる表示に供される領域内に前記駆動素子の機能と異なる機能を備えた機能素子を配置したことを特徴とする。

10

上では、本発明を液晶表示装置として説明したが、この種の機能素子を備えたものは液晶表示装置に限ることなく、本発明を画素駆動用素子を有する他の電気光学装置に適用することも可能である。その場合も、上記液晶表示装置の場合と同様の効果を得ることができ

**【 0 0 2 4 】**

本発明の第 2 の電気光学装置は、マトリクス状に配列された複数の画素と、この画素を駆動する駆動素子及び前記画素を駆動するための信号の配線層とからなる表示に供される領域を有する電気光学装置であって、前記表示に供される領域内であって、前記駆動素子又は前記配線層に対して重なる位置に前記駆動素子の機能と異なる機能を備えた機能素子を配置したことを特徴とする。

20

**【 0 0 2 5 】**

本発明の第 3 の電気光学装置は、各画素が所定の間隔でマトリクス状に配列された複数の画素と、この画素を駆動する駆動素子とを有する電気光学装置であって、前記マトリクス状に配列された複数の画素と同一面内に前記駆動素子の機能と異なる機能を有する機能素子を複数設けると共に、この複数の機能素子の相互間の間隔を前記マトリクス状に配列された画素の間隔と異ならせたことを特徴とする。

**【 0 0 2 6 】**

本発明の第 4 の電気光学装置は、各画素が所定の間隔でマトリクス状に配列された複数の画素と、この画素を駆動する駆動素子とを有する電気光学装置であって、前記マトリクス状に配列された複数の画素と同一面内に前記駆動素子の機能と異なる機能を有する複数の機能素子を複数設けると共に、第 1 の機能を有する複数の機能素子の相互間の間隔を前記マトリクス状に配列された画素の間隔と異ならせ、かつ、前記第 1 の機能を有する複数の機能素子と重ならない位置で前記第 1 の機能と異なる機能を有する複数の機能素子の相互間の間隔を前記マトリクス状に配列された画素の間隔と異ならせたことを特徴とする。

30

**【 0 0 2 7 】**

本発明の第 5 の電気光学装置は、マトリクス状に配列された複数の画素と、この画素を駆動する駆動素子とを有する電気光学装置であって、前記マトリクス状に配列された複数の画素と同一面内に前記駆動素子の機能と異なる機能を有する機能素子を複数設けると共に、前記画素の面積と機能素子の面積を異ならせたことを特徴とする。

**【 0 0 2 8 】**

本発明の第 1 の電気光学装置の製造方法は、マトリクス状に配列された複数の画素と、この画素を駆動する駆動素子とを有する電気光学装置の製造方法であって、前記複数の画素からなる表示に供される領域内に前記駆動素子の機能と異なる機能を備えた機能素子を形成することを特徴とする。

40

**【 0 0 2 9 】**

本発明の第 2 の電気光学装置の製造方法は、マトリクス状に配列された複数の画素と、この画素を駆動する駆動素子及び前記画素を駆動するための信号の配線層とからなる表示に供される領域を有する電気光学装置の製造方法であって、前記表示に供される領域内であって、前記駆動素子又は前記配線層に対して重なる位置に前記駆動素子の機能と異なる機能を備えた機能素子を形成することを特徴とする。

50

## 【 0 0 3 0 】

本発明の第 3 の電気光学装置の製造方法は、各画素が所定の間隔でマトリクス状に配列された複数の画素と、この画素を駆動する駆動素子とを有する電気光学装置の製造方法であって、前記マトリクス状に配列された複数の画素と同一面内に前記駆動素子の機能と異なる機能を有する機能素子を複数形成すると共に、この複数の機能素子の相互間の間隔を前記マトリクス状に配列された画素の間隔と異ならせたことを特徴とする。

## 【 0 0 3 1 】

本発明の第 4 の電気光学装置の製造方法は、各画素が所定の間隔でマトリクス状に配列された複数の画素と、この画素を駆動する駆動素子とを有する電気光学装置の製造方法であって、前記マトリクス状に配列された複数の画素と同一面内に前記駆動素子の機能と異なる機能を有する複数の機能素子を複数形成すると共に、第 1 の機能を有する複数の機能素子の相互間の間隔を前記マトリクス状に配列された画素の間隔と異ならせ、かつ、前記第 1 の機能を有する複数の機能素子と重ならない位置で前記第 1 の機能と異なる機能を有する複数の機能素子の相互間の間隔を前記マトリクス状に配列された画素の間隔と異ならせたことを特徴とする。

10

## 【 0 0 3 2 】

本発明の第 5 の電気光学装置の製造方法は、マトリクス状に配列された複数の画素と、この画素を駆動する駆動素子とを有する電気光学装置の製造方法であって、前記マトリクス状に配列された複数の画素と同一面内に前記駆動素子の機能と異なる機能を有する機能素子を複数設けると共に、前記画素の面積と機能素子の面積を異ならせたことを特徴とする。

20

## 【 0 0 3 3 】

本発明の電子機器は、上記本発明の電気光学装置を備えたことを特徴とする。本発明によれば、表示品位に優れ、タッチキー、温度による表示補正機能など、多種の機能を備えた電子機器を実現することができる。

## 【 0 0 3 4 】

## 【発明の実施の形態】

以下、本発明の好適な実施の形態の一例について、図面を参照して具体的に説明する。

## 【 0 0 3 5 】

## [ 第 1 の実施の形態 ]

30

## ( 液晶表示装置の全体構成 )

先ず、本発明の第 1 の実施の形態の液晶表示装置の全体の概略構成について、図 1 を参照して以下説明する。図 1 は、液晶表示装置の全体の概略構成の一例を示す概略斜視図である。

## 【 0 0 3 6 】

本実施の形態の液晶表示装置 1 は、図 1 に示すように、例えばアクティブマトリクス型の液晶表示パネルであり、一面にマトリクス状に形成されたスイッチング素子（駆動素子）（図 1 では不図示であるが詳細は後述）及び画素電極 1 1 が形成された素子基板 2 0 と、前記素子基板 2 0 に対向して配設された対向基板 3 0 と、これら素子基板 2 0 及び対向基板 3 0 間に液晶を封入することにより形成される液晶層 4 0 とから構成される。なお、対向基板 3 0 の四辺の周縁であって、素子基板 2 0 上には、前記対向基板 3 0 の周縁に沿って不図示のシール材が形成され、この四辺のシール材により液晶を封入することが可能となる。

40

## 【 0 0 3 7 】

そして、図 1 の液晶表示装置 1 においては、対向基板 3 0 の周辺の外側領域 A と、複数の画素 1 0 からなり表示に供される領域で、対向基板 3 0 内においてほぼ同じ輪郭からなる画像表示可能な画像表示領域 B とを構成する。対向基板 3 0 の周辺の外側領域 A においては、前記スイッチング素子の開閉や表示制御のためのデータ線駆動回路 3 及び走査線駆動回路 4 が素子基板 2 0 上に設けられており、データ線駆動回路 3 は素子基板 2 0 の一辺に沿って、走査線駆動回路 4 はこの一辺に隣接する一辺に沿って設けられている。

50

## 【0038】

なおここに、前記画像表示領域Bを構成するマトリクス状に形成される複数の画素10のうち、一つの画素10は、一つの画素を動作させるための構成要素を全部含めたものであり、画素電極、画像電極を選択するためのスイッチング素子、保持容量、画素電極に電位を与えるための走査線及びデータ線（いずれも図1では不図示であるが詳細は後述する）、液晶層40などを含めた空間的なものである。また、一つの画素は、平面的には走査線とデータ線とにより区画された矩形の領域を言う。ただし、後述するR（赤）、G（緑）、B（青）の異なる色の色素層を含むカラーフィルターを有する液晶表示装置の場合には、上で言う画素が一つのドットとなり、R、G、Bの3つのドットで一つの画素を構成する。

10

## 【0039】

そして、本実施の形態においては、さらに、前記画像表示領域B内の任意の空間内に、前記スイッチング素子とは異なる機能を有する機能素子18を任意の個数設けている。すなわち、従来、外側領域Aに配設されていた部材などを画像表示領域Bの空間内に配設するようにしている。以下、より詳細に、液晶表示装置の平面構造における機能素子の配設位置、液晶表示装置の断面構造における機能素子の配設位置に関して説明する。

## 【0040】

（液晶表示装置の平面構造）

先ず、液晶表示装置1の平面構造について、図2を参照して説明する。図2は、本実施の形態の液晶表示装置においてマトリクス状に形成された複数の画素からなる画像表示領域の一部において、素子基板をその上に形成された各構成要素とともに対向基板の側（図1のC1方向）からみた（図1のC2領域部分の）平面図であり、素子基板の相隣接する複数の画素群の各種素子、配線層、画素電極等を示す。

20

## 【0041】

液晶表示装置1の素子基板20上には、図2に示すように、マトリクス状に配列された複数の画素電極11と、前記画素電極11と対応するようにマトリクス状に配列されて当該画素電極11に所定の電位を供給するためのスイッチング駆動可能な複数のスイッチング素子12（本発明にいう「駆動素子」）と、マトリクス状に配列された複数の前記スイッチング素子12を選択するための配線層である複数の走査線13aと、当該走査線13aの走査信号によってオン状態にされたスイッチング素子12を介して画素電極11に対して通電するための配線層である複数のデータ線14aと、液晶層40にて保持された所定の電圧のリークを防止する蓄積容量を構成するための配線層である容量線13bと、画素電極11が配設されるべき領域にて画素電極11に代えて配設され、前記スイッチング素子12の機能と異なる機能を備えた機能素子18と、を含んで構成される。

30

## 【0042】

ここで、機能素子18は、画素電極11と同様に、走査線13a、容量線13b、データ線14a・14bによって囲まれる領域に配置される。すなわち、機能素子18は、従来画素電極11が形成されていた領域を、画素電極11を機能素子18に置き換えることにより配設される。また、機能素子18が複数の画素電極11のうちいずれの画素電極11に代えて配設されるかは任意である。

40

## 【0043】

なお、本実施の形態においては、機能素子18を動作させるための配線として、前記スイッチング素子12を選択するための走査線13aを、機能素子18を選択するための「機能素子用の走査線」として兼用する一方、スイッチング素子12を選択するためのデータ線14aとは別に、機能素子用のデータ線14bを設けている。前記走査線13aは、前記図1に示した走査線駆動回路4に、前記データ線14a、14bは前記図1に示したデータ線駆動回路3に各々接続されている。

## 【0044】

画素電極11は、例えばITO（Indium Tin Oxide）膜等の透明導電性薄膜から形成され、コンタクトホール12cを通じてスイッチング素子12を構成するト

50

ランジスタのチャンネル領域となる半導体層 1 2 a と電氣的に接続されている。

【 0 0 4 5 】

なお、本実施の形態においては、画素電極 1 1 と、走査線 1 3 a ・データ線 1 4 a ・データ線 1 4 b ・容量線 1 3 b などの配線層とが平面視して重ならないように、前記画素電極 1 1 が配置されている場合を想定しており、このために、表示に寄与する領域 P と画素電極 1 1 の輪郭とはほぼ等しく構成される。なおまた、配線層と画素電極を同層に形成するか異なる層に形成するかは問わない。

【 0 0 4 6 】

スイッチング素子 1 2 は、例えば T F T (Thin Film Transistor : 薄膜トランジスタ) 等にて形成され、トランジスタのチャンネル領域である半導体層 1 2 a の一部の上に構成される。ゲート膜を介して走査線 1 3 a と電氣的に接続されるとともに、データ線 1 4 a とコンタクトホール 1 2 b を介して電氣的に接続されている。

10

【 0 0 4 7 】

また、スイッチング素子 1 2 を構成する半導体層 1 2 a が画素電極 1 1 とコンタクトホール 1 2 c を介して電氣的に接続されることで、スイッチング素子 1 2 と画素電極 1 1 との導通を可能としている。

【 0 0 4 8 】

走査線 1 3 a は、パルスのに所定のタイミングで走査信号 G 1、G 2、・・・を例えば線順次で順次印加するための配線層であり、スイッチング素子 1 2 に電氣的に接続されるとともに、機能素子 1 8 にも電氣的に接続されている。

20

【 0 0 4 9 】

データ線 1 4 a は、画像信号 S 1、S 2、・・・を例えば線順次に供給するための配線層であり、スイッチング素子 1 2 と電氣的に接続されている。これにより、走査信号 G 1、G 2、・・・によりスイッチング素子 1 2 を一定期間だけ開けることにより、データ線 1 4 から供給される画像信号 S 1、S 2、・・・を所定のタイミングで書き込むようにしている。

【 0 0 5 0 】

データ線 1 4 b は、信号 S 1'、・・・を供給または読み出すものであり、機能素子 1 8 と電氣的に接続されている。これにより、走査信号 G 1、G 2、・・・により機能素子 1 8 のスイッチを一定期間だけ開けることにより、データ線 1 4 から機能素子 1 8 の情報を読み出ししたり、書き込んだりする。本実施の形態においては、画素電極用のデータ線 1 4 a と、機能素子用のデータ線 1 4 b を構成しており、信号 S 1、S 1'、S 2、・・・のように供給、読み出されることとなる。

30

【 0 0 5 1 】

ここで、画素電極 1 1 に代えて機能素子 1 8 を設ける場合に、「機能素子用の走査線」と「機能素子用のデータ線」の配線の仕方としては、画素電極 1 1 の走査線 1 3 a と画素電極 1 1 のデータ線 1 4 a とに各々重複する形で 3 次元的に配設するような構成であってもよいが、工程を長くしないために、機能素子 1 8 のデータ線 1 4 b のみ画素電極 1 1 のデータ線 1 4 b と独立に設けて、機能素子の走査線 1 3 a は、画素電極 1 1 のスイッチング素子 1 2 を選択する走査線 1 3 a と同じものを利用することが好ましいのである。

【 0 0 5 2 】

容量線 1 3 b は、半導体層 1 2 a との間で容量を形成するための配線であり、画素電極 1 1 を介して液晶層 4 0 に書き込まれた所定レベルの画像信号 S 1、S 2、・・・が一定期間保持され、保持された画像信号がリークするのを防ぐために蓄積容量を構成するものである。

40

【 0 0 5 3 】

機能素子 1 8 は、スイッチング素子 1 2 と異なる機能を有する各種素子、各種部材、各種半導体回路であれば、あらゆる種類の素子であってよい。例えば、表示用の電極を用いて保持している電位の変化を検出するタッチパネル等の ( 2 次元配置の ) センサー、フォトダイオード、画素のフィードバック回路、各画素の温度補正が可能な温度補正回路、各種演算回路、各種メモリ素子、各種撮像素子等が挙げられる。

50

## 【 0 0 5 4 】

なお、機能素子 1 8 の平面的な占有領域は、その種類によっても変わるが、例えば、前記占有領域が増大するような部材に関しては、当該部材の膜厚を厚くして平面的な占有領域を最小限にするような構成としてもよい。

## 【 0 0 5 5 】

本実施の形態の機能素子 1 8 は、例えば、センサー等にて形成され、センサー用電極 1 8 a と、前記センサー用電極 1 8 a を選択するためのセンサー用スイッチング素子のチャンネル領域である半導体層 1 9 a とを含んで構成される。また、センサー用電極 1 8 a が形成される領域内には、容量線 1 3 b が延在形成される。

## 【 0 0 5 6 】

センサー用電極 1 8 a は、コンタクトホール 1 9 c を介してセンサー用スイッチング素子を構成するための半導体層 1 9 a と電気的に接続される。また、センサー用スイッチング素子を構成するための半導体層 1 9 a は、コンタクトホール 1 9 b を介してデータ線 1 4 b と電気的に接続される。これによって、データ線 1 4 b とセンサー用電極 1 8 a とがセンサー用スイッチング素子を構成するための前記半導体層 1 9 a を介して導通可能となる。

## 【 0 0 5 7 】

上記のような構成を有する液晶表示装置 1 において、走査線駆動回路 4 が、走査線 1 3 a を介してスイッチング素子 1 2 に走査信号 G 1、G 2、・・・を印加して当該スイッチング素子 1 2 を導通状態とし、データ線 1 4 a を介して前記画素電極 1 1 に階調に応じた電圧の画像信号 S 1、S 2、・・・を印加することで、当該液晶層 4 0 に画像信号の電圧に応じた電界が印加され、表示が行われる。

## 【 0 0 5 8 】

一方、機能素子 1 8 は、走査線駆動回路 4 およびデータ線駆動回路 3 の駆動制御により走査線 1 3 a、データ線 1 4 b により動作する。例えば、機能素子 1 8 がセンサーであれば、検出可能な状態となる。

## 【 0 0 5 9 】

このように、前記液晶表示装置の平面構造においては、図 2 に示すように、データ線 1 4、走査線 1 3 a、容量線 1 3 b などの配線層が格子状に形成され、これらの配線層による格子の間に画素電極 1 1 もしくは機能素子 1 8 が各々位置することで、画像表示領域内部に機能素子 1 8 の配設が可能となる。

## 【 0 0 6 0 】

図 1 1 は、本実施の形態の液晶表示装置の等価回路図である。4 つの領域のうちの表示に寄与する 3 つの領域 P にスイッチング素子 1 2 および画素電極 1 1 が設けられており、表示に寄与しない領域 O にはセンサー用電極 1 8 a を含む機能素子 1 8 が設けられている。走査線 1 3 a は走査線駆動回路 4 に接続される一方、データ線 1 4 a はデータ線駆動回路 3 に接続されている。また、機能素子 1 8 と電気的に接続されたデータ線 1 4 b は検出回路 5 1 に接続されており、機能素子 1 8 に生じた電荷等の変化がデータ線 1 4 b を通じて読み出される構成となっている。さらに、走査線駆動回路 4、データ線駆動回路 3、および検出回路 5 1 に接続されたコントローラ 5 2 が設けられ、コントローラ 5 2 の作用により機能素子 1 8 はデータの読み出しのみならず、データの書き込みも行えるようになっている。

## 【 0 0 6 1 】

( 液晶表示装置の断面構造 )

次に、前記液晶表示装置の断面構造について、図 4 ( A )、( B ) を用いて説明する。図 4 ( A ) は、図 2 の D - D 断面図であり、図 4 ( B ) は、図 2 の E - E 断面図である。

## 【 0 0 6 2 】

前記液晶表示装置のスイッチング素子 1 2 が形成される領域の断面構造においては、図 4 ( A ) に示すように、前記画素電極 1 1 およびスイッチング素子 1 2 並びに走査線 1 3 a 及びデータ線 1 4 等が構成された T F T アレイ基板である素子基板 2 0 と、画素電極 1

10

20

30

40

50

1 に対向する対向電極 3 2 が形成された対向基板 3 0 と、これらの素子基板 2 0 及び対向基板 3 0 間に充填された液晶層 4 0 と、を含んで構成されている。

【 0 0 6 3 】

一对の基板のうち少なくとも一方が透明な基板である構成であって、素子基板 2 0 は、例えばガラス基板や石英基板、S i 基板等にて形成され、他方の対向基板 3 0 は、例えばガラス基板や石英基板等の透明な部材にて形成される。素子基板 2 0 上には、素子基板 2 0 上に配設された半導体層 1 2 a と、走査線 1 3 a と半導体層 1 2 a とを絶縁するゲート絶縁膜を含む絶縁膜 1 6 と、前記絶縁膜 1 6 上に各々離間して形成された走査線 1 3 a および容量線 1 3 b と、前記走査線 1 3 a ・容量線 1 3 b ・絶縁膜 1 6 ・素子基板 2 0 を覆うように形成された第 1 の層間絶縁層 2 1 と、前記第 1 の層間絶縁層 2 1 上の前記半導体層 1 2 a が形成される領域に配設されたデータ線 1 4 a と、前記データ線 1 4 a および第 1 の層間絶縁層 2 1 を覆う領域に亘って形成された第 2 の層間絶縁層 2 2 と、前記第 2 の層間絶縁層 2 2 上に形成された画素電極 1 1 とが構成されている。

10

【 0 0 6 4 】

また、第 1 の層間絶縁層 2 1 及び絶縁膜 1 6 を貫通するコンタクトホール 1 2 b が形成されて、データ線 1 4 a と半導体層 1 2 a との電気的接続を可能としている。また、第 2 の層間絶縁層 2 2、第 1 の層間絶縁層 2 1、及び絶縁膜 1 6 を貫通するコンタクトホール 1 2 c が形成されて、画素電極 1 1 と半導体層 1 2 a との電気的接続を可能としている。

【 0 0 6 5 】

対向電極 3 2 は、素子基板 2 0 の画素電極 1 1 と同様、I T O 膜等の透明導電性薄膜から形成されて、対向基板 3 0 には、前記対向基板 3 0 の液晶層 4 0 側の表面上であって素子基板 2 0 上のデータ線 1 4、走査線 1 3 a、スイッチング素子 1 2 の形成領域に対向する領域、すなわち各画素の非表示領域 0 に形成された遮光層 3 3 と、前記遮光層 3 3 を覆うように全面に亘って形成された対向電極 3 2 (共通電極) とが構成されている。

20

【 0 0 6 6 】

遮光層 3 3 は、コントラストの向上、色材の混色防止などの機能、いわゆるブラックマトリックスとしての機能を有している。さらに、遮光層 3 3 は、対向基板 3 0 の側からの入射光を遮光し、素子基板 2 0 の半導体層 1 2 a のチャンネル領域や低濃度ソース領域、低濃度ドレイン領域への光の侵入による誤動作を防止するものである。

【 0 0 6 7 】

なお、液晶表示装置 1 は、素子基板 2 0 および対向基板 3 0 の全面にわたって不図示の配向膜が設けられている。

30

【 0 0 6 8 】

これら素子基板 2 0 と対向基板 3 0 は、画素電極 1 1 と対向電極 3 2 とが対向するように配置され、これら基板により囲まれた空間に液晶が封入され、液晶層 4 0 が形成される。

【 0 0 6 9 】

ここで、図 4 ( A ) は、図 2 の D - D 断面図であり、図 4 ( B ) は、図 2 の E - E 断面図であり、この図 4 ( A ) においては、断面に画素電極が形成されるが、図 4 ( B ) では、断面に機能素子が形成される。すなわち、画素電極が形成される部分の断面構造と、機能素子が形成される部分の断面構造とは異なる。

40

【 0 0 7 0 】

機能素子 1 8 は、例えばセンサー等にて形成され、図 4 ( B ) に示すように、素子基板 2 0 上に配設される。この機能素子 1 8 が配設される領域において、素子基板 2 0 上には、該素子基板 2 0 上に配設されたセンサー用のスイッチング素子を形成するためのトランジスタのチャンネル領域である半導体層 1 9 a と、ゲート絶縁膜を含む絶縁膜 1 9 d と、前記絶縁膜 1 9 d 上に延在形成された容量線 1 3 b と、容量線 1 3 b ・絶縁膜 1 6 ・素子基板 2 0 を覆うように形成された第 1 の層間絶縁層 2 1 と、前記第 1 の層間絶縁層 2 1 を覆う領域に亘って形成された第 2 の層間絶縁層 2 2 と、前記第 2 の層間絶縁層 2 2 上に形成されたセンサー用電極 1 8 a とが構成されている。

【 0 0 7 1 】

50

また、第2の層間絶縁層22、第1の層間絶縁層21、及び絶縁膜19dを貫通するコンタクトホール19cが形成されて、センサー用電極18aと半導体層19aとの電気的接続を可能としている。これにより、機能素子用のスイッチング素子を構成するトランジスタを形成するためのチャンネル領域である半導体層19aを利用することで、機能素子18のセンサー用電極18aを選択して情報の検出を行うことができる。

【0072】

なお、図4(A)に示すスイッチング素子12や配線層が形成される領域Oにおいては、遮光層33を形成し、画素電極11の表示に寄与する領域Pにおいては、遮光層33を形成しない構成を基本とするが、図4(B)に示すように、機能素子18が配設される領域P'においては必要に応じて遮光層33を形成するようにしてもかまわない。

10

【0073】

上記のような平面構造及び断面構造からなる液晶表示装置1においては、図2及び図4(A)に示すように、画素電極11の表示に寄与する領域Pと、走査線13a・データ線14a・データ線14b・容量線13bなどの配線層及びスイッチング素子12による表示に寄与しない非表示の領域Oとが形成され、表示に寄与する領域Pを構成する画素電極11のうちいずれかを犠牲にして画素電極11に代えて機能素子18を配設している。

【0074】

すなわち、平面構造において、画素電極11による表示に寄与する領域Pと、表示に寄与しない領域Oとは、図3に示すように形成され、この表示に寄与しない領域Oに含まれる領域P'を利用して機能素子18を配設するのである。

20

【0075】

この際、例えば、対向基板30から入射する光は、領域Pにおいては透過し、領域O、P'においては透過しない。

【0076】

そして、機能素子18が配設される領域P'も表示に寄与しない領域となるが、画像表示領域全体で見た場合に機能素子18による表示への影響が無視できる場合を想定している。このような場合には、前記の領域P、Oに関わらずあるいは規則性のあるものに限らず任意に機能素子18を構成できる。

【0077】

このように、従来の周辺の外側領域に配設された部材、あるいは配設できなかった部材等の機能素子(例えば、表示機能以外の回路やセンサー等のあらゆる機能の機能素子)を、画像表示領域という広い領域を使って表示以外の機能を付加していくことができ、画像表示領域、表示空間の有効利用を図ることができ、新たな種々の機能も追加でき、多機能化が図れるとともに、液晶表示装置に集積する上で有利である。

30

【0078】

(製造工程について)

次に、上述のような構成における液晶表示装置の製造工程について、図4(A)、(B)を参照しつつ説明する。

【0079】

まず、石英基板、ハードガラス基板、シリコン基板等の素子基板20を用意する。ここで、好ましくは、不活性ガス雰囲気下で高温にてアニール処理し、後に実施される高温プロセスにおける基板に生じる歪みが少なくなるように前処理(熱処理)を行う。

40

【0080】

次に、素子基板20上に、比較的低温環境中で減圧CVDにより、アモルファスシリコン膜を形成し、その後、このアモルファスシリコン膜に対して窒素雰囲気中でアニール処理を施すことにより、ポリシリコン膜を特定の厚さとなるまで固層成長させる。これにより、スイッチング素子12の半導体層12aや機能素子18の半導体層19aの構成を行う。

【0081】

そして、スイッチング素子12を構成する半導体層12aを所定の温度により熱酸化して

50

薄い厚さの熱酸化シリコン膜を形成し、さらに減圧CVD法等により高温酸化シリコン膜や窒化シリコン膜を比較的薄い厚さに堆積し、多層構造を持つ絶縁膜16を形成する。ここで、半導体層12aの形成方法として、レーザーアニールによるポリシリコン形成方法を用いてもよいし、単結晶シリコンを基板に貼り合わせて形成してもよい。また、絶縁膜16の形成にはPECVD法などによる低温形成可能な方法を用いてもよい。

**【0082】**

次いで、減圧CVD法等によりポリシリコン膜を堆積した後、リン等を熱拡散し、ポリシリコン膜を導電化する。そして、ポリシリコン膜をパターニングし、図2に示したような所定パターンの走査線13aと容量線13bを形成する。ここで、ポリシリコン膜の代わりに、Al、Mo、Ti、Ta、Cr、W、およびそれらの合金をスパッタ法などにより形成してメタルゲートを用いてもよい。

10

**【0083】**

次に、スイッチング素子12をLDD構造を持つnチャネル型のTFETとする場合、半導体層12aに、低濃度ソース領域および低濃度ドレイン領域を形成するために、走査線13aの一部となるゲート電極を拡散マスクとして、不純物イオンを低濃度でドーピングする。これにより、走査線13a下の半導体層12aは、チャネル領域となる。

**【0084】**

続いて、スイッチング素子12を構成する高濃度ソース領域および高濃度ドレイン領域を形成するために、走査線13aよりも幅の広いマスクでレジスト層を走査線13a上に形成した後、不純物イオンを高濃度でドーピングする。

20

**【0085】**

そして、このような各工程を繰り返すようにして、スイッチング素子12を構成する半導体層12aをポリシリコン膜で形成すれば、スイッチング素子12の形成時にほぼ同一工程で、機能素子や他のデータ線駆動回路および走査線駆動回路を形成することができ、製造上有利である。

**【0086】**

次に、スイッチング素子12における走査線13aと容量線13bを覆うように、例えば、常圧又は減圧CVD法等により酸化シリコン膜等からなる第1の層間絶縁層21を形成する。

**【0087】**

そして、高濃度ソース領域および高濃度ドレイン領域を活性化するためにアニール処理を行った後、半導体層12aに対するデータ線14のコンタクトホールを、エッチングにより形成する。

30

**【0088】**

また、走査線13aや容量線13bを図示しない配線層と接続するためのコンタクトホールも第1の層間絶縁層21に開孔する。なお、機能素子18に対する配線などに必要なコンタクトホールも同様に形成する。

**【0089】**

次に、第1の層間絶縁層21の上に、スパッタリング等により、遮光性のAl等の低抵抗金属や金属シリサイド等を金属膜を堆積し、さらに、フォトリソグラフィ工程、エッチング工程等により、金属膜をパターニングしてデータ線14を形成する。続いて、データ線14上を覆うように、例えば、PECVD法により酸化シリコン膜等からなる第2の層間絶縁層22を形成する。

40

**【0090】**

次いで、スイッチング素子12において、画素電極11と高濃度ドレイン領域とを電氣的に接続するためのコンタクトホール12cを、エッチングにより形成する。さらに、第2の層間絶縁層22の上に、スパッタリング等により、ITO膜等の透明導電性薄膜を堆積し、これをパターニングして画素電極11を形成する。

**【0091】**

他方、対向基板30については、ガラス基板等が先ず用意され、遮光層33を、例えば金

50

属クロムをスパッタリングした後、フォトリソグラフィ工程、エッチング工程を経て形成する。

【0092】

その後、対向基板30の全面にスパッタリング等により、ITO等の透明導電性薄膜を堆積することにより、対向電極32を形成する。以上の製造方法は、一例にすぎず、公知の低温ポリシリコンTFT製造プロセスや高温ポリシリコンTFT製造プロセス、バルクシリコン製造プロセス、SOI製造プロセスなどを適用できることは言うまでもない。

【0093】

最後に、上述のように各層が形成された素子基板20と対向基板30とを所定のラビング方向に交差するように配置し、所定のセル厚となるように貼り合わせ、空パネルを作製する。液晶をパネル内に封入して本実施の形態の液晶表示装置を作製する。

10

【0094】

このように、本実施の形態においては、図4(A)(B)に示すように、スイッチング素子12の半導体層12aと機能素子18の半導体層19aとは同一層に形成されることから、同一のプロセス工程にて形成されるので、従来のような機能素子と液晶表示装置とを別々に製造することを要しないので、機能素子内蔵型の液晶表示装置の製造時のコストダウンを図ることができる。

【0095】

以上のように本実施の形態によれば、従来のような外付けによらずに、液晶表示装置を構成する複数の画素からなる表示に供される画像表示領域内部に、スイッチング素子と異なる機能を有する機能素子を組み込む構成にできるので、種々の機能を内蔵でき、高機能化、高集積化を図ることができる。

20

【0096】

また、従来のように液晶表示装置の製造プロセスと各種機能素子の製造プロセスを別々に行う必要がなく、液晶表示装置の製造するプロセス内に前記機能素子を製造するプロセスが含まれ、特に、基板プロセスと同じ工程で各種機能素子を製造することができるので、製造工程の簡略化、製造時のコストダウンを図ることができる。

【0097】

なお、図2においては、表示に寄与する4つの領域Pのうちの一つを用いて機能素子18を配置する構成の例を示した。カラー表示が可能な液晶表示装置を実現する場合には、この構成に代えて、図12に示す構成とすることが望ましい。すなわち、表示に寄与する領域Pを縦長の矩形形状とし、隣接する3つのドットにカラーフィルターのR、G、Bの異なる色素層を割り当てる。これら3つのドットがカラー表示が可能な一つの画素を構成する。そして、図12における各ドットの下側に、表示に寄与する領域Pよりも小さい面積の表示に寄与しない領域Oを設け、各領域O内に機能素子18を配置する。なお、この場合は機能の異なる機能素子を複数配置してもよい。

30

【0098】

このように、イメージセンサー等の機能素子18を画像表示領域B内に2次元的に配置する場合、表示に寄与する領域Pと表示に寄与しない領域Oの面積比を変えて設計することが望ましい。これにより開口率の低下が抑えられ、機能素子18を設けたことによる表示品位の低下が抑制できるからである。

40

【0099】

あるいは、図12のように各ドットに対応して一つずつの機能素子18を設けるのではなく、図13に示すように、R、G、Bの3つのドットに対して1つの機能素子18を設ける構成としても良い。

【0100】

[第2の実施の形態]

次に、本発明にかかる第2の実施の形態について、図5ないし図7に基づいて説明する。なお、以下には、前記第1の実施の形態の実質的に同様の構成に関しては説明を簡略し、異なる部分に関する事項を主として述べる。図5は、本実施の形態の液晶表示装置を示す

50

平面図である。

【0101】

上述の第1の実施の形態では、画素電極が形成される領域を犠牲にして機能素子を配設する構成としたが、本実施の形態では、画素電極を犠牲にせずに、配線層又はスイッチング素子が配設される領域を利用して当該領域と平面視して概ね重なるように配置する場合を開示している。

【0102】

具体的には、液晶表示装置100の平面構造においては、図5に示すように、走査線113a・容量線113b・データ線114などの配線層がマトリクス状に形成され、これらの走査線113a・データ線114の各交差に画素電極111が配設されることで、画素電極111が各々マトリクス状に構成される。

10

【0103】

また、これらのデータ線114及び走査線113aと平面から見て重なるようにして画素電極111を選択するためのスイッチング素子112を構成するトランジスタを形成するための半導体層112aが形成され、さらに、データ線114・走査線113aなどの配線層又は前記スイッチング素子112と平面から見て概ね重なる位置に機能素子118を配設している。

【0104】

なお、スイッチング素子112は、半導体層112aを利用することで、データ線114と電氣的に接続されるとともに、画素電極111と電氣的に接続されているものとする。

20

【0105】

上記のような構成を有する液晶表示装置100にあつては、図5及び図6に示すように、画素電極111による表示に寄与する領域Pと、走査線113a・データ線114・容量線113bによる表示に寄与しない非表示の領域Oとが形成され、図6に示す表示に寄与しない領域Oを利用して機能素子を配設するようにしている。この表示に寄与しない領域Oは、元来光が透過しない領域であることから、機能素子を配設しても表示品位は低下しない。

【0106】

また、液晶表示装置100の断面構造においては、図7に示すように、前記画素電極111およびスイッチング素子112並びに走査線113a及びデータ線114等が構成された素子基板120と、機能素子118・絶縁層131・遮光層133、対向電極132が形成された対向基板130と、これらの素子基板120及び対向基板130間に充填された液晶層140と、を含んで構成されている。

30

【0107】

すなわち、機能素子118は、図5の平面構成では、データ線114・走査線113aなどの配線層又は前記スイッチング素子112と平面から見て重なる位置に配設されるが、図7に示す断面構成にあつては、前記対向基板130の液晶層140側の表面上であつて前記スイッチング素子112に対応する領域に形成される。

【0108】

なお、絶縁層131は、前記機能素子118および対向基板130を覆うように形成され、遮光層133は、前記スイッチング素子112に対応する領域の絶縁層131の下層に形成され、対向電極132は、前記遮光層133および絶縁層131を覆うように形成される。さらに、遮光層133は、対向基板130側にある場合、対向基板130側及び素子基板120側にある場合、素子基板120側にある場合などいずれの場合であってもよい。この際、入射光は、素子基板120、対向基板130のいずれから入光してもよいが、対向基板130側からの光を遮光層133により遮光する場合には、前記遮光層133が対向基板130側に配設されることが好ましい。また、機能素子118に関する配線層は、省略してあるが、対向基板130側に設けることが好ましい。なお、機能素子118は、遮光層133と液晶層140の間に相当する位置に形成してもよい。

40

【0109】

50

この際、図7に示すように、画素電極111が形成され表示に寄与する領域Pは、素子基板120上でのデータ線114、走査線113a、および容量線113bなどの配線幅や前記スイッチング素子112の大きさ等による制約を受けるが、光が透過することのできる開口領域を構成する。すなわち、前記画素電極111が形成される以外の各画素電極111間が非表示領域である表示に寄与しない領域Oとなる。

【0110】

そして、このような表示に寄与しない領域Oのいずれかの位置に、本実施の形態の機能素子118を配置するのである。なお、機能素子が重なる位置は、走査線・容量線・データ線・スイッチング素子のうち少なくともいずれか1つに全体もしくは部分的に重なる構成であればよい。

10

【0111】

ここで、前記第1の実施の形態においては、画像表示領域内の任意の空間に機能素子を配置させるので、開口率の低下等の問題が考えられ、開口率が低下する分暗くなることが予想される。

【0112】

これに対して、本実施の形態では、表示に寄与しない領域である平面視して配線層又はスイッチング素子と重なる位置に機能素子を配設しているので、開口率の低下による表示品位の低下は生じ得ない。これにより、PDAや携帯電話等の携帯型情報端末のディスプレイとして利用される液晶表示装置などのような透過窓が小さくなる環境で表示を見るような場合に有利になる。

20

【0113】

また、機能素子は、対向基板側の遮光層と重なる領域に設けられているので、光を通さない領域に構成できる。さらに、機能素子が対向基板側に設けてあるので、素子基板側に配設される場合に比して、素子密度が低く、歩留まりが良くなる。

【0114】

またさらに、機能素子18を例えば温度補正回路にて構成した場合には、温度補正回路を画像表示領域B内に何個か設けることで、実際の画像表示領域B内の温度を補正することができる。

【0115】

以上のように本実施の形態によれば、従来のような外付けによらずに、液晶表示装置を構成する配線又はスイッチング素子と重なる形で機能素子を内部に組み込む構成にできるので、高集積化を図ることができ、この際、機能素子は、配線及びスイッチング素子と重なる位置に形成されるので、画素電極の表示に寄与する領域（開口領域）を妨げることはないので、表示品位の低下はない。

30

【0116】

[第3の実施の形態]

次に、本発明にかかる第3の実施の形態について、図8(A)(B)に基づいて説明する。図8(A)(B)は、本発明に係る第3の実施の形態を示す平面図である。

【0117】

本実施の形態では、画像表示領域に形成される機能素子の数を画素電極の数に対して少なくなるように構成した場合の例を開示している。

40

【0118】

具体的には、本実施の形態の液晶表示装置200の平面構造においては、図8(A)に示すように、走査線213a・容量線213b・画素電極用のデータ線214a・機能素子用のデータ線214などの配線層がマトリクス状に形成され、これらの走査線213a・データ線214a・214bの各交差に画素電極211が配設されることで、画素電極211が各々マトリクス状に構成される。

【0119】

また、これらのデータ線214a・214b・走査線213a・容量線213bと平面から見て重なるようにして画素電極211を選択するためのスイッチング素子212を構成

50

するトランジスタを形成するための半導体層 2 1 2 a が形成される。

【 0 1 2 0 】

さらに、データ線 2 1 4 b と、走査線 2 1 3 a 及び容量線 2 1 3 b とが交差する領域であって、互いに隣り合う 4 つの各画素電極 2 1 1 間に、機能素子 2 1 8 が配設されている。

【 0 1 2 1 】

本実施の形態では、機能素子 2 1 8 は、素子基板の画素電極 2 1 1 と同層（同一平面）に配設しているため、機能素子 2 1 8 の形状に対応するように、画素電極 2 1 1 の対応部分を切り欠いた構成としている。また、本実施の形態においては、機能素子 2 1 8 は、機能素子用のデータ線 2 1 4 b と走査線 2 1 3 a とが交差する、表示に寄与しない非表示の領域を利用して配設されている。

10

【 0 1 2 2 】

このように構成することにより、図 8 ( B ) に示すように、各機能素子 2 1 8 の相互間の間隔 d 1 を、各画素電極 2 1 1 相互間の間隔 d 2 よりも広く構成して、密度差つまり、画像表示領域に対する機能素子 2 1 8 の密度を低下させている。

【 0 1 2 3 】

このように、機能素子 2 1 8 の配設数を少なくすることにより、機能素子 2 1 8 の平面的な占有領域を低減して、画素電極 2 1 1 における表示に寄与する領域の妨げを低下し、光が透過する表示に寄与する領域を広く形成でき、開口率の低下を最小にし、表示品位の低下を防止できる。

【 0 1 2 4 】

また、機能素子と画素電極とは略同層に形成されるので、同一の製造工程で行うことも可能であり、製造におけるスループットの向上並びにコストダウンを図ることができる。さらに、機能素子の数も少ないので、歩留まりも向上する。

20

【 0 1 2 5 】

なお、本実施の形態においては、画素電極が 4 個に対して 1 個の機能素子を配設する場合を例に説明したが、この配分は問わない。例えば画像電極が 9 個に対して機能素子が 1 個の構成であってもよい。本実施の形態は機能の異なる複数の機能素子を配設するとき好適である。すなわち、機能の異なる複数の機能素子をずらして同様に配置すれば、多機能で高性能な液晶表示装置を提供できる。

また、機能素子の数を画素電極の数より少なくするような場合について説明したが、画素電極の数が機能素子の数より少ない場合であってもよく、要は画素電極の間隔と機能素子の間隔とが異なればよい。

30

【 0 1 2 6 】

また、変形例として、配線層と画素電極が一部重なるような領域が形成されるような場合には、走査線の上層に容量線を形成する構成とすることにより、さらに開口率を向上させることもできる。

【 0 1 2 7 】

なお、本発明にかかる装置と方法は、そのいくつかの特定の実施の形態に従って説明してきたが、当業者は本発明の主旨および範囲から逸脱することなく本発明の本文に記述した実施の形態に対して種々の変形が可能である。

40

【 0 1 2 8 】

例えば、前記第 2 の実施の形態では、機能素子が遮光層と対向基板との間に介在される場合を示したが、これに限らず、図 9 に示すように、対向基板 1 3 0 の液晶層 1 4 0 に面する側と反対側の面 M に保護層 1 3 4 を形成し、この保護層 1 3 4 内に遮光層 1 3 3 及び遮光層 1 3 5 と重なる位置に機能素子 1 3 6 を配設する構成であってもよい。なお、保護層 1 3 4 は、例えば、チツ化膜や酸化膜などが用いられる。

【 0 1 2 9 】

また、素子基板上のスイッチング素子及び配線層の上層に積層するようにして、機能素子及び機能素子の配線層を設けるように構成してもよい。

【 0 1 3 0 】

50

具体的には、図10に示すように、液晶表示装置400の断面構造においては、スイッチング素子412並びに走査線413a及びデータ線414並びに画素電極411等が構成された素子基板420と、対向電極432が形成された対向基板430と、これらの素子基板420及び対向基板430間に充填された液晶層440と、を含んで構成されている。

#### 【0131】

素子基板420上には、該素子基板420上に配設された画素電極411選択用のスイッチング素子412のトランジスタを形成するための半導体層412aと、前記半導体層412aと走査線413aとを絶縁するためのゲート絶縁膜を含む絶縁膜416と、前記絶縁膜416上に各々離間して形成された走査線413aおよび容量線413bと、前記走査線413a・容量線413b・絶縁膜416・素子基板420を覆うように形成された第1の層間絶縁層421と、前記第1の層間絶縁層421を覆う領域に亘って形成された第2の層間絶縁層422と、前記半導体層412aが形成される領域において前記第1の層間絶縁層421及び前記第2の層間絶縁層422を貫通するように配設されたデータ線414と、前記第2の層間絶縁層422上であって、前記半導体層412aが形成される領域O内にてデータ線414に接するように形成された機能素子452と、を含んで構成される。

10

#### 【0132】

ここで、機能素子452においては、前記第2の層間絶縁層422及びデータ線414上に形成された機能素子用のスイッチング素子を構成するトランジスタを形成するための半導体層452aと、前記半導体層452aと機能素子用の走査線453とを絶縁するためのゲート絶縁膜を含む絶縁膜452bと、前記機能素子用の半導体層452aと電氣的に接続される電極455とが構成される。

20

#### 【0133】

そして、素子基板420においては、前記絶縁膜452b上に形成された機能素子用の走査線453と、前記走査線453・絶縁膜452b・第2の層間絶縁層422を覆うように形成された第3の層間絶縁層423と、前記第3の層間絶縁層423上の前記半導体層452aが形成される領域に配設された機能素子用のデータ線454と、データ線454及び第3の層間絶縁層423を覆う領域に亘って形成されるとともに、電極455の形成領域において開口するように形成された第4の層間絶縁層424と、前記半導体層412aが形成される領域Oを回避するように前記第4の層間絶縁層424上に形成された画素電極411とが構成されている。

30

#### 【0134】

また、第2の層間絶縁層422、第1の層間絶縁層421、絶縁膜416を貫通するコンタクトホールが形成されて、データ線414と半導体層412a、及びデータ線414と半導体層452aとの電氣的接続を可能としている。また、第4の層間絶縁層424、第3の層間絶縁層423、第2の層間絶縁層422、第1の層間絶縁層421、及び絶縁膜412bを貫通するコンタクトホールが形成されて、画素電極411と半導体層412aとの電氣的接続を可能としている。

#### 【0135】

さらに、第3の層間絶縁層423、絶縁膜452bを貫通するコンタクトホールが形成されて、機能素子用のデータ線454と機能素子用の半導体層452aとの電氣的接続を可能としている。さらにまた、第3の層間絶縁層423及び絶縁膜452bを貫通するコンタクトホールが形成されて、電極455と半導体層452aとの電氣的接続を可能としている。つまり、画素電極を選択するための画素電極用のデータ線414と機能素子用のデータ線454は、電氣的に接続しており入出力端子が共通化されている。ここで、データ線414と半導体層452aを電氣的に接続しないように形成することで画素電極を選択するためのスイッチング素子と機能素子とを独立で入出力できる。

40

#### 【0136】

対向基板430は、素子基板420の画素電極411と同様、ITO膜等の透明導電性薄

50

膜から形成されて、全面に亘って形成された対向電極 4 3 2 ( 共通電極 ) とが構成されている。

【 0 1 3 7 】

このような構成の液晶表示装置 4 0 0 では、上記各実施の形態と同様の作用効果を奏しながらも、スイッチング素子 4 1 2 の走査線 4 1 3 a 及びデータ線 4 1 4 と、機能素子 4 5 2 の走査線 4 5 3 及びデータ線 4 5 4 とが各々独立して重ねて配置される構成を採用することができる。

【 0 1 3 8 】

なお、上記各実施の形態では、1種類の機能素子を設ける場合を主として構成する場合を例に説明したが、機能素子として複数種類の異なる機能部材を設けた場合であってもよい。

10

【 0 1 3 9 】

また、上記各本実施の形態では、アクティブマトリクス型の液晶として構成したが、アクティブマトリクス型の液晶でなくてもよい。すなわち、コラム線が一方の基板に、ロウ線が他方の基板にあるパッシブマトリクス型のように、画素電極がストライプのように上下の基板にクロスするような場合に、互いのコラム線及びロウ線を選択してそれぞれに電圧を印加することで、印加している間液晶が動き、選択期間となるような構成であってもよい。この場合、画像表示領域 B 内に、互いに交差する複数のデータ線および複数の走査線に電気的に接続されたセンサー用電極 ( 機能素子用電極 ) を有する機能素子を配置した構成とすることができる。これは、パッシブマトリクス型の液晶表示装置とアクティブマトリクス型の機能素子とを組み合わせた構成となる。

20

【 0 1 4 0 】

一方、図 1 4、図 1 5 に示すように、液晶駆動側は、互いに交差する複数のデータ線 1 4 a と複数の走査線 1 3 a と、データ線 1 4 a と走査線 1 3 a とに囲まれた領域に各々設けられた液晶駆動用の画素電極 1 1 を有する構成とする。一方、機能素子 1 8 側は素子基板 2 0 側のセンサー用電極 1 8 a と対向基板 3 0 側の電極 ( 図示せず ) からなる一对の電極を有する構成とする。そして、素子基板 2 0 側は図 1 4 に示すコラム選択回路 5 3 でセンサー用電極 1 8 a を選択し、対向基板 3 0 側は図 1 5 に示すコラム側と直交する方向のロウ選択回路 5 4 に接続されたロウ線 5 5 で対向基板側の電極を選択し、双方で選択された電極に対応する画素において、検出回路 5 1 によりデータの読み出しを行う構成としてもよい。この構成により、アクティブマトリクス型の液晶表示装置とパッシブマトリクス型の機能素子とを組み合わせたものが実現できる。いずれの組み合わせにしても、片方をパッシブマトリクス型とすると、構成が簡単になり、低価格とすることができる。

30

【 0 1 4 1 】

あるいは、図 1 6 に示すように、表示に寄与する領域 P 内に機能素子が配置され、電極 5 6 が液晶駆動用電極と機能素子用電極を兼ね、かつスイッチング素子 5 7 が液晶駆動用電極に電圧を印加するためのスイッチング素子と機能素子にデータの書き込みや読み出しを行うためのスイッチング素子を兼ねる構成としてもよい。この場合、データ線駆動回路 3 に対して検出回路 5 1 とこれを制御するためのコントローラ 5 2 が必要となる。

【 0 1 4 2 】

40

さらに、図 1 の液晶表示装置の素子基板には、さらに製造途中や出荷時に当該液晶表示装置の品質、欠陥および走査線駆動回路を素子基板の上に設ける代わりに、例えば T A B ( T a p e A u t o m a t e d B o n d i n g ) 基板上に実装された駆動用 L S I に、素子基板の周辺部に設けられた異方性導電フィルムを介して電気的および機械的に接続するようにしてもよい。

【 0 1 4 3 】

また、対向基板の投射光が入射する側および素子基板の出射光が出射する側には、各々、例えば、T N ( T w i s t e d N e m a t i c ) モード等の動作モードや、ノーマリーホワイトモード/ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光手段などが所定の方向で配置されるようにしてもよい。

50

## 【0144】

さらに、透過型の液晶表示装置に限らず、反射型の液晶表示装置、双方を兼ね備えたハイブリッド型の液晶表示装置であってもよい。この際、実施の形態における液晶表示装置は、例えば、携帯型情報端末等の電子機器に適用することが好ましい。その場合、表示品位に優れ、タッチキー等の多種の機能を備えた電子機器を実現することができる。

## 【0145】

さらに、対向基板上に1画素に1個対応するようにマイクロレンズを形成してもよい。このようにすれば、入射光の集光効率を向上することで、明るい液晶表示装置が実現できる。さらにまた、対向基板上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、RGB色を作り出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付対向基板によれば、より明るいカラー液晶表示装置が実現ができる。

## 【0146】

また、各画素に設けられるスイッチング素子としては、正スタガ型又はコプラナー型のポリシリコンTFTや、逆スタガ型のTFTやアモルファスシリコンTFTやSOI MOSFET等の他の形式のTFTやバルクシリコンMOSFET、パイポーラトランジスタなどに対しても、各実施の形態は有効である。

## 【0147】

さらに、上記実施形態には種々の段階が含まれており、開示される複数の構成要件における適宜な組み合わせにより種々の発明が抽出され得る。つまり、上述の各実施の形態同士、あるいはそれらのいずれかと各変形例のいずれかとの組み合わせによる例をも含むことは言うまでもない。また、実施形態に示される全構成要件から幾つかの構成要件が削除された構成であってもよい。例えば、上述した説明にあっては、電気光学装置を、液晶装置として説明したが、本発明はこれに限るものではなく、エレクトロルミネッセンス(EL)、デジタルマイクロミラーデバイス(DMD)、或いは、プラズマ発光や電子放出による蛍光等を用いた様々な電気光学素子を用いた電気光学装置、および該電気光学装置を備えた電子機器に対しても適用可能であるということ言うまでもない。

## 【0148】

そして、これまでの記述は、本発明の実施の形態の一例のみを開示しており、所定の範囲内で適宜変形及び/又は変更が可能であるが、各実施の形態は例証するものであり、制限するものではない。

## 【0149】

## 【発明の効果】

以上説明したように本発明によれば、従来のような外付けによらずに、液晶表示装置を構成する複数の画素からなる表示に供される領域内部に、駆動素子と異なる機能を有する機能素子を組み込む構成にできるので、種々の機能を内蔵でき、高機能化、高集積化を図ることができる。

## 【0150】

また、従来のように液晶表示装置の製造プロセスと機能素子の製造プロセスを別々に行う必要がなく、液晶表示装置を製造するプロセス内に前記機能素子を製造するプロセスが含まれるので製造時のコストダウンを図ることができる。

## 【図面の簡単な説明】

【図1】 本発明の一実施の形態に係る液晶表示装置の全体の概略構成の一例を示す概略斜視図である。

【図2】 図1の液晶表示装置の一部分の領域を示す平面図である。

【図3】 図2の液晶表示装置の平面構造のうち、表示に寄与する領域と表示に寄与しない非表示の領域とを説明するための説明図である。

【図4】 同図(A)は、図2の液晶表示装置のD-D断面を示す断面図であり、同図(B)は、図2の液晶表示装置のE-E断面を示す断面図である。

【図5】 本発明の他の実施の形態に係る液晶表示装置の構成の一例を示す平面図である

10

20

30

40

50

。 【図6】 図5の液晶表示装置の平面構造のうち、表示に寄与する領域と表示に寄与しない非表示の領域とを説明するための説明図である。

【図7】 図5の液晶表示装置のF-F断面を示す断面図である。

【図8】 同図(A)(B)は、本発明の他の実施の形態に係る液晶表示装置の構成の一例を示す平面図である。

【図9】 本発明の他の実施の形態に係る液晶表示装置の構成の一例を示す断面図である。

。 【図10】 本発明の他の実施の形態に係る液晶表示装置の構成の一例を示す断面図である。

10

【図11】 本発明の第1の実施の形態に係る液晶表示装置の等価回路図である。

【図12】 本発明の実施の形態に係る液晶表示装置の機能素子の配置の変形例である。

【図13】 同、他の変形例である。

【図14】 本発明の他の実施の形態に係る液晶表示装置の一例を示す等価回路図である。

。 【図15】 同、液晶表示装置の概略構成図である。

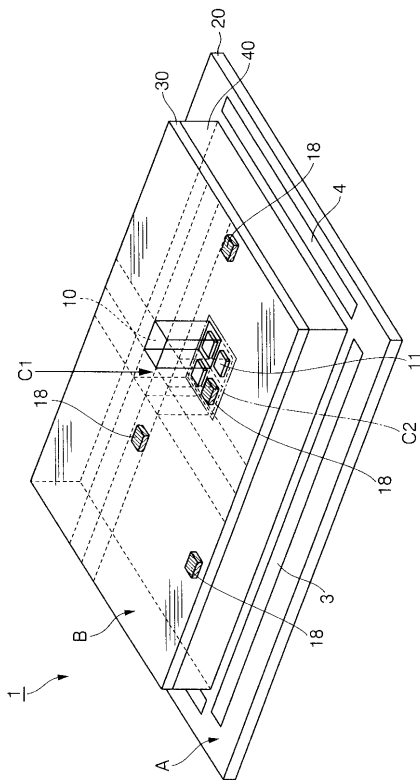
【図16】 本発明のさらに他の実施の形態に係る液晶表示装置の一例を示す等価回路図である。

【符号の説明】

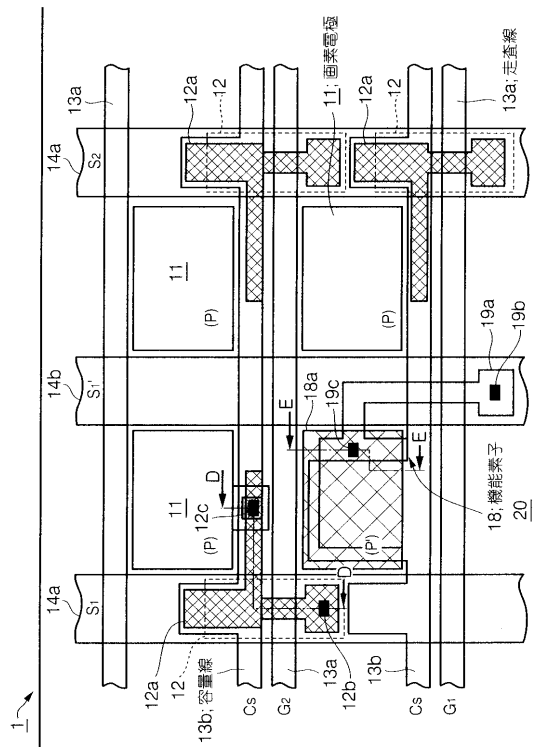
1...液晶表示装置、10...画素、12...スイッチング素子(駆動素子)、18...機能素子

20

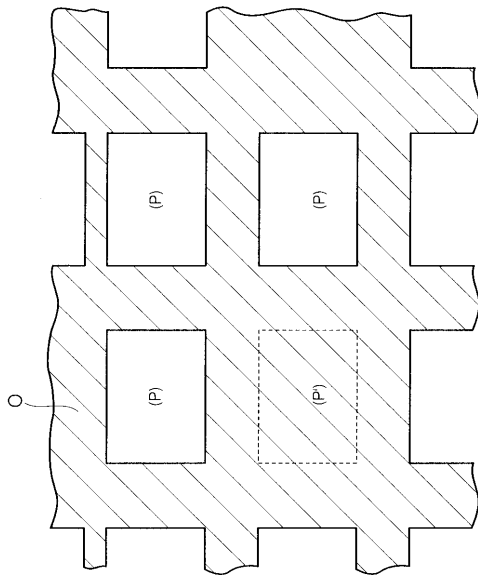
【図1】



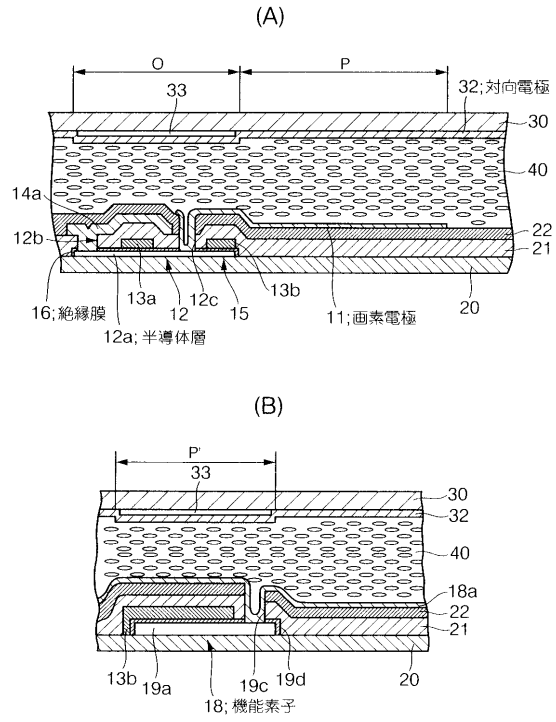
【図2】



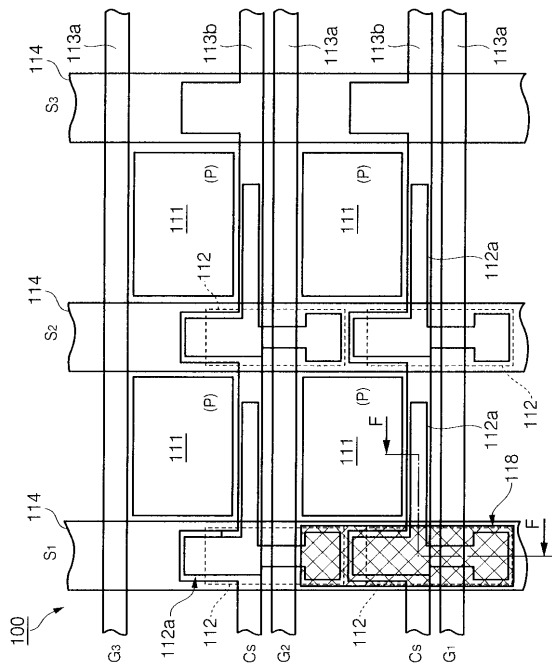
【 図 3 】



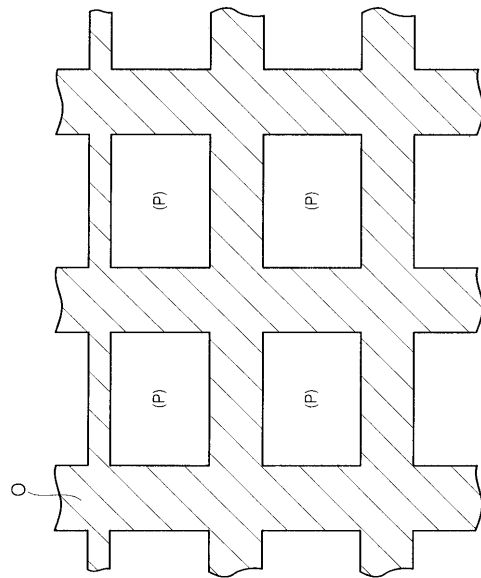
【 図 4 】



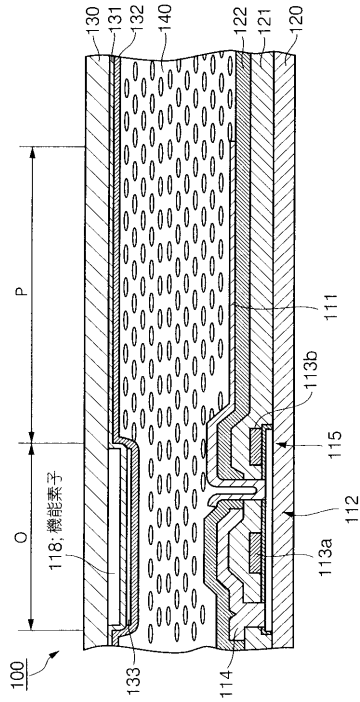
【 図 5 】



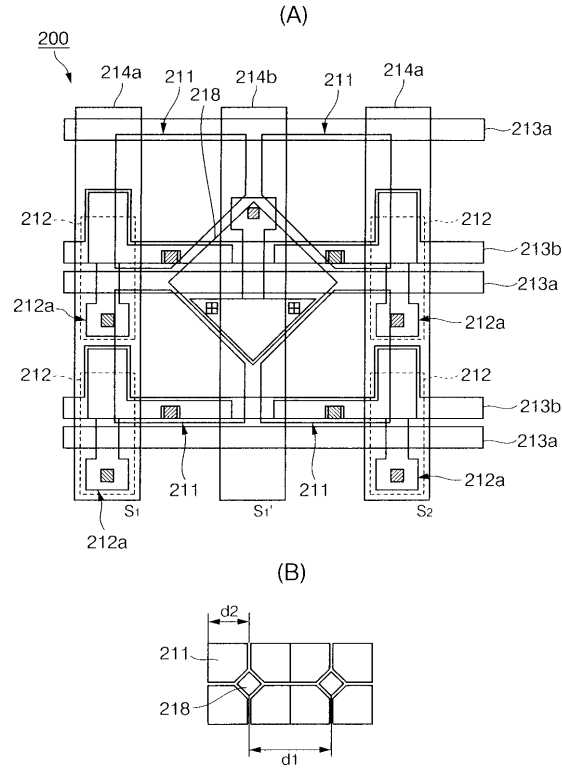
【 図 6 】



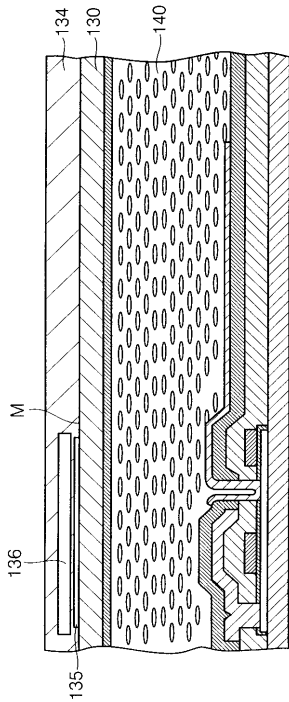
【 図 7 】



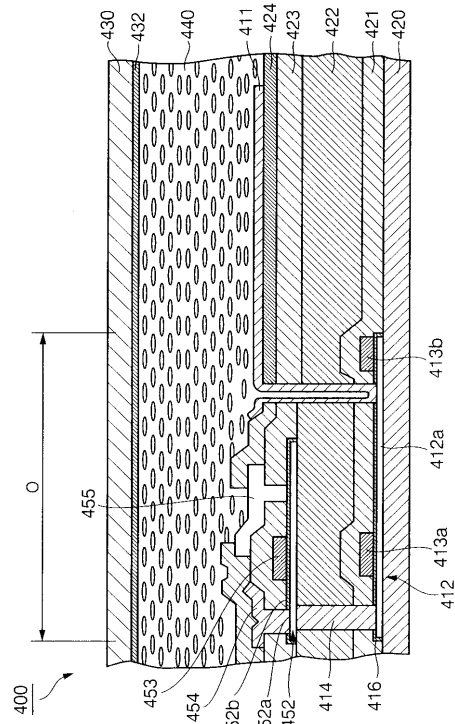
【 図 8 】



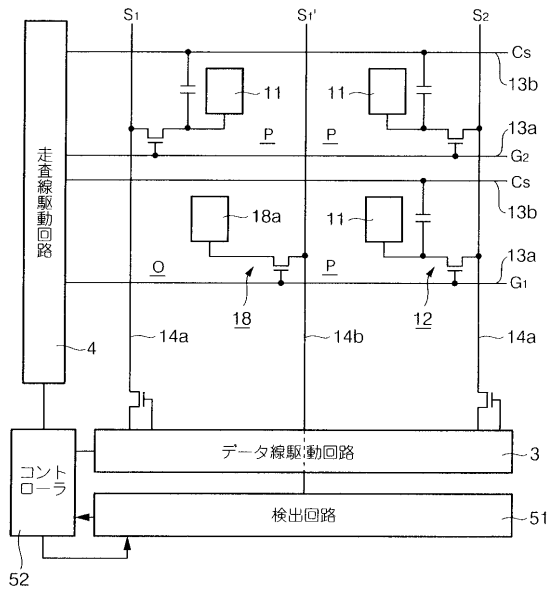
【 図 9 】



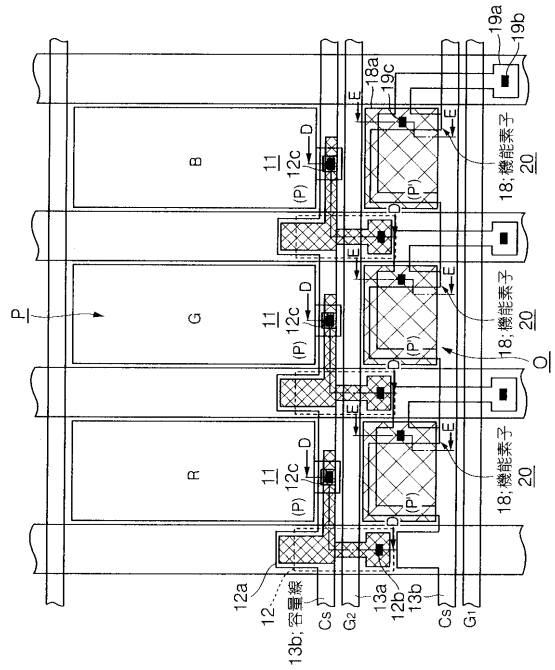
【 図 10 】



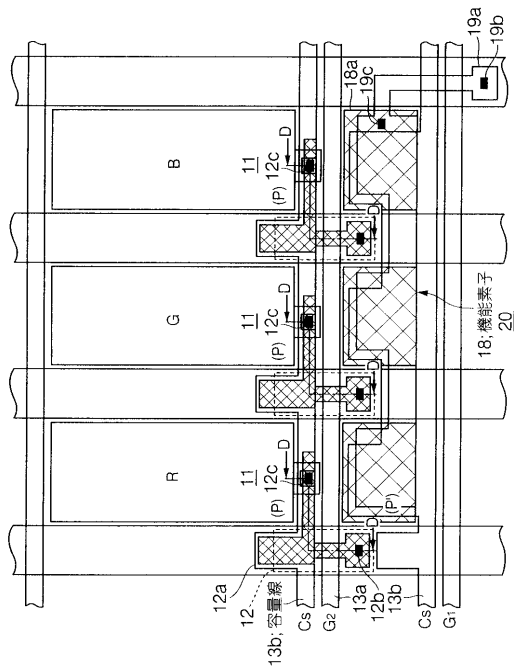
【図 1 1】



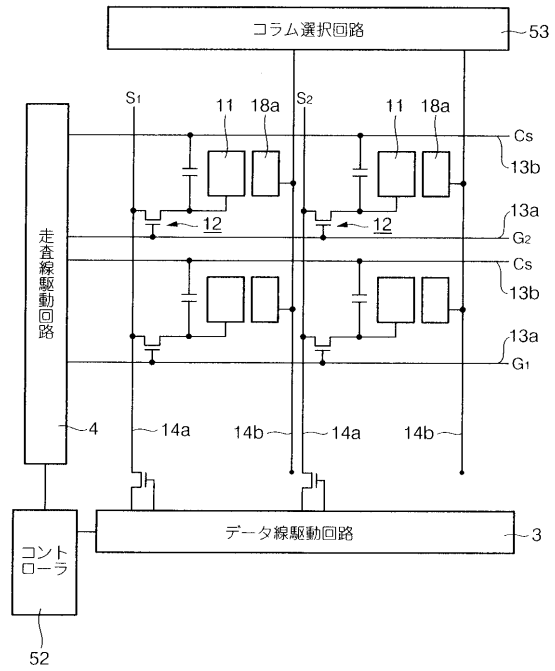
【図 1 2】



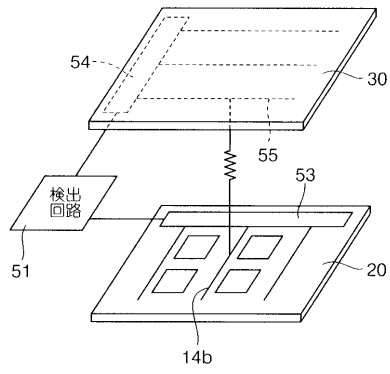
【図 1 3】



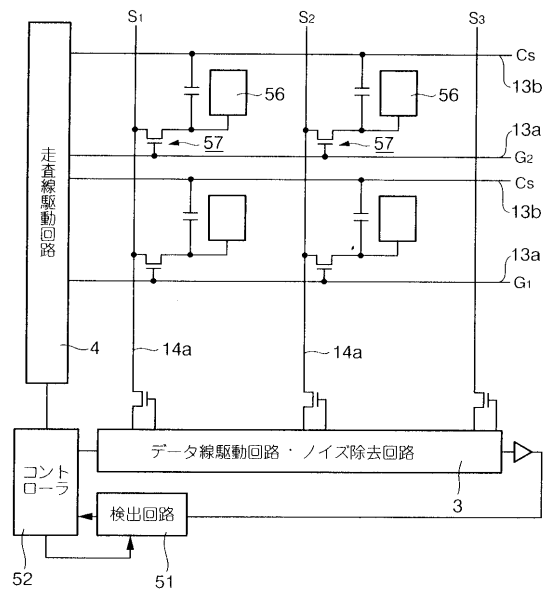
【図 1 4】



【図15】



【図16】



---

フロントページの続き

(51) Int.Cl. F I  
G 0 9 F 9/35 (2006.01) G 0 9 F 9/35

合議体

審判長 吉野 公夫

審判官 右田 昌士

審判官 田部 元史

(56) 参考文献 特開 2 0 0 0 - 0 4 7 2 5 9 ( J P , A )  
特開平 1 0 - 3 3 3 6 0 5 ( J P , A )  
特開平 1 0 - 1 0 4 6 6 3 ( J P , A )  
特開平 0 6 - 0 2 2 2 5 0 ( J P , A )  
特開 2 0 0 0 - 2 5 9 3 4 6 ( J P , A )  
特開 2 0 0 1 - 0 7 7 3 4 2 ( J P , A )  
特開平 0 7 - 3 2 5 3 1 9 ( J P , A )  
特開平 0 5 - 1 2 1 7 1 5 ( J P , A )  
特開平 1 1 - 1 6 0 7 2 9 ( J P , A )

(58) 調査した分野(Int.Cl. , D B 名)

G02F 1/1333

G02F 1/1343

G02F 1/1368

专利名称(译)	液晶显示装置，电光装置及其制造方法，电子装置		
公开(公告)号	<a href="#">JP4456806B2</a>	公开(公告)日	2010-04-28
申请号	JP2002279102	申请日	2002-09-25
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
当前申请(专利权)人(译)	精工爱普生公司		
[标]发明人	山崎泰志		
发明人	山崎 泰志		
IPC分类号	G02F1/1368 G02F1/1333 G02F1/1343 G09F9/00 G09F9/30 G09F9/35 G02F1/133 G02F1/1362		
CPC分类号	G02F1/1362 G02F1/13338 G02F2001/13312		
FI分类号	G02F1/1368 G02F1/1333 G02F1/1343 G09F9/00.338 G09F9/30.338 G09F9/35		
F-TERM分类号	2H089/HA15 2H089/HA16 2H089/QA02 2H089/QA05 2H089/QA11 2H089/QA12 2H089/QA13 2H089/RA04 2H092/JA25 2H092/JA38 2H092/JA42 2H092/JA46 2H092/JB05 2H092/JB11 2H092/JB38 2H092/JB42 2H092/JB52 2H092/KA04 2H092/KA05 2H092/PA06 2H189/AA14 2H189/AA15 2H189/HA02 2H189/HA05 2H189/HA11 2H189/HA12 2H189/HA13 2H189/JA04 2H189/LA27 2H189/LA31 2H192/AA24 2H192/AA42 2H192/BA13 2H192/BC31 2H192/CB02 2H192/CB44 2H192/CC05 2H192/DA12 2H192/EA22 2H192/FB02 2H192/GB01 2H192/GB42 2H192/GB51 5C094/AA15 5C094/AA44 5C094/BA03 5C094/BA43 5C094/CA20 5C094/DA09 5C094/DA13 5C094/FA01 5C094/FB14 5C094/HA08 5G435/AA18 5G435/BB05 5G435/BB12 5G435/EE34 5G435/KK05 5G435/LL07 5G435/LL08		
代理人(译)	大浪 一德		
优先权	2002077150 2002-03-19 JP		
其他公开文献	JP2003344876A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：提供一种能够通过安装功能元件而高度功能化的液晶显示装置，而无需将功能元件外部安装在液晶显示面板外围的外部区域上。解决方案：液晶显示装置具有以矩阵形式排列的多个像素和用于驱动这些像素的驱动元件（12）。然后，在由多个像素形成的用于显示的区域中，布置具有与驱动元件（12）的功能不同的功能的功能元件（18）。因此，由于具有各种功能的功能元件（18）可以结合在面板部件中，所以液晶显示装置可以高度功能化。 Z

【图 1】

