

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4438665号
(P4438665)

(45) 発行日 平成22年3月24日(2010.3.24)

(24) 登録日 平成22年1月15日(2010.1.15)

(51) Int.Cl.

G02F 1/1368 (2006.01)
H01L 21/336 (2006.01)
H01L 29/786 (2006.01)

F 1

G02F 1/1368
H01L 29/78 612Z

請求項の数 10 (全 26 頁)

(21) 出願番号	特願2005-94896 (P2005-94896)
(22) 出願日	平成17年3月29日 (2005.3.29)
(65) 公開番号	特開2006-276411 (P2006-276411A)
(43) 公開日	平成18年10月12日 (2006.10.12)
審査請求日	平成19年3月2日 (2007.3.2)

(73) 特許権者	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(74) 代理人	100101214 弁理士 森岡 正樹
(72) 発明者	鎌田 豪 神奈川県川崎市中原区上小田中4丁目1番 1号 富士通ディスプレイテクノロジーズ 株式会社内
(72) 発明者	田坂 泰俊 神奈川県川崎市中原区上小田中4丁目1番 1号 富士通ディスプレイテクノロジーズ 株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

対向配置された一対の基板と、
前記基板間に封止された液晶層と、
一方の前記基板上に互いに並列して形成された複数のゲートバスラインと、
前記複数のゲートバスラインに絶縁膜を介して交差して形成された複数のドレインバス
ラインと、
前記ゲートバスラインに並列して形成された複数の蓄積容量バスラインと、
n本目の前記ゲートバスラインに電気的に接続されたゲート電極と、前記ドレインバス
ラインに電気的に接続されたドレイン電極とをそれぞれ備えた第1及び第2のトランジス
タと、
前記第1のトランジスタのソース電極に電気的に接続された第1の画素電極と、
前記第2のトランジスタのソース電極に電気的に接続され、前記第1の画素電極から分
離された第2の画素電極と、
前記第1の画素電極が形成された第1の副画素と、前記第2の画素電極が形成された第
2の副画素とを少なくとも備えた画素領域と、
(n+1)本目の前記ゲートバスラインに電気的に接続されたゲート電極と、前記第2
の画素電極に接続されたソース電極と、前記蓄積容量バスラインに接続されたドレイン電
極とを備えた第3のトランジスタと、
前記第3のトランジスタのドレイン電極と前記蓄積容量バスラインとの間、又は前記第

10

20

3のトランジスタのソース電極と前記第2の画素電極との間のいずれか一方を容量結合するバッファ容量部と

を有することを特徴とする液晶表示装置。

【請求項2】

請求項1記載の液晶表示装置において、

前記バッファ容量部は、前記第3のトランジスタのドレイン電極に電気的に接続された第1のバッファ容量電極と、前記第1のバッファ容量電極に対向して配置され、前記蓄積容量バスラインに電気的に接続された第2のバッファ容量電極と、前記第1及び第2のバッファ容量電極の間に配置された誘電体層とを有していること

を特徴とする液晶表示装置。

10

【請求項3】

請求項2記載の液晶表示装置において、

前記第1のバッファ容量電極は、前記第3のトランジスタのドレイン電極と同層に形成された第1のサブ電極と、前記第1又は第2の画素電極と同層に形成され、基板面に垂直に見て前記第1のサブ電極に重なって配置され、前記第1のサブ電極に電気的に接続された第2のサブ電極とを有し、

前記バッファ容量部は、前記第1のサブ電極と前記第2のバッファ容量電極との間に形成される容量C_b1と、前記第2のサブ電極と前記第2のバッファ容量電極との間に形成される容量C_b2とを有すること

を特徴とする液晶表示装置。

20

【請求項4】

請求項2記載の液晶表示装置において、

前記第2のバッファ容量電極は、前記蓄積容量バスラインと同層に形成された第1のサブ電極と、前記第1又は第2の画素電極と同層に形成され、基板面に垂直に見て前記第1のサブ電極に重なって配置され、前記第1のサブ電極に電気的に接続された第2のサブ電極とを有し、

前記バッファ容量部は、前記第1のサブ電極と前記第1のバッファ容量電極との間に形成される容量C_b1と、前記第2のサブ電極と前記第1のバッファ容量電極との間に形成される容量C_b2とを有すること

を特徴とする液晶表示装置。

30

【請求項5】

請求項2記載の液晶表示装置において、

他方の前記基板上に形成された共通電極と、前記一対の基板間の間隔を維持する柱状スペーサとをさらに有し、

前記第1のバッファ容量電極に対向する領域の前記共通電極は、前記第2のバッファ容量電極として機能し、

前記柱状スペーサは、前記第1のバッファ容量電極の形成領域に形成され、前記誘電体層として機能すること

を特徴とする液晶表示装置。

【請求項6】

請求項2記載の液晶表示装置において、

他方の前記基板上に形成された共通電極と、前記液晶を配向規制する絶縁性突起とをさらに有し、

前記第1のバッファ容量電極に対向する領域の前記共通電極は、前記第2のバッファ容量電極として機能し、

前記絶縁性突起の少なくとも一部は、前記第1のバッファ容量電極の形成領域に形成されていること

を特徴とする液晶表示装置。

【請求項7】

請求項2記載の液晶表示装置において、

50

他方の前記基板上に形成された共通電極をさらに有し、
前記共通電極は、前記第1のバッファ容量電極に対向する領域の少なくとも一部で除去
されていること

を特徴とする液晶表示装置。

【請求項8】

請求項2記載の液晶表示装置において、

前記第1のバッファ容量電極は、前記第1又は第2の画素電極と同層に形成されている
こと

を特徴とする液晶表示装置。

【請求項9】

10

請求項2記載の液晶表示装置において、

前記第2のバッファ容量電極は、前記第1又は第2の画素電極と同層に形成されている
こと

を特徴とする液晶表示装置。

【請求項10】

請求項2記載の液晶表示装置において、

他方の前記基板上に形成された共通電極をさらに有し、

前記画素領域は、第3の画素電極が形成された第3の副画素をさらに有し、

前記第3の画素電極は、前記第3のトランジスタのドレイン電極に電気的に接続されて
前記第1のバッファ容量電極としても機能し、

20

前記第3の画素電極に対向する領域の前記共通電極は、前記第2のバッファ容量電極と
しても機能すること

を特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子機器の表示部等に用いられる液晶表示装置に関する。

【背景技術】

【0002】

近年、液晶表示装置は、テレビ受像機やパーソナル・コンピュータのモニタ装置等として用いられるようになっている。これらの用途では、表示画面をあらゆる方向から見ることのできる高い視角特性が求められている。図20は、VA(Vertically Aligned)モードの液晶表示装置の印加電圧に対する透過率特性(T-V特性)を示すグラフである。横軸は液晶層に対する印加電圧(V)を表し、縦軸は光の透過率を表している。線Aは表示画面に対し垂直な方向(以下、「正面方向」という)でのT-V特性を示し、線Bは表示画面に対して方位角90°、極角60°の方向(以下、「斜め方向」という)でのT-V特性を示している。ここで、方位角は、表示画面の右方向を基準として反時計回りに計った角度とする。また極角は、表示画面の中心に立てた垂線となす角とする。

30

【0003】

40

図20に示すように、円Cで囲んだ領域近傍において、透過率(輝度)変化に歪みが生じている。例えば、印加電圧が約2.5Vの比較的低階調においては斜め方向の透過率が正面方向の透過率より高くなっているが、印加電圧が約4.5Vの比較的高階調においては斜め方向の透過率が正面方向の透過率より低くなっている。この結果、表示画面を斜め方向から見た場合には実効駆動電圧範囲での輝度差が小さくなってしまう。この現象は色の変化に最も顕著に現れる。

【0004】

図21は表示画面に表示した画像の見え方の変化を示している。図21(a)は正面方向から見た画像を示し、図21(b)は斜め方向から見た画像を示している。図21(a)、(b)に示すように、表示画面を斜め方向から見ると、正面方向から見たときと比較

50

して画像の色が白っぽく変化してしまう。

【0005】

図22は、赤みがかった画像における赤(R)、緑(G)、青(B)3原色の階調ヒストグラムを示している。図22(a)はRの階調ヒストグラムを示し、図22(b)はGの階調ヒストグラムを示し、図22(c)はBの階調ヒストグラムを示している。図22(a)～(c)の横軸は階調(0～255の256階調)を表し、縦軸は存在率(%)を表している。図22(a)～(c)に示すように、この画像では比較的高階調のRと比較的低階調のG及びBが高い存在率で存在している。このような画像をVAモードの液晶表示装置の表示画面に表示させて斜め方向から見ると、高階調のRが相対的に暗めに変化し、低階調のG及びBが相対的に明るめに変化する。これにより3原色の輝度差が小さくなるため、画面全体として色が白っぽくなる。10

【0006】

上記の現象は、従来型の駆動モードであるTN(Twisted Nematic)モードの液晶表示装置でも同様に生じる。特許文献1乃至3には、TNモードの液晶表示装置における上記の現象を改善する技術が開示されている。図23はこれらの公知技術に基づく基本的な液晶表示装置の1画素の構成を示し、図24は図23のX-X線で切断した液晶表示装置の断面構成を示し、図25はこの液晶表示装置の1画素の等価回路を示している。図23乃至図25に示すように、液晶表示装置は、薄膜トランジスタ(TFT)基板102と対向基板104と両基板102、104間に封止された液晶層106とを有している。20

【0007】

TFT基板102は、ガラス基板110上に形成された複数のゲートバスライン112と、絶縁膜130を介してゲートバスライン112に交差して形成された複数のドレインバスライン114とを有している。ゲートバスライン112及びドレインバスライン114の交差位置近傍には、スイッチング素子として画素毎に形成されたTFT120が配置されている。ゲートバスライン112の一部はTFT120のゲート電極として機能し、TFT120のドレイン電極121はドレインバスライン114に電気的に接続されている。また、ゲートバスライン112及びドレインバスライン114により画定された画素領域を横切って、ゲートバスライン112に並列して延びる蓄積容量バスライン118が形成されている。蓄積容量バスライン118上には、絶縁膜130を介して蓄積容量電極119が画素毎に形成されている。蓄積容量電極119は、制御容量電極125を介してTFT120のソース電極122に電気的に接続されている。蓄積容量バスライン118、蓄積容量電極119、及びそれらの間に挟まれた絶縁膜130により蓄積容量Csが形成される。30

【0008】

ゲートバスライン112及びドレインバスライン114により画定された画素領域は、副画素Aと副画素Bとに分割されている。副画素Aには画素電極116が形成され、副画素Bには画素電極116から分離された画素電極117が形成されている。画素電極116は、コンタクトホール124を介して蓄積容量電極119及びTFT120のソース電極122に電気的に接続されている。一方、画素電極117は電気的にフローティング状態になっている。画素電極117は、保護膜132を介して制御容量電極125に重なる領域を有している。当該領域では、画素電極117、制御容量電極125、及びそれらの間の保護膜132により制御容量Ccが形成される。画素電極117は、制御容量Ccを介した容量結合によりソース電極122に間接的に接続されている。40

【0009】

対向基板104は、ガラス基板111上に形成されたカラーフィルタ(CF)樹脂層140と、CF樹脂層140上に形成された共通電極142とを有している。画素電極116と共に電極142と両電極116、142間に挟まれた液晶層106により副画素Aには液晶容量C1c1が形成され、画素電極117と共に電極142と両電極117、142間に挟まれた液晶層106により副画素Bには液晶容量C1c2が形成される。TFT50

基板 102 及び対向基板 104 の液晶層 106 との界面には、配向膜 136、137 がそれぞれ形成されている。

【0010】

TFT120 がオン状態になって画素電極 116 に電圧が印加され、副画素 A の液晶層 106 に電圧 V_{px1} が印加されるとする。このとき、液晶容量 C_{1c2} と制御容量 C_c との容量比に従って電位が分割されるため、副画素 B の画素電極 117 には画素電極 116 とは異なる電圧が印加される。副画素 B の液晶層 106 に印加される電圧 V_{px2} は、 $V_{px2} = (C_c / (C_{1c2} + C_c)) \times V_{px1}$

となる。実際の電圧比 (V_{px2} / V_{px1} (= $C_c / (C_{1c2} + C_c)$)) は液晶表示装置の表示特性に基づく設計事項であるが、およそ 0.6 ~ 0.8 とするのが理想的である。10

【0011】

このように、液晶層 106 に印加される電圧が互いに異なる副画素 A、B が 1 画素内に存在すると、図 20 に示したような T-V 特性の歪みが副画素 A、B で分散される。このため、斜め方向から見たときに画像の色が白っぽくなる現象を抑制でき、視角特性が改善される。以下、上記の手法を容量結合 HT (ハーフトーン・グレースケール) 法とよぶ。

【0012】

特許文献 1 乃至 3 では TN モードの液晶表示装置を前提として上記の技術が記載されているが、近年 TN モードに代わって主流となった VA モードの液晶表示装置に上記の技術を適用することによって、より高い効果が得られる。20

【0013】

図 26 は、容量結合 HT 法を用いた従来の液晶表示装置に生じる焼付きを説明する図である。図 26 (a) は、焼付き試験の際に画面に表示する白黒のチェックカバターンを示している。焼付き試験では、図 26 (a) に示すチェックカバターンを一定時間（例えば 48 時間）連続表示させた直後に画面全体に同階調の中間調（32 / 64 階調）を表示させて、チェックカバターンが視認されるか否かを検査する。チェックカバターンが視認された場合には、画面の輝度をチェックカバターンの一方向に沿って測定し、焼付き率を算出する。ここで、視認されるチェックカバターンのうち低輝度領域の輝度を a とし高輝度領域の輝度を $a + b$ ($> a$) としたとき、 b / a を焼付き率と定義した。

【0014】

図 26 (b) は容量結合 HT 法を用いていない液晶表示装置に中間調を表示させた画面を示し、図 26 (c) は容量結合 HT 法を用いた従来の液晶表示装置に中間調を表示させた画面を示している。図 26 (b) に示すように、容量結合 HT 法を用いていない液晶表示装置では、中間調表示の際にチェックカバターンはほとんど視認されなかった。図 26 (b) の Y-Y' 線に沿って輝度を測定したところ、輝度は図 26 (d) の線 c に示すような分布を有していた。焼付き率は 0 ~ 5 % に過ぎなかった。これに対し、容量結合 HT 法を用いた液晶表示装置では、図 26 (c) に示すようなチェックカバターンが視認された。図 26 (c) の Y-Y' 線に沿って輝度を測定したところ、輝度は図 26 (d) の線 d に示すような分布を有していた。焼付き率は 10 % 以上であった。このように、容量結合 HT 法を用いていない液晶表示装置では焼付きがほとんど発生しないのに対し、容量結合 HT 法を用いた液晶表示装置では比較的濃い焼付きが発生する。40

【0015】

焼付きが発生した液晶表示装置の画素内の特性分布などを評価して解析した結果、焼付きは、電気的にフローティング状態の画素電極 117 の形成された副画素 B で発生していることが判明した。画素電極 117 は、極めて電気抵抗の高いシリコン窒化膜 (SiN 膜) 等を介して制御容量電極 125 に接続され、また極めて電気抵抗の高い液晶層 106 を介して共通電極 142 に接続されている。このため、画素電極 117 に充電された電荷は容易に放電されないようにになっている。一方、TFT120 のソース電極 122 に電気的に接続された副画素 A の画素電極 116 にはフレーム毎に所定の電位が書き込まれ、かつ画素電極 116 は、SiN 膜や液晶層に比較して極めて電気抵抗の低い TFT120 の動50

作半導体層を介してドレインバスライン 114 に接続されている。このため、画素電極 117 に充電された電荷が放電されなくなることはない。

以上のように、容量結合 HT 法を用いた従来の液晶表示装置は、視角特性が向上するものの、焼付きが発生するため良好な表示特性が得られないという問題を有している。

【0016】

【特許文献 1】特開平 2 - 12 号公報

【特許文献 2】米国特許第 4840460 号明細書

【特許文献 3】特許第 3076938 号公報

【特許文献 4】特開 2004 - 78157 号公報

【特許文献 5】特開 2003 - 255303 号公報

10

【発明の開示】

【発明が解決しようとする課題】

【0017】

本発明の目的は、良好な表示特性の得られる液晶表示装置を提供することにある。

【課題を解決するための手段】

【0018】

上記目的は、対向配置された一対の基板と、前記基板間に封止された液晶層と、一方の前記基板上に互いに並列して形成された複数のゲートバスラインと、前記複数のゲートバスラインに絶縁膜を介して交差して形成された複数のドレインバスラインと、前記ゲートバスラインに並列して形成された複数の蓄積容量バスラインと、 n 本目の前記ゲートバスラインに電気的に接続されたゲート電極と、前記ドレインバスラインに電気的に接続されたドレイン電極とをそれぞれ備えた第 1 及び第 2 のトランジスタと、前記第 1 のトランジスタのソース電極に電気的に接続された第 1 の画素電極と、前記第 2 のトランジスタのソース電極に電気的に接続され、前記第 1 の画素電極から分離された第 2 の画素電極と、前記第 1 の画素電極が形成された第 1 の副画素と、前記第 2 の画素電極が形成された第 2 の副画素とを少なくとも備えた画素領域と、 $(n + 1)$ 本目の前記ゲートバスラインに電気的に接続されたゲート電極と、前記第 2 の画素電極に接続されたソース電極と、前記蓄積容量バスラインに接続されたドレイン電極とを備えた第 3 のトランジスタと、前記第 3 のトランジスタのドレイン電極と前記蓄積容量バスラインとの間、又は前記第 3 のトランジスタのソース電極と前記第 2 の画素電極との間のいずれか一方を容量結合するバッファ容量部とを有することを特徴とする液晶表示装置によって達成される。

20

【発明の効果】

【0019】

本発明によれば、良好な表示特性の得られる液晶表示装置を実現できる。

【発明を実施するための最良の形態】

【0020】

本発明の一実施の形態による液晶表示装置について図 1 乃至図 19 を用いて説明する。まず、本実施の形態の前提として、本願出願人による日本国特許出願（特願 2004 - 323626 号）に提案された液晶表示装置について説明する。図 1 は、上記特許出願に提案された液晶表示装置の 1 画素の構成を示している。図 2 は、図 1 の C - C 線で切断した液晶表示装置の断面構成を示している。図 3 は、この液晶表示装置の 1 画素の等価回路を示している。図 1 乃至図 3 に示すように、TFT 基板 2 は、ガラス基板 10 上に形成された複数のゲートバスライン 12 と、SiN 膜等の誘電体からなる絶縁膜 30 を介してゲートバスライン 12 に交差して形成された複数のドレインバスライン 14 とを有している。ここで、複数のゲートバスライン 12 は例えば線順次走査され、図 1 及び図 3 では、 n 番目に走査される n 本目のゲートバスライン 12n と、 $(n + 1)$ 番目に走査される $(n + 1)$ 本目のゲートバスライン 12(n + 1) とを示している。ゲートバスライン 12 及びドレインバスライン 14 の交差位置近傍には、画素毎に形成された第 1 の TFT 21 及び第 2 の TFT 22 が互いに隣り合って配置されている。ゲートバスライン 12 の一部は TFT 21、22 のゲート電極として機能する。ゲートバスライン 12 上には、絶縁膜 30

30

40

50

を介して TFT 21、22 の動作半導体層（図示せず）が例えば一体的に形成されている。動作半導体層上にはチャネル保護膜 21d、22d が例えば一体的に形成されている。TFT 21 のチャネル保護膜 21d 上には、ドレイン電極 21a 及びその下層の n 型不純物半導体層（図示せず）と、ソース電極 21b 及びその下層の n 型不純物半導体層（図示せず）とが所定の間隙を介して対向して形成されている。また、TFT 22 のチャネル保護膜 22d 上には、ドレイン電極 22a 及びその下層の n 型不純物半導体層（図示せず）と、ソース電極 22b 及びその下層の n 型不純物半導体層（図示せず）とが所定の間隙を介して互いに対向して形成されている。TFT 21 のドレイン電極 21a 及び TFT 22 のドレイン電極 22a は、ドレインバスライン 14 にそれぞれ電気的に接続されている。TFT 21 のソース電極 21b 及び TFT 22 のソース電極 22b は互いに分離されている。TFT 21、22 は並列に配置されている。TFT 21、22 上の基板全面には、SiN 膜等の誘電体からなる保護膜 32 が形成されている。
10

【0021】

また、ゲートバスライン 12 及びドレインバスライン 14 により画定された画素領域を横切って、ゲートバスライン 12 に並列して延びる蓄積容量バスライン 18 が形成されている。図 1 及び図 3 では、ゲートバスライン 12n とゲートバスライン 12(n+1) との間に配置された蓄積容量バスライン 18n を示している。蓄積容量バスライン 18n 上には、絶縁膜 30 を介して蓄積容量電極 19 が画素毎に形成されている。蓄積容量電極 19 は、接続電極 25 を介して TFT 21 のソース電極 21b に電気的に接続されている。蓄積容量バスライン 18n、蓄積容量電極 19、及びとそれらの間に挟まれた絶縁膜 30 により第 1 の蓄積容量 C_{s1} が形成される。
20

【0022】

ゲートバスライン 12 及びドレインバスライン 14 により画定された画素領域は、副画素 A と副画素 B とに分割されている。図 1において、例えば台形状の副画素 A は画素領域の中央部左寄りに配置され、副画素 B は画素領域のうち副画素 A の領域を除いた上部、下部及び中央部右側端部に配置されている。画素領域内の副画素 A、B の配置は、例えば蓄積容量バスライン 18n に対しほぼ線対称になっている。副画素 A には画素電極 16 が形成され、副画素 B には画素電極 16 から分離された画素電極 17 が形成されている。画素電極 16、17 は、共に ITO 等の透明導電膜により形成されている。高い視角特性を得るために、副画素 A に対する副画素 B の面積比が 1/2 以上 4 以下であることが望ましい。画素電極 16 は、保護膜 32 が開口されたコンタクトホール 24 を介して、蓄積容量電極 19 及び TFT 21 のソース電極 21b に電気的に接続されている。画素電極 17 は、保護膜 32 が開口されたコンタクトホール 26 を介して TFT 22 のソース電極 22b に電気的に接続されている。また画素電極 17 は、保護膜 32 及び絶縁膜 30 を介して蓄積容量バスライン 18n に重なる領域を有している。当該領域では、蓄積容量バスライン 18n と画素電極 17 とそれらの間に挟まれた保護膜 32 及び絶縁膜 30 により第 2 の蓄積容量 C_{s2} が形成される。
30

【0023】

また、各画素領域の図 1 中下方には、第 3 の TFT 23 が配置されている。TFT 23 のゲート電極 23c は、当該画素の次段のゲートバスライン 12(n+1) に電気的に接続されている。ゲート電極 23c 上には、絶縁膜 30 を介して動作半導体層 23e が形成されている。動作半導体層 23e 上には、チャネル保護膜 23d が形成されている。チャネル保護膜 23d 上には、ドレイン電極 23a 及びその下層の n 型不純物半導体層 23f と、ソース電極 23b 及びその下層の n 型不純物半導体層 23f とが所定の間隙を介して対向して形成されている。ソース電極 23b は、コンタクトホール 27 を介して画素電極 17 に電気的に接続されている。TFT 23 の近傍には、接続電極 35 を介して蓄積容量バスライン 18n に電気的に接続されたバッファ容量電極 28 が配置されている。バッファ容量電極 28 上には、絶縁膜 30 を介してバッファ容量電極 29 が配置されている。バッファ容量電極 29 は、ドレイン電極 23a に電気的に接続されている。互いに対向して配置されたバッファ容量電極 28、29、及びそれらの間に挟まれた絶縁膜 30 はバッフ
40
50

ア容量部34を構成し、バッファ容量部34にはバッファ容量Cb(図2ではCb1)が形成される。TFT23のドレイン電極23aと蓄積容量バスライン18nとの間は、バッファ容量Cbを介した容量結合により間接的に接続されている。このように、図1乃至図3に示す液晶表示装置は、画素毎に3つのTFT21、22、23が設けられている。以下、このような液晶表示装置の構造を「3TFTハーフトーン構造」ともいう。

【0024】

対向基板4は、ガラス基板11上に形成されたCF樹脂層40と、CF樹脂層40上に形成され、蓄積容量バスライン18と同電位に維持される共通電極42とを有している。TFT基板2と対向基板4との間には、例えば負の誘電率異方性を有する液晶が封止されて液晶層6が形成されている。副画素Aの画素電極16、共通電極42、及びそれらの間に挟まれた液晶層6により液晶容量C1c1が形成され、副画素Bの画素電極17、共通電極42、及びそれらの間に挟まれた液晶層6により液晶容量C1c2が形成される。TFT基板2の液晶層6との界面には配向膜(垂直配向膜)36が形成され、対向基板4の液晶層6との界面には配向膜37が形成されている。これにより、液晶層6の液晶分子は、電圧無印加時に基板面にほぼ垂直に配向する。

10

【0025】

容量結合HT法を用いた従来の液晶表示装置に比較的濃い焼付きが発生する要因は、副画素Bの画素電極が制御電極や共通電極に対してそれぞれ極めて高い電気抵抗を介して接続されるため、蓄えられた電荷が放電され難い点にある。これに対し、図1乃至図3に示す3TFTハーフトーン構造の液晶表示装置では、副画素Bの画素電極17がTFT22を介してドレインバスライン14に接続されている。TFT22の動作半導体層の電気抵抗は、オフ状態であっても絶縁膜30や保護膜32等の電気抵抗よりも極めて低い。このため、画素電極17に蓄えられた電荷は容易に放電されるようになっている。したがって本実施の形態によれば、広視野角の得られるハーフトーン法を用いているのにもかかわらず、濃い焼付きが生じることがない。

20

【0026】

図4は、上記特許出願に提案された3TFTハーフトーン構造の液晶表示装置の他の構成を示している。図5は、この液晶表示装置の1画素の等価回路を示している。図4及び図5に示すように、第3のTFT23のソース電極23bは、バッファ容量電極29に電気的に接続されている。バッファ容量電極29は、副画素Bの画素電極17の一部の領域に重なって配置されている。当該領域の画素電極17はバッファ容量部34の他方の電極として機能し、バッファ容量電極29、画素電極17、及びそれらの間に挟まれた保護膜32はバッファ容量部34を構成する。バッファ容量部34にはバッファ容量Cbが形成される。なお画素電極17に電気的に接続されたバッファ容量電極を別途設け、当該バッファ容量電極とバッファ容量電極29とを誘電体層を介して重ねて配置してもよい。この場合、別途設けられたバッファ容量電極、バッファ容量電極29、及びそれらの間に挟まれた誘電体層によりバッファ容量Cbが形成される。画素電極17とTFT23のソース電極23bとは、バッファ容量Cbを介した容量結合により間接的に接続されている。

30

【0027】

また、TFT23のドレイン電極23aは、保護膜32を開口して形成されたコンタクトホール50を介して、繋ぎ替え電極52に電気的に接続されている。繋ぎ替え電極52は、画素電極16、17と同層に形成されている。繋ぎ替え電極52は、保護膜32及び絶縁膜30を開口して形成されたコンタクトホール51を介して、接続電極35及び蓄積容量バスライン18nに電気的に接続されている。すなわちTFT23のドレイン電極23aは、蓄積容量バスライン18nに電気的に接続されている。

40

【0028】

図4及び図5に示した液晶表示装置によっても、図1乃至図3に示した液晶表示装置と同様の効果が得られる。ただし図4及び図5に示した液晶表示装置では、ドレイン電極23aと接続電極35とを電気的に接続するために、繋ぎ替え電極52を用いた繋ぎ替えが必要になる。したがって、画素の開口率が若干低下する場合がある。

50

【0029】

図6は、上記特許出願に提案された3 TFTハーフトーン構造の液晶表示装置のさらに他の構成を示している。図1乃至図3に示した液晶表示装置では、画素の開口率の低下によって輝度が低下してしまう場合もあり得る。開口率を低下させる最大の要因はTFT23にある。図6に示す液晶表示装置では、TFT23が次段のゲートバスライン12(n+1)を跨ぐように配置される。これにより、画素領域内でのTFT23の面積が減少し、開口率が向上する。

【0030】

ただし、次段のゲートバスライン12(n+1)を跨ぐようにTFT23を配置すると、ドレイン電極23a又はソース電極23bの一方が、隣接する次段の画素領域側に配置されることになる。例えばドレイン電極23a及びバッファ容量部34を次段の画素領域側に配置したとき、バッファ容量電極28と蓄積容量バスライン18nとの間を接続する接続電極35がゲートバスライン12(n+1)を再度乗り越えるような構成にしてしまうと、これによって開口率の低下が生じてしまうので望ましくない。そこでバッファ容量電極28を、ゲートバスライン12(n+1)とゲートバスライン12(n+2)との間に配置された蓄積容量バスライン18(n+1)に、接続電極35を介して接続する構成とした。蓄積容量バスライン18は全て同電位であるため、バッファ容量電極28を次段の蓄積容量バスライン18(n+1)に接続しても何ら問題は生じない。

10

【0031】

対向基板4上には、画素領域端部に対して斜めに延びる線状突起44が感光性樹脂等を用いて形成されている。線状突起44は、液晶の配向を規制する配向規制用構造物として機能する。また、配向規制用構造物として線状突起44の代わりに共通電極42にスリットが設けられていてもよい。画素電極16と画素電極17とを分離する線状のスリット46は、線状突起44に並列し、画素領域端部に対して斜めに延びている。スリット46は、TFT基板2側の配向規制用構造物としても機能する。

20

【0032】

ここで、3 TFTハーフトーン構造の液晶表示装置に生じ得る問題点について説明する。図23乃至図25に示した容量結合HT法を用いた従来の液晶表示装置では、TFT120がオン状態になったときに、液晶容量C1cと制御容量Ccとの容量比に従って電位が分割されることを利用して画素電極116、117の電位を異ならせている。これに対し、3 TFTハーフトーン構造の液晶表示装置では、ゲートバスライン12nが選択状態になってTFT21、22がオン状態になると、副画素A、Bの各液晶容量C1c1、C1c2に一旦同じ電圧が印加される。その後、次段のゲートバスラインが選択状態になって第3のTFT23がオン状態になると、副画素Bの液晶容量C1c2に蓄えられた電荷がバッファ容量Cbに移動することにより副画素Bの液晶容量C1c2の電圧が低下し、副画素Aの液晶容量C1c1の電圧と副画素Bの液晶容量C1c2の電圧とに差が生じる。したがって、容量比と電圧比との関係は、容量結合HT法を用いた液晶表示装置と3 TFTハーフトーン構造の液晶表示装置とで全く異なる。

30

【0033】

図7は、3 TFTハーフトーン構造の液晶表示装置及び容量結合HT法を用いた液晶表示装置における容量比の変化に対する電圧比の変化を示すグラフである。横軸は、容量結合HT法を用いた液晶表示装置における制御容量Ccと液晶容量C1c2との容量比Cc/C1c2、又は3 TFTハーフトーン構造の液晶表示装置におけるバッファ容量Cbと液晶容量C1c2との容量比Cb/C1c2を表している。縦軸は、副画素Aの液晶層に印加される電圧Vpx1及び副画素Bの液晶層に印加される電圧Vpx2の電圧比Vpx2/Vpx1を表している。線eは、容量結合HT法を用いた液晶表示装置の電圧比の変化を示し、線fは、3 TFTハーフトーン構造の液晶表示装置の電圧比の変化を示している。液晶の誘電率の変化により液晶容量C1c2は印加電圧が低いほど小さく、印加電圧が高いほど大きくなるため、容量比Cc/C1c2又はCb/C1c2の大きくなるグラフ右側は低電圧を印加した状態を表し、容量比Cc/C1c2又はCb/C1c2の小さ

40

50

くなるグラフ左側は高電圧を印加した状態を表している。

【0034】

画素を2つの副画素A、Bに2分割する場合、最適な電圧比 $V_p \times 2 / V_p \times 1$ は0.6~0.8程度である。例えば電圧比 $V_p \times 2 / V_p \times 1$ を0.7にするためには、容量結合HT法を用いた液晶表示装置では容量比 C_c / C_{1c2} を2.5程度にする必要があった。すなわち容量結合HT法を用いた液晶表示装置では、制御容量 C_c を液晶容量 C_{1c2} のおよそ2.5倍と非常に大きい値にする必要があった。ただし、制御容量 C_c は画素電極17の下層に形成できるため、輝度に貢献しない配向規制用の突起などと重ねて配置することにより開口率の低下はさほど生じない。また、制御容量電極125のパターンサイズは大きいため、パターニングの際に寸法ずれが生じても電圧比が大きく変化することはなく、表示むらが視認されることは少ない。10

【0035】

これに対して、3 TFTハーフトーン構造の液晶表示装置では、液晶容量 C_{1c2} のわずか20%という小さなバッファ容量 C_b ($C_b / C_{1c2} = 0.2$)を設けることにより、電圧比 $V_p \times 2 / V_p \times 1$ を0.7にすることができる。バッファ容量 C_b の誘電体層となる絶縁膜30は、TFTのゲート電極のすぐ上層であるゲート絶縁膜と同層である。TFTの特性を安定化するためには、絶縁膜30(ゲート絶縁膜)の膜厚や誘電率 κ を変えることは容易ではない。ところが3 TFTハーフトーン構造の液晶表示装置で必要なバッファ容量 C_b は比較的小さいため、結果的に図1、図4及び図6に示すように、極めて小さい電極面積のバッファ容量電極28、29を用いて十分な大きさのバッファ容量 C_b が得られる。画素ピッチ(隣り合うドラインバスライン14間の間隔)が100μm以下の比較的小さい画素を備えた液晶表示装置では、電極面積が小さい点は開口率の低下を抑制できるため有利であるが、その一方でわずかなパターン寸法のずれでバッファ容量 C_b が大きく変動するため表示むらが視認され易いという欠点ともなる。20

【0036】

また図2に示すように、バッファ容量 C_b は、バッファ容量電極28、29とそれらの間に挟まれた絶縁膜30とにより形成される容量 C_{b1} だけではない。バッファ容量電極29、共通電極42、及びそれらの間に挟まれた液晶層6や保護膜32等により形成される容量 C_{b2} も容量 C_{b1} に並列に接続されている($C_b = C_{b1} + C_{b2}$)。ほぼ一定の値である容量 C_{b1} に対して、液晶層6の誘電率 κ や厚さ(セル厚)が変動するため容量 C_{b2} は一定ではない。液晶層6の厚さと絶縁膜30の膜厚とが大きく異なるため容量 C_{b2} は容量 C_{b1} の1/10程度であるものの、容量 C_{b2} の変動によりバッファ容量 C_b が変動する。したがって、表示むらが視認され易いという問題が生じ得る。30

【0037】

一方、画素ピッチが150μmを超えるような比較的大きい画素を備えたテレビ受像機向け等の液晶表示装置では、バッファ容量電極28、29のパターンサイズが比較的大きくなるため、パターニングの際に寸法のずれが生じてもバッファ容量 C_b の変動は比較的小さく、表示むらが視認され難い。しかしその一方で、バッファ容量電極28、29による開口率への影響が無視できなくなる。バッファ容量 C_b は既存の副画素A、Bとは独立して存在させる必要があるため、重ねて配置して開口率を向上させることはできない。40

【0038】

3 TFTハーフトーン構造の液晶表示装置に生じ得る問題点をまとめると、以下のようになる。

(1) 画素サイズの小さい液晶表示装置では、バッファ容量 C_b を安定して形成するのが困難であるため、表示むらが視認され易い。

(2) 画素サイズの大きい液晶表示装置では、バッファ容量電極28、29の電極面積が大きくなるため、画素の開口率を向上させるのが困難である。

【0039】

まず、上記の問題点(1)を解決する本実施の形態の第1乃至第3の原理について説明する。図8は、本実施の形態の第1の原理を示している。図8(a)はバッファ容量部350

4近傍の構成を示し、図8(b)は図8(a)のD-D線で切断した液晶表示装置の断面構成を示している。なお、この液晶表示装置は、バッファ容量部34の構成を除き、図6に示した液晶表示装置とほぼ同様の構成を有している。図8(a)、(b)に示すように、画素電極16、17と同層に形成され、コンタクトホール53を介して第3のTFT23のドレイン電極23aに電気的に接続されたバッファ容量電極60と、蓄積容量バスライン18と同層に形成されてバッファ容量電極60に重なって配置され、蓄積容量バスライン18に電気的に接続されたバッファ容量電極28と、それらの間に挟まれた絶縁膜30及び保護膜32とによりバッファ容量Cbが形成されている。

【0040】

この構成では、絶縁膜30及び保護膜32の2層がバッファ容量Cbの誘電体層となっている。したがって、誘電体層の厚さが厚くなるため、バッファ容量Cbの単位面積あたりの容量が小さくなる。これにより、バッファ容量Cbを形成するバッファ容量電極28、60の電極面積を大きくすることになる。電極面積が大きければ寸法のずれに対する許容誤差(マージン)が増加する。また、前述のようにTFTの特性を安定化するためには絶縁膜30(ゲート絶縁膜)の膜厚などを変えることは困難であるが、TFTのソース電極と画素電極との間に設けられる保護膜32は、層間絶縁が目的であるため膜厚や誘電率を比較的自由に調整できる。したがって、保護膜32の膜厚を必要なだけ厚くして、バッファ容量電極28、60の寸法ずれに対する許容誤差を大きくする設計が可能となる。

【0041】

図9は、本実施の形態の第2の原理を示している。図9では、第3のTFT23及びバッファ容量部34近傍の断面構成を示している。図9に示すように、バッファ容量電極29の形成された領域には、液晶層6を排除するように所定の高さの樹脂層が設けられる。樹脂層として、例えばセル厚を規定するための柱状スペーサ47を形成するのが望ましい。バッファ容量電極29と、バッファ容量電極29に対向する領域の共通電極42と、柱状スペーサ47等の誘電体層とにより容量Cb2が形成される。

【0042】

この構成では、バッファ容量部34の液晶層6が柱状スペーサ47によって排除されるため容量Cb2が変動せず、バッファ容量Cb(=Cb1+Cb2)が安定化する。また、バッファ容量電極28、29が形成される領域に柱状スペーサ47を形成することによって、開口率の低下が抑えられる。

【0043】

図10は、本実施の形態の第3の原理を示している。図10に示すように、バッファ容量電極29の形成された領域の少なくとも一部には、共通電極42が部分的に除去された開口部43が形成されている。この構成では、バッファ容量電極29に対向する位置の共通電極42を除去することにより、液晶層6を介した容量Cb2がほとんど形成されなくなるため、バッファ容量Cb(Cb1)が安定化する。

【0044】

次に、上記の問題点(2)を解決する本実施の形態の第4及び第5の原理について説明する。図11は、本実施の形態の第4の原理を示している。図11(a)はバッファ容量部34近傍の構成を示し、図11(b)は図11(a)のE-E線で切断した液晶表示装置の断面構成を示している。図11(a)、(b)に示すように、画素電極16、17と同層に形成され、コンタクトホール54を介して接続電極35及び蓄積容量バスライン18に電気的に接続されたバッファ容量電極61と、TFT23のドレイン電極23aと同層に形成されてバッファ容量電極61に重なって配置され、ドレイン電極23aに電気的に接続されたバッファ容量電極29と、それらの間に挟まれた保護膜32とによりバッファ容量Cbが形成されている。

【0045】

この構成では、保護膜32がバッファ容量Cbの誘電体層となっている。前述のように、絶縁膜30に比較して保護膜32の膜厚を変えるのは容易である。したがって、保護膜32の膜厚を絶縁膜30より薄くすることができ、これによりバッファ容量電極29、6

10

20

30

40

50

1 の電極面積が同一であってもバッファ容量 C_b を大きくできる。また、バッファ容量 C_b が同一であればバッファ容量電極 29、61 の電極面積を小さくできる。したがって、画素の開口率が向上する。

【0046】

図12及び図13は、本実施の形態の第5の原理を示している。図12は画素の構成を示し、図13は図12のF-F線で切断した液晶表示装置の断面構成を示している。図12及び図13に示すように、画素電極16、17と同層に形成され、コンタクトホール55を介してバッファ容量電極29に電気的に接続された画素電極62が形成されている。画素電極62の形成された領域は、副画素Cとして表示に寄与する。また画素電極62及びそれに対向する領域の共通電極42は、バッファ容量電極としても機能する。画素電極62、共通電極42、及びそれらの間に挟まれた液晶層6等により、容量 C_{b1} に並列に接続される容量 C_{b2} が形成される。
10

【0047】

この構成では、バッファ容量 C_b の一部となる容量 C_{b2} が液晶層6を誘電体層として形成される。液晶層6の厚さは絶縁膜30や保護膜32の膜厚の10倍程度であるため、電極面積を大きくする必要がある。しかしながら、画素電極62の形成された領域は副画素Cとして表示に寄与するため、画素の開口率が向上する。

以下、本実施の形態による液晶表示装置について、実施例を用いてより具体的に説明する。

【0048】

(実施例1)

本実施の形態の実施例1による液晶表示装置について説明する。図14は、本実施の形態による液晶表示装置の概略構成を示している。図14に示すように、液晶表示装置は、TFT基板2と、対向基板4と、両基板2、4間に封止された液晶層6(図14では図示せず)とを有している。

【0049】

TFT基板2には、複数のゲートバスラインを駆動するドライバICが実装されたゲートバスライン駆動回路80と、複数のドレインバスラインを駆動するドライバICが実装されたドレインバスライン駆動回路82とが接続されている。これらの駆動回路80、82は、制御回路84から出力された所定の信号に基づいて、走査信号やデータ信号を所定のゲートバスラインあるいはドレインバスラインに出力するようになっている。TFT基板2のTFT素子形成面と反対側の面には偏光板87が配置され、対向基板4の共通電極形成面と反対側の面には、偏光板87とクロスニコルに配置された偏光板86が配置されている。偏光板87のTFT基板2と反対側の面にはバックライトユニット88が配置されている。
30

【0050】

本実施例では、図8に示した第1の原理に基づいて、絶縁膜30及び保護膜32の2層を誘電体層とするバッファ容量部34を形成した。絶縁膜30の膜厚を350nmとし、保護膜32の膜厚を350nmとした。単位面積あたりの容量は、絶縁膜30又は保護膜32のいずれか1層のみを誘電体層としたときと比べて約1/2となるため、バッファ容量電極の電極面積は約2倍となる。これにより、バッファ容量電極の寸法ずれに対する許容誤差が約2倍に拡大する。
40

【0051】

図15(a)は本実施例による液晶表示装置のバッファ容量部34の構成の変形例を示し、図15(b)は図15(a)のG-G線で切断した液晶表示装置の断面構成を示している。図15(a)、(b)に示すように、バッファ容量電極60は、TFT23のドレイン電極23aに電気的に接続され、ドレイン電極23aと同層に形成されたサブ電極60aと、基板面に垂直に見てサブ電極60aに重なって配置され、コンタクトホール56を介してサブ電極60aに電気的に接続され、画素電極16、17と同層に形成されたサブ電極60bとを有している。サブ電極60a、60b、バッファ容量電極28を基板面
50

に垂直に見ると、サブ電極 60a が最も内側に配置され、バッファ容量電極 28 が最も外側に配置されている。サブ電極 60a、60b、及びバッファ容量電極 28 が形成された領域では、サブ電極 60a、バッファ容量電極 28、及びそれらの間に挟まれた絶縁膜 30 により容量 Cb1 が形成される。サブ電極 60a より外側であってサブ電極 60b 及びバッファ容量電極 28 だけが形成された領域では、サブ電極 60b と、バッファ容量電極 28 と、それらの間に挟まれた絶縁膜 30 及び保護膜 32 とにより容量 Cb2 が形成される。容量 Cb1、Cb2 の和がバッファ容量 Cb となる。

【0052】

パターニングの際に、サブ電極 60a、60b、及びバッファ容量電極 28 に寸法ずれが生じた場合を考える。最も外側のバッファ容量電極 28 に寸法ずれが生じてもバッファ容量 Cb は変動しない。最も内側のサブ電極 60a が小さくパターニングされた場合、容量 Cb1 が減少するものの容量 Cb2 は増加する。逆に、サブ電極 60a が大きくパターニングされた場合、容量 Cb1 が増加するものの容量 Cb2 は減少する。このため、バッファ容量 Cb に対する影響は緩和される。

【0053】

サブ電極 60b に寸法ずれが生じた場合、容量 Cb2 が変動する。しかしながら、容量 Cb2 は絶縁膜 30 及び保護膜 32 の 2 層を誘電体として形成され、絶縁膜 30 及び保護膜 32 の 2 層の膜厚は当然に絶縁膜 30 の膜厚より厚い。つまり、サブ電極 60b とバッファ容量電極 28 との間の間隔は、サブ電極 60a とバッファ容量電極 28 との間隔より広い。このため、容量 Cb2 の変動は、絶縁膜 30 だけを誘電体として形成される容量 Cb1 の変動ほどの影響はない。サブ電極 60a、60b が共に小さくパターニングされるか、又は共に大きくパターニングされた場合の影響は従来と変わらないが、プロセス的に同時に同方向の変動が起きる可能性は小さいので結果的にリスクが回避される。本変形例では、図 8 に示した構成のようにバッファ容量電極 28、60 を大きくする必要がないため、開口率の低下を抑制でき、かつ製造マージンを拡大することができる。なお、バッファ容量電極 28 ではなくサブ電極 60b を最も外側に配置しても同様の効果が得られる。以上のように本実施例によれば、3 TFT ハーフトーン構造の液晶表示装置に生じ得る問題点(1)を解決することができる。

【0054】

(実施例 2)

本実施の形態の実施例 2 による液晶表示装置について説明する。本実施例では、既に図 9 に示したように、バッファ容量部 34 の形成領域に柱状スペーサ 47 を配置する。液晶の誘電率 は配向状態や電圧印加状態によって変動するためバッファ容量 Cb(Cb2) の変動要因となってしまうが、本実施例ではバッファ容量部 34 の液晶が柱状スペーサ 47 により排除されるため容量 Cb2 が安定化する。また、バッファ容量部 34 のバッファ容量電極 28、29 は、通常遮光性を有する金属により形成される。このためバッファ容量部 34 の形成領域は表示に寄与せず、開口率を低下させる要因となる。本実施例では、同様に開口率を低下させる要因となり得る柱状スペーサ 47 をバッファ容量部 34 の形成領域に重ねて形成することにより、開口率低下を抑えられる効果もある。

【0055】

図 16 は、本実施例による液晶表示装置の構成の変形例を示している。本変形例では、柱状スペーサ 47 ではなく、MVA 方式で液晶の配向を規制する配向規制用構造物として用いられる絶縁性突起 63 の少なくとも一部をバッファ容量部 34 の形成領域の対向基板 4 側に配置する。本変形例ではバッファ容量部 34 の形成領域での液晶が完全に除かれるわけではないが、絶縁性突起 63 での電圧降下分だけ液晶層 6 への印加電圧が低下するため、容量 Cb の変動を抑えることができる。

【0056】

図 10 に示した構成も本実施例の他の変形例として用いることができる。本変形例では、柱状スペーサ 47 ではなく、配向規制用構造物として用いられるスリット等の開口部 43 をバッファ容量部 34 の形成領域の対向基板 4 側に配置する。本変形例ではバッファ容

10

20

30

40

50

量部 3 4 の形成領域での液晶の存在は変わらないが、共通電極 4 2 が除去されているため液晶層 6 に電圧が印加されなくなり、容量 C b の変動を抑えることができる。以上のように本実施例によれば、3 TFT ハーフトーン構造の液晶表示装置に生じ得る問題点(1)を解決することができる。

【0057】

(実施例3)

本実施例では、図11に示した第4の原理に基づいて、画素電極16、17と同層に形成され、コンタクトホール54を介して接続電極35及び蓄積容量バスライン18に電気的に接続されたバッファ容量電極61と、バッファ容量電極61に重なって配置され、TFT23のドレイン電極23aから引き出されたバッファ容量電極29と、それらの間に挟まれた保護膜32とによりバッファ容量C_bを形成した。絶縁膜30に比較して保護膜32の膜厚を変えるのは比較的容易であるため、本実施例では絶縁膜30の膜厚を350nmとし、保護膜32の膜厚をそれより薄い150nmとした。これにより、絶縁膜30を誘電体層として用いた場合と比較して、同一の電極面積で2.3倍(=350/150)のバッファ容量C_bを形成することができた。

【0058】

図17は、本実施例による液晶表示装置のバッファ容量部34の構成の変形例を示している。図17(a)はバッファ容量部34の構成を示し、図17(b)は図17(a)のH-H線で切断した断面構成を示している。本変形例では、図11に示す構成と同様にバッファ容量電極29、61及び保護膜32により容量C_{b2}が形成されるのに加え、バッファ容量電極29と、蓄積容量バスライン18から引き出されてバッファ容量電極29に重なって配置されたバッファ容量電極28と、それらの間に挟まれた絶縁膜30により容量C_{b1}が容量C_{b2}に並列に形成される。互いに同電位の2つのバッファ容量電極(サブ電極)28、61で、それらの間の層に形成されたバッファ容量電極29を上下から挟むことによって、バッファ容量C_bが容量C_{b1}、C_{b2}の和になり、さらに効率的になる。絶縁膜30の膜厚を350nmとし、保護膜32の膜厚を150nmとすると、絶縁膜30のみを誘電体層として用いた場合と比較して、同一の電極面積で3.3倍(=350/150+1)のバッファ容量C_bを形成することができた。

【0059】

バッファ容量電極28、29、61を基板面に垂直に見ると、バッファ容量電極29はバッファ容量電極28、61よりも内側に配置されている。これにより、バッファ容量電極28、61に寸法ずれが生じても、バッファ容量C_bが変動しないようになっている。以上のように本実施例によれば、3 TFT ハーフトーン構造の液晶表示装置に生じ得る問題点(1)、(2)を解決することができる。

【0060】

(実施例4)

図12及び図13に示した構成は、画素電極16、17と同層の画素電極(バッファ容量電極)62を大きく形成し、液晶層6を誘電体層としてバッファ容量C_bの一部となる容量C_{b2}を形成する。この構成は、構造的には図8に示した構成と類似している。液晶層6の厚さは絶縁膜30や保護膜32の膜厚の10倍程度であるため、同程度の容量を得るためにおよそ10倍の電極面積が必要となるため効率的ではない。しかし本例では、画素電極62の形成された領域が副画素Cとして表示に寄与するため、画素の開口率が大幅に向かう。

【0061】

ただし、画素電極62の形成領域を副画素Cとして利用するためには、フィードスルーレ電圧を他の副画素A、Bと一致させる必要がある。フィードスルーレ電圧は、一般的にTFTのゲート電極-画素電極間の寄生容量C_{gs}と液晶容量C_{lc}との比で決まる。図18は、本実施例による液晶表示装置の1画素の等価回路図である。図18に示すように、4つの寄生容量C_{gs1}、C_{gs2}、C_{gs32}、C_{gs33}が存在することが分かる。図19は、これらの寄生容量C_{gs}の値について検討した結果を示すグラフである。グラフ

10

20

40

50

の横軸は寄生容量 $C_{g s 3 2}$ 、 $C_{g s 3 3}$ の比 ($C_{g s 3 2} / C_{g s 3 3}$) を表し、縦軸はフィードスルー電圧を表している。線 g は副画素 A ($P \times 1$) のフィードスルー電圧を示し、線 h は副画素 B ($P \times 2$) のフィードスルー電圧を示し、線 i は副画素 C ($P \times 3$) のフィードスルー電圧を示している。図 19 に示すように、副画素 C のフィードスルー電圧を他の副画素 A、B と一致させるには、TFT23 の副画素 B (画素電極 17) に対する寄生容量 $C_{g s 3 2}$ と TFT23 の副画素 C (画素電極 62) に対する寄生容量 $C_{g s 3 3}$ との比 Y (= $C_{g s 3 2} / C_{g s 3 3}$) を 5 ~ 6 程度にすればよいことが分かった。すなわち、寄生容量 $C_{g s 3 2}$ 、 $C_{g s 3 3}$ の比 Y と、副画素 B の液晶容量 $C_{l c 2}$ 及び蓄積容量 $C_{s 2}$ の和とバッファ容量 C_b との比 X (= $(C_{l c 2} + C_{s 2}) / C_b$) とをほぼ等しくすればよいことになる ($C_{g s 3 2} / C_{g s 3 3}$ = $(C_{l c 2} + C_{s 2}) / C_b$)。これにより、副画素 A、B、C の液晶層にそれぞれ印加される電圧 (例えばフレーム毎に極性が反転する) の中心電圧の差はほぼ 0.1V 以下となる。

【0062】

また他の手法として、副画素 B の画素電極 17 の電位と副画素 C の画素電極 62 の電位とが 1 フレーム期間内に等しくなるような十分なオフリースルーリーク抵抗を介して両画素電極 17、62 を接続するリリーク抵抗部を設けてもよい。これにより、副画素 A、B、C の液晶層にそれぞれ印加される電圧の中心電圧の差はほぼ 0.1V 以下となり、画素電極 62 の形成領域を副画素 C として利用できる。以上のように本実施例によれば、3 TFT ハーフトーン構造の液晶表示装置に生じ得る問題点 (2) を解決することができる。

【0063】

以上説明したように、本実施の形態によれば、従来の容量結合 HT 法を用いた構造とは異なる 3 TFT ハーフトーン構造の液晶表示装置において、表示むらの原因となるバッファ容量 C_b の変動を抑止でき、かつ開口率低下を防止できる。これにより、焼付きが生じ難く、表示むらのない表示特性を安定して得られる高輝度かつ広視野角の液晶表示装置を実現できる。なお、本実施の形態では基本的に MVA 方式等の VA モードの液晶表示装置への適用を念頭に置いた画素構成となっているが、原理や効果は VA モードに限定されるものではなく、TN、IPS、OCB 等のあらゆる液晶モードの液晶表示装置に適用可能である。

【0064】

本発明は、上記実施の形態に限らず種々の变形が可能である。

例えば、上記実施の形態では透過型の液晶表示装置を例に挙げたが、本発明はこれに限らず、反射型や半透過型等の他の液晶表示装置にも適用できる。

【0065】

また上記実施の形態では、対向基板 4 上に CF 樹脂層 40 が形成された液晶表示装置を例に挙げたが、本発明はこれに限らず、TFT 基板 2 上に CF 樹脂層が形成された、いわゆる CF-on-TFT 構造の液晶表示装置にも適用できる。

【0066】

以上説明した実施の形態による液晶表示装置は、以下のようにまとめられる。

(付記 1)

対向配置された一対の基板と、

前記基板間に封止された液晶層と、

一方の前記基板上に互いに並列して形成された複数のゲートバスラインと、

前記複数のゲートバスラインに絶縁膜を介して交差して形成された複数のドレインバスラインと、

前記ゲートバスラインに並列して形成された複数の蓄積容量バスラインと、

n 本目の前記ゲートバスラインに電気的に接続されたゲート電極と、前記ドレインバスラインに電気的に接続されたドレイン電極とをそれぞれ備えた第 1 及び第 2 のトランジスタと、

前記第 1 のトランジスタのソース電極に電気的に接続された第 1 の画素電極と、

前記第 2 のトランジスタのソース電極に電気的に接続され、前記第 1 の画素電極から分

10

20

30

40

50

離された第 2 の画素電極と、

前記第 1 の画素電極が形成された第 1 の副画素と、前記第 2 の画素電極が形成された第 2 の副画素とを少なくとも備えた画素領域と、

(n + 1) 本目の前記ゲートバスラインに電気的に接続されたゲート電極と、前記第 2 の画素電極に接続されたソース電極と、前記蓄積容量バスラインに接続されたドレイン電極とを備えた第 3 のトランジスタと、

前記第 3 のトランジスタのドレイン電極と前記蓄積容量バスラインとの間、又は前記第 3 のトランジスタのソース電極と前記第 2 の画素電極との間のいずれか一方を容量結合するバッファ容量部と

を有することを特徴とする液晶表示装置。

10

(付記 2)

付記 1 記載の液晶表示装置において、

前記バッファ容量部は、前記第 3 のトランジスタのドレイン電極に電気的に接続された第 1 のバッファ容量電極と、前記第 1 のバッファ容量電極に対向して配置され、前記蓄積容量バスラインに電気的に接続された第 2 のバッファ容量電極と、前記第 1 及び第 2 のバッファ容量電極の間に配置された誘電体層とを有していること

を特徴とする液晶表示装置。

(付記 3)

付記 2 記載の液晶表示装置において、

前記第 1 のバッファ容量電極は、前記第 3 のトランジスタのドレイン電極と同層に形成された第 1 のサブ電極と、前記第 1 又は第 2 の画素電極と同層に形成され、基板面に垂直に見て前記第 1 のサブ電極に重なって配置され、前記第 1 のサブ電極に電気的に接続された第 2 のサブ電極とを有し、

前記バッファ容量部は、前記第 1 のサブ電極と前記第 2 のバッファ容量電極との間に形成される容量 C_b1 と、前記第 2 のサブ電極と前記第 2 のバッファ容量電極との間に形成される容量 C_b2 とを有すること

を特徴とする液晶表示装置。

(付記 4)

付記 3 記載の液晶表示装置において、

前記第 2 のバッファ容量電極は、前記蓄積容量バスラインと同層に形成されていることを特徴とする液晶表示装置。

30

(付記 5)

付記 3 又は 4 に記載の液晶表示装置において、

前記第 1 のサブ電極と前記第 2 のバッファ容量電極との間隔は、前記第 2 のサブ電極と前記第 2 のバッファ容量電極との間隔より狭く、

前記第 1 のサブ電極は、基板面に垂直に見て、前記第 2 のサブ電極及び前記第 2 のバッファ容量電極よりも内側に配置されていること

を特徴とする液晶表示装置。

(付記 6)

付記 5 記載の液晶表示装置において、

前記第 2 のサブ電極は、基板面に垂直に見て、前記第 2 のバッファ容量電極よりも内側に配置されていること

40

を特徴とする液晶表示装置。

(付記 7)

付記 2 記載の液晶表示装置において、

前記第 2 のバッファ容量電極は、前記蓄積容量バスラインと同層に形成された第 1 のサブ電極と、前記第 1 又は第 2 の画素電極と同層に形成され、基板面に垂直に見て前記第 1 のサブ電極に重なって配置され、前記第 1 のサブ電極に電気的に接続された第 2 のサブ電極とを有し、

前記バッファ容量部は、前記第 1 のサブ電極と前記第 1 のバッファ容量電極との間に形

50

成される容量 C_b1 と、前記第 2 のサブ電極と前記第 1 のバッファ容量電極との間に形成される容量 C_b2 を有すること

を特徴とする液晶表示装置。

(付記 8)

付記 7 記載の液晶表示装置において、

前記第 1 のバッファ容量電極は、前記第 3 の薄膜トランジスタのドレイン電極と同層に形成されていること

を特徴とする液晶表示装置。

(付記 9)

付記 7 又は 8 に記載の液晶表示装置において、

前記第 1 のバッファ容量電極は前記第 1 及び第 2 のサブ電極の間の層に形成され、基板面に垂直に見て、前記第 1 及び第 2 のサブ電極よりも内側に配置されていること

を特徴とする液晶表示装置。

(付記 10)

付記 2 記載の液晶表示装置において、

他方の前記基板上に形成された共通電極と、前記一対の基板間の間隔を維持する柱状スペーサとをさらに有し、

前記第 1 のバッファ容量電極に対向する領域の前記共通電極は、前記第 2 のバッファ容量電極として機能し、

前記柱状スペーサは、前記第 1 のバッファ容量電極の形成領域に形成され、前記誘電体層として機能すること

を特徴とする液晶表示装置。

(付記 11)

付記 2 記載の液晶表示装置において、

他方の前記基板上に形成された共通電極と、前記液晶を配向規制する絶縁性突起とをさらに有し、

前記第 1 のバッファ容量電極に対向する領域の前記共通電極は、前記第 2 のバッファ容量電極として機能し、

前記絶縁性突起の少なくとも一部は、前記第 1 のバッファ容量電極の形成領域に形成されていること

を特徴とする液晶表示装置。

(付記 12)

付記 2 記載の液晶表示装置において、

他方の前記基板上に形成された共通電極をさらに有し、

前記共通電極は、前記第 1 のバッファ容量電極に対向する領域の少なくとも一部で除去されていること

を特徴とする液晶表示装置。

(付記 13)

付記 2 記載の液晶表示装置において、

前記第 1 のバッファ容量電極は、前記第 1 又は第 2 の画素電極と同層に形成されていること

を特徴とする液晶表示装置。

(付記 14)

付記 13 記載の液晶表示装置において、

前記第 2 のバッファ容量電極は、前記蓄積容量バスラインと同層に形成されていることを特徴とする液晶表示装置。

(付記 15)

付記 2 記載の液晶表示装置において、

前記第 2 のバッファ容量電極は、前記第 1 又は第 2 の画素電極と同層に形成されていること

10

20

30

40

50

を特徴とする液晶表示装置。

(付記 16)

付記 15 記載の液晶表示装置において、

前記第 1 のバッファ容量電極は、前記第 3 のトランジスタのドレイン電極と同層に形成されていること

を特徴とする液晶表示装置。

(付記 17)

付記 2 記載の液晶表示装置において、

他方の前記基板上に形成された共通電極をさらに有し、

前記画素領域は、第 3 の画素電極が形成された第 3 の副画素をさらに有し、

10

前記第 3 の画素電極は、前記第 3 のトランジスタのドレイン電極に電気的に接続されて前記第 1 のバッファ容量電極としても機能し、

前記第 3 の画素電極に対向する領域の前記共通電極は、前記第 2 のバッファ容量電極としても機能すること

を特徴とする液晶表示装置。

(付記 18)

付記 17 記載の液晶表示装置において、

前記第 1 乃至第 3 の副画素における前記液晶への印加電圧の中心電圧の差は 0 . 1 V 以下であること

を特徴とする液晶表示装置。

20

(付記 19)

付記 17 又は 18 に記載の液晶表示装置において、

前記第 2 の副画素に形成される液晶容量 C_{1c2} 及び蓄積容量 C_{s2} の和と、前記バッファ容量部に形成されるバッファ容量 C_b との比 $X (= (C_{1c2} + C_{s2}) / C_b)$ と、

前記第 3 のトランジスタのゲート電極と前記第 2 の画素電極との間に形成される寄生容量 C_{gs32} と、前記第 3 のトランジスタのゲート電極と前記第 3 の画素電極との間に形成される寄生容量 C_{gs33} との比 $Y (= C_{gs32} / C_{gs33})$ とがほぼ等しいことを特徴とする液晶表示装置。

(付記 20)

30

付記 17 又は 18 に記載の液晶表示装置において、

前記第 2 及び第 3 の画素電極の間を所定の抵抗を介して接続し、前記第 2 の画素電極の電位と前記第 3 の画素電極の電位とを 1 フレーム期間内にほぼ一致させるリーケ抵抗部をさらに有すること

を特徴とする液晶表示装置。

【図面の簡単な説明】

【0067】

【図 1】本発明の一実施の形態の前提となる液晶表示装置の構成を示す図である。

【図 2】本発明の一実施の形態の前提となる液晶表示装置の構成を示す断面図である。

【図 3】本発明の一実施の形態の前提となる液晶表示装置の 1 画素の等価回路を示す図である。

40

【図 4】本発明の一実施の形態の前提となる液晶表示装置の構成の他の例を示す図である。

【図 5】本発明の一実施の形態の前提となる液晶表示装置の 1 画素の等価回路の他の例を示す図である。

【図 6】本発明の一実施の形態の前提となる液晶表示装置の構成のさらに他の例を示す図である。

【図 7】液晶表示装置における容量比の変化に対する電圧比の変化を示すグラフである。

【図 8】本発明の一実施の形態による液晶表示装置の第 1 の原理を示す図である。

【図 9】本発明の一実施の形態による液晶表示装置の第 2 の原理を示す図である。

50

【図10】本発明の一実施の形態による液晶表示装置の第3の原理を示す図である。
 【図11】本発明の一実施の形態による液晶表示装置の第4の原理を示す図である。
 【図12】本発明の一実施の形態による液晶表示装置の第5の原理を示す図である。
 【図13】本発明の一実施の形態による液晶表示装置の第5の原理を示す図である。
 【図14】本発明の一実施の形態の実施例1による液晶表示装置の概略構成を示す図である。

【図15】本発明の一実施の形態の実施例1による液晶表示装置の構成の変形例を示す図である。

【図16】本発明の一実施の形態の実施例2による液晶表示装置の構成の変形例を示す図である。 10

【図17】本発明の一実施の形態の実施例3による液晶表示装置の構成の変形例を示す図である。

【図18】本発明の一実施の形態の実施例4による液晶表示装置の一画素の等価回路を示す図である。

【図19】本発明の一実施の形態の実施例4による液晶表示装置を説明するグラフである。

【図20】VAモードの液晶表示装置のT-V特性を示すグラフである。

【図21】表示画面に表示した画像の見え方の変化を示す図である。

【図22】赤みがかった画像におけるR、G、Bの階調ヒストグラムを示す図である。

【図23】公知技術に基づく基本的な液晶表示装置の構成を示す図である。 20

【図24】公知技術に基づく基本的な液晶表示装置の構成を示す断面図である。

【図25】公知技術に基づく基本的な液晶表示装置の等価回路を示す図である。

【図26】容量結合HT法を用いた従来の液晶表示装置に生じる焼付き現象を説明する図である。

【符号の説明】

【0068】

2 TFT基板

4 対向基板

6 液晶層

10、11 ガラス基板

12 ゲートバスライン

14 ドレインバスライン

16、17、62 画素電極

18 蓄積容量バスライン

19 蓄積容量電極

21、22、23 TFT

21a、22a、23a ドレイン電極

21b、22b、23b ソース電極

21d、22d、23d チャネル保護膜

23c ゲート電極

23e 動作半導体層

23f n型不純物半導体層

24、26、27、31、33、50、51、53、54、55、56 コンタクトホール

25、35 接続電極

28、29、60、61 バッファ容量電極

30 絶縁膜

32 保護膜

34 バッファ容量部

36、37 配向膜

10

20

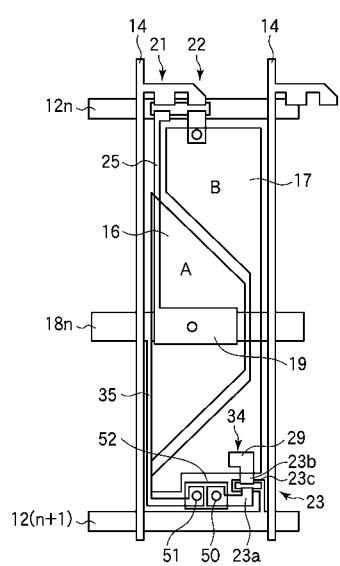
30

40

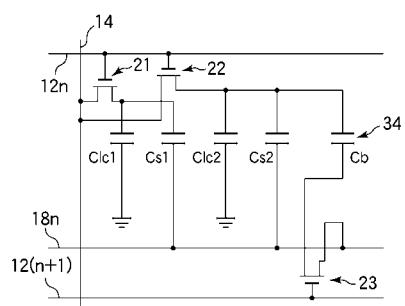
50

- 4 0 C F樹脂層
 4 2 共通電極
 4 3 開口部
 4 4 線状突起
 4 6 スリット
 4 7 柱状スペーサ
 5 2 繋ぎ替え電極
 6 0 a、6 0 b サブ電極
 6 3 絶縁性突起
 8 0 ゲートバスライン駆動回路
 8 2 ドレインバスライン駆動回路
 8 4 制御回路
 8 6、8 7 偏光板
 8 8 バックライトユニット 10
 12n
 14
 16
 17
 18n
 21a
 21b
 21d
 22a
 22b
 22c
 22d
 23a
 23b
 23c
 23d
 23e
 23f
 23g
 24
 25
 26
 27
 28
 29
 30
 31
 32
 33
 34
 35
 36
 37
 38
 39
 40
 41
 42
 43
 44
 45
 46
 47
 48
 49
 50
 51
 52
 53
 54
 55
 56
 57
 58
 59
 60
 61
 62
 63
 64
 65
 66
 67
 68
 69
 70
 71
 72
 73
 74
 75
 76
 77
 78
 79
 80
 81
 82
 83
 84
 85
 86
 87
 88
 89
 90
 91
 92
 93
 94
 95
 96
 97
 98
 99
 100
 101
 102
 103
 104
 105
 106
 107
 108
 109
 110
 111
 112
 113
 114
 115
 116
 117
 118
 119
 120
 121
 122
 123
 124
 125
 126
 127
 128
 129
 130
 131
 132
 133
 134
 135
 136
 137
 138
 139
 140
 141
 142
 143
 144
 145
 146
 147
 148
 149
 150
 151
 152
 153
 154
 155
 156
 157
 158
 159
 160
 161
 162
 163
 164
 165
 166
 167
 168
 169
 170
 171
 172
 173
 174
 175
 176
 177
 178
 179
 180
 181
 182
 183
 184
 185
 186
 187
 188
 189
 190
 191
 192
 193
 194
 195
 196
 197
 198
 199
 200
 201
 202
 203
 204
 205
 206
 207
 208
 209
 210
 211
 212
 213
 214
 215
 216
 217
 218
 219
 220
 221
 222
 223
 224
 225
 226
 227
 228
 229
 230
 231
 232
 233
 234
 235
 236
 237
 238
 239
 240
 241
 242
 243
 244
 245
 246
 247
 248
 249
 250
 251
 252
 253
 254
 255
 256
 257
 258
 259
 260
 261
 262
 263
 264
 265
 266
 267
 268
 269
 270
 271
 272
 273
 274
 275
 276
 277
 278
 279
 280
 281
 282
 283
 284
 285
 286
 287
 288
 289
 290
 291
 292
 293
 294
 295
 296
 297
 298
 299
 300
 301
 302
 303
 304
 305
 306
 307
 308
 309
 310
 311
 312
 313
 314
 315
 316
 317
 318
 319
 320
 321
 322
 323
 324
 325
 326
 327
 328
 329
 330
 331
 332
 333
 334
 335
 336
 337
 338
 339
 340
 341
 342
 343
 344
 345
 346
 347
 348
 349
 350
 351
 352
 353
 354
 355
 356
 357
 358
 359
 360
 361
 362
 363
 364
 365
 366
 367
 368
 369
 370
 371
 372
 373
 374
 375
 376
 377
 378
 379
 380
 381
 382
 383
 384
 385
 386
 387
 388
 389
 390
 391
 392
 393
 394
 395
 396
 397
 398
 399
 400
 401
 402
 403
 404
 405
 406
 407
 408
 409
 410
 411
 412
 413
 414
 415
 416
 417
 418
 419
 420
 421
 422
 423
 424
 425
 426
 427
 428
 429
 430
 431
 432
 433
 434
 435
 436
 437
 438
 439
 440
 441
 442
 443
 444
 445
 446
 447
 448
 449
 450
 451
 452
 453
 454
 455
 456
 457
 458
 459
 460
 461
 462
 463
 464
 465
 466
 467
 468
 469
 470
 471
 472
 473
 474
 475
 476
 477
 478
 479
 480
 481
 482
 483
 484
 485
 486
 487
 488
 489
 490
 491
 492
 493
 494
 495
 496
 497
 498
 499
 500
 501
 502
 503
 504
 505
 506
 507
 508
 509
 510
 511
 512
 513
 514
 515
 516
 517
 518
 519
 520
 521
 522
 523
 524
 525
 526
 527
 528
 529
 530
 531
 532
 533
 534
 535
 536
 537
 538
 539
 540
 541
 542
 543
 544
 545
 546
 547
 548
 549
 550
 551
 552
 553
 554
 555
 556
 557
 558
 559
 560
 561
 562
 563
 564
 565
 566
 567
 568
 569
 570
 571
 572
 573
 574
 575
 576
 577
 578
 579
 580
 581
 582
 583
 584
 585
 586
 587
 588
 589
 590
 591
 592
 593
 594
 595
 596
 597
 598
 599
 600
 601
 602
 603
 604
 605
 606
 607
 608
 609
 610
 611
 612
 613
 614
 615
 616
 617
 618
 619
 620
 621
 622
 623
 624
 625
 626
 627
 628
 629
 630
 631
 632
 633
 634
 635
 636
 637
 638
 639
 640
 641
 642
 643
 644
 645
 646
 647
 648
 649
 650
 651
 652
 653
 654
 655
 656
 657
 658
 659
 660
 661
 662
 663
 664
 665
 666
 667
 668
 669
 670
 671
 672
 673
 674
 675
 676
 677
 678
 679
 680
 681
 682
 683
 684
 685
 686
 687
 688
 689
 690
 691
 692
 693
 694
 695
 696
 697
 698
 699
 700
 701
 702
 703
 704
 705
 706
 707
 708
 709
 710
 711
 712
 713
 714
 715
 716
 717
 718
 719
 720
 721
 722
 723
 724
 725
 726
 727
 728
 729
 730
 731
 732
 733
 734
 735
 736
 737
 738
 739
 740
 741
 742
 743
 744
 745
 746
 747
 748
 749
 750
 751
 752
 753
 754
 755
 756
 757
 758
 759
 760
 761
 762
 763
 764
 765
 766
 767
 768
 769
 770
 771
 772
 773
 774
 775
 776
 777
 778
 779
 780
 781
 782
 783
 784
 785
 786
 787
 788
 789
 790
 791
 792
 793
 794
 795
 796
 797
 798
 799
 800
 801
 802
 803
 804
 805
 806
 807
 808
 809
 8010
 8011
 8012
 8013
 8014
 8015
 8016
 8017
 8018
 8019
 8020
 8021
 8022
 8023
 8024
 8025
 8026
 8027
 8028
 8029
 8030
 8031
 8032
 8033
 8034
 8035
 8036
 8037
 8038
 8039
 8040
 8041
 8042
 8043
 8044
 8045
 8046
 8047
 8048
 8049
 8050
 8051
 8052
 8053
 8054
 8055
 8056
 8057
 8058
 8059
 8060
 8061
 8062
 8063
 8064
 8065
 8066
 8067
 8068
 8069
 8070
 8071
 8072
 8073
 8074
 8075
 8076
 8077
 8078
 8079
 8080
 8081
 8082
 8083
 8084
 8085
 8086
 8087
 8088
 8089
 8090
 8091
 8092
 8093
 8094
 8095
 8096
 8097
 8098
 8099
 80100
 80101
 80102
 80103
 80104
 80105
 80106
 80107
 80108
 80109
 80110
 80111
 80112
 80113
 80114
 80115
 80116
 80117
 80118
 80119
 80120
 80121
 80122
 80123
 80124
 80125
 80126
 80127
 80128
 80129
 80130
 80131
 80132
 80133
 80134
 80135
 80136
 80137
 80138
 80139
 80140
 80141
 80142
 80143
 80144
 80145
 80146
 80147
 80148
 80149
 80150
 80151
 80152
 80153
 80154
 80155
 80156
 80157
 80158
 80159
 80160
 80161
 80162
 80163
 80164
 80165
 80166
 80167
 80168
 80169
 80170
 80171
 80172
 80173
 80174
 80175
 80176
 80177
 80178
 80179
 80180
 80181
 80182
 80183
 80184
 80185
 80186
 80187
 80188
 80189
 80190
 80191
 80192
 80193
 80194
 80195
 80196
 80197
 80198
 80199
 80200
 80201
 80202
 80203
 80204
 80205
 80206
 80207
 80208
 80209
 80210
 80211
 80212
 80213
 80214
 80215
 80216
 80217
 80218
 80219
 80220
 80221
 80222
 80223
 80224
 80225
 80226
 80227
 80228
 80229
 80230
 80231
 80232
 80233
 80234
 80235
 80236
 80237
 80238
 80239
 80240
 80241
 80242
 80243
 80244
 80245
 80246
 80247
 80248
 80249
 80250
 80251
 80252
 80253
 80254
 80255
 80256
 80257
 80258
 80259
 80260
 80261
 80262
 80263
 80264
 80265
 80266
 80267
 80268
 80269
 80270
 80271
 80272
 80273
 80274
 80275
 80276
 80277
 80278
 80279
 80280
 80281
 80282
 80283
 80284
 80285
 80286
 80287
 80288
 80289
 80290
 80291
 80292
 80293
 80294
 80295
 80296
 80297
 80298
 80299
 80300
 80301
 80302
 80303
 80304
 80305
 80306
 80307
 80308
 80309
 80310
 80311
 80312
 80313
 80314
 80315
 80316
 80317
 80318
 80319
 80320
 80321
 80322
 80323
 80324
 80325
 80326
 80327
 80328
 80329
 80330
 80331
 80332
 80333
 80334
 80335
 80336
 80337
 80338
 80339
 80340
 80341
 80342
 80343
 80344
 80345
 80346
 80347
 80348
 80349
 80350
 80351
 80352
 80353
 80354
 80355
 80356
 80357
 80358
 80359
 80360
 80361
 80362
 80363
 80364
 80365
 80366
 80367
 80368
 80369
 80370
 80371
 80372
 80373
 80374
 80375
 80376
 80377
 80378
 80379
 80380
 80381
 80382
 80383
 80384
 80385
 80386
 80387
 80388
 80389
 80390
 80391
 80392
 80393
 80394
 80395
 80396
 80397
 80398
 80399
 80400
 80401
 80402
 80403
 80404
 80405
 80406
 80407
 80408
 80409
 80410
 80411
 80412
 80413
 80414
 80415
 80416
 80417
 80418
 80419
 80420
 80421
 80422
 80423
 80424
 80425
 80426
 80427
 80428
 80429
 80430
 80431
 80432
 80433
 80434
 80435
 80436
 80437
 80438
 80439
 80440
 80441
 80442
 80443
 80444
 80445
 80446
 80447
 80448
 80449
 80450
 80451
 80452
 80453
 80454
 80455
 80456
 80457
 80458
 80459
 80460
 80461
 80462
 80463
 80464
 80465
 80466
 80467
 80468
 80469
 80470
 80471
 80472
 80473
 80474
 80475
 80476
 80477
 80478
 80479
 80480
 80481
 80482
 80483
 80484
 80485
 80486
 80487
 80488
 80489
 80490
 80491
 80492
 80493
 80494
 80495
 80496
 80497
 80498
 80499
 80500
 80501
 80502
 80503
 80504
 80505
 80506
 80507
 80508
 80509
 80510
 80511
 80512
 80513
 80514
 80515
 80516
 80517
 80518
 80519
 80520
 80521
 80522
 80523
 80524
 80525
 80526
 80527
 80528
 80529
 80530
 80531
 80532
 80533
 80534
 80535
 80536
 80537
 80538
 80539
 80540
 80541
 80542
 80543
 80544
 80545
 80546
 80547
 80548
 80549
 80550
 80551
 80552
 80553
 80554
 80555
 80556
 80557
 80558
 80559
 80560
 80561
 80562
 80563
 80564
 80565
 80566
 80567
 80568
 80569
 80570
 80571
 80572
 80573
 80574
 80575
 80576
 80577
 80578
 80579
 80580
 80581
 80582
 80583
 80584
 80585
 80586
 80587
 80588
 80589
 80590
 80591
 80592
 80593
 80594
 80595
 80596
 80597
 80598
 80599
 80600
 80601
 80602
 80603
 80604
 80605
 80606
 80607
 80608
 80609
 80610

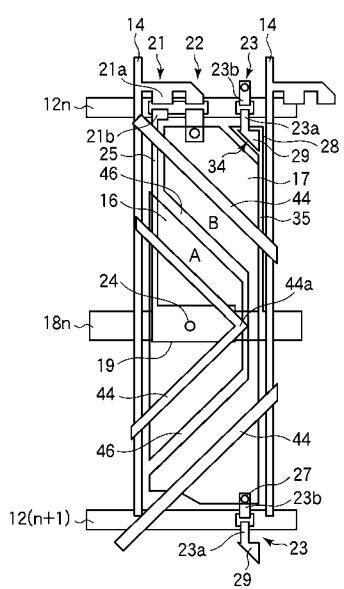
【図4】



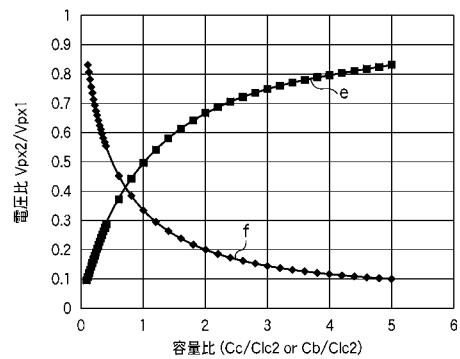
【図5】



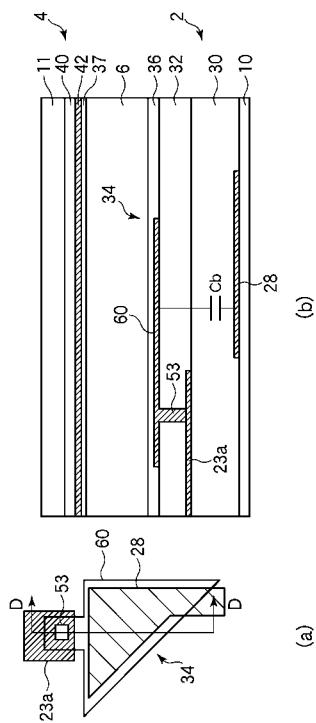
【図6】



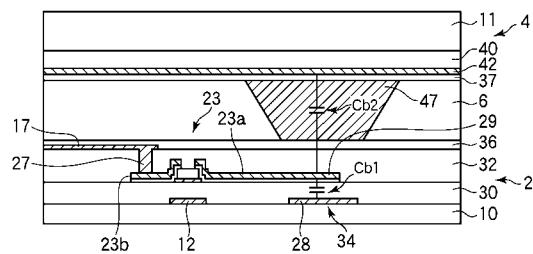
【図7】



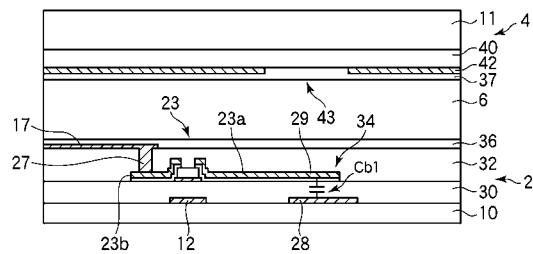
【図8】



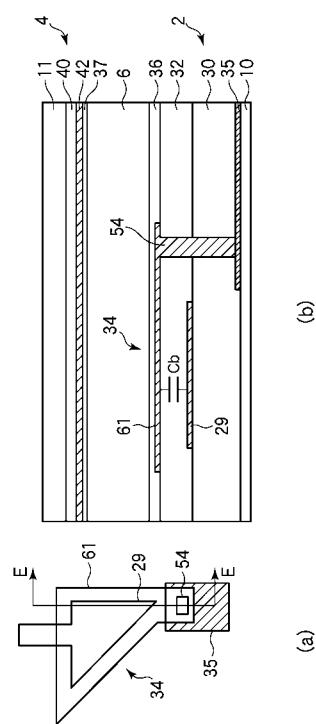
【 四 9 】



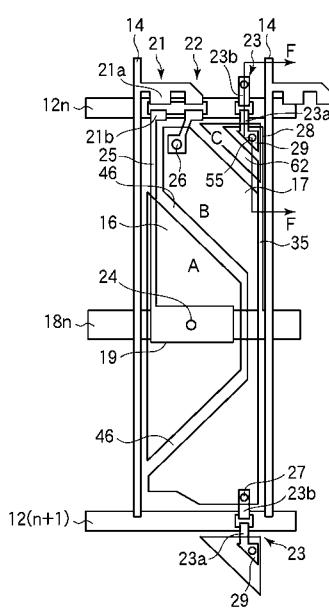
【図10】



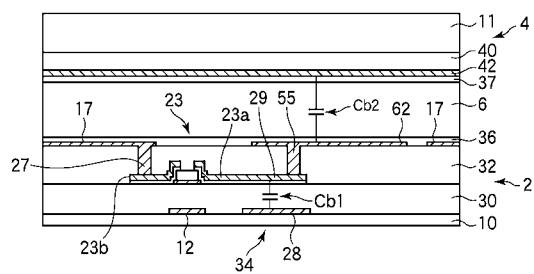
【図11】



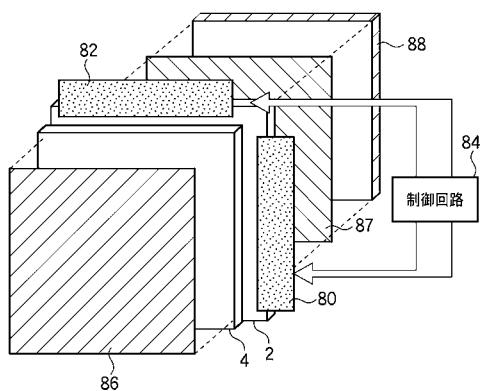
【図12】



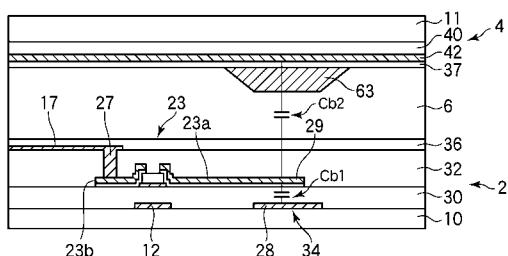
【図13】



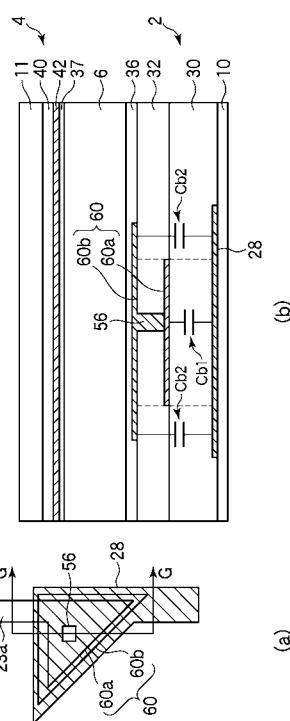
【図14】



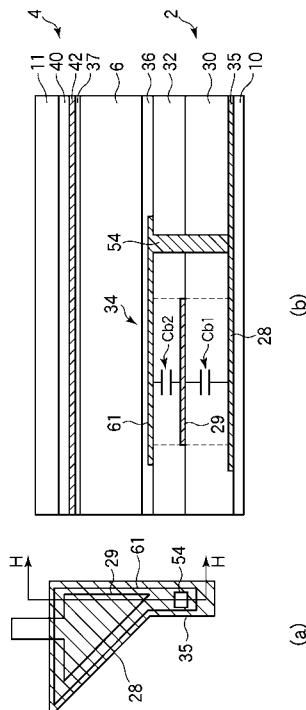
【図16】



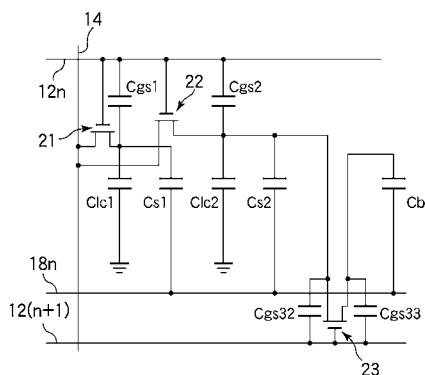
【図15】



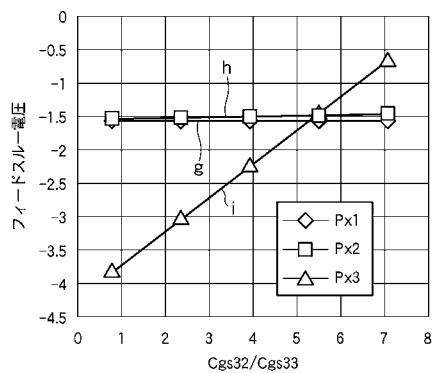
【図17】



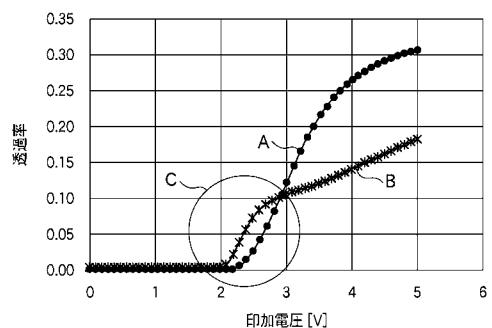
【図18】



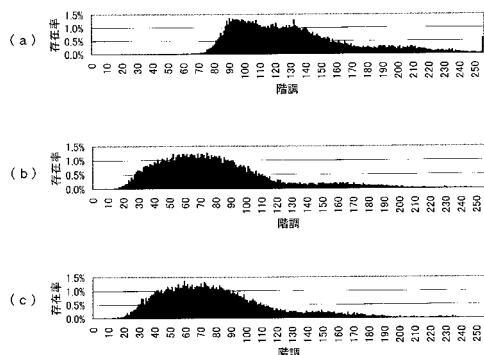
【図19】



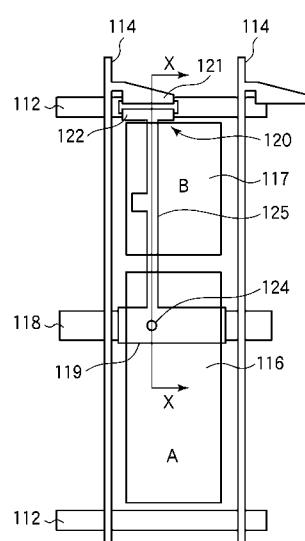
【図20】



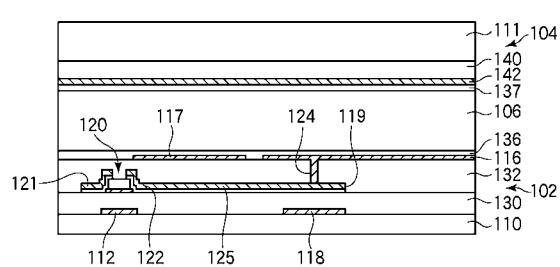
【図22】



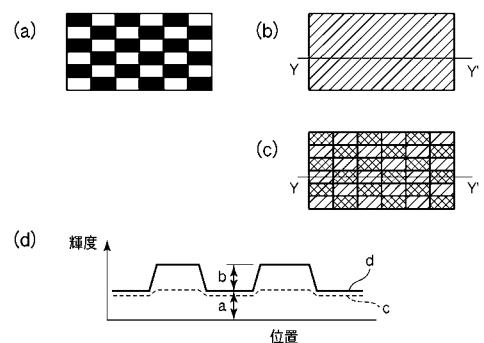
【図23】



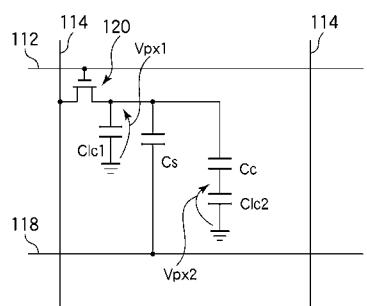
【図24】



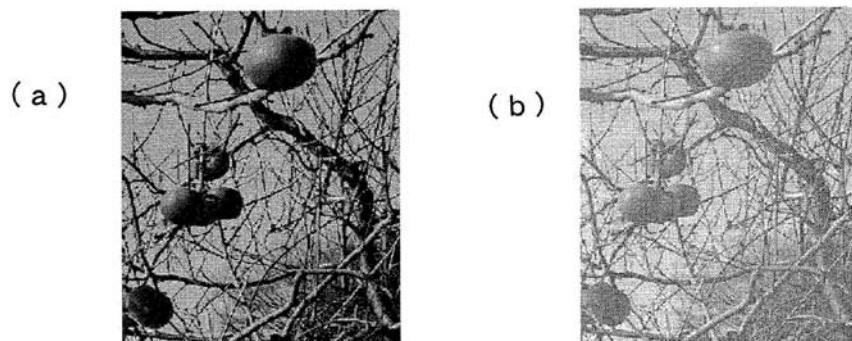
【図26】



【図25】



【図21】



フロントページの続き

(72)発明者 仲西 洋平

神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内

(72)発明者 吉田 秀史

神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内

(72)発明者 津田 英昭

神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内

(72)発明者 柴崎 正和

神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内

審査官 福田 知喜

(56)参考文献 特開2005-062882(JP, A)

特開平08-201777(JP, A)

特開2002-357850(JP, A)

国際公開第97/000463(WO, A1)

特開平06-102537(JP, A)

特開平05-341318(JP, A)

特開平05-289635(JP, A)

(58)調査した分野(Int.Cl., DB名)

G 02 F 1 / 1368

G 02 F 1 / 133

专利名称(译)	液晶表示装置		
公开(公告)号	JP4438665B2	公开(公告)日	2010-03-24
申请号	JP2005094896	申请日	2005-03-29
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	鎌田豪 田坂泰俊 仲西洋平 吉田秀史 津田英昭 柴崎正和		
发明人	鎌田 豪 田坂 泰俊 仲西 洋平 吉田 秀史 津田 英昭 柴崎 正和		
IPC分类号	G02F1/1368 H01L21/336 H01L29/786		
CPC分类号	G02F1/136213 H01L27/1255		
FI分类号	G02F1/1368 H01L29/78.612.Z		
F-TERM分类号	2H092/GA11 2H092/JA24 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JB31 2H092/NA01 2H092/PA01 2H092/PA03 2H092/PA12 2H192/AA24 2H192/BA16 2H192/BA25 2H192/BC26 2H192/BC42 2H192/CB05 2H192/CB12 2H192/DA12 2H192/DA13 2H192/DA42 2H192/DA43 2H192/DA65 2H192/EA43 2H192/GD14 2H192/GD23 2H192/JA13 5F110/AA30 5F110/BB01 5F110/CC07 5F110/DD02 5F110/FF03 5F110/HK08 5F110/HK21 5F110>NN02 5F110>NN12 5F110>NN24 5F110>NN72 5F110>NN73		
代理人(译)	盛冈正树		
审查员(译)	福田 知喜		
其他公开文献	JP2006276411A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够获得优异显示特性的液晶显示装置。ŽSOLUTION：液晶显示装置具有第一和第二TFT，其栅极连接到第(n)栅极总线，漏极连接到漏极总线，第一像素电极连接到第一TFT的源极，第二像素电极，连接第二TFT的源极，第三TFT，其栅极连接第(n+1)栅极总线，源极连接第二像素电极，缓冲电容电极与第一和第二像素电极形成在同一层中并连接到第三TFT的漏电极23a的60，并连接到存储电容总线的缓冲电容电极28，并具有电容耦合的缓冲电容部分34漏电极23a和存储电容总线。Ž

