

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第4188728号
(P4188728)

(45) 発行日 平成20年11月26日 (2008.11.26)

(24) 登録日 平成20年9月19日 (2008.9.19)

(51) Int.Cl.

F I

GO2F 1/1345 (2006.01)

GO2F 1/1368 (2006.01)

GO9F 9/00 (2006.01)

HO1L 21/822 (2006.01)

HO1L 27/04 (2006.01)

GO2F 1/1345

GO2F 1/1368

GO9F 9/00 3 O 2

GO9F 9/00 3 5 2

HO1L 27/04 H

請求項の数 6 (全 11 頁) 最終頁に続く

(21) 出願番号	特願2003-61735 (P2003-61735)	(73) 特許権者	000006013
(22) 出願日	平成15年3月7日 (2003.3.7)		三菱電機株式会社
(65) 公開番号	特開2004-271840 (P2004-271840A)		東京都千代田区丸の内二丁目7番3号
(43) 公開日	平成16年9月30日 (2004.9.30)	(74) 代理人	100064746
審査請求日	平成17年12月5日 (2005.12.5)		弁理士 深見 久郎
		(74) 代理人	100085132
			弁理士 森田 俊雄
		(74) 代理人	100083703
			弁理士 仲村 義平
		(74) 代理人	100096781
			弁理士 堀井 豊
		(74) 代理人	100098316
			弁理士 野田 久登
		(74) 代理人	100109162
			弁理士 酒井 将行

最終頁に続く

(54) 【発明の名称】 液晶表示回路の保護回路

(57) 【特許請求の範囲】

【請求項 1】

検査時および通常動作時に正電源電圧を外部から受ける第1の入力端子を備えた液晶表示回路において、前記第1の入力端子に発生した静電気から前記液晶表示回路を保護する保護回路であって、

前記第1の入力端子と基準電位のラインとの間に直列接続された複数の第1のダイオード素子、および

前記基準電位のラインと前記第1の入力端子との間に接続された第2のダイオード素子を含み、

各第1のダイオード素子のしきい値電圧は前記正電源電圧よりも低く、前記複数の第1のダイオード素子のしきい値電圧の和は前記正電源電圧よりも高く設定されている、液晶表示回路の保護回路。

【請求項 2】

前記液晶表示回路は、さらに、前記検査時および前記通常動作時に負電源電圧を外部から受ける第2の入力端子を備え、

前記保護回路は、

さらに、前記基準電位のラインと前記第2の入力端子との間に直列接続された複数の第3のダイオード素子、および

前記第2の入力端子と前記基準電位のラインとの間に接続された第4のダイオード素子を含み、

各第3のダイオード素子のしきい値電圧は前記負電源電圧の絶対値よりも低く、前記複数の第3のダイオード素子のしきい値電圧の和は前記負電源電圧の絶対値よりも高く設定されている、請求項1に記載の液晶表示回路の保護回路。

【請求項3】

前記液晶表示回路は、さらに、前記検査時および前記通常動作時に前記正電源電圧以下で前記負電源電圧以上の階調電圧を外部から受ける第3の入力端子を備え、

前記保護回路は、

さらに、前記第3の入力端子と前記基準電位のラインとの間に直列接続された複数の第5のダイオード素子、および

前記基準電位のラインと前記第3の入力端子との間に直列接続された複数の第6のダイオード素子を含み、

各第5のダイオード素子のしきい値電圧は前記正電源電圧よりも低く、前記複数の第5のダイオード素子のしきい値電圧の和は前記正電源電圧よりも高く設定され、

各第6のダイオード素子のしきい値電圧は前記負電源電圧の絶対値よりも低く、前記複数の第6のダイオード素子のしきい値電圧の和は前記負電源電圧の絶対値よりも高く設定されている、請求項2に記載の液晶表示回路の保護回路。

【請求項4】

検査時および通常動作時に負電源電圧を外部から受ける入力端子を備えた液晶表示回路において、前記入力端子に発生した静電気から前記液晶表示回路を保護する保護回路であって、

基準電位のラインと前記入力端子との間に直列接続された複数の第1のダイオード素子、および

前記入力端子と前記基準電位のラインとの間に接続された第2のダイオード素子を含み、

各第1のダイオード素子のしきい値電圧は前記負電源電圧の絶対値よりも低く、前記複数の第1のダイオード素子のしきい値電圧の和は前記負電源電圧の絶対値よりも高く設定されている、液晶表示回路の保護回路。

【請求項5】

検査時および通常動作時に正電源電圧以下で負電源電圧以上の階調電圧を外部から受ける入力端子を備えた液晶表示回路において、前記入力端子に発生した静電気から前記液晶表示回路を保護する保護回路であって、

前記入力端子と基準電位のラインとの間に直列接続された複数の第1のダイオード素子、および

前記基準電位のラインと前記入力端子との間に直列接続された複数の第2のダイオード素子を含み、

各第1のダイオード素子のしきい値電圧は前記正電源電圧よりも低く、前記複数の第1のダイオード素子のしきい値電圧の和は前記正電源電圧よりも高く設定され、

各第2のダイオード素子のしきい値電圧は前記負電源電圧の絶対値よりも低く、前記複数の第2のダイオード素子のしきい値電圧の和は前記負電源電圧の絶対値よりも高く設定されている、液晶表示回路の保護回路。

【請求項6】

各ダイオード素子は、そのドレインとゲートが接続された薄膜トランジスタである、請求項1から請求項5までのいずれかに記載の液晶表示回路の保護回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は液晶表示回路の保護回路に関し、特に、入力端子に発生した静電気から液晶表示回路を保護する保護回路に関する。

【0002】

【従来の技術】

10

20

30

40

50

従来、アクティブマトリックス型液晶パネルのＴＦＴ（薄膜トランジスタ）はアモルファスシリコンで形成されていたが、近年、ＴＦＴをポリシリコンで形成することが検討されている。従来は、走査線駆動回路、データ線駆動回路などは、結晶シリコンで形成されたＬＳＩで構成され、アモルファスシリコンで形成された液晶パネルとは別個に設けられていた。しかし、ポリシリコンの移動度はアモルファスシリコンの移動度よりも１００倍程度大きいので、液晶パネル、走査線駆動回路、データ線駆動回路などをポリシリコンで形成し、１つのＬＣＤ（liquid crystal display）モジュールにすることができる。

【０００３】

しかし、ポリシリコンＴＦＴはしきい値電圧、移動度などのＴＦＴ特性のばらつきが大きいので、ＬＣＤモジュールの消費電流のばらつきが大きくなる。このため、ＬＣＤモジュールの消費電流が規格値を満足しているか否かを精度よく検査することが極めて重要になる。

10

【０００４】

また、従来のアレイ検査では、各液晶セルに対応して設けられたキャパシタを充電した後に放電電流を検出し、検出結果に基づいてアレイが正常か否かを検査している。しかし、このアレイ検査を行なう前に、ＬＣＤモジュールの消費電流の検査を行ない、この検査で不良となれば従来のアレイ検査を行なわないこととすれば、検査時間を大幅に短縮することができる。この意味でも、ＬＣＤモジュールの消費電流を精度よく検出することが重要になる。

【０００５】

20

さらに、ポリシリコンＴＦＴのゲート酸化膜はアモルファスシリコンＴＦＴのゲート酸化膜よりも薄いので、静電気によるゲート酸化膜の破壊が起こりやすくなる。アレイ製造工程における静電気によるＴＦＴの破壊を防止する方法としては、端子間を短絡する方法がある。

【０００６】

また、静電気によるＴＦＴの破壊を防止するとともに、アレイ検査において端子に電圧を印加することを可能とする方法としては、各端子と導体パターンの間に抵抗素子を接続する方法、および各端子と導体パターンの間に２つのダイオードを互いに逆向きにして並列接続する方法がある（たとえば特許文献１参照）。

【０００７】

30

【特許文献１】

特開平１１－１１９２５７号公報

【０００８】

【発明が解決しようとする課題】

しかし、ＬＣＤモジュールの消費電流を精度よく測定するためには、抵抗素子またはダイオードの抵抗値を大きくする必要がある一方、抵抗素子またはダイオードの抵抗値を大きくすると静電気を流出させにくくなり、ＬＣＤモジュールの静電気に対する耐性が低くなってしまふ。

【０００９】

それゆえに、この発明の主たる目的は、液晶表示回路の消費電流の正確な測定を可能とし、かつ液晶表示回路を静電気から確実に保護することが可能な液晶表示回路の保護回路を提供することである。

40

【００１０】

【課題を解決するための手段】

この発明に係る液晶表示回路の保護回路は、検査時および通常動作時に正電源電圧を外部から受ける第１の入力端子を備えた液晶表示回路において、第１の入力端子に発生した静電気から液晶表示回路を保護する保護回路であって、第１の入力端子と基準電位のラインとの間に直列接続された複数の第１のダイオード素子と、基準電位のラインと第１の入力端子との間に接続された第２のダイオード素子とを含むものである。ここで、各第１のダイオード素子のしきい値電圧は正電源電圧よりも低く、複数の第１のダイオード素子の

50

しきい値電圧の和は正電源電圧よりも高く設定されている。

【 0 0 1 1 】

また、この発明に係る他の液晶表示回路の保護回路は、検査時および通常動作時に負電源電圧を外部から受ける入力端子を備えた液晶表示回路において、入力端子に発生した静電気から液晶表示回路を保護する保護回路であって、基準電位のラインと入力端子との間に直列接続された複数の第1のダイオード素子と、入力端子と基準電位のラインとの間に接続された第2のダイオード素子とを含むものである。ここで、各第1のダイオード素子のしきい値電圧は負電源電圧の絶対値よりも低く、複数の第1のダイオード素子のしきい値電圧の和は負電源電圧の絶対値よりも高く設定されている。

【 0 0 1 2 】

また、この発明に係るさらに他の液晶表示回路の保護回路は、検査時および通常動作時に正電源電圧以下で負電源電圧以上の階調電圧を外部から受ける入力端子を備えた液晶表示回路において、入力端子に発生した静電気から液晶表示回路を保護する保護回路であって、入力端子と基準電位のラインとの間に直列接続された複数の第1のダイオード素子と、基準電位のラインと入力端子との間に直列接続された複数の第2のダイオード素子とを含むものである。ここで、各第1のダイオード素子のしきい値電圧は正電源電圧よりも低く、複数の第1のダイオード素子のしきい値電圧の和は正電源電圧よりも高く設定され、各第2のダイオード素子のしきい値電圧は負電源電圧の絶対値よりも低く、複数の第2のダイオード素子のしきい値電圧の和は負電源電圧の絶対値よりも高く設定されている。

【 0 0 1 3 】

【発明の実施の形態】

図1は、この発明の一実施の形態によるカラー液晶表示装置の構成を示すブロック図である。図1において、このカラー液晶表示装置は、画素アレイ部1、垂直走査回路7および水平走査回路8を備え、たとえば携帯電話機に設けられる。

【 0 0 1 4 】

画素アレイ部1は、複数行複数列に配置された複数の液晶セル2と、それぞれ複数行に対応して設けられた複数の走査線4と、それぞれ複数行に対応して設けられた複数の共通電位線5と、それぞれ複数列に対応して設けられた複数のデータ線6とを含む。複数の共通電位線5は、互いに接続されている。

【 0 0 1 5 】

液晶セル2は、各行において3つずつ予めグループ化されている。各グループの3つの液晶セル2には、それぞれR、G、Bのカラーフィルタが設けられている。各グループの3つの液晶セル2は、1つの画素3を構成している。

【 0 0 1 6 】

各液晶セル2には、図2に示すように、液晶駆動回路10が設けられている。液晶駆動回路10は、N型TFT11およびキャパシタ12を含む。N型TFT11は、データ線6と液晶セル2の一方電極2aとの間に接続され、そのゲートは走査線4に接続される。キャパシタ12は、液晶セル2の一方電極2aと共通電位線5との間に接続される。共通電位線5には、共通電位VCOMが与えられる。液晶セル2の他方電極は、対向電極に接続される。対向電極には、一般には共通電位VCOMと同電位が与えられる。

【 0 0 1 7 】

図1に戻って、垂直走査回路7は、画像信号に従って、複数の走査線4を所定時間ずつ順次選択し、選択した走査線4を選択レベルの「H」レベルにする。走査線4が選択レベルの「H」レベルにされると、図2のN型TFT11が導通し、その走査線4に対応する各液晶セル2の一方電極2aとその液晶セル2に対応するデータ線6とが結合される。

【 0 0 1 8 】

水平走査回路8は、画像信号に従って、垂直走査回路7によって1本の走査線4が選択されている間に、各データ線6に階調電位VGを与えると同時に、共通電位線5に共通電位VCOMを与える。液晶セル2の光透過率は、その電極間電圧に応じて変化する。

【 0 0 1 9 】

10

20

30

40

50

垂直走査回路 7 および水平走査回路 8 によって画素アレイ部 1 の全液晶セル 2 が走査されると、画素アレイ部 1 に 1 つのカラー画像が表示される。

【 0 0 2 0 】

図 3 は、図 1 および図 2 に示したカラー液晶表示装置の検査方法を説明するための回路ブロック図である。図 3 において、この検査方法では、ガラス基板（図示せず）表面に、カラー液晶表示装置の組立部品である LCD モジュール 1 5 と、複数の保護回路 3 0 ~ 3 8 と、基準電位線 4 0 とが形成される。

【 0 0 2 1 】

LCD モジュール 1 5 は、四角形のモジュール領域内に形成された TFT アレイ 1 a、走査線駆動回路 1 6、データ線駆動回路 1 7、第 1 正電源端子 2 0、第 1 負電源端子 2 1、第 1 スタート端子 2 2、第 1 クロック端子 2 3、第 2 スタート端子 2 4、第 2 クロック端子 2 5、複数のデータ端子 2 6、第 2 の正電源端子 2 7、および第 2 負電源端子 2 8 を備える。

10

【 0 0 2 2 】

TFT アレイ 1 a は、ガラス基板上に形成された複数の走査線 4、複数のデータ線 6、複数の N 型 TFT 1 1、複数のキャパシタ 1 2、および液晶セル 2 の一方電極を含む。走査線 4 およびデータ線 6 の各交差部に、1 組の N 型 TFT 1 1、キャパシタ 1 2 および液晶セル 2 の一方電極が設けられる。液晶パネルは、TFT アレイ基板ともう 1 枚のガラス基板との間に液晶を充填したものである。もう 1 枚のガラス基板には、液晶セル 2 の一方電極に対向する対向電極と、カラーフィルタが設けられている。

20

【 0 0 2 3 】

走査線駆動回路 1 6 は、垂直走査回路 7 の一部を構成しており、端子 2 0、2 1 を介して与えられる第 1 正電源電圧 VP1 および第 1 負電源電圧 VN1 によって駆動され、端子 2 2、2 3 を介して与えられる第 1 スタート信号 ST1 および第 1 クロック信号 CLK1 に同期して動作し、複数の走査線 4 を 1 本ずつ順次選択し、選択した走査線を選択レベルの「H」レベルにする。

【 0 0 2 4 】

データ線駆動回路 1 7 は、水平走査回路 8 の一部を構成しており、端子 2 7、2 8 を介して与えられる第 2 正電源電圧 VP2 および第 2 負電源電圧 VN2 によって駆動され、端子 2 4、2 5 を介して与えられる第 2 スタート信号 ST2 および第 2 クロック信号 CLK2 に同期して動作し、1 本の走査線 4 が選択されている間に、複数のデータ端子 2 6 を介して与えられる複数の階調電位 VG を選択された走査線 4 に対応する複数の液晶セル 2 に書込む。

30

【 0 0 2 5 】

端子 2 0 ~ 2 5、2 7、2 8 および複数のデータ端子 2 6 は、四角形のモジュール領域の一辺に沿って所定のピッチで配置される。端子 2 0 ~ 2 8 の各々は、検査時はプローブを介して検査装置に接続され、検査後は FPC (flexible printed circuit board) に接続される。

【 0 0 2 6 】

複数の保護回路 3 0 ~ 3 8 は、モジュール領域外に形成され、それぞれ端子 2 0 ~ 2 8 に対応して設けられる。保護回路 3 0 ~ 3 8 の各々は、対応の端子と基準電位線 4 0 との間に接続され、対応の端子に発生した静電気を基準電位線 4 0 流出させて LCD モジュール 1 5 を保護する。基準電位線 4 0 は基準電位用端子（たとえば接地電位 GND 端子）に接続され、基準電位線 4 0 には基準電位 VR（たとえば接地電位 GND）が与えられる。

40

【 0 0 2 7 】

図 4 (a) は、保護回路 3 0 の構成を示す回路図である。図 4 (a) において、保護回路 3 0 は、ノード N41 と N42 の間に直列接続された 4 つのダイオード 4 1 と、ノード N42 と N41 の間に接続されたダイオード 4 2 とを含む。ノード N41 は第 1 正電源端子 2 0 に接続され、ノード N42 は基準電位線 4 0 に接続される。

【 0 0 2 8 】

50

ダイオード 4 1 , 4 2 は、図 4 (b) に示すように、N 型 T F T 4 3 , 4 4 で構成してもよいし、図 4 (c) に示すように、P 型 T F T 4 5 , 4 6 で構成してもよい。ゲートとドレインが接続された T F T は、ダイオードを構成する。ダイオード 4 1 , 4 2 の各々のしきい値電圧 V_{th} は 3 V に設定されている。

【 0 0 2 9 】

アレイ検査における電流チェック時は、第 1 電源電圧 V_{P1} すなわち 1 0 V が第 1 正電源端子 2 0 に印加される。このとき、ダイオード 4 1 , 4 2 は非導通状態に維持されるので、第 1 正電源端子 2 0 から L C D モジュール 1 5 に流れる電流を精度よく測定することができる。端子 2 0 の正の静電気が発生して端子 2 0 の電圧が 1 2 V 以上になった場合は、4 つのダイオード 4 1 が導通し、正の静電気は基準電位線 4 0 に流出される。また、端子 2 0 に負の静電気が発生して端子 2 0 の電圧が 3 V 以下になった場合は、ダイオード 4 2 が導通し、負の静電気が基準電位線 4 0 からの電流によって消去される。したがって、静電気によって L C D モジュール 1 5 が破壊されるのを防止することができる。保護回路 3 2 ~ 3 5 , 3 7 も、保護回路 3 0 と同じ構成である。電流チェック時には、端子 3 2 ~ 3 5 , 3 7 の各々に 1 0 V または 0 V が印加される。

10

【 0 0 3 0 】

図 5 (a) は、保護回路 3 1 の構成を示す回路図である。図 5 (a) において、保護回路 3 1 は、ノード N 5 1 と N 5 2 の間に接続されたダイオード 5 1 と、ノード N 5 2 と N 5 1 の間に直列接続された 2 つのダイオード 5 2 とを含む。ノード N 5 1 は第 1 負電源端子 2 1 に接続され、ノード N 5 2 は基準電位線 4 0 に接続される。

20

【 0 0 3 1 】

ダイオード 5 1 , 5 2 は、図 5 (b) に示すように、N 型 T F T 5 3 , 5 4 で構成してもよいし、図 5 (c) に示すように、P 型 T F T 5 5 , 5 6 で構成してもよい。ゲートとドレインが接続された T F T は、ダイオードを構成する。ダイオード 5 1 , 5 2 の各々のしきい値電圧 V_{th} は 3 V に設定されている。

【 0 0 3 2 】

アレイ検査における電流チェック時は、第 1 負電源電圧 V_{N1} すなわち - 5 V が第 1 負電源端子 2 1 に印加される。このとき、ダイオード 5 1 , 5 2 は非導通状態に維持されるので、第 1 負電源端子 2 1 から L C D モジュール 1 5 に流れる電流を精度よく測定することができる。端子 2 1 に負の静電気が発生して端子 2 1 の電圧が - 6 V 以下になった場合は、2 つのダイオード 5 2 が導通し、負の静電気が基準電位線 4 0 からの電流によって消去される。また、端子 2 1 に正の静電気が発生して端子 2 1 の電圧が 3 V 以上になった場合は、ダイオード 5 1 が導通し、正の静電気は基準電位線 4 0 に流出される。したがって、静電気によって L C D モジュール 1 5 が破壊されるのを防止することができる。保護回路 3 8 も保護回路 3 1 と同じ構成である。電流チェック時には、端子 2 8 にも - 5 V が印加される。

30

【 0 0 3 3 】

図 6 (a) は、保護回路 3 6 の構成を示す回路図である。図 6 (a) において、保護回路 3 6 は、ノード N 6 1 と N 6 2 の間に直列接続された 4 つのダイオード 6 1 と、ノード N 6 2 と N 6 1 の間に接続された 2 つのダイオード 6 2 とを含む。ノード N 6 1 はデータ端子 2 6 に接続され、ノード N 6 2 は基準電位線 4 0 に接続される。

40

【 0 0 3 4 】

ダイオード 6 1 , 6 2 は、図 6 (b) に示すように、N 型 T F T 6 3 , 6 4 で構成してもよいし、図 6 (c) に示すように、P 型 T F T 6 5 , 6 6 で構成してもよい。ゲートとドレインが接続された T F T は、ダイオードを構成する。ダイオード 6 1 , 6 2 の各々のしきい値電圧 V_{th} は 3 V に設定されている。

【 0 0 3 5 】

アレイ検査における電流チェック時は、階調電位 V_G の上限値である 1 0 V と下限値である - 5 V がデータ端子 2 0 に印加される。このとき、ダイオード 6 1 , 6 2 は非導通状態に維持されるので、データ端子 2 6 から L C D モジュール 1 5 に流れる電流を精度よく測

50

定することができる。端子 26 に正の静電気が発生して端子 26 の電圧が 12 V 以上になった場合は、4 つのダイオード 61 が導通し、正の静電気が基準電位線 40 に流出される。また、端子 26 に負の静電気が発生して端子 26 の電圧が 6 V 以下になった場合は、2 つのダイオード 62 が導通し、負の静電気は基準電位線 40 からの電流によって消去される。したがって、静電気によって LCD モジュール 15 が破壊されるのを防止することができる。

【0036】

図 3 に戻って、検査の終了後は、LCD モジュール 15 はガラス基板から切出される。このとき、端子 20 ~ 28 と保護回路 30 ~ 38 とが切離される。その後、TFT アレイ 1a の表面に液晶を介してもう 1 枚のガラス基板が搭載されて画素アレイ部 1 が構成される。また、端子 20 ~ 28 が FPC に接続されてカラー液晶表示装置が完成する。

10

【0037】

図 7 は、この実施の形態の変更例を示す回路ブロック図である。図 7 を参照して、この変更例では、ガラス基板表面のモジュール領域外に、さらにテスト回路 70、第 2 スタート端子 71、第 2 クロック端子 72、複数のデータ端子 73、第 2 電源端子 74、第 2 負電源端子 75、複数の保護回路 81 ~ 85、および基準電位線 90 が形成される。

【0038】

テスト回路 70 は、アレイ検査時において、端子 74、75 を介して与えられる第 2 正電源電圧 VP2 および第 2 負電源電圧 VN2 によって駆動され、端子 71、72 を介して与えられる第 2 スタート信号 ST2 および第 2 クロック信号 CLK2 に同期して動作し、複数のデータ端子 73 を介して与えられる階調電位 VG を選択された走査線 4 に対応する複数のキャパシタ 12 に与えて各キャパシタ 12 を充電する。そしてテスト回路 70 は、キャパシタ 12 の放電電流を検出し、その検出結果に基づいて各キャパシタ 12 が正常か否かを判定する。

20

【0039】

複数の保護回路 81 ~ 85 は、それぞれ端子 71 ~ 75 に対応して設けられる。保護回路 81 ~ 85 の各々は、対応の端子と基準電位線 90 との間に接続され、対応の端子に発生した静電気を基準電位線 90 に流出させてテスト回路 70 および LCD モジュール 15 を保護する。基準電位線 90 は基準電位用端子（たとえば接地電位 GND 端子）に接続され、基準電位線 90 には基準電位 VR（たとえば接地電位 GND）が与えられる。保護回路 81 ~ 85 は、それぞれ保護回路 34 ~ 38 と同じ構成である。したがって、テスト回路 70 の消費電流を精度よく検出することができる。

30

【0040】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【0041】

【発明の効果】

以上のように、この発明に係る液晶表示回路の保護回路は、検査時および通常動作時に正電源電圧を外部から受ける第 1 の入力端子を備えた液晶表示回路において、第 1 の入力端子に発生した静電気から液晶表示回路を保護する保護回路であって、第 1 の入力端子と基準電位のラインとの間に直列接続された複数の第 1 のダイオード素子と、基準電位のラインと第 1 の入力端子との間に接続された第 2 のダイオード素子とを含み、各第 1 のダイオード素子のしきい値電圧は正電源電圧よりも低く、複数の第 1 のダイオード素子のしきい値電圧の和は正電源電圧よりも高く設定されている。したがって、検査時に正電源電圧を第 1 の入力端子に印加した場合は、複数の第 1 のダイオード素子は導通しないので、液晶表示回路の消費電流を正確に測定することができる。また、正の静電気によって第 1 の入力端子の電圧が複数の第 1 のダイオード素子のしきい値電圧の和を超えた場合は、複数の第 1 のダイオード素子が導通するので、静電気から液晶表示回路を確実に保護すること

40

50

ができる。

【 0 0 4 2 】

また、この発明に係る他の液晶表示回路の保護回路は、検査時および通常動作時に負電源電圧を外部から受ける入力端子を備えた液晶表示回路において、入力端子に発生した静電気から液晶表示回路を保護する保護回路であって、基準電位のラインと入力端子との間に直列接続された複数の第1のダイオード素子と、入力端子と基準電位のラインとの間に接続された第2のダイオード素子とを含み、複数の第1のダイオード素子のしきい値電圧の和は、負電源電圧の絶対値よりも高く設定されている。したがって、検査時に負電源電圧を入力端子に印加した場合は、複数の第1のダイオード素子は導通しないので、液晶表示回路の消費電流を正確に測定することができる。また、負の静電気によって入力端子の電圧の絶対値が複数の第1のダイオード素子のしきい値電圧の和を超えた場合は、複数の第1のダイオード素子が導通するので、静電気から液晶表示回路を確実に保護することができる。

10

【 0 0 4 3 】

また、この発明に係るさらに他の液晶表示回路の保護回路は、検査時および通常動作時に正電源電圧以下で負電源電圧以上の階調電圧を外部から受ける入力端子を備えた液晶表示回路において、入力端子に発生した静電気から液晶表示回路を保護する保護回路であって、入力端子と基準電位のラインとの間に直列接続された複数の第1のダイオード素子と、基準電位のラインと入力端子との間に直列接続された複数の第2のダイオード素子とを含み、各第1のダイオード素子のしきい値電圧は正電源電圧よりも低く、複数の第1のダイオード素子のしきい値電圧の和は正電源電圧よりも高く設定され、各第2のダイオード素子のしきい値電圧は負電源電圧の絶対値よりも低く、複数の第2のダイオード素子のしきい値電圧の和は負電源電圧の絶対値よりも高く設定されている。したがって、検査時に正電源電圧以下で負電源電圧以上の階調電圧を入力端子に印加した場合は、複数の第1のダイオード素子および複数の第2のダイオード素子は導通しないので、液晶表示回路の消費電流を正確に測定することができる。また、正の静電気によって入力端子の電圧が複数の第1のダイオード素子のしきい値電圧の和を超えた場合、および負の静電気によって入力端子の電圧の絶対値が複数の第2のダイオード素子のしきい値電圧の和を超えた場合は、それぞれ複数の第1のダイオード素子および複数の第2のダイオード素子が導通するので、静電気から内部回路を確実に保護することができる。

20

30

【図面の簡単な説明】

【図1】 この発明の一実施の形態によるカラー液晶表示装置の全体構成を示すブロック図である。

【図2】 図1に示した各液晶セルに対応して設けられる液晶駆動回路の構成を示す回路図である。

【図3】 図1に示したカラー液晶表示装置の検査方法を説明するための回路ブロック図である。

【図4】 図3に示した保護回路30の構成を示す回路図である。

【図5】 図3に示した保護回路31の構成を示す回路図である。

【図6】 図3に示した保護回路36の構成を示す回路図である。

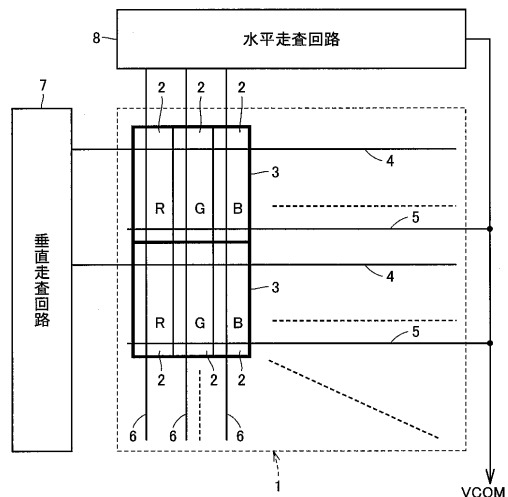
40

【図7】 この実施の形態の変更例を示す回路ブロック図である。

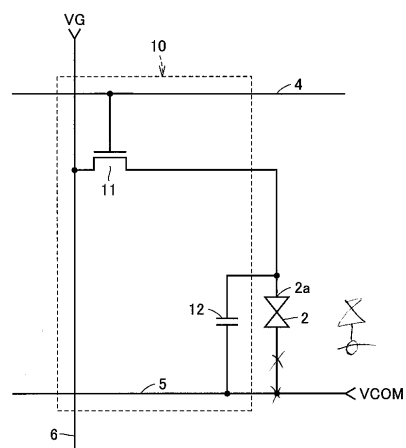
【符号の説明】

1 画素アレイ部、1a TFTアレイ、2 液晶セル、3 画素、4 走査線、5 共通電位線、6 データ線、7 垂直走査回路、8 水平走査回路、10 液晶駆動回路、11, 43, 44, 53, 54, 63, 64 N型TFT、12 キャパシタ、15 LCDモジュール、16 走査線駆動回路、17 データ線駆動回路、20~28, 71~75 端子、30~38, 81~85 保護回路、40, 90 基準電位線、41, 42, 51, 52, 61, 62 ダイオード、45, 46, 55, 56, 65, 66 P型TFT、70 テスト回路。

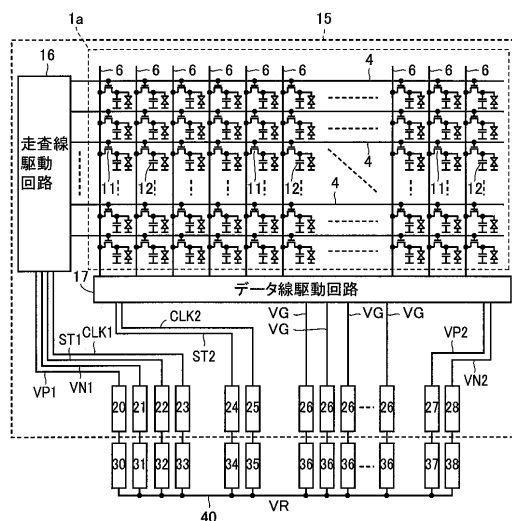
【図 1】



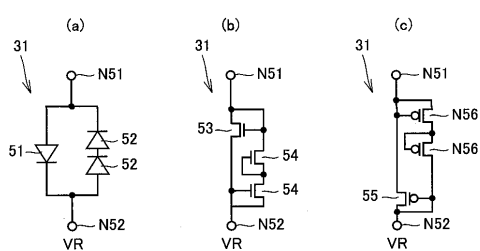
【図 2】



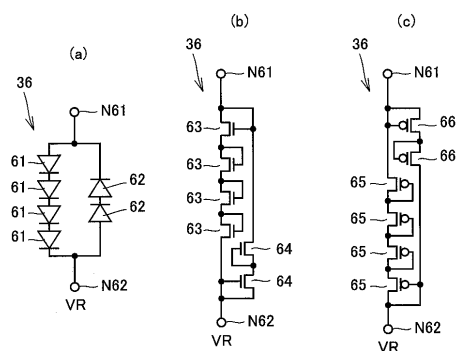
【図 3】



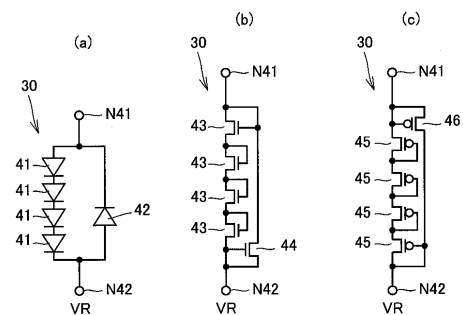
【図 5】



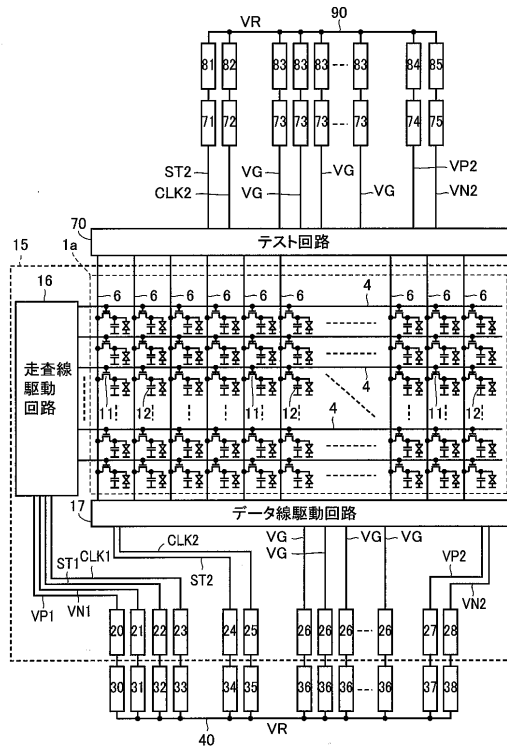
【図 6】



【図 4】



【図 7】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 29/78 (2006.01) H 0 1 L 29/78 6 2 3 A
H 0 1 L 29/78 6 2 4

(72)発明者 野尻 勲
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
(72)発明者 村井 博之
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

審査官 福田 知喜

(56)参考文献 特開平11-174970(JP,A)
特開平09-171167(JP,A)
特開平11-338376(JP,A)
特開平09-080471(JP,A)
特開2001-166334(JP,A)
特開2000-098338(JP,A)
特開平03-296725(JP,A)
特開平03-002838(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1345
G02F 1/1368
G09F 9/00
H01L 21/822
H01L 27/04
H01L 29/786

专利名称(译)	液晶显示电路的保护电路		
公开(公告)号	JP4188728B2	公开(公告)日	2008-11-26
申请号	JP2003061735	申请日	2003-03-07
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
当前申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	野尻勲 村井博之		
发明人	野尻 勲 村井 博之		
IPC分类号	G02F1/1345 G02F1/1368 G09F9/00 H01L21/822 H01L27/04 H01L29/786 G02F1/133 G02F1/1362 G09G3/00 H01L27/02		
CPC分类号	G09G3/006 G02F1/136204 H01L27/0255		
FI分类号	G02F1/1345 G02F1/1368 G09F9/00.302 G09F9/00.352 H01L27/04.H H01L29/78.623.A H01L29/78.624		
F-TERM分类号	2H092/GA61 2H092/GA64 2H092/JA01 2H092/JA24 2H092/JB79 2H092/NA14 2H092/NA17 2H092/NA30 2H192/AA24 2H192/DA12 2H192/EA43 2H192/FB02 2H192/GA15 2H192/HB04 2H192/HB13 5F038/BH03 5F038/BH05 5F038/BH07 5F038/BH13 5F038/EZ20 5F110/AA22 5F110/AA24 5F110/BB02 5F110/DD02 5F110/GG02 5F110/GG13 5F110/NN71 5F110/NN72 5F110/NN73 5G435/AA16 5G435/AA19 5G435/BB12 5G435/EE41 5G435/GG31 5G435/HH13 5G435/KK10		
代理人(译)	森田俊夫 堀井裕 酒井 将行		
审查员(译)	福田 知喜		
其他公开文献	JP2004271840A JP2004271840A5		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种半导体器件，用于精确测量消耗的电流并具有高抗静电能力。ŽSOLUTION：保护电路30是在LCD模块15的制造过程中保护LCD模块15免受在第一正电源端子20中产生的静电的电路，并且包括在第一节点N41和第一节点N41之间串联连接的四个二极管41。连接到第一正电源端子20和第二节点N42以接收参考电势VR和连接在第二节点N42和第一节点N41之间的二极管42。在第一正电源电压（10V）施加到第一正电源端子20的情况下，由于四个二极管41不导电，因此精确地测量了LCD模块15的消耗电流。Ž

【图 1】

