

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3987522号

(P3987522)

(45) 発行日 平成19年10月10日(2007.10.10)

(24) 登録日 平成19年7月20日(2007.7.20)

(51) Int.Cl.

F I

G O 2 F 1/1339 (2006.01)

G O 2 F 1/1339 5 0 0

請求項の数 2 (全 8 頁)

(21) 出願番号	特願2004-324362 (P2004-324362)	(73) 特許権者	000221339
(22) 出願日	平成16年11月8日(2004.11.8)		東芝電子エンジニアリング株式会社
(62) 分割の表示	特願平7-228968の分割		神奈川県横浜市磯子区新杉田町8番地
原出願日	平成7年9月6日(1995.9.6)	(73) 特許権者	302020207
(65) 公開番号	特開2005-70808 (P2005-70808A)		東芝松下ディスプレイテクノロジー株式会
(43) 公開日	平成17年3月17日(2005.3.17)		社
審査請求日	平成16年11月8日(2004.11.8)		東京都港区港南4-1-8
審判番号	不服2005-21768 (P2005-21768/J1)	(74) 代理人	100058479
審判請求日	平成17年11月10日(2005.11.10)		弁理士 鈴江 武彦
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100108855
			弁理士 蔵田 昌俊

最終頁に続く

(54) 【発明の名称】 液晶表示装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

第1の基板と第2の基板とに液晶が挟持され、前記第1の基板には、前記第1の基板と前記第2の基板との間隔を保つ複数の柱状スペーサーと、第1の透明電極とを備え、

前記第2の基板には、ゲート線、ゲート絶縁膜、信号線を含む薄膜トランジスタと、第2の透明電極とを備えた液晶表示装置の製造方法であって、

前記第2の基板の製造工程は、

前記ゲート線または信号線を形成する工程で、前記第2の透明電極が形成される表示領域と前記第1の基板および第2の基板を封止するシール材形成領域との間に互いに間隔を置いて並べて配置された前記柱状スペーサーと当たる領域にそれぞれ設けられた複数のダミーパターンを同時に形成することを特徴とする液晶表示装置の製造方法。

10

【請求項2】

第1の基板と第2の基板とに液晶が挟持され、前記第1の基板には、前記第1の基板と前記第2の基板との間隔を保つ複数の柱状スペーサーと、第1の透明電極とを備えた液晶表示装置であって、

前記第1の基板に前記柱状スペーサーを形成する工程と、

前記第2の基板に、ゲート線、ゲート絶縁膜、信号線を含む薄膜トランジスタを形成する工程と、

前記ゲート線または信号線を形成する工程で、前記第2の基板の前記第2の透明電極が形成される表示領域と前記第1の基板および前記第2の基板を封止するシール材形成領域

20

との間に互いに間隔を置いて並べて配置された前記柱状スペーサーが当たる領域にそれぞれ設けられた複数のダミーパターンを同時に形成する工程と、

前記第1の基板と前記第2の基板を貼り合わせる工程と、

前記貼り合わされた第1及び第2の基板を切り落とす工程と、を含む液晶表示装置の製造方法において、

前記柱状スペーサーを形成する工程で前記第1の基板の切り落とされる領域にも前記柱状スペーサーを形成し、前記ダミーパターンを形成する工程で、前記切り落とされる領域に形成された柱状スペーサーの当たる領域にもダミーパターンを形成することを特徴とする液晶表示装置の製造方法。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は液晶表示装置の製造方法に係り、詳しくは柱状スペーサー構造を持つ液晶表示装置の製造方法に関する。

【背景技術】

【0002】

現在、液晶表示装置は形成工程で2枚の基板を貼り合わせるときに、2枚の基板のうちの片側の基板にシール材を塗布し、他方の基板と重ね合わせ、プレス装置で圧力を掛けながらシール材を硬化させる手法がとられている（例えば、特許文献1参照）。このとき基板の外周部に強い圧力が掛かりやすいため、外周部の基板間隔が小さくなりやすく、セルギャップ不良に起因する表示不良の原因となることがあった。一方、セルギャップ不良対策として基板全面のスペーサー密度を高くすると、液晶層に真空泡が発生しやすくなるという問題があった。

20

【特許文献1】特開平7-64101号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

本発明は、上記問題点に鑑みなされたもので、セルギャップ不良による表示不良を低減し、歩留まりが高く表示性能の良い液晶表示装置の製造方法を提供することを目的とする。

30

【課題を解決するための手段】

【0004】

上記課題を解決するため、本発明の態様に係る液晶表示装置の製造方法は、第1の基板と第2の基板とに液晶が挟持され、前記第1の基板には、前記第1の基板と前記第2の基板との間隔を保つ複数の柱状スペーサーと、第1の透明電極とを備え、前記第2の基板には、ゲート線、ゲート絶縁膜、信号線を含む薄膜トランジスタと、第2の透明電極とを備えた液晶表示装置の製造方法であって、前記第2の基板の製造工程は、前記ゲート線または信号線を形成する工程で、前記第2の透明電極が形成される表示領域と前記第1の基板および第2の基板を封止するシール材形成領域との間に互いに隙間を置いて並べて配置された前記柱状スペーサーと当たる領域にそれぞれ設けられた複数のダミーパターンを同時に形成することを特徴としている。

40

【発明の効果】

【0005】

本発明によれば、貼り合わせ時に起因するセルギャップ不良による歩留まりの悪さを改善し、表示性能の良い液晶表示装置を安価に得ることができる液晶表示装置の製造方法を提供することができる。

【発明を実施するための最良の形態】

【0006】

（実施例1）以下に本発明の一実施例を図面を用いて詳細に説明する。図1は、本実施例の液晶表示装置の断面図であり、図2はアレイパターンを示す平面図であり、図3は薄

50

膜トランジスタ（T F T : T h i n F i l m T r a n s i s t o r）6部分の拡大断面図である。なお、図1は図2におけるA-A'での断面図である。まず、下側基板であるアレイ基板1と上側基板である対向基板2とが平行に配置され液晶3を挟持し、シール材4によって封着されている。

【0007】

まず、アレイ基板1は、厚さ1.1mmのガラス基板5にスイッチング素子としてT F T 6（図2、図3）が形成され、そのT F T 6に画素電極7が接続されている。そして最上層に配向膜8が形成されている。また、アレイ基板1には、後に対向基板2と貼り合わせたときに対向基板2に形成されている柱状スペーサー13の当たる部分に高さを合わせるためのダミーパターン25が形成されている。

10

【0008】

次に対向基板2は、厚さ1.1mmのガラス基板10上に黒色の遮光層11と遮光層11の間隙にR、G、Bの3色の着色層12（R）、12（G）、12（B）が形成されている。遮光層11は各画素間はマトリクス状に、外周部は幅広の帯状に形成されている。そして、外周部に配された遮光層11の内側を表示領域とし、外周部に配された遮光層11を含みそれより外側を表示外領域とする。表示外領域にはシール材4の外側をも含むこととする。さらに対向基板2には、柱状スペーサー13が表示領域と表示外領域とに作り込まれている。柱状スペーサー13は遮光層11上に形成されており表示外領域に形成されている柱状スペーサー13の本数の密度が表示領域に形成されている柱状スペーサーの本数の密度より高くなっている。さらに、対向基板2には全面に共通電極14が形成されており、そして最上層に配向膜15が形成されている。

20

【0009】

なお、本発明の第1の基板は本実施例中の対向基板2に対応し、同様に第2の基板はアレイ基板1に、第1の透明電極は共通電極14に、第2の透明電極は画素電極7に、それぞれ対応する。

【0010】

次に本実施例の液晶表示装置の製造工程を説明する。まず、対向基板2の製造工程を説明する。厚さ1.1mmのガラス基板10上に感光性の黒色樹脂をスピンナー等を用いて塗布し、約90℃で10分乾燥させた後、所定のパターン形状のフォトマスクを用いて露光した後、アルカリ性の溶液にて現像を行い、200℃で60分の焼成をして膜厚約2.0μmの遮光層11を形成する。

30

【0011】

次に、赤色の顔料を分散させた紫外線硬化型アクリル樹脂をスピンナーにて塗布し、赤を着色したい部分と柱状スペーサー13を形成したい部分とに紫外線が照射されるようなフォトマスクを介して紫外線を照射し、例えばKOHの1%水溶液で約10秒間現像し、赤の着色層12（R）と3層構造の柱状スペーサー13の一層を形成する。ここで、後に基板の外周部は切り落とされることになるがその切り落とされる領域にも柱状スペーサー13を形成しておく。（図4参照）こうすることにより、貼り合わせ時にセルギャップ不良を起こりにくくなるという効果がある。同様に緑、青についても着色したい部分と柱状スペーサー13を形成したい部分に着色層12（G）、12（B）を繰り返し形成し、それぞれ230℃で60分焼成する。このようにして着色層12（R）、12（G）、12（B）と柱状スペーサー13を形成する。このとき赤、緑、青の着色層12（R）、12（G）、12（B）の膜厚はそれぞれ1.5μmとし、柱状スペーサーの柱の直径は12（R）が10μm、12（G）が13μm、12（B）が16μmで上層ほど太くした。このようにすることによって柱状スペーサー13が逆テーパ状になり、後に共通電極14を基板全面に被覆したときに柱状スペーサー13の側面に共通電極14が付きにくくなるので、電氣的にアレイ基板1と導通する可能性が非常に小さくなる。そして、表示領域は1mm²あたり約30個、表示外領域は1mm²あたり約60個の柱状スペーサーを形成した。このとき柱状スペーサーは13遮光層11の上に形成され、さらに、表示領域に形成された柱状スペーサー13はアレイ基板1と貼り合わせたときにゲート線20、また

40

50

は信号線 30 の上にくるように配置されており、表示外領域は高さを合わせるためにダミーパターン 25 の上にくるように配置されている。本実施例での柱状スペーサー 13 は、表示領域はゲート絶縁膜 21 と信号線 30 の上に、表示外領域はゲート線 20 とゲート絶縁膜 21 のダミーパターンの上 25 に載っている。さらに、後のラビング処理で柱状スペーサー 13 が障害になってラビングの陰の領域ができてしまうので、その陰の部分が遮光層 11 の領域内でおさまり、表示に影響を及ぼさない位置にくるように柱状スペーサー 13 の配置を考慮する必要もある。

【0012】

本実施例のように着色層 12 と同時に柱状スペーサー 13 を形成すれば、スペーサーを形成する工程を 1 つ減らすことができるが、着色層と同時に形成しなくても、着色層を形成した後に顔料の入っていない樹脂を用いて別に形成してもかまわない。

10

【0013】

その後、共通電極 14 として ITO (Indium Tin Oxide) 膜をスパッタ法にて 1500 オングストロームの厚さに形成する。この上に、例えばポリイミドを形成しラビング処理を行って配向膜 15 を形成し、対向基板 2 が完成する。

【0014】

次にアレイ基板 1 の製造方法は、厚さ 1.1 mm のガラス基板 5 上に成膜とパターニングを繰り返して TFT を形成する。図 3 に示すように MoW (モリブデン・タングステン)、あるいは MoTa (モリブデン・タンタル) 等から成るゲート線 20、図示しない補助容量線、及び補助容量線と一体のトランスファ用の引き出し電極を形成し、そのうえに SiO_x をプラズマ CVD 法により、4000 オングストロームの厚さに堆積し、ゲート絶縁膜 21 を形成する。ここで、後に対向基板 2 と貼り合わせたときに対向基板 2 に形成されている柱状スペーサー 13 が当たる位置に、高さ合わせのためにゲート線 20 とゲート絶縁膜 21 とでダミーパターン 25 を形成しておく。このダミーパターン 25 はゲート絶縁膜 21 と信号線 30 によって形成してもかまわない。

20

【0015】

その上に、a-Si (アモルファスシリコン) から成る半導体層 22 をプラズマ CVD 法により形成し所定の形状にパターニングする。さらに、場合によっては図示しない n⁺a-Si オーミックコンタクト層を介して、Mo/Al/Mo から成る電極を形成し、所望の形状にパターニングすることによってソース電極 23、ドレイン電極 24 を形成する。

30

【0016】

次に、透明電極である ITO をソース電極 23 に接触させるようにパターニングして画素電極 7 を形成する。最後に、ポリイミド等を形成し、ラビング処理を行うことにより配向膜 8 を形成する。

【0017】

この後、対向基板 2 の配向膜 15 の周辺に沿って注入口の部分以外にシール材 4 を印刷する。次にアレイ基板 1 の配向膜 8 と、対向基板 2 の配向膜 15 がそれぞれ対向し、かつラビング方向が 90° の角度をなすように重ね合わせ、加熱することでシール材 4 を硬化させ、貼り合わせる。

40

【0018】

次に、真空中に空セルを置き、注入口に液晶材料を浸した状態で徐々に真空状態から大気圧に戻すことによって液晶 3 を注入することができる。そして、基板外周部を切り落として本実施例における所望の液晶表示装置が得られる。

【0019】

なお、本実施例は TFT アレイ基板を用いたアクティブマトリクス型液晶表示装置であり、対向基板側に遮光層が形成された構造であるが、本発明は遮光層がアレイ基板上に形成された構造の液晶表示装置にも適用できる。この場合、柱状スペーサーが形成される基板と、遮光層が形成される基板とが異なることもある。

【0020】

50

また、T F Tの構造は本実施例のように逆スタガ型のみに限るものでなく、さらには上下基板にストライプ状の電極を備えたシンプルマトリクス型液晶表示装置にも適用可能である。

【0021】

このように、本実施例は多くの変更及び修正をつけ加えられることは勿論である。

【0022】

(実施例2) 本実施例は、図5に示すように、実施例1における対向基板2の表示外領域を表示領域に近い側の領域(D1)と表示領域から遠い側の領域(D2)との2つの領域に分割し、柱状スペーサーの本数の密度を、表示領域は 1mm^2 に約30個、D1は 1mm^2 に約45個、D2は 1mm^2 に約60個とした。

10

【0023】

なお、上記のD1、D2のように領域を明確に分けることなく、表示領域から離れていくに従い、徐々に密度を高くしていてもかまわない。他の構成等は実施例1と同様である。

【0024】

本実施例によれば、柱状スペーサー13の密度を高くすることで発生し易くなる真空泡を、表示領域の近くに発生させることを防止でき、かつセルギャップ不良をも低減することができる。

【0025】

(実施例3) 本実施例は図6に示すように、表示領域と表示外領域とで柱状スペーサー13の体積を変える構造である。液晶表示装置の場合2枚の基板がほぼ平行に配置されているので、柱状スペーサーの体積を変えることが柱状スペーサーの太さを変えることとほぼ同義であるといえる。ただし、柱状スペーサーがテーパ状であったり、太さが途中で変化している柱状スペーサーの場合はこの限りではない。

20

【0026】

本実施例は、表示領域には、柱状スペーサー13を形成する12(R)の直径を約 $10\mu\text{m}$ 、12(G)の直径を約 $13\mu\text{m}$ 、12(B)の直径を約 $16\mu\text{m}$ の太さとし、表示外領域には12(R)の直径を約 $20\mu\text{m}$ 、12(G)の直径を約 $26\mu\text{m}$ 、12(B)の直径を約 $32\mu\text{m}$ の太さで形成した柱状スペーサー13を形成した。

【0027】

30

他の構成等は実施例1と同様である(実施例4) 本実施例は図7に示すように、表示外領域を表示領域に近い側の領域D3と表示領域から遠い側の領域D4とに分割し、表示領域には、柱状スペーサー13を形成する12(R)の直径を約 $10\mu\text{m}$ 、12(G)の直径を約 $13\mu\text{m}$ 、12(B)の直径を約 $16\mu\text{m}$ の太さとし、表示外領域のD3には12(R)の直径を約 $15\mu\text{m}$ 、12(G)の直径を約 $20\mu\text{m}$ 、12(B)の直径を約 $24\mu\text{m}$ の太さで形成した柱状スペーサー13を形成し、表示外領域のD4には12(R)の直径を約 $20\mu\text{m}$ 、12(G)の直径を約 $26\mu\text{m}$ 、12(B)の直径を約 $32\mu\text{m}$ の太さで形成した柱状スペーサー13を形成した。

【0028】

なお、上記のD3、D4のように明確に領域を分割せずに表示領域から遠くにいくに従い徐々に柱状スペーサーの直径を大きくしていてもかまわない。(図8参照) 他の構成等は実施例1と同様である。各実施例とも実施例1と同様に、遮光層がアレイ基板上に形成された構造等をはじめ、さまざまな変形が可能なことは言うまでもない。

40

【図面の簡単な説明】

【0029】

【図1】 本発明の実施例1における液晶表示装置の断面図である。

【図2】 本発明の一実施例における液晶表示装置のアレイパターンを示す平面図である。

【図3】 本発明の一実施例における液晶表示装置の薄膜トランジスタの構造を示す拡大断面図である。

【図4】 本発明の一実施例における液晶表示装置の断面図であり、基板外週部の切り落と

50

される領域に形成された柱状スペーサー、及びダミーパターンを示す図である。

【図 5】 本発明の実施例 2 における液晶表示装置の断面図である。

【図 6】 本発明の実施例 3 における液晶表示装置の断面図である。

【図 7】 本発明の実施例 4 における液晶表示装置の断面図である。

【図 8】 本発明の実施例 4 の変形例における液晶表示装置の断面図である。

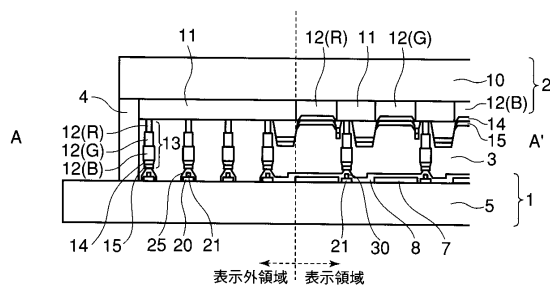
【符号の説明】

【0030】

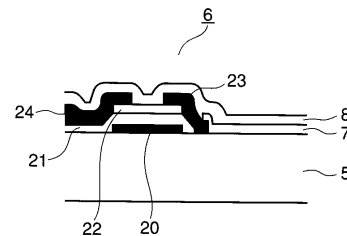
1…アレイ基板、2…対向基板、3…液晶、4…シール材、5, 10…ガラス基板、6…薄膜トランジスタ、7…画素電極、8, 15…配向膜、11…遮光層、12(R), 12(G), 12(B)…着色層、13…柱状スペーサー、14…共通電極、20…ゲート線、21…ゲート絶縁膜、25…ダミーパターン、30…信号線。

10

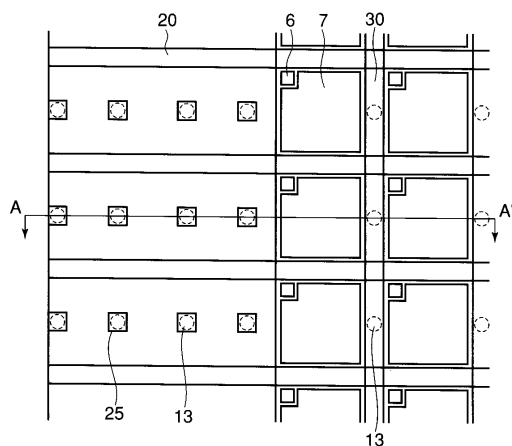
【図 1】



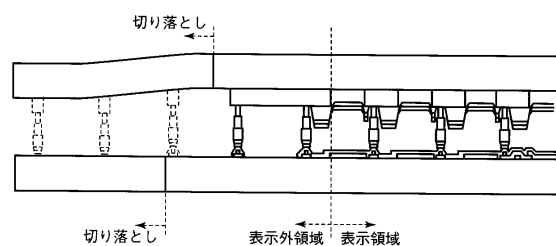
【図 3】



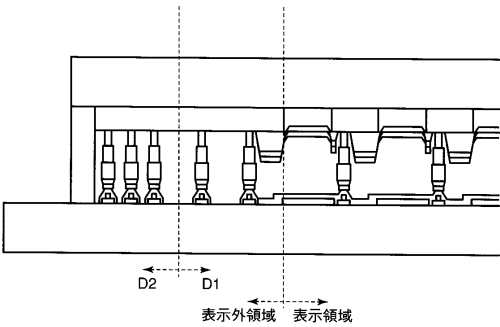
【図 2】



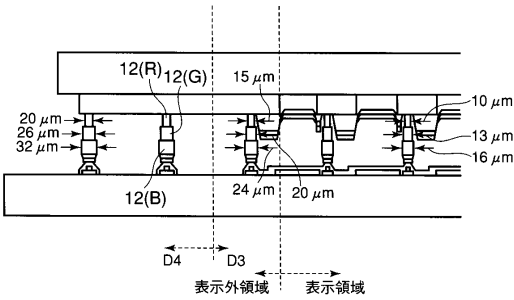
【図 4】



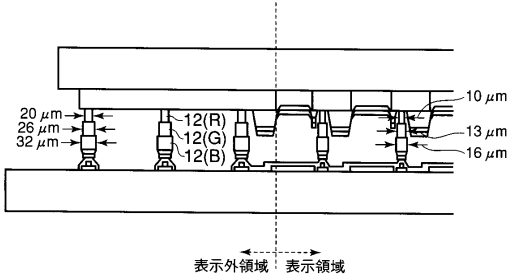
【図 5】



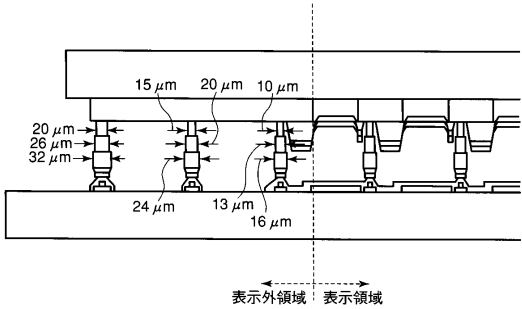
【図 7】



【図 6】



【図 8】



フロントページの続き

- (74)代理人 100075672
弁理士 峰 隆司
- (74)代理人 100109830
弁理士 福原 淑弘
- (74)代理人 100084618
弁理士 村松 貞男
- (74)代理人 100092196
弁理士 橋本 良郎
- (72)発明者 宮崎 大輔
神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内
- (72)発明者 長谷川 誠
神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内
- (72)発明者 倉内 昭一
神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内
- (72)発明者 緑川 輝行
神奈川県川崎市川崎区日進町7番地1 東芝電子エンジニアリング株式会社内

合議体

審判長 向後 晋一
審判官 吉田 禎治
審判官 里村 利光

- (56)参考文献 特開平6-18903 (JP, A)
特開平6-230349 (JP, A)
特開平3-59522 (JP, A)
特開昭64-9424 (JP, A)
特開平6-67183 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
G02F1/1339,500

专利名称(译)	液晶显示装置的制造方法		
公开(公告)号	JP3987522B2	公开(公告)日	2007-10-10
申请号	JP2004324362	申请日	2004-11-08
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	东芝电子工程有限公司 东芝公司		
当前申请(专利权)人(译)	东芝电子工程有限公司 东芝松下显示技术有限公司		
[标]发明人	宫崎大輔 長谷川誠 倉内昭一 緑川輝行		
发明人	宫崎 大輔 長谷川 誠 倉内 昭一 緑川 輝行		
IPC分类号	G02F1/1339		
FI分类号	G02F1/1339.500		
F-TERM分类号	2H089/LA09 2H089/LA16 2H089/LA19 2H089/LA20 2H089/MA07X 2H089/NA14 2H089/QA14 2H089/TA01 2H089/TA02 2H089/TA04 2H089/TA09 2H189/CA18 2H189/DA07 2H189/DA12 2H189/DA19 2H189/DA22 2H189/DA32 2H189/DA33 2H189/DA35 2H189/DA43 2H189/DA45 2H189/DA48 2H189/DA49 2H189/EA04X 2H189/EA06X 2H189/FA16 2H189/FA28 2H189/FA31 2H189/HA12 2H189/HA14 2H189/LA14 2H189/LA15		
代理人(译)	河野 哲 中村 诚		
其他公开文献	JP2005070808A		
外部链接	Espacenet		

摘要(译)

要解决的问题：改善由于液晶显示器的单元间隙缺陷引起的显示缺陷。
 解决方案：即使在显示区域外的区域中也形成柱状间隔物13，其中柱状间隔物13的数量变得更大。此外，柱状隔离物13在显示区域外部的区域中做得更厚。因此，当阵列基板1和对向基板2层叠在一起以防止显示缺陷时，即使当对基板的周边施加强压时，单元间隙也保持正常。 ǃ

【 图 2 】

