

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

**特許第3803640号
(P3803640)**

(45) 発行日 平成18年8月2日(2006.8.2)

(24) 登録日 平成18年5月12日(2006.5.12)

(51) Int.Cl. F I
GO2F 1/1368 (2006.01) GO2F 1/1368
GO2F 1/1345 (2006.01) GO2F 1/1345

請求項の数 1 (全 7 頁)

(21) 出願番号	特願2003-3350 (P2003-3350)	(73) 特許権者	000002369
(22) 出願日	平成15年1月9日(2003.1.9)		セイコーエプソン株式会社
(62) 分割の表示	特願平5-79865の分割		東京都新宿区西新宿2丁目4番1号
原出願日	平成5年4月6日(1993.4.6)	(74) 代理人	100110179
(65) 公開番号	特開2003-186051 (P2003-186051A)		弁理士 光田 敦
(43) 公開日	平成15年7月3日(2003.7.3)	(72) 発明者	赤沼 英幸
審査請求日	平成15年1月9日(2003.1.9)		長野県諏訪市大和3丁目3番5号セイコーエプソン株式会社内
審判番号	不服2003-25224 (P2003-25224/J1)		
審判請求日	平成15年12月26日(2003.12.26)		
		合議体	
		審判長	向後 晋一
		審判官	平井 良憲
		審判官	吉野 三寛

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

一対の基板間のシール部の内側に挟持された液晶と、
 前記一対の基板のうち一方の基板に、表示領域に形成される画素トランジスタと、
 前記画素トランジスタに接続された配線と、
 前記画素トランジスタに接続された配線上に形成された有機絶縁膜を介して設けられた画素電極と、
 前記シール部の内側でかつ前記表示領域の外側に、前記表示領域の辺に対応して設けられた複数のドライバ回路と、
前記ドライバ回路を構成するトランジスタと、
前記画素トランジスタに接続された配線と同一層に設けられ、前記ドライバ回路を構成するトランジスタに接続され前記画素トランジスタ側に延在する配線を有し、
前記有機絶縁膜は、前記ドライバ回路を構成するトランジスタ、前記ドライバ回路を構成するトランジスタに接続された配線、及び前記シール部には配置されていないことを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は2枚の基板間に封入された液晶を用いて表示を行う、ドライバ回路一体形成のアクティブマトリクス型液晶表示装置の構造に関する。

【 0 0 0 2 】

【従来の技術】

従来のドライバー回路内蔵アクティブマトリクス型液晶表示装置（以下、単に液晶表示装置とする）の一例を図1を用いて説明する。図1（a）は従来の液晶表示装置の概略の外観図であり、図1（b）は図1（a）のA-Aにおける縦断面図、図1（c）は図1（a）のB-B縦断面図である。素子基板101上には表示領域102、走査線及び信号線のドライバー回路103及び104、外部接続端子105が形成され、対向基板106がシール107で素子基板101に接合され、素子基板101と対向基板106の間に液晶108が封入されている。対向基板106上には共通電極109が設けられ、この共通電極109は素子基板101上のコモン端子110に導通剤111で接続されている。また、対向基板106上には遮光層112が設けられている。素子基板101の表示領域102には、画素駆動トランジスタ113が設けられ、画素電極114が画素駆動トランジスタ113に接続されている。画素駆動トランジスタ113及びドライバー回路103（104）のゲート電極と走査線を含む第1の配線層115は層間絶縁膜116で第2の配線層117と隔てられ、必要な箇所で第2の配線層117と接続されている。第2の配線層117は表示領域の信号線を含み、画素電極114と同層に設けられている。第2の配線層117の上層は液晶保護絶縁膜118で第2の配線層117の信号が液晶に直接漏れるのを防ぐために設けられる。液晶保護絶縁膜118は画素電極114上は通常取り除いておく。素子基板101上と対向基板106上には更に配向膜119がある。

10

【 0 0 0 3 】

図1の液晶表示装置では画素電極114と信号線（第2の配線層117）が同層にあり、短絡を避けるため有る程度の間隔を確保する必要がある、その間隔の部分は表示に寄与しない。これは液晶表示装置の高開口率化や高精細化の妨げとなる。この問題を解決するため、信号線上に更に層間絶縁膜を設け、この上層に画素電極を設ける事で画素電極と信号線を絶縁し、画素電極と信号線の距離を小さくする、あるいは信号線と画素電極を重ねるといった方法がとられる場合がある。上記の信号線上の層間絶縁膜はSiO₂あるいはポリイミド等の有機薄膜が用いられる。信号線上の層間絶縁膜は、その形成方法の簡便さ、誘電率の小ささ（信号線と画素電極の結合容量を小さくするため）、ストレスが小さい事による厚膜化の容易さ（誘電率と同じ理由による）、さらには膜表面の平坦性をSiO₂よりも良くしやすいので表示品質が良い等の観点からポリイミドを用いるのが有利である。

20

30

【 0 0 0 4 】

【発明が解決しようとする課題】

図1のような従来の液晶表示装置では、ドライバー回路がシールよりも外側にあるため装置自体が大きくなってしまい、また、素子基板と対向基板の接合後の製造途上における取扱い中にドライバー回路を傷つけ易く故障を招き易いという問題があった。また、ドライバー回路がシールよりも外側にあるため、シールを横切る配線（信号線と走査線）が多く、ドライバー回路から表示領域につながる配線とシールの界面を通じて水分が液晶中に浸入し、液晶を劣化させるという問題があった。

【 0 0 0 5 】

【課題を解決するための手段】

本発明は上記課題を解決するために、一对の基板間のシール部の内側に挟持された液晶と、前記一对の基板のうち一方の基板に、表示領域に形成される画素トランジスタと、前記画素トランジスタに接続された配線と、前記画素トランジスタに接続された配線上に形成された有機絶縁膜を介して設けられた画素電極と、前記シール部の内側でかつ前記表示領域の外側に、前記表示領域の辺に対応して設けられた複数のドライバ回路と、前記ドライバ回路を構成するトランジスタと、前記画素トランジスタに接続された配線と同一層に設けられ、前記ドライバ回路を構成するトランジスタに接続され前記画素トランジスタ側に延在する配線を有し、前記有機絶縁膜は、前記ドライバ回路を構成するトランジスタ、前記ドライバ回路を構成するトランジスタに接続された配線、及び前記シール部には配置

40

50

されていないことを特徴とする液晶表示装置を提供する。

【0006】

【発明の実施の形態】

本発明のドライバー回路内蔵アクティブマトリクス型液晶表示装置とその製造工程について実施例に基づき詳しく説明する。

【0007】

図2に本実施例の液晶表示装置の構造を示す。図2(a)は本実施例の液晶表示装置の平面図であり、図2(b)、図2(c)はそれぞれ図2(a)のA-A、B-Bにおける縦断面図である。透明な素子基板201上には表示領域202、ドライバー回路203、外部接続端子204、コモン端子205およびこれらを接続する配線等が形成されており、
シール206によって素子基板201と対向基板207が接合され、両基板間に液晶208が封入されている。ドライバー回路203はシール206と表示領域202の間に設けてある。こうすることでドライバー回路203が表示領域202より外側にある場合に比べ液晶表示装置を小型にできる。表示領域202には画素駆動トランジスタ209、画素電極210、画素駆動トランジスタ209及びドライバー回路203のゲート電極と共に第1の配線層211に含まれる走査線、第2の配線層212に含まれる信号線が形成され、第1の配線層211と第2の配線層212は第1の層間絶縁膜213で、また、第2の配線層212と画素電極210は第2の層間絶縁膜214で絶縁されている。第2の層間絶縁膜214は、ドライバー回路203上とシール206の下の部分を取り除いておく。
これは、主にポリイミドが用いられる第2の層間絶縁膜214がドライバー回路203の配線の電界によって恒常的な分極を起こし、長期的には大きな面積に及んで液晶の配向を乱すことによる表示品質の劣化を防ぐことが目的であると共に、ポリイミドを通じて水分や不純物が液晶中に浸入するのをふせぐ。素子基板201上には、さらに液晶を配向するための配向膜215が形成されている。コモン端子205と対向基板207上の共通電極216は導通剤217で電氣的に接続され共通電極216の電位が制御される。対向基板207上には共通電極216の他に配向膜215と必要に応じて遮光膜218及びカラーフィルターが予め形成されている。(本実施例ではカラーフィルターは省略してある。)対向基板207上の共通電極216は、シール206と重なる部分とドライバー回路203に対向する部分を取り除いておく。こうすることで素子基板201上のコモン端子205以外の配線と共通電極216が、シール206中やドライバー回路203上のごみ等により短絡することを防ぐ。

【0008】

次に、本実施例の液晶表示装置の製造工程を図3を用いて説明する。図3は本実施例の液晶表示装置の構造を説明した図2(b)に相当する部分の縦断面で製造工程を説明する図である。

【0009】

まず、素子基板301上に画素駆動トランジスタ302、ドライバー回路303を形成する。走査線及び画素駆動トランジスタ302とドライバー回路303のゲート電極を含む第1の配線層304、第1の層間絶縁膜305、信号線を含む第2の配線層306をこの時形成する(図3(a))。本実施例では画素トランジスタ302とドライバー回路303は多結晶シリコン薄膜トランジスタで構成される。第1の配線層304には多結晶シリコンを用いるが、金属シリサイドあるいは金属を用いても良く、第1の層間絶縁膜305はシリコン酸化膜(SiO_2)かシリコン窒化膜(Si_3N_4)、あるいはそれらの多層膜である。第2の配線層306には通常アルミニウム(Al)合金(銅とシリコンを含む)を用いる。

【0010】

次に、素子基板301上に第2の層間絶縁膜307を形成し、その上に画素電極308を形成し、画素駆動トランジスタ302に第2の層間絶縁膜307に開けたコンタクト孔を通じて接続する。さらに配向膜309を形成する(図3(b))。図3(b)の工程をより詳しく説明すると、本実施例では第2の層間絶縁膜307(ここではポリイミドである

10

20

30

40

50

）をスピンコートで塗布成膜した後、画素電極 308 と画素トランジスタ 302 とを接続するコンタクト孔をフォトリソグラフ法で形成するが、この時第 2 の配線層 306 が露出しない様にする。即ちドライバー回路 303 の上やシールの下になる部分にはこの時点ではまだ第 2 の層間絶縁膜 307 が残っている。次に画素電極 308 を形成し、その後ドライバー回路 303 の上とシールの下になる部分の第 2 の層間絶縁膜 307 を取り除く。これは画素電極 308 に酸化インジウムスズ（ITO）を用い、そのエッチング成形に王水系のエッチング剤（硝酸と塩酸を含む水溶液）を用いる場合、第 2 の配線層 306 即ち A1 が露出していると ITO のエッチング剤に A1 が侵されるためである。ITO（即ち画素電極 308）を例えば水素やメタンを含むプラズマ中でエッチング成形する場合には第 2 の配線層 306 は露出していてもかまわないので、第 2 の層間絶縁膜 307 成形工程を 1 回にすることもできる。第 2 の層間絶縁膜 307 はここではポリイミド薄膜であるが、他の樹脂薄膜でも比較的耐熱性が高く、透明であれば用いる事が出来る。また、第 2 の層間絶縁膜 307 はポリイミドと SiO_2 あるいは Si_3N_4 との多層膜でも良い。この場合にはドライバー回路 303 上及びシール下となる第 2 の層間絶縁膜 307 のうち必ず取り除く必要のあるのはポリイミドで他は残しても取り去っても良い。また配向膜 309 もポリイミド薄膜であり、形成は印刷技術（フレキソ印刷等）を用いて行い、液晶を配向するために必要な部分にのみ形成する。配向膜 309 の形成はスピンコート法で行うこともある。

【0011】

配向膜 309 を形成した素子基板 301 はシール 310 で対向基板 311 と接合し、液晶 312 を封入する（図 3（c））。さらに外部回路を外部接続端子に接続して液晶表示装置を完成する。

【0012】

【発明の効果】

以上の構成からなる本発明によると、次のような効果が生じる。

（１）素子基板上のドライバー回路がシールより表示領域側にあるためドライバー回路から画素領域に延びる延べ数百本に及ぶ信号線や走査線がシールを横切ることがなく、シールを横切る配線を外部接続端子からドライバー回路につながる電源線、クロック線、ビデオ信号線など高々数十本と従来比べ格段に少なくできるので、シールを横切る配線とシール界面から浸入する水分を格段に少なくでき、信頼性が高い。

（２）ドライバー回路がシールの内側にあるのでドライバー回路がシールの外にある場合に比べて装置を小型にできる効果があり、また素子基板と対向基板を接合した後の取扱いでドライバー回路を傷つけるようなこともない。

（３）第 2 の配線層と画素電極は第 2 の層間絶縁膜で絶縁されており、この第 2 の層間絶縁膜は、ドライバー回路上とシールの下の部分を取り除いておくことにより、主にポリイミドが用いられる第 2 の層間絶縁膜がドライバー回路の配線の電界によって恒常的な分極を起こし、長期的には大きな面積に及んで液晶の配向を乱すことによる表示品質の劣化を防ぐことができる。

【図面の簡単な説明】

【図 1】従来のドライバー回路内蔵のアクティブマトリクス型液晶表示装置の構造図。

【図 2】本発明のドライバー回路内蔵のアクティブマトリクス型液晶表示装置の構造図。

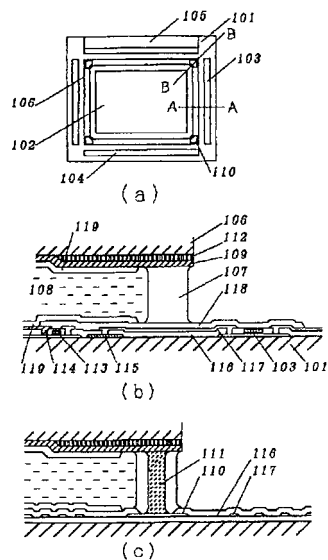
【図 3】本発明のドライバー回路内蔵のアクティブマトリクス型液晶表示装置の製造方法を説明する工程図。

【符号の説明】

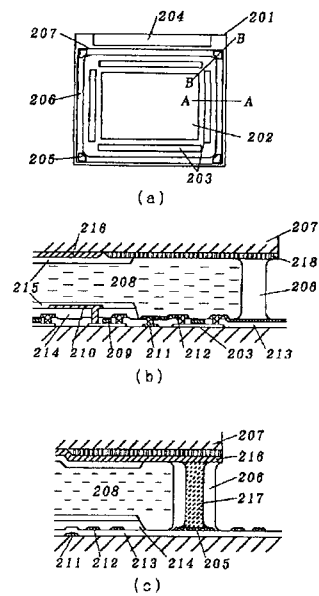
- 101、201、301 素子基板
- 102、202 表示領域
- 103、104、203、303 ドライバー回路
- 105、204 外部接続端子
- 106、207、311 対向基板
- 107、206、310 シール

- 108、208、312 液晶
 109、216 共通電極
 110、205 コモン端子
 111、217 導通剤
 112、218 遮光層
 113、209、302 画素駆動トランジスタ
 114、210、308 画素電極
 115、211、304 第1の配線層
 116 ...層間絶縁膜
 117、212、306 第2の配線層
 118 液晶保護絶縁膜
 119、215、309 配向膜
 213、305 第1の層間絶縁膜
 214、307 第2の層間絶縁膜

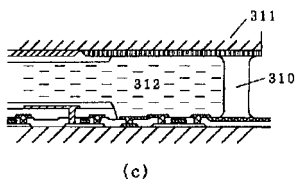
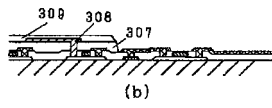
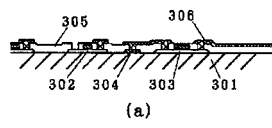
【図1】



【図2】



【図 3】



フロントページの続き

- (56)参考文献 特開昭64-068727(JP,A)
特開昭62-251723(JP,A)
特開平01-156725(JP,A)
特開平02-234134(JP,A)
特開平04-220625(JP,A)
特開平03-009328(JP,A)
特開平04-194910(JP,A)
特開昭58-085478(JP,A)
特開平06-289413(JP,A)
実開平03-110486(JP,U)
実開平04-006030(JP,U)

- (58)調査した分野(Int.Cl., DB名)

G02F1/1345

专利名称(译)	液晶表示装置		
公开(公告)号	JP3803640B2	公开(公告)日	2006-08-02
申请号	JP2003003350	申请日	2003-01-09
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
当前申请(专利权)人(译)	精工爱普生公司		
[标]发明人	赤沼英幸		
发明人	赤沼 英幸		
IPC分类号	G02F1/1368 G02F1/1345		
FI分类号	G02F1/1368 G02F1/1345		
F-TERM分类号	2H092/GA29 2H092/GA35 2H092/GA39 2H092/GA45 2H092/GA59 2H092/JA24 2H092/JA25 2H092/JA46 2H092/KA04 2H092/KB04 2H092/KB25 2H092/MA10 2H092/MA13 2H092/MA17 2H092/NA17 2H092/NA25 2H192/AA24 2H192/BC31 2H192/EA22 2H192/EA32 2H192/EA72 2H192/FA14 2H192/FA81 2H192/FB02 2H192/FB33 2H192/GD25		
助理审查员(译)	平井 良憲		
其他公开文献	JP2003186051A		
外部链接	Espacenet		

摘要(译)

要解决的问题：实现一种尺寸小，开口率大，可靠性高的驱动电路集成型液晶显示装置。ŽSOLUTION：在该液晶显示装置中，多个驱动电路203形成在液晶显示装置的密封件206的内侧，并且也形成在装置的显示区域的外侧，并且在该液晶显示装置的外侧形成有多个驱动电路203。驱动电路203和绝缘膜214的显示区域的一侧形成在像素晶体管209上，而且，绝缘膜214布置在布置在驱动电路203之间的布线上。

