

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-222786

(P2009-222786A)

(43) 公開日 平成21年10月1日(2009.10.1)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H092
G02F 1/1368 (2006.01)	G02F 1/1368	2H093
G02F 1/1345 (2006.01)	G02F 1/1345	2H193
G02F 1/133 (2006.01)	G02F 1/133 550	5C006
G09G 3/20 (2006.01)	G02F 1/133 575	5C080
審査請求 未請求 請求項の数 9 O L (全 19 頁) 最終頁に続く		

(21) 出願番号 特願2008-64455 (P2008-64455)
(22) 出願日 平成20年3月13日 (2008.3.13)

(71) 出願人 502356528
株式会社 日立ディスプレイズ
千葉県茂原市早野3300番地
(74) 代理人 100083552
弁理士 秋田 収喜
(74) 代理人 100103746
弁理士 近野 恵一
(72) 発明者 大木 陽一
千葉県茂原市早野3300番地 株式会社
日立ディスプレイズ内
(72) 発明者 高橋 洋之
千葉県茂原市早野3300番地 株式会社
日立ディスプレイズ内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

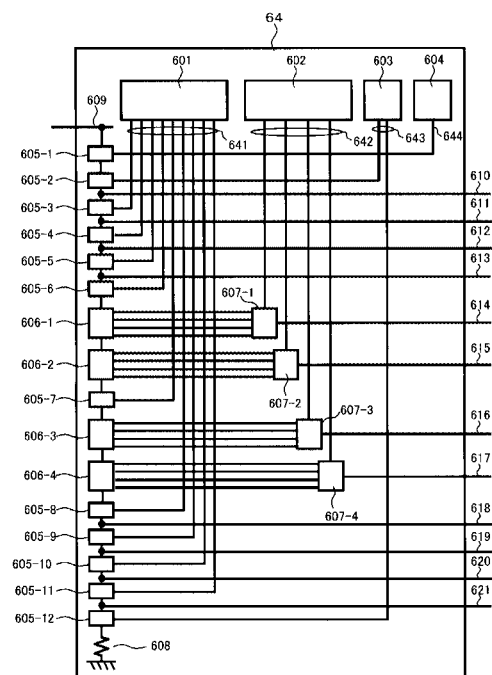
(57) 【要約】

【課題】 小型携帯機器に用いられる液晶表示装置において、低消費電力でかつ高表示品質の駆動回路を実現する。

【解決手段】 液晶表示素子と、液晶駆動回路とを備える液晶表示装置であって、液晶駆動回路は液晶表示パネルの1辺に実装され、液晶駆動回路は2系統の対向電極電圧を出力可能で、階調電圧はレジスタにより抵抗値が可変に調整される可変抵抗回路により、走査信号線の位置に対応した補正階調電圧が出力可能である。2本の対向電極信号線を短絡することでイコライズも行う。

【選択図】 図5

図5



【特許請求の範囲】**【請求項 1】**

第 1 の基板と、
第 2 の基板と、
前記第 1 の基板と第 2 の基板の間に挟まれた液晶組成物と、
前記第 1 の基板に設けられた複数の画素電極と、
前記画素電極に対向配置された対向電極と、
前記画素電極に映像信号を供給するスイッチング素子と、
前記スイッチング素子に映像信号を供給する映像信号線と、
前記スイッチング素子を制御する走査信号を供給する走査信号線と、
前記対向電極に電圧を供給する対向電極信号線と、
前記映像信号と走査信号を出力する駆動回路とを有し、
前記駆動回路は階調電圧生成回路を有し、
前記階調電圧生成回路は走査信号線の位置によって抵抗値が変化する可変抵抗回路を有することを特徴とする液晶表示装置。 10

【請求項 2】

前記階調電圧生成回路は、ガンマ補正回路を有し、ガンマ補正回路の出力する基準階調電圧を前記可変抵抗回路で調整することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記可変抵抗回路は、直列接続した複数の抵抗と、該抵抗の入力端子と出力端子とを短絡するアナログスイッチとを有することを特徴とする請求項 1 に記載の液晶表示装置。 20

【請求項 4】

第 1 の基板と、
第 2 の基板と、
前記第 1 の基板と第 2 の基板の間に挟まれた液晶組成物と、
前記第 1 の基板に設けられた複数の画素電極と、
前記画素電極に対向して配置される対向電極と、
前記画素電極に映像信号を供給するスイッチング素子と、
前記スイッチング素子に映像信号を供給する映像信号線と、
前記スイッチング素子を制御する走査信号を供給する走査信号線と、
前記対向電極に電圧を供給する第 1 の対向電圧線と第 2 の対向電圧線と、
前記映像信号と走査信号を出力する駆動回路とを有し、
前記駆動回路は階調電圧生成回路を有し、
前記階調電圧生成回路は走査信号線の位置に対応して可変抵抗回路の抵抗値を調整して階調電圧の振幅を調整することを特徴とする液晶表示装置。 30

【請求項 5】

前記階調電圧生成回路は、ガンマ補正回路を有し、ガンマ補正回路の出力する基準階調電圧を前記可変抵抗回路で変更することで、階調電圧の振幅を調整することを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 6】

前記可変抵抗回路は、直列接続した複数の抵抗と、該抵抗の入力端子と出力端子とを短絡するアナログスイッチとを有することを特徴とする請求項 4 に記載の液晶表示装置。 40

【請求項 7】

第 1 の基板と、
第 2 の基板と、
前記第 1 の基板と第 2 の基板の間に挟まれた液晶組成物と、
前記第 1 の基板に設けられた複数の画素電極と、
前記画素電極に対向して配置される対向電極と、
前記画素電極に映像信号を供給するスイッチング素子と、
前記スイッチング素子に映像信号を供給する映像信号線と、 50

前記スイッチング素子を制御する走査信号を供給する走査信号線と、
前記対向電極に対向電圧を供給する第１の対向電圧線と第２の対向電圧線と、
前記映像信号と走査信号と対向電圧を出力する駆動回路と、
前記第１の対向電圧線と第２の対向電圧線とを短絡するイコライズ回路とを有し、
前記駆動回路は階調電圧生成回路を有し、
前記階調電圧生成回路は走査信号線の位置に対応して可変抵抗回路の抵抗値を変化させて階調電圧の振幅を調整することを特徴とする液晶表示装置。

【請求項 8】

前記階調電圧生成回路は、ガンマ補正回路を有し、ガンマ補正回路の出力する基準階調電圧を前記可変抵抗回路により調整することで、階調電圧の振幅を調整することを特徴とする請求項 7 に記載の液晶表示装置。

10

【請求項 9】

前記可変抵抗回路は、直列接続した複数の抵抗と、該抵抗の入力端子と出力端子とを短絡するアナログスイッチとを有することを特徴とする請求項 7 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に係わり、特に、携帯型装置の表示部に用いられる液晶表示装置の駆動回路に適用して有効な技術に関する。

【背景技術】

20

【0002】

TFT (Thin Film Transistor) 方式の液晶表示装置は、パソコン、TV 等の表示装置として広く使用されている。これらの液晶表示装置は、液晶表示パネルと、液晶表示パネルを駆動する駆動回路とを備えている。

そして、このような液晶表示装置において小型のものが、携帯電話機等の携帯機器の表示装置として広く利用されている。携帯機器の表示装置として用いられる液晶表示装置では、小型でありながら高精細な表示装置が望まれている。

液晶表示装置で高精細化が進むと、配線距離の増加、配線幅の減少等により配線抵抗値が増加することになる。そのため、駆動回路から離れた点では、電圧降下が生じたり、波形なまりが生じることになる。

30

下記特許文献 1 には、走査信号線の位置に応じて印加電圧を変化させる液晶表示装置の記載がある。しかしながら、特許文献 1 には印加電圧を変化させる記載があるのみで、階調電圧を発生させる回路についての記載はない。

【0003】

なお、本願発明に関連する先行技術文献としては以下のものがある。

【特許文献 1】特開平 06 - 004046 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

携帯機器の表示装置として、液晶表示装置のさらなる高精細化がのぞまれている。そのため、液晶表示パネルの配線は延長され、高開口率を維持するため、配線幅は削減されたものが開発されている。また、従来の液晶表示装置では、コモン電圧（対向電極電圧）を一定として、画素電極に印加する階調電圧を反転させていたが、低電圧駆動のために画素電極に印加する電圧とは逆極性側にコモン電圧も変化させる、いわゆるコモン交流駆動が行われている。

40

コモン交流駆動において、コモン電圧は正極性と負極性の間で頻繁に変動するにもかかわらず、コモン電圧を供給する対向電極信号線は配線幅を細く制限されており、配線幅の狭い対向電極信号線では、画素電極に書き込まれる電圧の大きさ、または信号線の長さによって対向電極電圧が安定しないといった問題が生じていた。

すなわち、コモン交流駆動では、ある行を走査する期間において、1 本の対向電極信号

50

線により正極性用または負極性用のコモン電圧を、走査される行を構成する画素全てに供給している。

【 0 0 0 5 】

このような方式では、横方向の画素数が多くなると、1本の対向電極信号線により供給する電荷量が増加し、供給能力が不足する。また、縦方向の画素数が多くなり、フレーム周波数が同じであれば、1行を走査する期間が短くなってしまい、1本のコモン配線から十分に電荷を供給するための時間も不足する。また、駆動回路から離れた点では、対向電極信号線の配線抵抗値が増大してしまう。そのため、画素電極の電圧の変化によりコモン電圧が変動するといった問題が顕著になった。

また、コモン交流駆動ではコモン電圧が頻繁に反転しており、駆動回路の負担が増加していた。さらに映像信号線においても駆動回路から離れた点において、映像信号線の配線抵抗により電圧低下が生じるという問題もあった。

本来、高解像度化がすすむと、より多くの電流をより短い期間内に供給する必要が生じ、コモン電圧の電圧変動を表示に問題が生じない程度に抑えるためには、配線幅を広げて配線抵抗の低減が必要となる。しかしながら、一方では高開口率化の要求がある。高開口率化のためには、逆に対向電極信号線等の配線幅は狭くすることが要求されている。

本発明は、前記従来技術の問題点を解決するためになされたものであり、本発明の目的は、小型の液晶表示装置において、コモン電圧の変動に対応して映像信号を供給できる駆動回路及び液晶表示パネルを提供することにある。

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面によって明らかにする。

【課題を解決するための手段】

【 0 0 0 6 】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記の通りである。

液晶表示装置は、2枚の基板と、2枚の基板の間に挟まれた液晶組成物と、基板に設けられた複数の画素と、画素に設けられた画素電極と、画素電極に対向する対向電極と、オン状態で画素電極に映像信号を供給するスイッチング素子と、スイッチング素子に映像信号を供給する映像信号線と、スイッチング素子のオン・オフを制御する走査信号を供給する走査信号線と、対向電極にコモン電圧を供給する対向電極信号線と、映像信号と走査信号とコモン電圧とを出力する駆動回路とを備える。

駆動回路は対向電極信号線または走査信号線の位置に対応して映像信号を補正して映像信号線に出力する。駆動回路は映像信号を補正するために、ガンマ補正回路、階調電圧振幅調整回路、階調電圧傾き調整回路を備える。

【発明の効果】

【 0 0 0 7 】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

本発明によれば、映像信号を対向電極信号線の位置に応じて補正することで、コモン電圧の変動に対応することが可能となる。さらに、駆動回路にガンマ補正回路、階調電圧振幅調整回路、階調電圧傾き調整回路を備えることで、映像信号の最適な補正が可能となる。

【発明を実施するための最良の形態】

【 0 0 0 8 】

以下、図面を参照して本発明の実施例を詳細に説明する。

なお、実施例を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

図1は、本発明の実施例の液晶表示装置の基本構成を示すブロック図である。図1に示すように、本実施例の液晶表示装置100は、液晶表示パネル1と、駆動回路5と、フレキシブル基板30と、バックライト110から構成される。

液晶表示パネル 1 は、薄膜トランジスタ 10、画素電極 11、対向電極（コモン電極）15 等が形成される TFT 基板 2 と、カラーフィルタ等が形成されるフィルタ基板（図示せず）とを、所定の間隙を隔てて重ね合わせ、該両基板間の周縁部近傍に枠状に設けたシール材（図示せず）により、両基板を貼り合わせると共に、シール材の内側に液晶組成物を封入、封止し、さらに、両基板の外側に偏光板を貼り付け、TFT 基板 2 にフレキシブル基板 30 を接続して構成される。

なお、本実施例は対向電極 15 が TFT 基板 2 に設けられる所謂横電界方式の液晶表示パネルにも、対向電極 15 がフィルタ基板に設けられる所謂縦電界方式の液晶表示パネルにも同様に適用される。

図 1 においては、図中 x 方向に延在し y 方向に並設される走査信号線（ゲート信号線とも呼ぶ）21 と、y 方向に延在し x 方向に並設される映像信号線（ドレイン信号線とも呼ぶ）22 とが設けられており、走査信号線 21 とドレイン信号線 22 とで囲まれる領域に画素部 8 が形成されている。

なお、液晶表示パネル 1 は多数の画素部 8 をマトリクス状に備えているが、図を解り易くするため、図 1 では画素部 8 を 1 つだけ示している。マトリクス状に配置された画素部 8 は表示領域 9 を形成し、各画素部 8 が表示画像の画素の役割をはたし、表示領域 9 に画像を表示する。

【0009】

各画素部 8 の薄膜トランジスタ 10 は、ソースが画素電極 11 に接続され、ドレインが映像信号線 22 に接続され、ゲートが走査信号線 21 に接続される。この薄膜トランジスタ 10 は、画素電極 11 に表示電圧（階調電圧）を供給するためのスイッチとして機能する。なお、ソース、ドレインの呼び方は、バイアスの関係で逆になることもあるが、ここでは、映像信号線 22 に接続される方をドレインと称する。また、画素電極 11 と対向電極 15 とは容量（液晶容量）を形成している。

駆動回路 5 は、TFT 基板 2 を構成する透明な絶縁基板（ガラス基板、樹脂基板等）に配置される。駆動回路 5 は走査信号線 21 と映像信号線 22 と対向電極信号線 25 に接続している。

TFT 基板 2 には、フレキシブル基板 30 が接続されている。フレキシブル基板 30 にはコネクタ 4 が設けられている。コネクタ 4 は外部信号線と接続され外部からの信号が入力する。コネクタ 4 と駆動回路 5 の間には配線 313 が設けられており、外部からの信号は駆動回路 5 に入力する。

また、フレキシブル基板 30 はバックライト 110 に定電圧を供給している。バックライト 110 は液晶表示装置 100 の光源として使用される。なお、バックライト 110 は液晶表示パネル 1 の裏面または前面に設けられるが、図 1 では図を簡潔にするため、液晶表示パネル 1 と並べて表示している。

【0010】

液晶表示装置 100 の外部に設けられた制御装置（図示せず）から送出された制御信号、および外部電源回路（図示せず）から供給される電源電圧が、コネクタ 4、配線 313 を介して駆動回路 5 に入力する。

外部から駆動回路 5 に入力する信号は、クロック信号、ディスプレイタイミング信号、水平同期信号、垂直同期信号等の各制御信号および表示用データ（R・G・B）、表示モード制御コマンドであり、入力した信号を基に、駆動回路 5 は液晶表示パネル 1 を駆動する。

駆動回路 5 は 1 チップの半導体集積回路（LSI）から構成され、走査信号線 21 への走査信号の出力回路と、映像信号線 22 への映像信号の出力回路と、対向電極信号線 25 への対向電極電圧（コモン電圧）を出力する出力回路とを有している。

駆動回路 5 は、内部で発生させる基準クロックに基づき、1 水平走査時間毎に、順次液晶表示パネル 1 の各走査信号線 21 に“High”レベルの選択電圧（走査信号）を供給する。これにより、液晶表示パネル 1 の各走査信号線 21 に接続された複数の薄膜トランジスタ 10 が、1 水平走査期間の間、映像信号線 22 と画素電極 11 との間を電氣的に導

10

20

30

40

50

通させる。

また、駆動回路 5 は画素が表示すべき階調に対応する階調電圧を映像信号線 2 2 に出力する。薄膜トランジスタ 1 0 がオン状態（導通）になると、映像信号線 2 2 から階調電圧（映像信号）が画素電極 1 1 に供給される。その後、薄膜トランジスタ 1 0 がオフ状態となることで画素が表示すべき映像に基づく階調電圧が画素電極 1 1 に保持される。

対向電極 1 5 には対向電極電圧が印加されており、液晶表示パネル 1 は画素電極 1 1 と対向電極 1 5 との間の電位差により、間に挟まれた液晶分子の配向方向を変化させ、光の透過率または反射率を変化させることで画像を表示する。

【 0 0 1 1 】

また、駆動回路 5 は交流化駆動を実施するため、対向電極信号線 2 5 に一定期間毎に極性が反転する対向電極電圧を出力するコモン反転駆動を行っている。そのため、対向電極信号線 2 5 - 1 に対して、対向電極信号線 2 5 - 2 の極性は反転している。対向電極信号線 2 5 は駆動回路 5 に接続しており、駆動回路 5 から離れた位置では引き回し距離が伸びており、対向電極信号線 2 5 のもつ配線抵抗の影響が無視できなくなっていた。

前述したように、走査信号により薄膜トランジスタ 1 0 がオン状態になると、映像信号線 2 2 から階調電圧が画素電極 1 1 に供給されるが、そのとき、容量を形成する一方の電極である対向電極 1 5 の電圧が、画素電極 1 1 の電圧により変動する。

対向電極信号線 2 5 の配線抵抗値が高くなると、対向電極 1 5 の電圧の変動を薄膜トランジスタ 1 0 がオン状態の間に回復することができず、画素電極 1 1 と対向電極 1 5 との間の電位差が希望の値とならず、表示品質を低下させていた。

なお、対向電極信号線 2 5 は走査信号線 2 1 と並んで配置されており、駆動回路 5 は出力する走査信号の順番によって、電圧変動が生じている対向電極 1 5 の位置を把握することが可能である。

【 0 0 1 2 】

図 2 は駆動回路 5 の内部ブロック図である。まず、外部から入力する信号が、入力用の配線 3 1 を介してシステムインターフェース 7 1 に入力する。また、映像信号の一部は外部表示インターフェース 7 2 にも入力する。他方、出力端子である走査信号線用端子 4 1 や映像信号線用端子 4 2 や電圧出力用端子 4 3 から液晶表示パネル 1 の駆動に必要な信号や電圧が出力する。

駆動回路 5 はグラフィック R A M 5 2 を内蔵しており、このグラフィック R A M 5 2 に表示データを格納している。液晶表示パネル 1 を駆動する場合には、液晶表示パネル 1 に応じたグラフィック R A M 5 2 のアドレスを指定し、グラフィック R A M 5 2 内に表示データを書き込む、駆動回路 5 はグラフィック R A M 5 2 内の表示データを基に階調電圧を液晶表示パネル 1 に出力する。

駆動回路 5 は各種表示モードを有しており、システムインターフェース 7 1 を介して外部から各種表示モードを指定すると共に、例えば対向電極電圧（コモン電圧）の出力についてもインストラクション信号を用いて駆動回路 5 を制御する。このように、駆動回路 5 はインストラクション信号に基づき各種の表示モードに対応可能にできており、駆動回路 5 を 1 個の I C チップに形成することで実装面積を小さく抑えて、多機能な駆動回路を実現している。

【 0 0 1 3 】

また、各種の表示モード以外にも、近年様々な機能を有する携帯電話機が開発されており、携帯電話機に用いられる液晶表示装置は様々な機能に対応している。

従って、駆動回路 5 も様々な表示モードに対応するための機能を有しており、それら各機能を制御する必要性が生じている。本実施例の液晶表示装置 1 0 0 に用いられる駆動回路 5 では、レジスタを備えておりレジスタの値を設定することで各機能を実行している。

また、多数のレジスタを設定する煩雑さを避けるためには、オートシーケンス機能を採用することも可能である。ただし、オートシーケンス機能は、前もって対応可能な機能を決めておく必要があり、液晶表示パネル毎のカスタム仕様となる。そのため、液晶表示パネル毎に仕様が異なる駆動回路を用意する必要性が生じる。

10

20

30

40

50

他に、駆動回路 5 とは別に E P R O M を設け、各液晶表示パネルに対応するようにレジスタの設定値を格納しておき、外部制御回路からはインストラクション信号を駆動回路 5 に入力することで、必要な各設定値を E P R O M から読み出すようにすることも可能である。

【 0 0 1 4 】

一般にインストラクション信号の設定は、システムインターフェース 7 1 を介して行われる。システムインターフェース 7 1 は 1 8 ビット、1 6 ビット等の任意の n ビットのバスおよびクロック同期シリアル の 2 種類のインターフェースを備えており、M P U (M i c r o P r o c e s s i n g U n i t) 等の外部制御回路から送られてくるパラレル、シリアル両方の信号に対応可能である。

10

駆動回路 5 にはインデックスレジスタ 7 4、コントロールレジスタ 7 5 の 1 6 ビットレジスタと、ライトデータレジスタ 7 8、リードデータレジスタ 7 9 の 1 8 ビットのレジスタがあり、各レジスタにはシステムインターフェース 7 1 を介してデータの読み書きが行われる。符号 3 1 は入力信号線で符号 3 2 は出力信号線である。なお、符号 3 3 はペリファイ信号出力線である。ペリファイ信号により入力・出力データの照合が可能である。

他に、外部表示インターフェース 7 2 は動画表示用に R G B インターフェースと垂直同期インターフェースを備えており、外部からの入力信号線 3 4 を介して映像信号が入力する。R G B インターフェース動作時には、外部より供給される垂直同期信号と水平同期信号に合わせて表示データを取り込む。

また、垂直同期インターフェース動作時には垂直同期信号によりフレームの同期を行い、内部クロックにより表示データの取り込みを行う。

20

【 0 0 1 5 】

インデックスレジスタ 7 4 はコントロールレジスタ 7 5 またはグラフィック R A M 5 2 のアクセス情報を格納するレジスタで、インデックスレジスタ 7 4 によりコントロールレジスタ 7 5 およびグラフィック R A M 5 2 のアドレスを指定することが可能である。

コントロールレジスタ 7 5 は駆動回路 5 の各種機能を指定することができる。コントロールレジスタ 7 5 に設定された値により、表示動作を制御することが可能となる。例えばタイミング生成回路 7 6 に駆動する信号線の数等を指定することができる。

ライトデータレジスタ 7 8 はグラフィック R A M 5 2 に書き込むデータを一時記憶する。コントロールレジスタ 7 5 の設定値や、後述するアドレスカウンタ 7 7 の値、各種制御端子の値に従い、外部表示インターフェース 7 2 を介して一時格納した表示データをグラフィック R A M 5 2 に書き込む。

30

リードデータレジスタ 7 9 はグラフィック R A M 5 2 からの読み出しデータを一時格納するレジスタである。コントロールレジスタ 7 5 の設定値や、後述するアドレスカウンタ 7 7 の値、各種制御端子の値に従い、一時格納したデータを外部に出力する。

アドレスカウンタ 7 7 はグラフィック R A M 5 2 にアドレスを与えるカウンタである。インデックスレジスタ 7 4 にアドレス設定のインストラクションを書き込むと、インデックスレジスタ 7 4 からアドレスカウンタへアドレス情報が転送される。

【 0 0 1 6 】

グラフィック R A M 5 2 は、例えば、1 画素あたり 1 8 ビットの構成で、1 7 2 , 8 0 0 バイトのビットパターンデータを記憶する S R A M (S t a t i c R A M) を内蔵しており、最大 2 4 0 R G B × 3 2 0 サイズの表示に対応する。

40

タイミング生成回路 7 6 は、表示に必要な内部回路を動作させるためのタイミング信号を発生させる。表示に必要なグラフィック R A M 5 2 の読み出しタイミングや、外部からのアクセスに対応する内部動作タイミング等のインターフェース信号を発生させる。

ラッチ回路 5 3 は映像信号線 2 2 に出力する 2 4 0 × 3 本分のデジタルデータを一旦保持する。出力する信号がラッチ回路 5 3 に準備できると、ラッチ回路 5 3 は表示データを第 1 レベルシフタ 5 4 に出力する。

第 1 レベルシフタ 5 4 は、ラッチ回路 5 3 に保持された信号の電圧レベルを変換して、デコーダ回路 5 5 を制御可能な電圧レベルの信号とする。

50

デコーダ回路 55 は入力した信号に従い階調電圧を出力する。デコーダ回路 55 から出力された電圧を第 1 出力回路 56 で電流増幅して映像信号出力端子 42 へ出力する。

映像信号出力端子 42 は液晶表示パネルの映像信号線 22 に電氣的に接続しており、階調電圧が映像信号線 22 に出力されることになる。階調電圧が出力される映像信号線 22 の数や、出力開始される映像信号線 22 の位置等はインストラクション信号によりコントロールレジスタ 75 に設定される。

【0017】

他方、駆動回路 5 は走査信号線 21 用の走査信号発生回路 57 を備えている。走査信号発生回路 57 から走査タイミング信号が出力し、第 2 レベルシフト回路 58 で電圧が変換され、第 2 出力回路 59 から走査信号線用端子 41 を介して走査信号が走査信号線 21 に出力する。

10

階調電圧生成回路 62 は、階調電圧を発生させ、デコーダ回路 55 に供給している。ガンマ補正回路 64 は、階調電圧の増減の割合をガンマ関数に近似させて、人間の目の特性に適応した輝度変化を実現している。階調電圧出力アンプ 63 はガンマ補正回路 64 の出力を選択・増幅して階調電圧生成回路 62 に出力している。レギュレータ 65 は、内部ロジック回路用の電源電圧を出力している。なお、ガンマ補正回路 64 の詳細は後述する。

本実施例では、走査信号発生回路 57 により、走査信号が出力している走査信号線 21 の位置が判っているので、走査信号線 21 の位置に応じて階調電圧生成回路 62 が生成する階調電圧を補正することの特徴とする。

これにより、対向電極電圧の変動に応じて最適な階調電圧を映像信号線 22 に出力することが可能である。なお、階調電圧の補正はガンマ補正回路 64 内の各調整回路により行う。

20

【0018】

次に、図 3 に対向電極 15 に供給する対向電圧 V_{COM} を一定周期で反転させる、所謂コモン反転駆動方式を用いる場合の液晶駆動電圧生成回路 61 が生成する電圧および各電圧から生成される信号波形を示す。

図 3 に示す走査信号 V_{SCN} は、第 2 出力回路 59 から任意の走査信号線 21 に出力される走査信号を示している。図 3 に示すように走査信号線 21 に供給される走査信号 V_{SCN} がハイ (High) 電圧 V_{GON} である期間を 1 水平走査期間 (1H) と呼ぶ。なお、 V_{GOFF} はロウ (Low) 電圧を示す。

30

コモン反転駆動方式では、例えば符号 V_{COM1} に示すように対向電圧 V_{COM} は 1 水平走査期間毎に V_{COMH} と V_{COML} の間で反転する。また、映像信号 V_{SIG} も対向電圧 V_{COM} の反転に合わせて交流駆動となるように反転する。コモン反転駆動方式を用いると、映像信号 V_{SIG} の振幅が小さくても、映像信号 V_{SIG} と対向電圧 V_{COM} との電位差を大きくとることが可能で、低電圧駆動、低消費電力化が可能である。

なお、符号 V_{COMH} は対向電極ハイ電圧で、 V_{COML} は対向電極ロウ電圧である。符号 V_{DH} は対向電極ハイ電圧 V_{COMH} の基準となる基準電圧で、 V_{DW} は対向電圧の振幅を示す振幅基準電圧である。また、映像信号 V_{SIG} の符号 V_{SH} は、画素に供給される階調電圧が対向電圧 V_{COM} に対して正極性の信号である正階調電圧を示す。符号 V_{SL} は対向電圧 V_{COM} に対して負極性である負階調電圧を示す。

40

符号 V_{COM1} は、1 水平走査期間毎に極性が反転するライン反転駆動で、対向電極信号線 25 が 1 本の場合を示している。対して、対向電極信号線 25 を 2 本設ける場合には、符号 V_{COM2-1} および V_{COM2-2} に示すように、対向電圧 V_{COM} を数水平走査期間毎に極性を反転させることや、1 フレーム期間毎に極性を反転させることも可能である。

対向電極信号線 25 を 2 本設けることで、例えば対向電極信号線 25-1 に対向電極ハイ電圧 V_{COMH} を出力し、対向電極信号線 25-2 に対向電極ロウ電圧 V_{COML} を出力することで、出力回路の負担を軽減することが可能である。

【0019】

次に図 4 に前述の各電圧を生成する液晶駆動電圧生成回路 61 のブロック図を示す。符

50

号 1 8 1 は対向電圧出力回路で、1 8 2 は対向電圧基準電圧回路で、1 8 3 は対向電圧ハイレベル調整回路で、1 8 4 は対向電圧ロウレベル調整回路、1 8 5 は基準電圧生成回路である。

基準電圧生成回路 1 8 5 から出力する基準電圧に基づいて対向電圧基準電圧回路 1 8 2 は対向電圧の基準となる基準電圧 V_{DH} を出力する。対向電圧基準電圧回路 1 8 2 の出力は可変抵抗 1 9 4 に印加されており、対向電圧ハイレベル調整回路 1 8 3 は可変抵抗 1 9 4 からの入力する電圧により対向電極ハイ電圧 V_{COMH} を生成している。また、対向電圧ロウレベル調整回路 1 8 4 は対向電圧の振幅基準電圧 V_{DW} を設定することで、対向電極ロウ電圧 V_{COML} を生成している。

なお、対向電圧ハイレベル調整回路 1 8 3 は可変抵抗 1 9 4 を用いずに、内部の不揮発性メモリ、フューズ回路等により保持する調整値を基に、基準電圧 V_{DH} に調整値倍した電圧値になるよう対向電極ハイ電圧 V_{COMH} を生成することも可能である。

対向電圧ハイレベル調整回路 1 8 3 の出力は対向電圧出力回路 1 8 1 の対向電圧ハイレベル出力回路 1 9 1 a に入力し、対向電圧ロウレベル調整回路 1 8 4 の出力は対向電圧出力回路 1 8 1 の対向電圧ロウレベル出力回路 1 9 1 b に入力している。

対向電圧ハイレベル出力回路 1 9 1 a からは対向電極ハイ電圧 V_{COMH} が出力しているが、対向電極ハイ電圧 V_{COMH} は切換素子 1 9 2 a と切換素子 1 9 2 b とに入力している。同様に対向電圧ロウレベル出力回路 1 9 1 b からは対向電極ロウ電圧 V_{COML} が出力し、切換素子 1 9 2 a と切換素子 1 9 2 b とに入力している。

【0020】

切換素子 1 9 2 a と 1 9 2 b とは互いに一定周期で、対向電圧ハイレベル出力回路 1 9 1 a と対向電圧ロウレベル出力回路 1 9 1 b とからの出力と、第 1 対向電圧出力端子 1 9 3 a と第 2 対向電圧出力端子 1 9 3 b との間の接続を切り替えることが可能である。そのため、第一の期間に第 1 対向電圧出力端子 1 9 3 a から対向電極ハイ電圧 V_{COMH} を出力し、第 2 対向電圧出力端子 1 9 3 b から対向電極ロウ電圧 V_{COML} を出力する場合と、第 2 の期間に第 1 対向電圧出力端子 1 9 3 a から対向電極ロウ電圧 V_{COML} を出力し、第 2 対向電圧出力端子 1 9 3 b から対向電極ハイ電圧 V_{COMH} を出力することが可能となっている。なお、第 1 対向電圧出力端子 1 9 3 a と第 2 対向電圧出力端子 1 9 3 b とは、対向電極信号線 2 5 - 1 または 2 5 - 2 に接続する。

液晶駆動電圧生成回路 6 1 内の符号 1 8 6 は第 1 昇圧基準電圧回路で、第 1 昇圧回路 1 5 1 および第 2 昇圧回路 1 5 2 用の基準電圧 V_{CI} を出力する。また、符号 1 8 7 は第 2 昇圧基準電圧回路で第 3 昇圧回路 1 5 3 用の基準電圧 V_{DCDC} を出力する。

第 1 昇圧回路 1 5 1 は映像信号線用端子 4 2 に映像信号を出力する回路用の電源電圧 $DVDH$ を基準電圧 V_{CI} を昇圧し生成する。電源電圧 $DVDH$ はラッチ回路 5 3、第 1 レベルシフト 5 4、デコード回路 5 5 を、第 1 出力回路 5 6 で使用される。

第 2 昇圧回路 1 5 2 は対向電圧ロウレベル出力回路 1 9 1 b 駆動用の電源電圧 V_{CL} を基準電圧 V_{CI} を昇圧し生成する。

第 3 昇圧回路 1 5 3 は走査信号線 2 1 用の走査信号発生回路 5 7、第 2 レベルシフト回路、第 2 出力回路 5 9 で使用される電源電圧 V_{GH} と電源電圧 V_{GL} を基準電圧 V_{DCDC} から昇圧して生成する。

なお、容量 $C11$ 、 $C12$ 、 $C21$ 、 $C31$ 、 $C32$ 、 $C33$ 、は昇圧容量で、各昇圧回路の昇圧動作に使用される。また、容量 $Cout1$ 、 $Cout2$ 、 $Cout3$ 、 $Cout4$ 、 $Cout5$ 、 $Cout6$ は出力端子に接続された保持容量素子である。

【0021】

次に図 5 を用いてガンマ補正回路 6 4 について説明する。符号 6 0 1 は傾き調整レジスタで、符号 6 0 2 は微調整レジスタ、符号 6 0 3 は振幅調整レジスタ、符号 6 0 4 は振幅補正レジスタである。駆動回路 5 は各レジスタに設定した値によってガンマ関数に近似させた階調電圧を調整することが可能である。

図 6 を用いてガンマ補正について説明する。図 6 は横軸に表示データの値 D と、縦軸に階調電圧の値 V を示したものである。ガンマ補正では、表示データ D に対する階調電圧 V

10

20

30

40

50

の変化率（傾き）を調整している。

ガンマ補正回路 64 では、ガンマ関数に近似するように基準階調電圧を発生させ階調電圧生成回路 62 に出力している。階調電圧生成回路 62 は基準階調電圧を分圧して階調電圧を生成しているので、ガンマ補正回路 64 からガンマ関数に近似するように基準階調電圧を発生させることで、階調電圧もガンマ関数に近似させることが可能である。

図 6 に示すように、表示データ D_n に対応する基準階調電圧 V_n の値を定めることで、表示データ D_0 から表示データ D_n までの階調電圧の傾きを定めることができ、基準階調電圧 V_0 から V_n の間を分圧して生成される階調電圧もガンマ関数に近似させることが可能となる。

同様に、表示データ D_n の基準階調電圧 V_n の値と表示データ D_m の基準階調電圧 V_m の値を定めることで、表示データ D_n から表示データ D_m までの階調電圧の傾きを定めることができ、表示データ D_m の基準階調電圧 V_m の値と表示データ D_{63} の基準階調電圧 V_{63} の値を定めることで、表示データ D_m から表示データ D_{63} までの階調電圧の傾きを定めることができる。

【0022】

次に図 5 に戻ってガンマ補正回路 64 内の調整回路について説明する。符号 605 は図 11 に示すような可変抵抗回路で、傾き調整レジスタ 601、振幅調整レジスタ 603、振幅補正レジスタ 604 に設定された値により、抵抗値を変化させることが可能である。

また、符号 606 は図 12 に示すようなラダー抵抗回路で、微調整レジスタ 602 により選択回路 607 を用いてラダー抵抗の接点からの電圧を取り出すことが可能である。

ガンマ補正回路 64 に配線 609 により供給される基準電圧は可変抵抗回路 605 とラダー抵抗回路 606 との直列接続により分圧される。分圧された電圧は、基準階調電圧として基準階調電圧配線 610 から 621 に出力される。そのため、可変抵抗回路 605 とラダー抵抗回路 606 とを用いて分圧される電圧値を調整することで、階調電圧を調整することが可能である。

図 7 に傾き調整レジスタ 601 を用いて、階調電圧の傾きを調整する方法について説明する。まず、基準階調電圧 V_0 から第 1 の変化点である基準階調電圧 V_n までの傾きについて説明する。

【0023】

図 5 に示すガンマ補正回路 64 は、基準階調電圧配線 610 から基準階調電圧 V_0 を出力し、基準階調電圧配線 611 から階調電圧 V_1 を出力し、基準階調電圧配線 612 から階調電圧 V_2 を出力し、基準階調電圧配線 613 から階調電圧 V_4 を出力する。

例えば、ガンマ補正回路 64 は、基準階調電圧配線 610 と基準階調電圧配線 611 との間に接続している可変抵抗回路 605 - 3 の抵抗値を傾き調整レジスタ 601 により変化させることで、基準階調電圧配線 611 から出力する電圧値を調整する。

可変抵抗回路 605 - 3 の抵抗値を減少させた場合には、電圧降下量が減少するので、基準階調電圧配線 611 から出力する電圧は、電圧 V_0 側に変動する。図 7 では傾きが変化する点を任意の表示データ D_n と示しているので、基準階調電圧 $V_n - 0$ から $V_n - 1$ への変化で示している。同様に、可変抵抗回路 605 - 3 の抵抗値を増加させた場合には、基準階調電圧 $V_n - 2$ に変化する。

同様に、可変抵抗回路 605 - 4、可変抵抗回路 605 - 5 の値を調整することで、基準階調電圧配線 612 から出力する階調電圧 V_2 と、基準階調電圧配線 613 から出力する階調電圧 V_4 を調整することが可能である。

他方、基準階調電圧 V_{63} から第 2 の変化点である基準階調電圧 V_m までの傾きも可変抵抗回路 605 - 9、可変抵抗回路 605 - 10、可変抵抗回路 605 - 11 の抵抗値を変更することで調整可能である。

【0024】

図 11 に可変抵抗回路 605 の概略回路図を示す。可変抵抗回路 605 は入力端子 625 と出力端子 626 との間の抵抗値を外部からの制御信号 641 によって変更する。入力端子 625 と出力端子 626 との間には、抵抗 661 から 673 が直列に接続されている

10

20

30

40

50

。また、直列に接続された抵抗と並列にアナログスイッチ 651、652、653、654 が接続されている。

まず、入力 625 は抵抗 661 とアナログスイッチ 651 に接続している。また、アナログスイッチ 651 の他方の端子は配線 681 を介して抵抗 666 に接続している。さらに、抵抗 661、662、663、664、665、666 の各抵抗が直列に接続されており、アナログスイッチ 651 により直列に接続された抵抗の入力端子と出力端子とを短絡可能になっている。制御信号線 631 がロウ電圧で、制御信号線 632 がハイ電圧となると、抵抗 661、662、663、664、665、666 の入力端子と出力端子がアナログスイッチ 651 により短絡されるので、入力端子 625 と出力端子 626 の間の抵抗値は見かけ上無いものとなる。

10

同様に、制御信号線 633 と 634 によりアナログスイッチ 652 をオン状態とすることで、抵抗 667、668、669 の入力端子と出力端子を短絡することが可能で、制御信号線 635 と 636 によりアナログスイッチ 653 オン状態とすることで、抵抗 671、672 の入力端子と出力端子を短絡することが可能で、制御信号線 637 と 638 によりアナログスイッチ 654 オン状態とすることで、抵抗 673 の入力端子と出力端子を短絡することが可能である。

たとえば、アナログスイッチ 651 をオン状態にすると、入力端子 625 と出力端子 626 の間に、12 個の抵抗が直列に接続している状態から、6 個の抵抗が直列に接続している状態に変更可能で、入力端子 625 と出力端子 626 の間の抵抗値を変更することが可能となる。

20

【0025】

前述したように、可変抵抗回路 605 は図 5 に示すガンマ補正回路 64 内で直列に接続されている。ガンマ補正回路 64 は可変抵抗回路 605 とラダー抵抗回路 606 とを直列に接続することで、分圧抵抗回路を形成しており、可変抵抗回路 605 の抵抗値を変化させることで、基準階調電圧配線に出力する基準階調電圧を調整することが可能である。

次に、図 8 に示すように、微調整レジスタ 602 により表示データ D_m から D_n までの傾きを調整する様子を示す。微調整レジスタ 602 はラダー抵抗回路 606 の出力端子 645 を選択回路 607 で選択することで、分圧された電圧を微調整可能としている。図 8 では、表示データ D_{43} と表示データ D_{20} でラダー抵抗回路 606 から出力する電圧値を変更して傾きを微調整している。

30

図 12 にラダー抵抗回路 606 と選択回路 607 の概略回路図を示す。ラダー回路 606 では抵抗 674 から 678 が直列に接続しており、各抵抗の接点からは配線 645 が選択回路 607 に入力している。また、選択回路 607 には制御信号 642 が入力しており、アナログスイッチ 655 から 658 の制御端子に接続している。

例えば、制御信号線 639 にハイ電圧が伝達されると、アナログスイッチ 655 はオン状態となって抵抗 674 と 675 との接点に生じている電圧を出力する。ラダー抵抗回路 606 と選択回路 607 とを用いると、ラダー抵抗回路 606 の各接点に生じる電圧を選択して取り出す事が可能である。

【0026】

次に図 9 に振幅調整の様子を示す。振幅調整レジスタ 603 は可変抵抗回路 605 - 2 と 605 - 12 を制御して、基準階調電圧配線 610 と 621 から出力する電圧を調整することが可能である。

40

基準階調電圧配線 610 からは基準階調電圧 V_0 が出力しており、可変抵抗回路 605 - 2 の抵抗値を変化させることで、基準階調電圧 V_0 を基準階調電圧 $V_0 - 1$ と $V_0 - 2$ とに変更可能である。

同様に、基準階調電圧配線 621 からは基準階調電圧 V_{63} が出力しており、可変抵抗回路 605 - 12 の抵抗値を変化させることで、基準階調電圧 V_{63} を基準階調電圧 $V_{63} - 1$ と $V_{63} - 2$ とに変更可能である。

次に図 10 に振幅補正の様子を示す。振幅補正レジスタ 604 により可変抵抗回路 605 - 1 の抵抗値を変化させて、基準階調電圧 V_0 を基準階調電圧 $V_0 - 3$ から $V_0 - 4$ と

50

に変更可能である。

基準階調電圧 V_0 を変化させることで、階調電圧全体として高電圧側または低電圧側にシフトすることが可能である。前述したように、高精細化のために液晶表示パネル 1 には走査信号線 2 1 の位置に従い、配線抵抗等が原因である輝度差が発生している。可変抵抗回路 6 0 5 - 1 では、細かく抵抗値に差を生じさせて液晶表示パネル 1 に生じる輝度差に対応している。

前述したように、本実施例では、走査信号線 2 1 の位置に応じて階調電圧生成回路 6 2 が生成する階調電圧を補正することを特徴とする。そのために、本実施例では、図 5 に示す各レジスタに、走査信号線 2 1 の位置に応じて階調電圧を補正するための複数のデータを、予め（例えば、電源オン等）を書き込んでおき、各レジスタに設定したデータの中で走査信号線 2 1 の位置に応じたデータによって可変抵抗回路 6 0 5 と、ラダー抵抗回路 6 0 6 の抵抗値を変化させて、ガンマ関数に近似させた階調電圧を出力する。

【0027】

次に図 1 3 を用いてイコライズにより駆動回路 5 の負担を軽減する方法を説明する。対向電極信号線 2 5 - 1 と 2 5 - 2 との間には、アナログスイッチ 6 5 9 が設けられており、帰線期間等に駆動回路 5 は対向電極電圧の出力を停止し、アナログスイッチ 6 5 9 を用いて対向電極信号線 2 5 - 1 と 2 5 - 2 とを短絡する。

前述したように、対向電極信号線 2 5 - 1 と 2 5 - 2 とには逆極性の電圧が印加されているので、対向電極信号線 2 5 - 1 と 2 5 - 2 とを短絡することで、対向電極信号線 2 5 - 1 と 2 5 - 2 とに保持された電荷を補い合うことができ省電力化が可能となる。

また、対向電極信号線 2 5 - 1 および 2 5 - 2 を逆電位に振る前に、一旦中間電位を保持するので、駆動回路 5 の負担が軽くなり、駆動回路 5 の出力が逆極性の対向電極電圧に到達することを容易にする。

アナログスイッチ 6 5 9 は隣接する対向電極信号線 2 5 - 1 と 2 5 - 2 とを短絡するように設けることも、対向する両辺に設けられた対向電極信号線 2 5 - 1 と 2 5 - 2 とを短絡するように設けることも可能である。

また、アナログスイッチ 6 5 9 は TFT 基板 2 の上に薄膜トランジスタ 1 0 と同様な工程で形成することが可能であるが、駆動回路 5 内に形成することも可能である。

以上、本発明者によってなされた発明を、前記実施例に基づき具体的に説明したが、本発明は、前記実施例に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

【図面の簡単な説明】

【0028】

【図 1】本発明の実施例の液晶表示装置の基本構成を示すブロック図である。

【図 2】本発明の実施例の液晶表示装置の内部回路構成を示すブロック図である。

【図 3】本発明の実施例の液晶表示装置の駆動電圧を示す概略電圧波形図である。

【図 4】図 2 に示す液晶駆動電圧生成回路の内部回路構成を示すブロック図である。

【図 5】図 2 に示すガンマ補正回の内部回路構成を示すブロック図である。

【図 6】本発明の実施例の液晶表示装置のガンマ補正を説明するための階調電圧グラフである。

【図 7】本発明の実施例の液晶表示装置のガンマ補正を説明するための階調電圧グラフである。

【図 8】本発明の実施例の液晶表示装置のガンマ補正を説明するため階調電圧グラフである。

【図 9】本発明の実施例の液晶表示装置のガンマ補正を説明するため階調電圧グラフである。

【図 10】本発明の実施例の液晶表示装置のガンマ補正を説明するための階調電圧グラフである。

【図 11】図 5 に示す可変抵抗回路を示す回路構成を示す回路図である。

【図 12】図 5 に示すラダー回路を示す回路構成を示す回路図である。

【図 1 3】本発明の実施例の液晶表示装置の変形例の構成を示すブロック図である。

【符号の説明】

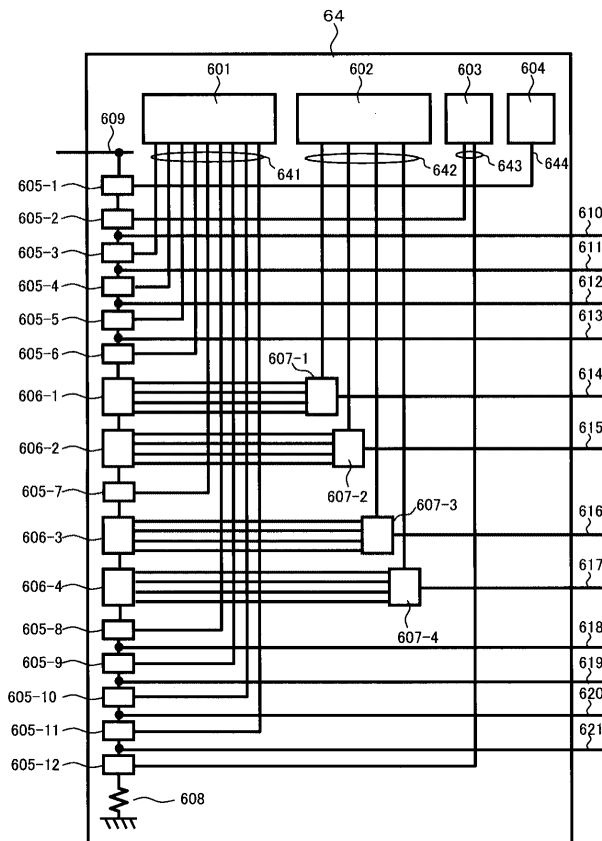
【 0 0 2 9 】

1	液晶表示パネル	
2	T F T 基板	
4	コネクタ	
5	駆動回路	
8	画素部	
9	表示領域	
1 0	薄膜トランジスタ	10
1 1	画素電極	
1 5	対向電極（コモン電極）	
2 1	走査信号線（ゲート信号線）	
2 2	映像信号線（ドレイン信号線）	
2 5	対向電極信号線	
3 0	フレキシブル基板	
3 1 , 3 4	入力信号線	
3 2	出力信号線	
3 3	ベリファイ信号出力線	
4 1	走査信号線用端子	20
4 2	映像信号線用端子	
4 3	電圧出力用端子	
5 2	グラフィック R A M	
5 3	ラッチ回路	
5 4	第 1 レベルシフタ	
5 5	デコーダ回路	
5 6	第 1 出力回路	
5 7	走査信号発生回路	
5 8	第 2 レベルシフト回路	
5 9	第 2 出力回路	30
6 1	液晶駆動電圧生成回路	
6 2	階調電圧生成回路	
6 3	階調電圧出力アンプ	
6 4	ガンマ補正回路	
6 5	レギュレータ	
7 1	システムインターフェース	
7 2	外部表示インターフェース	
7 4	インデックスレジスタ	
7 5	コントロールレジスタ	
7 6	タイミング生成回路	40
7 7	アドレスカウンタ	
7 8	ライトデータレジスタ	
7 9	リードデータレジスタ	
1 0 0	液晶表示装置	
1 1 0	バックライト	
1 5 1	第 1 昇圧回路	
1 5 2	第 2 昇圧回路	
1 5 3	第 3 昇圧回路	
1 8 1	対向電圧出力回路	
1 8 2	対向電圧基準電圧回路	50

1 8 3	対向電圧ハイレベル調整回路	
1 8 4	対向電圧ロウレベル調整回路	
1 8 5	基準電圧生成回路	
1 8 6	第 1 昇圧基準電圧回路	
1 8 7	第 2 昇圧基準電圧回路	
1 9 1 a	対向電圧ハイレベル出力回路	
1 9 1 b	対向電圧ロウレベル出力回路	
1 9 2 a , 1 9 2 b	切換素子	
1 9 3 a	第 1 対向電圧出力端子	
1 9 3 b	第 2 対向電圧出力端子	10
1 9 4	可変抵抗	
6 0 1	傾き調整レジスタ	
6 0 2	微調整レジスタ	
6 0 3	振幅調整レジスタ	
6 0 4	振幅補正レジスタ	
6 0 5	可変抵抗回路	
6 0 6	ラダー抵抗回路	
6 0 7	選択回路	
6 0 9 , 3 1 3	配線	
6 1 0 ~ 6 2 1	基準階調電圧配線	20
6 2 5	入力端子	
6 2 6	出力端子	
6 3 1 ~ 6 3 8	制御信号線	
6 4 1	制御信号	
6 4 2	制御信号	
6 5 1 ~ 6 5 9	アナログスイッチ	
6 6 1 ~ 6 7 8	抵抗	
6 8 1 ~ 6 8 4	配線	
C 1 1、C 1 2、C 2 1、C 3 1、C 3 2、C 3 3	昇圧容量	
C o u t 1、C o u t 2、C o u t 3、C o u t 4、C o u t 5、C o u t 6	保持容量素子	30

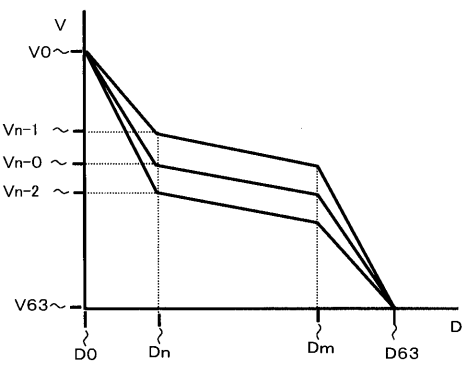
【図5】

図5



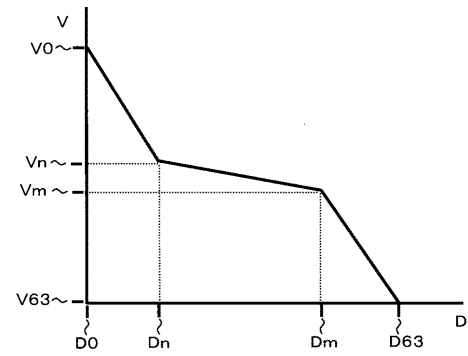
【図7】

図7



【図6】

図6



【図8】

図8

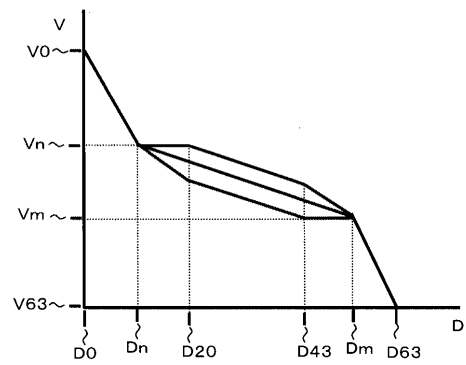


图9

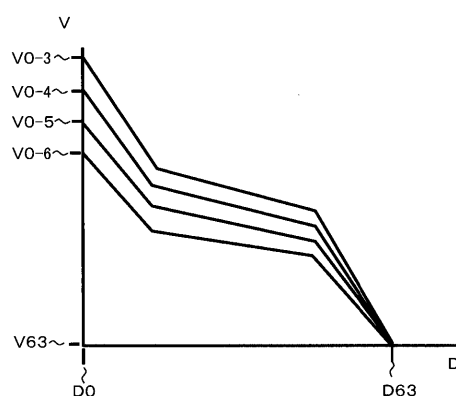


图11

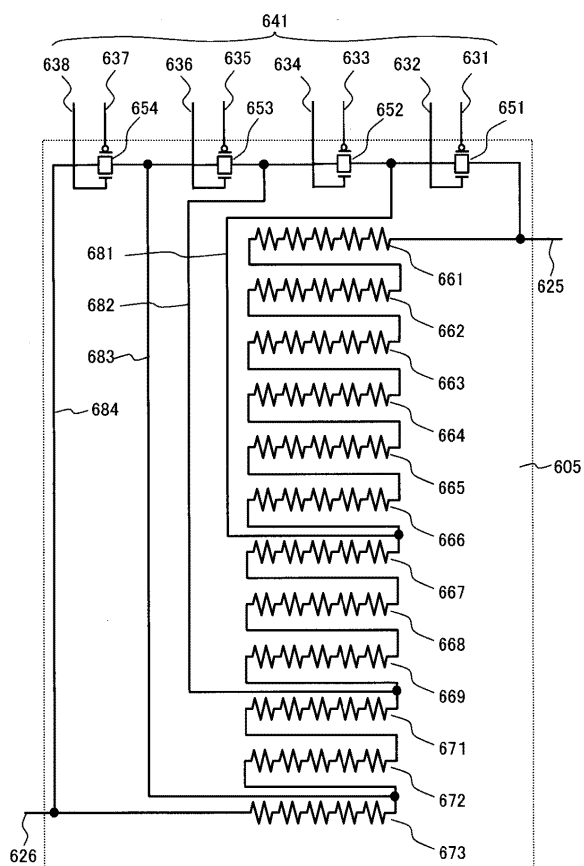
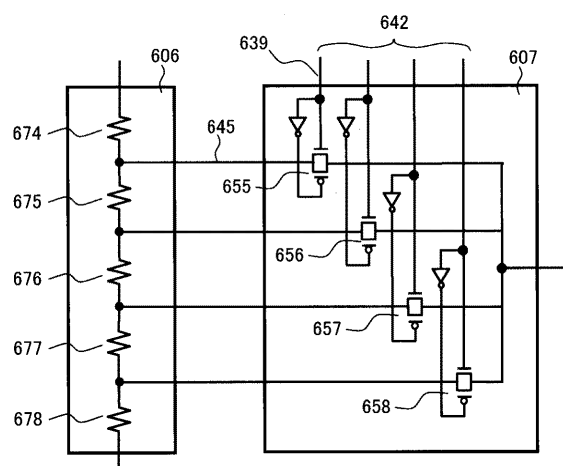
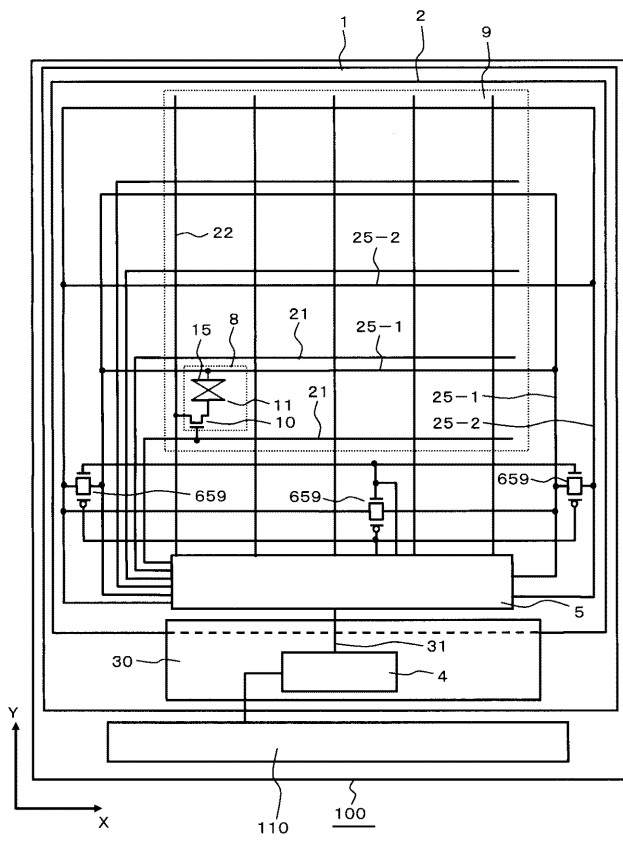


図12



【図 13】

図13



 フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20 6 1 2 F	
	G 0 9 G 3/20 6 4 1 Q	
	G 0 9 G 3/20 6 4 2 A	
	G 0 9 G 3/20 6 2 4 D	

(72)発明者 足立 重雄

千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内

F ターム(参考) 2H092 GA50 GA59 GA60 JA24 JB11 NA01 PA06 PA08 PA11 PA13
 2H093 NA16 NA33 NA43 NA55 NA61 NC03 NC10 NC12 NC16 NC22
 NC34 NC35 ND06 ND42 ND54 NE03 NE06 NE07
 2H193 ZA04 ZC15 ZD25 ZF03 ZF22 ZF36 ZP03
 5C006 AA16 AC11 AC21 AF43 AF46 AF52 AF83 BB16 BF43 FA22
 FA26 FA47
 5C080 AA10 BB05 DD05 EE29 FF07 FF11 JJ02 JJ03 JJ04

专利名称(译)	液晶表示装置		
公开(公告)号	JP2009222786A	公开(公告)日	2009-10-01
申请号	JP2008064455	申请日	2008-03-13
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	大木陽一 高橋洋之 足立重雄		
发明人	大木 陽一 高橋 洋之 足立 重雄		
IPC分类号	G09G3/36 G02F1/1368 G02F1/1345 G02F1/133 G09G3/20		
CPC分类号	G09G3/3688 G09G3/2011 G09G2310/0248 G09G2320/0271		
FI分类号	G09G3/36 G02F1/1368 G02F1/1345 G02F1/133.550 G02F1/133.575 G09G3/20.612.F G09G3/20.641.Q G09G3/20.642.A G09G3/20.624.D		
F-TERM分类号	2H092/GA50 2H092/GA59 2H092/GA60 2H092/JA24 2H092/JB11 2H092/NA01 2H092/PA06 2H092/PA08 2H092/PA11 2H092/PA13 2H093/NA16 2H093/NA33 2H093/NA43 2H093/NA55 2H093/NA61 2H093/NC03 2H093/NC10 2H093/NC12 2H093/NC16 2H093/NC22 2H093/NC34 2H093/NC35 2H093/ND06 2H093/ND42 2H093/ND54 2H093/NE03 2H093/NE06 2H093/NE07 2H193/ZA04 2H193/ZC15 2H193/ZD25 2H193/ZF03 2H193/ZF22 2H193/ZF36 2H193/ZP03 5C006/AA16 5C006/AC11 5C006/AC21 5C006/AF43 5C006/AF46 5C006/AF52 5C006/AF83 5C006/BB16 5C006/BF43 5C006/FA22 5C006/FA26 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD05 5C080/EE29 5C080/FF07 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H192/AA24 2H192/EA43 2H192/FB22 2H192/FB34 2H192/FB74 2H192/GD61 2H193/ZB07 2H193/ZB08 2H193/ZB09 2H193/ZD12 2H193/ZD23 2H193/ZF04 2H193/ZF07 2H193/ZF13 2H193/ZF21 2H193/ZF23 2H193/ZF31 2H193/ZF33 2H193/ZF44 2H193/ZG02 2H193/ZG05 2H193/ZQ16		
外部链接	Espacenet		

摘要(译)

要解决的问题：在用于小型便携式设备的液晶显示装置中实现具有低功耗和高显示质量的驱动电路。一种液晶显示装置，包括液晶显示元件和液晶驱动电路，其中液晶驱动电路安装在液晶显示面板的一侧，液晶驱动电路可输出两个系统对电极电压对应于扫描信号线位置的校正后的灰度电压可以由可变电阻电路输出，该电阻值的电阻值由寄存器可变地调节。通过短路两个反电极信号线来均衡。 点域5

