

(19) 日本国特許庁(JP)

(12) **公開特許公報(A)**

(11)特許出願公開番号

特開2007-226210

(P2007-226210A)

(43) 公開日 平成19年9月6日(2007.9.6)

(51) Int.Cl.

F 1

テーマコード (参考)

G02F 1/1368 (2006.01)

G O 2 F 1/1368

2H092

HO 1 L 21/336 (2006.01)

HO 1 L 29/78 612D

5 F 1 1 O

H O 1 L 29/786 (2006.01)

HO 1 L 29/78 627C

審査請求 有 請求項の数 19 O L (全 12 頁)

(21) 出願番号 特願2007-12386 (P2007-12386)

(22) 出願日 平成19年1月23日 (2007. 1. 23)

(31) 優先權主張番号 095105941

(32) 優先日 平成18年2月22日 (2006. 2. 22)

(33) 優先權主張国 台湾 (TW)

(71) 出願人 501358079

友達光電股▲ふん▼有限公司

台灣新竹市科學工業園區力行二路1號

(74) 代理人 100082304

弁理士 竹本 松司

(74) 代理人 100088351

弁理士 杉山 秀雄

(74) 代理人 100093425

弁理士 湯田 浩一

(74) 代理人 100102495

弁理士 魚住 高博

(74) 代理人 100112302

弁理士 手島 直彦

(72) 發明者 徐 文義

台灣新竹科學工業園區新竹市力行二路1號

最終頁に続く

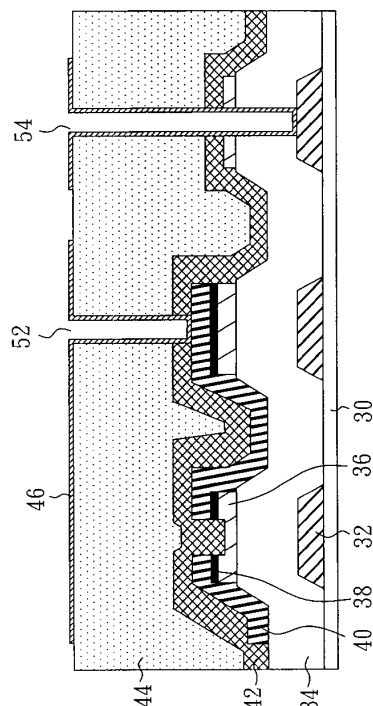
(54) 【発明の名称】 液晶表示装置用下基板の製造方法

(57) 【要約】

【課題】液晶表示装置用下基板の製造方法の提供。

【解決手段】同一のフォトマスクを使用し、第一段階のフォトマスク（リソグラフィーエッチング）プロセス及び第二段階のフォトマスク（リソグラフィーエッチング）プロセスを行うため、第一金属層と半導体層のパターンは相同である。これにより、本発明で必要なフォトマスク数は4個だけでありながら、5段階のフォトマスク（リソグラフィーエッチング）プロセスを行うことができ、1段階のフォトマスクの製造費用を削減することができる。

【選択図】 図10



【特許請求の範囲】

【請求項 1】

一種の液晶表示装置用下基板の製造方法において、以下のステップを含み、

- A. 基板を提供し、
- B. 該基板上に第一金属層を積層し、第一フォトリソマスクを利用し、該第一金属層をパターン化し、
- C. 該基板と該第一金属層上に第一絶縁層を形成し、
- D. 該第一絶縁層上に半導体層を形成し、該第一フォトリソマスクを利用し、該半導体層をパターン化し、しかも該半導体層は該第一金属層の上に位置し、
- E. 該半導体層上には第二金属層を形成し、該第二金属層をパターン化し、
- F. 該第二金属層、該半導体層、該第一絶縁層上方に第二絶縁層を形成し、該第二絶縁層をパターン化し、
- G. 該第二絶縁層上方に透明電極層を形成し、該透明電極層をパターン化することを特徴とする液晶表示装置用下基板の製造方法。

10

【請求項 2】

請求項 1 記載の液晶表示装置用下基板の製造方法において、前記第二絶縁層は保護層と平坦層を含むことを特徴とする液晶表示装置用下基板の製造方法。

【請求項 3】

請求項 1 記載の液晶表示装置用下基板の製造方法において、前記半導体層はアモルファスシリコンであることを特徴とする液晶表示装置用下基板の製造方法。

20

【請求項 4】

請求項 1 記載の液晶表示装置用下基板の製造方法において、前記液晶表示装置用下基板の製造方法はさらに 1 つのステップを含み、該半導体層表面にオーム接触層を形成することを特徴とする液晶表示装置用下基板の製造方法。

【請求項 5】

請求項 4 記載の液晶表示装置用下基板の製造方法において、前記オーム接触層は N^+ アモルファスシリコンであることを特徴とする液晶表示装置用下基板の製造方法。

【請求項 6】

請求項 1 記載の液晶表示装置用下基板の製造方法において、前記第二絶縁層は複数の貫通孔を備えることを特徴とする液晶表示装置用下基板の製造方法。

30

【請求項 7】

請求項 6 記載の液晶表示装置用下基板の製造方法において、前記貫通孔の内の少なくとも 1 個の貫通孔は該第二絶縁層、該半導体層、該第一絶縁層を貫通し、該第一金属層において露出することを特徴とする液晶表示装置用下基板の製造方法。

【請求項 8】

請求項 7 記載の液晶表示装置用下基板の製造方法において、前記貫通孔の内の少なくとも 1 個の貫通孔は該第二絶縁層を貫通し、該第二金属層において露出することを特徴とする液晶表示装置用下基板の製造方法。

【請求項 9】

請求項 1 記載の液晶表示装置用下基板の製造方法において、前記第一金属層の一部は薄膜トランジスタのゲート極であることを特徴とする液晶表示装置用下基板の製造方法。

40

【請求項 10】

請求項 1 記載の液晶表示装置用下基板の製造方法において、前記第一金属層の一部は補助キャパシタの電極であることを特徴とする液晶表示装置用下基板の製造方法。

【請求項 11】

請求項 1 記載の液晶表示装置用下基板の製造方法において、前記第一金属層の一部は表示区外の端子線であることを特徴とする液晶表示装置用下基板の製造方法。

【請求項 12】

請求項 1 記載の液晶表示装置用下基板の製造方法において、前記第二金属層の一部は薄膜トランジスタのソース極或いはドレイン極であることを特徴とする液晶表示装置用下

50

基板の製造方法。

【請求項 13】

請求項 1 記載の液晶表示装置用下基板の製造方法において、前記基板はガラスであることを特徴とする液晶表示装置用下基板の製造方法。

【請求項 14】

請求項 1 記載の液晶表示装置用下基板の製造方法において、前記第一絶縁層は酸化シリコン或いは窒化シリコンであることを特徴とする液晶表示装置用下基板の製造方法。

【請求項 15】

請求項 1 記載の液晶表示装置用下基板の製造方法において、前記透明電極はインジウムと亜鉛の酸化物或いはインジウムとスズの酸化物であることを特徴とする液晶表示装置用下基板の製造方法。 10

【請求項 16】

一種の液晶表示装置用下基板の製造方法において、以下のステップを含み、

- A. 基板を提供し、
- B. 該基板上に第一金属層を積層し、第一フォトリソマスクを利用し、該第一金属層をパターン化し、
- C. 該基板と該第一金属層上に第一絶縁層を形成し、
- D. 該第一絶縁層上に半導体層を形成し、該第一金属層をフォトリソマスクとし、該半導体層をパターン化し、しかも該半導体層は該第一金属層の上に位置し、
- E. 該半導体層上には第二金属層を形成し、該第二金属層をパターン化し、 20
- F. 該第二金属層、該半導体層、該第一絶縁層上方に第二絶縁層を形成し、該第二絶縁層をパターン化し、
- G. 該第二絶縁層上方に透明電極層を形成し、該透明電極層をパターン化することを特徴とする液晶表示装置用下基板の製造方法。

【請求項 17】

請求項 16 記載の液晶表示装置用下基板の製造方法において、前記第二絶縁層は保護層と平坦層を含むことを特徴とする液晶表示装置用下基板の製造方法。

【請求項 18】

請求項 16 記載の液晶表示装置用下基板の製造方法において、前記液晶表示装置用下基板の製造方法はさらに 1 つのステップを含み、該半導体層表面にオーミック接触層を形成することを特徴とする液晶表示装置用下基板の製造方法。 30

【請求項 19】

請求項 16 記載の液晶表示装置用下基板の製造方法において、前記第二絶縁層は複数の貫通孔を備えることを特徴とする液晶表示装置用下基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は一種の液晶表示装置用下基板の製造方法に関する。特に一種の薄膜トランジスタ液晶表示装置（TFT-LCD）に適用される下基板の製造方法に係る。

【背景技術】

40

【0002】

液晶表示装置は公知の CRT モニターに比べ、消費電力が低く、コンパクトで、放射線を出さないという長所を備えるが、薄膜トランジスタ液晶表示装置（TFT-LCD）の価格は高価である。その原因は、特に液晶ディスプレイの薄膜トランジスタアレイのリソグラフィプロセスにおいて、必要なフォトリソマスク数を効果的に減少させ、製造コストを低下させることができないためである。

【0003】

薄膜トランジスタアレイ基板の製造方法においては、5 段階フォトリソマスク（リソグラフィエッチング）プロセスが多用されている。

図 1 ～ 5 に示すように、一般の 5 段階フォトリソマスク（リソグラフィエッチング）プロセ 50

スは薄膜トランジスタアレー中の各構成部品の定義に5個のフォトマスクを必要とする。

図1に示すように、第一金属層を定義、つまり第一金属層に対してパターン化を行う。該パターン化した第一金属層32はTFTのゲート極321、補助キャパシタの下電極322、端子線323などの構成部品を含む。

次に図2に示すように、第二段階のフォトマスク（リソグラフィーエッチング）プロセスでは、薄膜トランジスタの半導体層36とオーム接触層38を定義する。

図1のパターン化した第一金属層32と図2の半導体層36及びオーム接触層38の形状と位置を比較すると、第一段階フォトマスクのパターンと第二段階フォトマスクのパターンが相同でないことは明らかである。つまり、第一段階フォトマスクプロセスと第二段階フォトマスクプロセスに同一のフォトマスクを使用し、リソグラフィーエッチングを行うことはできないということである。 10

【0004】

続いて図3に示すように、第三段階フォトマスク（リソグラフィーエッチング）プロセスでは第二金属層を定義する。つまり第二金属層に対してパターン化を行い、パターン化した第二金属層40とする。該第二金属層40は薄膜トランジスタのソース極401、ドレイン極402、補助キャパシタの上電極403などの構成部品を含む。

さらに図4に示すように、第四段階フォトマスク（リソグラフィーエッチング）プロセスでは、平坦層44と保護層42をパターン化し、ドレイン極接触層511或いは端子接触窓512を形成する。ここでは、保護層42だけが形成でき、或いは平坦層44が形成でき、或いは同時に保護層と平坦層44を形成し、しかも2層の順序はどちらでも良い。最後に図5に示すように、第五段階フォトマスク（リソグラフィーエッチング）プロセスでは、透明導電層46をパターン化し、画素電極を形成する。 20

上記5段階のフォトマスク（リソグラフィーエッチング）が定義する構成部品の形状、位置はみな不相同であるため、5段階のフォトマスク（リソグラフィーエッチング）プロセスでは、5個の異なるフォトマスクを使用し、薄膜トランジスタアレー基板中の各構成部品を定義する必要がある。

【0005】

薄膜トランジスタ液晶ディスプレイの製造が大画面に向かい発展し、フォトマスクも大画面がトレンドである現在、フォトマスクの製造コストもますます高騰している。よって薄膜トランジスタ製造工程において使用するフォトマスクの数を減らすことができれば、フォトマスクの製造費用を減らすことができ、製造工程全体のコストを低下させることができる。 30

【発明の開示】

【発明が解決しようとする課題】

【0006】

本発明は下記の液晶表示装置用下基板の製造方法を提供する。

それは4個のフォトマスク数で5段階のフォトマスク（リソグラフィーエッチング）プロセスを行うことができ、1段階のフォトマスクの設計と製造費用を削減することができ、こうして製造コストの低下を実現し、しかもフォトマスクを1個削減すると同時に、フォトマスクを合わせる時に生じる誤差を1回分省くこともでき、歩留まりを向上させることができる。 40

【0007】

本発明液晶表示装置用下基板の製造方法は以下のステップを含み、

- A. 基板を提供し、
 - B. 該基板上に第一金属層を積層し、第一フォトマスクを利用し、該第一金属層をパターン化し、
 - C. 該基板と該第一金属層上に第一絶縁層を形成し、
 - D. 該第一絶縁層上に半導体層を形成し、該第一フォトマスクを利用し、該半導体層をパターン化し、しかも該半導体層は該第一金属層の上に位置し、
- 50

E. 該半導体層上には第二金属層を形成し、該第二金属層をパターン化し、
F. 該第二金属層、該半導体層、該第一絶縁層上方に第二絶縁層を形成し、該第二絶縁層をパターン化し、
G. 該第二絶縁層上方に透明電極層を形成し、該透明電極層をパターン化し、
該第一金属層と該半導体のパターンは相同であるため、本発明では同一のフォトマスクを使用し、第一段階のフォトマスク（リソグラフィーエッチング）プロセス及び第二段階のフォトマスク（リソグラフィーエッチング）プロセスを行うため、1段階のフォトマスクの設計と製造費用を削減することができ、よって本発明では4個のフォトマスク数で5段階のフォトマスク（リソグラフィーエッチング）プロセスを行うことができる。

【0008】

また該第一金属層と該半導体のパターンは相同であるため、パターン化された第一金属層をフォトマスクとし、該半導体に対してフォトマスク（リソグラフィーエッチング）プロセスを行うことができるため、1段階のフォトマスクの設計と製造費用を削減することができ、

また本発明はさらに別種の液晶表示装置用下基板の製造方法を提供し、該方法は以下のステップを含み、

- A. 基板を提供し、
B. 該基板上に第一金属層を積層し、第一フォトマスクを利用し、該第一金属層をパターン化し、
C. 該基板と該第一金属層上に第一絶縁層を形成し、
D. 該第一絶縁層上に半導体層を形成し、該第一金属層をフォトマスクとし、該半導体層をパターン化し、しかも該半導体層は該第一金属層の上に位置し、
E. 該半導体層上には第二金属層を形成し、該第二金属層をパターン化し、
F. 該第二金属層、該半導体層、該第一絶縁層上方に第二絶縁層を形成し、該第二絶縁層をパターン化し、
G. 該第二絶縁層上方に透明電極層を形成し、該透明電極層をパターン化し、
こうして製造工程に必要とするフォトマスクの数を減らすことができる。

【0009】

本発明の方法で製造される液晶表示装置用下基板の第二金属層上方の第二絶縁層は保護層だけを形成し、或いは平坦層だけを形成し、或いは同時に保護層と平坦層を形成することができ、該2層の順序に決まりはないが、保護層と平坦層を同時に含むことが望ましく、これにより下基板の歩留まりと液晶表示装置に表示効果を向上させ、
本発明の方法は半導体層表面にオーム接触層を形成することもでき、こうして半導体層と第二金属層間の接触電気抵抗を低下させ、該半導体は公知のあらゆる薄膜トランジスターに使用される半導体層で、アモルファスシリコン層が望ましく、該オーム接触層はあらゆる公知の半導体のオーム接触層で、 N^+ アモルファスシリコンが望ましく、
本発明の方法において、第二絶縁層はあらゆる公知の方式によりパターン化することができ、フォトエッチングが望ましく、該第二絶縁層は複数の貫通孔を備えることができ、該貫通孔の内の少なくとも1個は第二絶縁層と第一絶縁層を貫通し、これにより第一金属層は露出し、下基板の端子接触窓となり、少なくとも1個の貫通孔は第二絶縁層を貫通し、第二金属層を露出させ、下基板のドレイン極接触窓となる。

【0010】

本発明の方法の第一金属層は薄膜トランジスターの多くの構成部品を構成可能で、第一金属層の一部は薄膜トランジスターのゲート極で、第一金属層の一部は補助キャパシタの電極で、或いは第一金属層の一部は表示区外の端子線であることが望ましく、
本発明の方法の第二金属層は薄膜トランジスターの多くの構成部品を構成可能で、第二金属層の一部は薄膜トランジスターのソース極或いはドレイン極で、
本発明の方法の基板はあらゆる公知の材料とすることができ、ガラスが望ましく、
本発明の方法の絶縁層はあらゆる公知の材料とすることができ、酸化シリコン或いは窒化シリコンが望ましく、

10

20

30

40

50

本発明の方法の透明電極層はあらゆる金属酸化物とすることができ、インジウムとスズの酸化物（ITO）、或いはインジウムと亜鉛の酸化物（IZO）であることが望ましいことを特徴とする液晶表示装置用下基板の製造方法である。

【課題を解決するための手段】

【0011】

請求項1の発明は、一種の液晶表示装置用下基板の製造方法において、以下のステップを含み、

A. 基板を提供し、

B. 該基板上に第一金属層を積層し、第一フォトリソマスクを利用し、該第一金属層をパターン化し、

C. 該基板と該第一金属層上に第一絶縁層を形成し、

D. 該第一絶縁層上に半導体層を形成し、該第一フォトリソマスクを利用し、該半導体層をパターン化し、しかも該半導体層は該第一金属層の上に位置し、

E. 該半導体層上には第二金属層を形成し、該第二金属層をパターン化し、

F. 該第二金属層、該半導体層、該第一絶縁層上方に第二絶縁層を形成し、該第二絶縁層をパターン化し、

G. 該第二絶縁層上方に透明電極層を形成し、該透明電極層をパターン化することを特徴とする液晶表示装置用下基板の製造方法としている。

請求項2の発明は、請求項1記載の液晶表示装置用下基板の製造方法において、前記第二絶縁層は保護層と平坦層を含むことを特徴とする液晶表示装置用下基板の製造方法としている。

請求項3の発明は、請求項1記載の液晶表示装置用下基板の製造方法において、前記半導体層はアモルファスシリコンであることを特徴とする液晶表示装置用下基板の製造方法としている。

請求項4の発明は、請求項1記載の液晶表示装置用下基板の製造方法において、前記液晶表示装置用下基板の製造方法はさらに1つのステップを含み、該半導体層表面にオーム接触層を形成することを特徴とする液晶表示装置用下基板の製造方法としている。

請求項5の発明は、請求項4記載の液晶表示装置用下基板の製造方法において、前記オーム接触層は N^+ アモルファスシリコンであることを特徴とする液晶表示装置用下基板の製造方法としている。

請求項6の発明は、請求項1記載の液晶表示装置用下基板の製造方法において、前記第二絶縁層は複数の貫通孔を備えることを特徴とする液晶表示装置用下基板の製造方法としている。

請求項7の発明は、請求項6記載の液晶表示装置用下基板の製造方法において、前記貫通孔の内の少なくとも1個の貫通孔は該第二絶縁層、該半導体層、該第一絶縁層を貫通し、該第一金属層において露出することを特徴とする液晶表示装置用下基板の製造方法としている。

請求項8の発明は、請求項7記載の液晶表示装置用下基板の製造方法において、前記貫通孔の内の少なくとも1個の貫通孔は該第二絶縁層を貫通し、該第二金属層において露出することを特徴とする液晶表示装置用下基板の製造方法としている。

請求項9の発明は、請求項1記載の液晶表示装置用下基板の製造方法において、前記第一金属層の一部は薄膜トランジスタのゲート極であることを特徴とする液晶表示装置用下基板の製造方法としている。

請求項10の発明は、請求項1記載の液晶表示装置用下基板の製造方法において、前記第一金属層の一部は補助キャパシタの電極であることを特徴とする液晶表示装置用下基板の製造方法としている。

請求項11の発明は、請求項1記載の液晶表示装置用下基板の製造方法において、前記第一金属層の一部は表示区外の端子線であることを特徴とする液晶表示装置用下基板の製造方法としている。

請求項12の発明は、請求項1記載の液晶表示装置用下基板の製造方法において、前記

10

20

30

40

50

第二金属層の一部は薄膜トランジスタのソース極或いはドレイン極であることを特徴とする液晶表示装置用下基板の製造方法としている。

請求項 13 の発明は、請求項 1 記載の液晶表示装置用下基板の製造方法において、前記基板はガラスであることを特徴とする液晶表示装置用下基板の製造方法としている。

請求項 14 の発明は、請求項 1 記載の液晶表示装置用下基板の製造方法において、前記第一絶縁層は酸化シリコン或いは窒化シリコンであることを特徴とする液晶表示装置用下基板の製造方法としている。

請求項 15 の発明は、請求項 1 記載の液晶表示装置用下基板の製造方法において、前記透明電極はインジウムと亜鉛の酸化物或いはインジウムとスズの酸化物であることを特徴とする液晶表示装置用下基板の製造方法としている。

10

【0012】

請求項 16 の発明は、一種の液晶表示装置用下基板の製造方法において、以下のステップを含み、

A. 基板を提供し、

B. 該基板上に第一金属層を積層し、第一フォトリソマスクを利用し、該第一金属層をパターン化し、

C. 該基板と該第一金属層上に第一絶縁層を形成し、

D. 該第一絶縁層上に半導体層を形成し、該第一金属層をフォトリソマスクとし、該半導体層をパターン化し、しかも該半導体層は該第一金属層の上に位置し、

E. 該半導体層上には第二金属層を形成し、該第二金属層をパターン化し、

20

F. 該第二金属層、該半導体層、該第一絶縁層上方に第二絶縁層を形成し、該第二絶縁層をパターン化し、

G. 該第二絶縁層上方に透明電極層を形成し、該透明電極層をパターン化することを特徴とする液晶表示装置用下基板の製造方法としている。

請求項 17 の発明は、請求項 16 記載の液晶表示装置用下基板の製造方法において、前記第二絶縁層は保護層と平坦層を含むことを特徴とする液晶表示装置用下基板の製造方法としている。

請求項 18 の発明は、請求項 16 記載の液晶表示装置用下基板の製造方法において、前記液晶表示装置用下基板の製造方法はさらに 1 つのステップを含み、該半導体層表面にオーミック接触層を形成することを特徴とする液晶表示装置用下基板の製造方法としている。

30

請求項 19 の発明は、請求項 16 記載の液晶表示装置用下基板の製造方法において、前記第二絶縁層は複数の貫通孔を備えることを特徴とする液晶表示装置用下基板の製造方法としている。

【発明の効果】

【0013】

本発明では 4 個のフォトリソマスクで 5 段階のフォトリソマスク（リソグラフィーエッチング）プロセスを行うことができ、こうしてフォトリソマスクの設計と製造費用を削減することができる、製造コストを低下させることができる。

【発明を実施するための最良の形態】

【0014】

40

図 6 ～ 10 は本発明最適実施例の液晶表示装置用下基板製造方法のプロセス表示図である。

図 6 に示すように、先ず基板 30 を提供する。該基板 30 はガラス基底、石英基底、プラスチック基底である。

次に、該基板 30 上に第一金属層 32 を積層し、第一フォトリソマスクを利用しフォトリソマスク（リソグラフィーエッチング）プロセスを行い、該第一金属層 32 をパターン化する。つまり、該第一金属層 32 を該基板 30 に積層後、パターン化したフォトリソマスクにより保護し、さらに該第一金属層 32 に対して乾式エッチング或いは湿式エッチング工程を行いパターン化を完成させる。

本実施例中では、パターン化された第一金属層 32 は TFT のゲート極 321、補助キャ

50

パシタの下電極 3 2 2、及び表示区外の端子線 3 2 3を含む。しかも、該パターン化された第一金属層 3 2 は単層或いは多層構造で、その材料は単一金属或いは合金である。その材料はアルミニウム (Al)、タングステン (W)、クロム (Cr)、銅 (Cu)、チタン (Ti)、窒化チタン (TiNx)、アルミ合金、クロム合金、モリブデン (Mo) 金属或いはその組合せである。

【0015】

次に図 7 に示すように、該基板 3 0 と該第一金属層 3 2 上に第一絶縁層 3 4 を形成する。さらに、該第一絶縁層 3 4 に半導体層 3 6 とオーム接触層 3 8 を積層する。しかも同一フォトリソマスクを利用し、つまり上記の第一フォトリソマスクを利用し、該半導体層 3 6 及び該オーム接触層 3 8 に対してフォトリソマスク (リソグラフィエッチング) プロセスを行いパターン化し、これにより、該半導体層 3 6 及び該オーム接触層 3 8 を定義する。こうして該パターン化された該半導体層 3 6 及び該オーム接触層 3 8 は該第一金属層 3 2 のちょうど真上に位置し、しかも該第一金属層 3 2 とは相同のパターンを備える。

10

本実施例において、該第一絶縁層 3 4 は酸化シリコン (SiO_x)、窒化シリコン (SiN_y)、或いは窒酸化シリコン (Silicon oxynitride) で、該半導体層 3 6 はアモルファスシリコン (amorphous silicon)、或いは多結晶シリコン (polycrystalline silicon) で、該オーム接触層 3 8 は n⁺-Si (n-type doped silicon) などのドーピングシリコンである。

つまり、該第一金属層 3 2、該半導体層 3 6 (該オーム接触層 3 8) のパターンは相同であるため、同一フォトリソマスクを使用しパターン化を行うことができ、1 段階のフォトリソマスクの設計と製造コストを削減することができる。

20

さらに、該第一金属層 3 2、該半導体層 3 6、該オーム接触層 3 8 のパターンは相同であるため、パターン化された第一金属層 3 4 をフォトリソマスクとし、該半導体層 3 6 と該オーム接触層 3 8 に対して背面露光及びエッチングを行い、1 段階のフォトリソマスクの設計と製造コストを削減することができる。

【0016】

続いて図 8 に示すように、該半導体層 3 6 と該絶縁層 3 4 上に第二金属層を積層し、異なるパターンを備える第二フォトリソマスク (図示なし) を利用し、第二金属層に対してフォトリソマスク (リソグラフィエッチング) プロセスを行いパターン化する。該半導体層 3 6 と該オーム接触層 3 8 に対してエッチングを行い、該半導体層 3 6 のチャンネル (channel) を形成することもできる。

30

該パターン化された第二金属層 4 0 は TFT のソース極 4 0 1、ドレイン極 4 0 2、補助キャパシタの上電極 4 0 3 を含む。しかも該パターン化された第二金属層 4 0 と該パターン化された第一金属層 3 2 は相同で、単層或いは多層構造とすることができ、その材料は単一金属或いは合金である。その材料はアルミニウム (Al)、タングステン (W)、クロム (Cr)、銅 (Cu)、チタン (Ti)、窒化チタン (TiNx)、アルミ合金、クロム合金、モリブデン (Mo) 金属或いはその組合せである。また第一絶縁層の材料は酸化シリコン (SiO_x)、窒化シリコン (SiN_y) である。

【0017】

次に図 9 に示すように、保護層 4 2 (passivation layer) 及び平坦層 4 4 (planization layer) を形成し、該パターン化された半導体層 3 6 とオーム接触層 3 8、第二金属層 4 0、第一絶縁層 3 4 を覆蓋する。該保護層 4 2 と該平坦層 4 4 に対してフォトリソマスク (リソグラフィエッチング) プロセスを行いパターン化し、複数の貫通孔 5 2、5 4 を形成する。

40

本実施例において、該複数の貫通孔 5 2、5 4 の内少なくとも 1 個の貫通孔 5 2 は、該平坦層 4 4 と該保護層 4 2 を貫通し、これにより該補助キャパシタの上電極 4 0 3 は露出する。該貫通孔 5 2 は TFT のドレイン接触窓 (contact of drain electrode) を提供し、またさらに少なくとも 1 個の貫通孔 5 4 は該平坦層 4 4、該保護層 4 2、該オーム接触層 3 8、該半導体層 3 6、該第一絶縁層 3 4 を含むことができる。露出表示区外の端子線 3 2 3 は端子線の接触窓 (contact of terminal PAD) とする。

本実施例においては、保護層 4 2 だけを形成し、或いは平坦層 4 4 だけを形成し、或い

50

は同時に保護層 4 2 と平坦層 4 4 を形成することができ、該 2 層の順序に決まりはない。

【0018】

最後に図 10 に示すように、該平坦層 4 4 表面の透明電極層 4 6 を画素電極とする。その材料はインジウムとスズの酸化物 (ITO)、或いはインジウムと亜鉛の酸化物 (IZO) である。

本実施例において、該第一金属層 3 2 と該半導体層 3 6 (オーム接触層 3 8) のパターンは相同であるため、同一フォトリソマスクを使用し第一段階のフォトリソマスク (リソグラフィエッチング) プロセス及び第二段階のフォトリソマスク (リソグラフィエッチング) プロセスを行うことができる。これにより 1 段階のフォトリソマスクの設計と製造費用を削減することができる。

10

或いは、第一段階のフォトリソマスク (リソグラフィエッチング) プロセスにより第一金属層 3 2 を定義した後、該パターン化した第一金属層 3 2 をフォトリソマスクとし、第二段階のフォトリソマスク (リソグラフィエッチング) プロセスを行うことができ、こうして 1 段階のフォトリソマスクの設計と製造費用を削減することができる。

【図面の簡単な説明】

【0019】

【図 1】 公知の液晶表示装置用下基板製造方法のプロセス表示図である。

【図 2】 公知の液晶表示装置用下基板製造方法のプロセス表示図である。

【図 3】 公知の液晶表示装置用下基板製造方法のプロセス表示図である。

【図 4】 公知の液晶表示装置用下基板製造方法のプロセス表示図である。

20

【図 5】 公知の液晶表示装置用下基板製造方法のプロセス表示図である。

【図 6】 本発明最適実施例の液晶表示装置用下基板製造方法のプロセス表示図である。

【図 7】 本発明最適実施例の液晶表示装置用下基板製造方法のプロセス表示図である。

【図 8】 本発明最適実施例の液晶表示装置用下基板製造方法のプロセス表示図である。

【図 9】 本発明最適実施例の液晶表示装置用下基板製造方法のプロセス表示図である。

【図 10】 本発明最適実施例の液晶表示装置用下基板製造方法のプロセス表示図である。

【符号の説明】

【0020】

30 基板

32 第一金属層

30

321 TFTのゲート極

322 補助キャパシタの下電極

323 端子線

34 第一絶縁層

36 半導体層

38 オーム接触層

40 第二金属層

401 ソース極

402 ドレイン極

403 補助キャパシタの上電極

40

42 保護層

44 平坦層

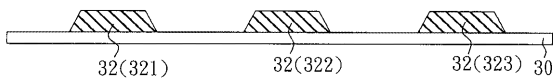
46 透明電極層

52、54 貫通孔

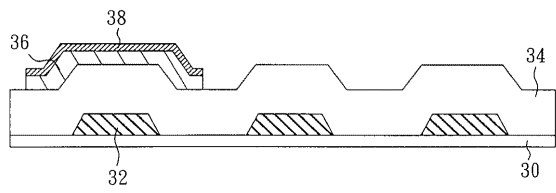
511 ドレイン極接触層

512 端子接触窓

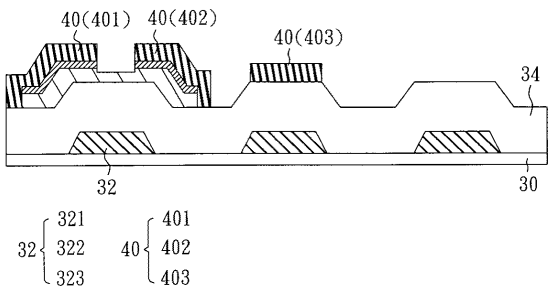
【図 1】



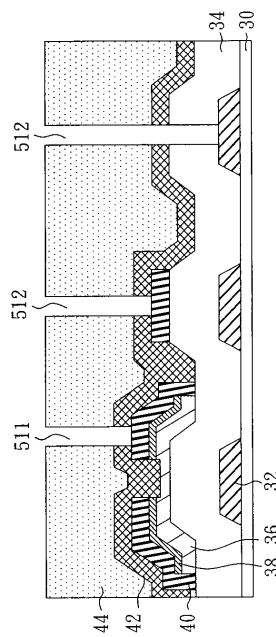
【図 2】



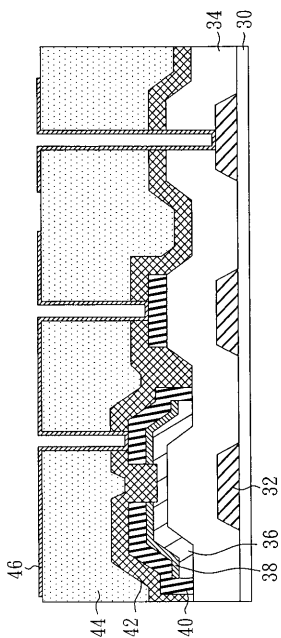
【図 3】



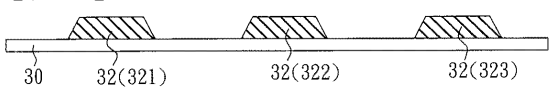
【図 4】



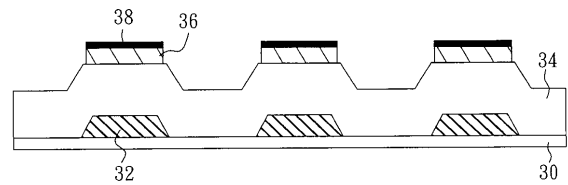
【図 5】



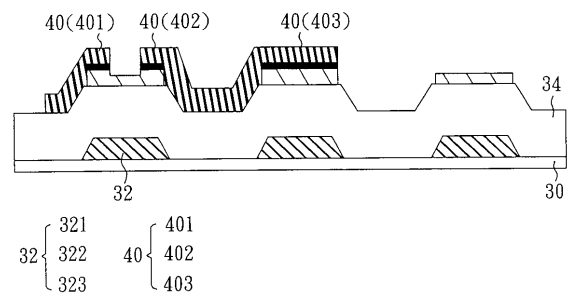
【図 6】



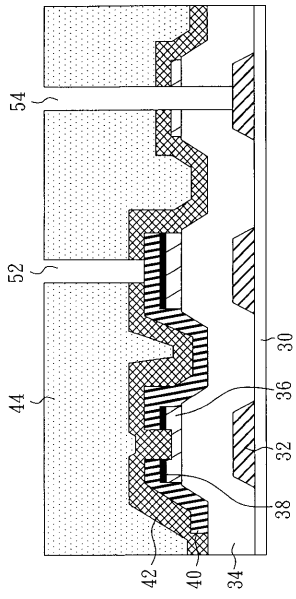
【図 7】



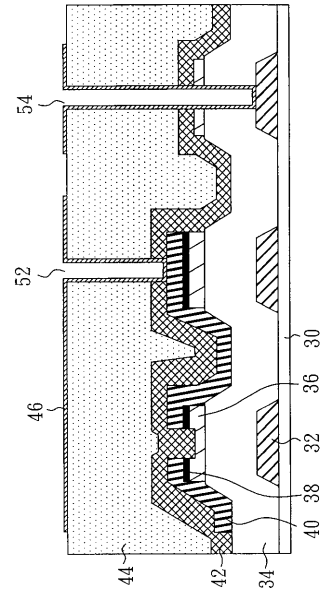
【図 8】



【図 9】



【図 10】



フロントページの続き

Fターム(参考)	2H092	GA11	GA29	GA31	HA03	JA24	JA28	JA34	JA37	JA41	JA46
		JB31	JB56	KA05	KA18	KB05	KB13	MA14	MA16	NA25	NA27
	5F110	AA16	CC07	DD01	DD02	DD03	EE01	EE02	EE03	EE04	FF02
		FF03	FF04	GG02	GG13	GG15	HK01	HK02	HK03	HK04	HK09
		NN72	NN73	QQ12							

专利名称(译)	制造用于液晶显示装置的下基板的方法		
公开(公告)号	JP2007226210A	公开(公告)日	2007-09-06
申请号	JP2007012386	申请日	2007-01-23
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股▲ふん▼有限公司		
[标]发明人	徐文義		
发明人	徐 文義		
IPC分类号	G02F1/1368 H01L21/336 H01L29/786		
CPC分类号	H01L27/1288 G02F1/136213 G02F1/136227 G02F2001/136231 H01L27/1214 H01L27/1248 H01L27/1255		
FI分类号	G02F1/1368 H01L29/78.612.D H01L29/78.627.C		
F-TERM分类号	2H092/GA11 2H092/GA29 2H092/GA31 2H092/HA03 2H092/JA24 2H092/JA28 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JA46 2H092/JB31 2H092/JB56 2H092/KA05 2H092/KA18 2H092/KB05 2H092/KB13 2H092/MA14 2H092/MA16 2H092/NA25 2H092/NA27 5F110/AA16 5F110/CC07 5F110/DD01 5F110/DD02 5F110/DD03 5F110/EE01 5F110/EE02 5F110/EE03 5F110/EE04 5F110/FF02 5F110/FF03 5F110/FF04 5F110/GG02 5F110/GG13 5F110/GG15 5F110/HK01 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK09 5F110/NN72 5F110/NN73 5F110/QQ12 2H192/AA24 2H192/BC31 2H192/CB05 2H192/CB35 2H192/DA42 2H192/FA65 2H192/HA36 2H192/HA47		
代理人(译)	杉山秀夫		
优先权	095105941 2006-02-22 TW		
其他公开文献	JP4637120B2		
外部链接	Espacenet		

摘要(译)

提供一种制造用于液晶显示装置的下基板的方法。 解决方案：第一金属层和半导体层的图案是相同的，因为使用相同的光掩模来执行第一阶段光掩模（光刻蚀刻）工艺和第二阶段光掩模（光刻蚀刻）工艺。是的。结果，尽管在本发明中仅需要四个光掩模，但是可以执行五步光掩模（光刻蚀刻）工艺，并且可以降低一步光掩模的制造成本。 [选定图]图10

