

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-41595

(P2007-41595A)

(43) 公開日 平成19年2月15日(2007.2.15)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
H04N 5/66 (2006.01)	H04N 5/66 1O2B	5C006
G02F 1/133 (2006.01)	G02F 1/133 55O	5C058
G09G 3/20 (2006.01)	G09G 3/20 612U	5C080
	G09G 3/20 642K	
審査請求 有 請求項の数 35 O L (全 20 頁) 最終頁に続く		

(21) 出願番号 特願2006-207876 (P2006-207876)
 (22) 出願日 平成18年7月31日(2006.7.31)
 (31) 優先権主張番号 10-2005-0069842
 (32) 優先日 平成17年7月29日(2005.7.29)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839
 三星電子株式会社
 Samsung Electronics
 Co., Ltd.
 大韓民国京畿道水原市靈通区梅灘洞416
 (74) 代理人 100094145
 弁理士 小野 由己男
 (74) 代理人 100106367
 弁理士 稲積 朋子
 (72) 発明者 ▲ロ▼ 南 錫
 大韓民国京畿道城南市盆唐區書▲ヒョン▼
 洞フワソンアパート#607-703

最終頁に続く

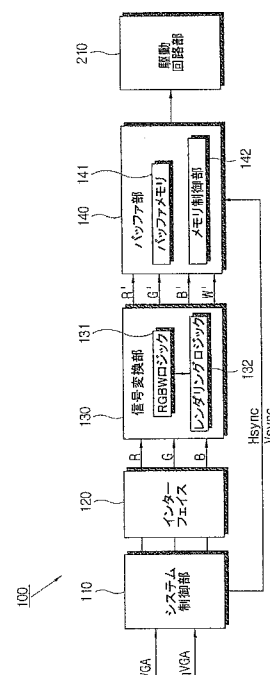
(54) 【発明の名称】映像信号処理装置、それを搭載する液晶表示装置、及びその駆動方法

(57) 【要約】

【課題】消費電力の削減、及びメモリ容量の利用効率の向上が可能な映像信号処理装置、及びそれを含む液晶表示装置を提供する。

【解決手段】本発明による液晶表示装置では、外部からインターフェースを通じて受信された映像信号を、信号変換部がRGBW映像信号に変換してレンダリングする。その後、処理されたRGBW映像信号がバッファ部により一旦保存され、更にそのRGBW映像信号がバッファ部から液晶パネルに提供される。

【選択図】図2



【特許請求の範囲】

【請求項 1】

液晶パネル、
外部から映像信号を受信するインターフェース、
前記映像信号を R G B W 映像信号に変換する R G B W ロジックと、前記 R G B W 映像信号をレンダリングするレンダリングロジックと、を含む信号変換部、
前記 R G B W 映像信号を保存するバッファ部、及び、
前記バッファ部を制御することにより、前記信号変換部から出力された R G B W 映像信号をバッファリングし、バッファリングされた R G B W 映像信号を前記液晶パネルに提供するシステム制御部、
を有する液晶表示装置。

10

【請求項 2】

前記液晶パネルに対してゲート信号を印加するゲート駆動部、
前記液晶パネルに対して R G B W 映像信号を印加するデータ駆動部、及び、
前記ゲート駆動部と前記データ駆動部とを制御するための制御信号、を出力するタイミングコントローラ、
を含み、前記液晶パネルを駆動する駆動回路部、
を更に有する、請求項 1 に記載の液晶表示装置。

【請求項 3】

前記レンダリングロジックが、
前記映像信号の縦解像度が所定値以上であれば、前記映像信号から変換された R G B W 映像信号をレンダリングし、
前記映像信号の縦解像度が前記所定値未満であれば、前記映像信号から変換された R G B W 映像信号をレンダリングしない、
請求項 1 に記載の液晶表示装置。

20

【請求項 4】

前記レンダリングロジックが、前記映像信号の解像度を前記バッファ部に保存可能な解像度に変換する、請求項 1 に記載の液晶表示装置。

【請求項 5】

前記液晶パネルにマトリクス状に配列された画素、及び、
前記レンダリングロジックにより R G B W 映像信号がレンダリングされない場合、前記画素のマトリクスの一行に対する R G B W 映像信号を前記画素のマトリクスの二行に対して印加する、前記液晶パネルを駆動する駆動回路部、
を更に有する、請求項 3 に記載の液晶表示装置。

30

【請求項 6】

前記映像信号の解像度が q V G A 又は V G A のいずれかである、請求項 1 に記載の液晶表示装置。

【請求項 7】

前記バッファ部が、
前記信号変換部から出力された R G B W 映像信号をバッファリングするバッファメモリ、及び、
前記システム制御部から提供される前記制御信号に従って前記バッファメモリから R G B W 映像信号を読み出し、所定の周波数で出力するメモリ制御部、
を含む、請求項 1 に記載の液晶表示装置。

40

【請求項 8】

前記信号変換部でレンダリングされた R G B W 映像信号を圧縮する圧縮ロジック、及び、
圧縮された R G B W 映像信号を復元する復元ロジック、
を更に有する、請求項 1 に記載の液晶表示装置。

【請求項 9】

50

外部から映像信号を受信するインターフェース、
前記映像信号を R G B W 映像信号に変換する R G B W ロジックと、前記 R G B W 映像信号をレンダリングするレンダリングロジックと、を含む信号変換部、
前記 R G B W 映像信号を保存するバッファ部、及び、
前記バッファ部を制御することにより、前記信号変換部から出力された R G B W 映像信号をバッファリングし、バッファリングされた R G B W 映像信号を出力するシステム制御部、
を有する映像信号処理装置。

【請求項 10】

前記レンダリングロジックが、
前記映像信号の縦解像度が所定値以上であれば、前記映像信号から変換された R G B W 映像信号をレンダリングし、
前記映像信号の縦解像度が前記所定値未満であれば、前記映像信号から変換された R G B W 映像信号をレンダリングしない、
請求項 9 に記載の映像信号処理装置。

10

【請求項 11】

前記映像信号の解像度が q V G A 又は V G A のいずれかである、請求項 10 に記載の映像信号処理装置。

【請求項 12】

前記信号変換部でレンダリングされた R G B W 映像信号を圧縮する圧縮ロジック、及び、
圧縮された R G B W 映像信号を復元する復元ロジック、
を更に有する、請求項 10 に記載の映像信号処理装置。

20

【請求項 13】

液晶パネル、
外部から映像信号を受信する第 1 インターフェースと第 2 インターフェース、
外部から送られてくる映像信号をその映像信号の解像度に応じて前記第 1 インターフェース又は前記第 2 インターフェースのいずれかに受信させるシステム制御部、
前記第 1 インターフェース又は前記第 2 インターフェースのいずれかにより受信された映像信号をその映像信号の解像度に応じて選択的にレンダリングするレンダリングロジック、を含む信号変換部、
前記レンダリングロジックによってはレンダリングされない映像信号を保存し、保存されている映像信号を、前記システム制御部から提供される制御信号に従って出力するバッファ部、及び、
前記信号変換部又は前記バッファ部のいずれかから出力された映像信号を前記液晶パネルに対して印加する駆動回路部、
を有する液晶表示装置。

30

【請求項 14】

前記第 1 インターフェース又は前記第 2 インターフェースのいずれかにより受信された映像信号が R G B 映像信号を含み、
前記信号変換部が、前記第 1 インターフェース又は前記第 2 インターフェースのいずれかにより受信された映像信号を R G B W 映像信号に変換する R G B W ロジック、を更に含む、
請求項 13 に記載の液晶表示装置。

40

【請求項 15】

前記第 1 インターフェース又は前記第 2 インターフェースのいずれかにより受信された映像信号の解像度が q V G A 又は V G A のいずれかである、請求項 13 に記載の液晶表示装置。

【請求項 16】

前記レンダリングロジックが、

50

前記第 1 インターフェース又は前記第 2 インターフェースのいずれかにより受信された映像信号の縦解像度が所定値以上であれば、その映像信号をレンダリングし、

前記第 1 インターフェース又は前記第 2 インターフェースのいずれかにより受信された映像信号の縦解像度が前記所定値未満であれば、その映像信号をレンダリングしない、

請求項 13 に記載の液晶表示装置。

【請求項 17】

前記液晶パネルがマトリクス状に配列された画素を含み、

前記レンダリングロジックにより映像信号がレンダリングされない場合、前記駆動回路部が前記画素のマトリクスの一行に対する映像信号を前記画素のマトリクスの二行に対して印加する、

10

請求項 16 に記載の液晶表示装置。

【請求項 18】

前記駆動回路部が、

前記液晶パネルに対してゲート信号を印加するゲート駆動部、

前記液晶パネルに対して R G B W 映像信号を印加するデータ駆動部、及び、

前記ゲート駆動部と前記データ駆動部とを制御するための制御信号、を出力するタイミングコントローラ、

を含む、請求項 13 に記載の液晶表示装置。

【請求項 19】

前記液晶パネルがマトリクス状に配列された画素を含み、

20

前記画素のうち、 2×3 のマトリクス状に配列された、赤色、緑色、青色、及び白色の画素の一群が四つのドットを表現する、

請求項 13 に記載の液晶表示装置。

【請求項 20】

前記画素の一群では、青色と白色との画素が中央に配置され、一对の赤色画素と一对の緑色画素とが両端に配置されている、請求項 19 に記載の液晶表示装置。

【請求項 21】

前記ドットが前記画素のマトリクスの二行にわたって形成されている、請求項 19 に記載の液晶表示装置。

【請求項 22】

30

液晶パネル、

第 1 制御信号と第 2 制御信号とを生成するシステム制御部、

前記第 1 制御信号に従って外部から映像信号を受信する第 1 インターフェース、

外部の映像信号処理部によって処理された映像信号を受信する第 2 インターフェース、

前記第 1 インターフェース又は前記第 2 インターフェースのいずれかにより受信された映像信号を R G B W 映像信号に変換する R G B W ロジック、及び、前記第 1 インターフェース又は前記第 2 インターフェースのいずれかにより受信された映像信号の解像度に応じ、その映像信号から変換された R G B W 映像信号をレンダリングするレンダリングロジック、を含む信号変換部、

前記第 1 インターフェースにより受信された映像信号から前記信号変換部により変換された R G B W 映像信号、を保存し、保存された R G B W 映像信号を前記第 2 制御信号に従って出力するバッファ部、並びに、

40

前記信号変換部又は前記バッファ部のいずれかから出力された R G B W 映像信号を前記液晶パネルに対して印加する駆動回路部、

を有する液晶表示装置。

【請求項 23】

前記レンダリングロジックが、

前記第 1 インターフェース又は前記第 2 インターフェースのいずれかにより受信された映像信号の縦解像度が所定値以上であれば、その映像信号から変換された R G B W 映像信号をレンダリングし、

50

前記第 1 インターフェース又は前記第 2 インターフェースのいずれかにより受信された映像信号の縦解像度が前記所定値未満であれば、その映像信号から変換された R G B W 映像信号をレンダリングしない、

請求項 2 2 に記載の液晶表示装置。

【請求項 2 4】

前記第 1 インターフェース又は前記第 2 インターフェースのいずれかにより受信された映像信号の解像度が q V G A 又は V G A のいずれかである、請求項 2 2 に記載の液晶表示装置。

【請求項 2 5】

前記レンダリングロジックにより R G B W 映像信号がレンダリングされない場合、前記駆動回路部が前記画素のマトリクスの一行に対する R G B W 映像信号を前記画素のマトリクスの二行に対して印加する、請求項 2 2 に記載の液晶表示装置。 10

【請求項 2 6】

前記駆動回路部が、
前記液晶パネルに対してゲート信号を印加するゲート駆動部、
前記液晶パネルに対して R G B W 映像信号を印加するデータ駆動部、及び、
前記ゲート駆動部と前記データ駆動部とを制御するための制御信号、を出力するタイミングコントローラ、
を含む、請求項 2 2 に記載の液晶表示装置。

【請求項 2 7】

前記液晶パネルが、マトリクス状に配列された画素を含み、
前記画素のうち、2 × 3 のマトリクス状に配列された、赤色、緑色、青色、及び白色の画素の一群が四つのドットを表現する、
請求項 2 2 に記載の液晶表示装置。 20

【請求項 2 8】

前記画素の一群では、青色と白色との画素が中央に配置され、一对の赤色画素と一对の緑色画素とが両端に配置されている、請求項 2 7 に記載の液晶表示装置。

【請求項 2 9】

前記ドットが前記画素のマトリクスの二行にわたって形成されている、請求項 2 7 に記載の液晶表示装置。 30

【請求項 3 0】

前記信号変換部でレンダリングされた R G B W 映像信号を圧縮する圧縮ロジックと、
圧縮された R G B W 映像信号を復元する復元ロジックと、
を更に有する、請求項 2 2 に記載の液晶表示装置。

【請求項 3 1】

第 1 制御信号と第 2 制御信号とを生成するシステム制御部、
前記第 1 制御信号に従って外部から映像信号を受信する第 1 インターフェース、
外部の映像信号処理部によって処理された映像信号を受信する第 2 インターフェース、
前記第 1 インターフェース又は前記第 2 インターフェースのいずれかにより受信された映像信号を R G B W 映像信号に変換する R G B W ロジック、及び、前記第 1 インターフェース又は前記第 2 インターフェースのいずれかにより受信された映像信号の解像度に応じて前記 R G B W 映像信号をレンダリングするレンダリングロジック、を含む信号変換部、並びに、 40

前記第 1 インターフェースにより受信された映像信号から前記信号変換部により変換された R G B W 映像信号、を保存し、保存された R G B W 映像信号を前記第 2 制御信号に従って出力するバッファ部、

を有する映像信号処理装置。

【請求項 3 2】

R G B を含む映像信号、を外部から受信する段階、
前記映像信号を R G B W 映像信号に変換する段階、 50

前記映像信号の解像度に応じて前記 R G B W 映像信号をレンダリングする段階、
前記 R G B W 映像信号をバッファリングする段階、及び、
バッファリングされた R G B W 映像信号を外部からの制御信号に従って液晶パネルに出力する段階、
を有する液晶表示装置の駆動方法。

【請求項 3 3】

前記 R G B W 映像信号をレンダリングする段階では、
前記映像信号の縦解像度が所定値以上であれば、その映像信号から変換された R G B W 映像信号がレンダリングされ、
前記映像信号の縦解像度が前記所定値未満であれば、その映像信号から変換された R G B W 映像信号がレンダリングされない、
請求項 3 2 に記載の液晶表示装置の駆動方法。 10

【請求項 3 4】

前記液晶パネルが、マトリクス状に配列された画素を含み、
前記バッファリングされた R G B W 映像信号を液晶パネルに出力する段階では、R G B W 映像信号がレンダリングされない場合、前記画素のマトリクスの一行に対する R G B W 映像信号が前記画素のマトリクスの二行に対して印加される、
請求項 3 2 に記載の液晶表示装置の駆動方法。

【請求項 3 5】

前記 R G B W 映像信号をレンダリングする段階と前記 R G B W 映像信号をバッファリングする段階との間に、R G B W 映像信号を圧縮する段階を更に有し、
前記 R G B W 映像信号をバッファリングする段階と前記 R G B W 映像信号を液晶パネルに出力する段階との間に、圧縮された R G B W 映像信号を復元する段階を更に有する、
請求項 3 2 に記載の液晶表示装置の駆動方法。 20

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は液晶表示装置とその駆動方法に関し、特に、その液晶表示装置に搭載される映像信号処理装置に関する。

【背景技術】

【0 0 0 2】

液晶表示装置に搭載されている液晶パネルでは、薄膜トランジスタ基板とカラーフィルター基板とが互いに対向し、薄膜トランジスタ基板とカラーフィルター基板との間には液晶層が挟まれている。一般に、カラーフィルター基板には、レッド(R)、グリーン(G)、ブルー(B)の三原色から成るカラーフィルター層が形成されている。これらのカラーフィルター層を透過する光の量を調節することにより、液晶パネルには所望のカラー画像が再現される。

【0 0 0 3】

近年、R G B に白色を追加して輝度を改善する R G B W 方式のディスプレイ技術が開発されている。その技術では特に、3 色の画素電圧を利用して 4 色の画素電圧を形成する方法、又はレンダリング(rendering)などの画像データ処理が、液晶パネルの駆動に利用されている。レンダリングでは一般に、一つのドットが複数の画素の一群で表現される。更に、一つのドットに含まれている画素が駆動されると同時に、そのドットの周辺に位置する別の画素が駆動される。こうして、一つのドットの輝度を周辺の画素の輝度に分散させることにより、複数の画素間での輝度の変化を滑らかにする。 40

【0 0 0 4】

携帯用端末機などに用いられる液晶表示装置では、画像データの処理方式が、C P U インターフェース方式(コマンドインターフェース方式ともいう)と、R G B (又はビデオ)インターフェース方式とに大別される。

C P U インターフェース方式では、画像データが携帯用端末機の C P U によって処理さ 50

れる。すなわち、画像データがCPUによる直接的な制御に従って液晶パネルに対して印加され、更に液晶パネルにより、CPUから印加される命令語に従って処理される。CPUインターフェース方式では特に、画像データを液晶パネルに対して印加する前に一時的に保存するバッファメモリが必要である。

RGBインターフェース方式では、画像データが携帯用端末機のCPUとは独立に処理される。すなわち、画像データが、CPUからは独立しているイメージプロセッサにより液晶パネルに提供され、液晶パネルにより、CPUから提供される命令語に従って処理される。

【発明の開示】

【発明が解決しようとする課題】

10

【0005】

近年の液晶パネルでは、タイミングコントローラ、4色の画素電圧を生成するロジック、レンダリングロジック、及びソースドライバが一つのチップに集積化されている。しかし、そのチップにCPUインターフェース方式によるフレームバッファを内蔵することは、「そのチップでは、必要な容量のフレームバッファの集積化に十分な空きスペースが確保できない」という技術的理由、及び「大容量のフレームバッファの内蔵に伴うコストの上昇が過大である」という経済的な理由により、未だ実現されていない。従って、従来のCPUインターフェース方式による液晶パネルでは、4色の画素電圧の生成やレンダリング等の画像データ処理が困難である。また、CPUインターフェース方式を利用して画像データを液晶パネルに対して印加する場合、4色の画素電圧を生成するロジックやレンダリングロジックをフレームバッファの後段に設置すると、画像データに変化がない場合にも画像データ処理が行われるので、更なる省電力化が困難である。

20

本発明の目的は、消費電力の更なる削減、及びメモリ容量の利用効率の更なる向上が可能な映像信号処理装置、を提供することにある。

【課題を解決するための手段】

【0006】

本発明の一つの観点による液晶表示装置は、
液晶パネル；

外部から映像信号を受信するインターフェース；

その映像信号をRGBW映像信号に変換するRGBWロジックと、変換されたRGBW映像信号をレンダリングするレンダリングロジックと、を含む信号変換部；

30

RGBW映像信号を保存するバッファ部；及び、

バッファ部を制御することにより、信号変換部から出力されたRGBW映像信号をバッファリングし、バッファリングされたRGBW映像信号を液晶パネルに提供するシステム制御部；を有する。この液晶表示装置は好ましくは、液晶パネルを駆動する駆動回路部、を更に有する。その駆動回路部は好ましくは、液晶パネルにゲート信号を印加するゲート駆動部、液晶パネルに対してRGBW映像信号を印加するデータ駆動部、及び、ゲート駆動部とデータ駆動部とを制御するための制御信号を出力するタイミングコントローラ、を含む。

【0007】

40

ここで、本明細書では、一つのゲート線と一つのデータ線とに連結されている薄膜トランジスタを備え、単一の色を表示する基本単位を「画素」という。一方、画像を表現する基本単位を「ドット」という。レンダリングでは一般に、一つのドットが複数の画素の一群で表現される。更に、一つのドットに含まれている画素の駆動と同時に、それらの画素の周辺に位置する別の画素が駆動される。特に、各ドットに対する輝度に基づいて各画素の輝度が演算で決定される。こうして、一つのドットの輝度をそのドットの周辺に位置する画素の輝度に分散させることにより、複数の画素間での輝度の変化を滑らかにする。レンダリングにより、斜線や曲線の画像が繊細に表現され、かつ画面の実際の解像度が調整される。レンダリングロジックは好ましくは、映像信号の縦解像度が所定値以上であれば、その映像信号から変換されたRGBW映像信号をレンダリングし、映像信号の縦解像度

50

が上記の所定値未満であれば、その映像信号から変換された R G B W 映像信号をレンダリングしない。それにより、液晶パネルの表示可能な解像度より高い解像度の映像信号から変換された R G B W 映像信号のみが選択的にレンダリングされる。レンダリングロジックは更に好ましくは、映像信号の解像度をバッファ部に保存可能な解像度に変換する。

【 0 0 0 8 】

本発明による上記の液晶表示装置は好ましくは、液晶パネルにマトリクス状に配列された画素、及び、液晶パネルを駆動する駆動回路部を更に有する。その駆動回路部は特に、レンダリングロジックにより R G B W 映像信号がレンダリングされない場合、画素のマトリクスの一行に対する R G B W 映像信号を画素のマトリクスの二行に対して印加する。それにより、液晶パネルの解像度より低い解像度の映像信号が受信されたときでも、液晶パネルにはその映像信号の示す画像が表示される。ここで、映像信号の解像度は好ましくは q V G A 又は V G A のいずれかである。それらの解像度は、携帯用端末機により送受信される映像信号の一般的な解像度に該当する。

10

【 0 0 0 9 】

好ましくは、バッファ部が、R G B W 映像信号をバッファリングするバッファメモリ、及び、システム制御部から提供される制御信号に従ってバッファメモリから R G B W 映像信号を読み出し、所定の周波数で出力するメモリ制御部、を含む。バッファ部が更に、所定のクロック信号を生成してシステム制御部とバッファ部とのそれぞれに提供するクロック発生部を含んでも良い。尚、メモリ制御部の機能がシステム制御部に統合されていても良い。

20

本発明による上記の液晶表示装置は好ましくは、信号変換部でレンダリングされた R G B W 映像信号を圧縮する圧縮ロジック、及び、圧縮された R G B W 映像信号を復元する復元ロジック、を更に有する。それにより、メモリ容量の利用効率が向上し、すなわち、比較的少ないメモリ容量でも高い解像度の映像信号を処理できる。

【 0 0 1 0 】

本発明による映像信号処理装置は、

外部から映像信号を受信するインターフェース；

その映像信号を R G B W 映像信号に変換する R G B W ロジックと、変換された R G B W 映像信号をレンダリングするレンダリングロジックと、を含む信号変換部；

R G B W 映像信号を保存するバッファ部；及び、

30

バッファ部を制御することにより、信号変換部から出力された R G B W 映像信号をバッファリングし、バッファリングされた R G B W 映像信号を出力するシステム制御部；を有する。

【 0 0 1 1 】

本発明の別の観点による液晶表示装置は、

液晶パネル；

外部から映像信号を受信する第 1 インターフェースと第 2 インターフェース；

外部から送られてくる映像信号をその映像信号の解像度に応じて第 1 インターフェース又は第 2 インターフェースのいずれかに受信させるシステム制御部；

第 1 インターフェース又は第 2 インターフェースのいずれかにより受信された映像信号をその映像信号の解像度に応じて選択的にレンダリングするレンダリングロジック、を含む信号変換部；

40

レンダリングロジックによってはレンダリングされない映像信号を保存し、保存されている映像信号を、システム制御部から提供される制御信号に従って出力するバッファ部；及び、

信号変換部又はバッファ部のいずれかから出力された映像信号を液晶パネルに対して印加する駆動回路部；を有する。

【 0 0 1 2 】

本発明による上記の液晶表示装置では好ましくは、液晶パネルがマトリクス状に配列された画素を含み、レンダリングロジックにより映像信号がレンダリングされない場合、駆

50

動回路部が画素のマトリクスの一列に対する映像信号を画素のマトリクスの二列に対して印加する。液晶パネルがマトリクス状に配列された画素を含む場合、好ましくは、それらの画素のうち、 2×3 のマトリクス状に配列された、赤色、緑色、青色、及び白色の画素の一群が一つのドットを表現する。更に好ましくは、一つのドットを表現する上記の画素の一群では、青色と白色との画素が中央に配置され、一对の赤色画素と一对の緑色画素とが両端に配置されている。ここで、そのドットは好ましくは、画素のマトリクスの二列にわたって形成されている。

【0013】

本発明の更に別の観点による液晶表示装置は、
液晶パネル；

10

第1制御信号と第2制御信号とを生成するシステム制御部；

システム制御部の第1制御信号に従って外部から映像信号を受信する第1インターフェース；

外部の映像信号処理部によって処理された映像信号を受信する第2インターフェース；

第1インターフェース又は第2インターフェースのいずれかにより受信された映像信号をRGBW映像信号に変換するRGBWロジック、及び、第1インターフェース又は第2インターフェースのいずれかにより受信された映像信号の解像度に応じ、その映像信号から変換されたRGBW映像信号をレンダリングするレンダリングロジック、を含む信号変換部；

第1インターフェースにより受信された映像信号から信号変換部により変換されたRGBW映像信号、を保存し、保存されたRGBW映像信号を、システム制御部から提供される第2制御信号に従って出力するバッファ部；並びに、

20

信号変換部又はバッファ部のいずれかから出力されたRGBW映像信号を液晶パネルに対して印加する駆動回路部；を有する。

【0014】

本発明による液晶表示装置の駆動方法は、

RGBを含む映像信号、を外部から受信する段階、

その映像信号をRGBW映像信号に変換する段階、

その映像信号の解像度に応じ、その映像信号から変換されたRGBW映像信号をレンダリングする段階、

30

RGBW映像信号をバッファリングする段階、及び、

バッファリングされたRGBW映像信号を外部からの制御信号に従って液晶パネルに出力する段階、を有する。

【発明の効果】

【0015】

本発明による上記の映像信号処理装置、及びそれを搭載する液晶表示装置では、従来の装置とは異なり、信号変換部がバッファ部の前段に設置されているので、映像信号の変動やアップデートの発生に応じて信号変換部が映像信号を処理できる。従って、従来の装置に比べ、消費電力が低い。更に、映像信号の解像度が高い場合、信号変換部によりその映像信号をレンダリングしてその解像度を下げた後にバッファ部に保存できる。その結果、従来の装置に比べ、バッファ部のメモリ容量の利用効率が高い。

40

【発明を実施するための最良の形態】

【0016】

以下、添付の図面を参照しながら本発明の好ましい実施形態について説明する。尚、以下の実施形態では、同様な構成要素に対しては同じ参照番号を付与し、それら同様な構成要素については第1実施形態での説明を他の実施形態でも援用する。

【0017】

本発明の第1実施形態は図1～3を参照して説明される。図1は本発明の第1実施形態による液晶表示装置のブロック図であり、図2は映像信号処理装置に対する制御ブロック図であり、図3はRGBWロジックの制御ブロック図である。本発明の実施形態は、携帯

50

電話機又はPDAのようなモバイル端末機に使用される液晶表示装置を中心に説明される。尚、本発明による液晶表示装置が使用されるシステムの種類はモバイル端末機には限定されない。すなわち、本発明による液晶表示装置はその他の多様なシステムにも適用可能である。

【0018】

図示されているように、液晶表示装置は映像信号処理装置100及び液晶モジュール200を含む。液晶モジュール200は、液晶パネル220、及び、液晶パネル220を駆動させるための駆動回路部210で構成されている。駆動回路部210は、ゲート駆動部240、データ駆動部250、駆動電圧生成部260、階調電圧生成部270、及びタイミングコントローラ280を含む。液晶パネル220は、複数のゲート線G1~Gnとデータ線D1~Dm、及び、それらのゲート線とデータ線とに連結された、マトリクス状に配列されている複数の画素221a~221fを含む。

10

【0019】

ゲート線G1~Gnはほぼ行方向に互いに平行に延びており、データ線D1~Dmはほぼ列方向に延び、ゲート線G1~Gnと垂直に交差する。各交差点には画素を駆動するための薄膜トランジスタTが連結されている。ゲート線及び薄膜トランジスタTのゲート電極(図示せず)を含むゲート金属層は単一層であっても、多重層であっても良い。ゲート金属層は比抵抗の低い金属(好ましくは、銀や銀合金などの銀系金属、又は、アルミニウムやアルミニウム合金などのアルミニウム系金属)の導電膜から成る。更に、このような導電膜の上に、透明電極物質との物理的、化学的、及び電氣的な接触特徴の良い膜(好ましくは、クロム、チタニウム、タンタル、モリブデン、又はこれらの合金から成る膜)が含まれていても良い。ゲート金属層は、窒化ケイ素(SiNx)等から成るゲート絶縁膜(図示せず)で覆われている。ゲート線G1~Gnと交差するデータ線D1~Dm、及び薄膜トランジスタTのデータ電極を含むデータ金属層は、ゲート絶縁膜によりゲート金属層から絶縁されている。データ金属層はゲート金属層と同様に多重層で形成されても良い。それにより、素材に含まれている各金属又は合金の短所が補われ、所望の物性が得られる。データ金属層が多重層で形成される場合、好ましくは、データ金属層が、モリブデン(Mo)、アルミニウム(Al)、モリブデン(Mo)の3重層で形成される。

20

【0020】

各画素221a~221fは、ゲート線G1~Gn及びデータ線D1~Dmの交差点に連結されているスイッチング素子である薄膜トランジスタTと、これに連結されている液晶キャパシタC_{lc}(図示せず)及びストレージキャパシタC_{st}(図示せず)を含む。好ましくは、6個の画素221a~221fから成る一群221が、行方向及び列方向に繰り返して配列されている。ここで、ストレージキャパシタC_{st}はオプションであり、必要によって省略できる。データ金属層と、各画素221a~221fに含まれている画素電極との間には、保護膜が形成されている。その保護膜に形成された接触孔(図示せず)を通し、薄膜トランジスタTと画素221a~221fとが電氣的に連結されている。

30

【0021】

画素の一群221は、それぞれ色が異なる6個の画素221a~221fから成り、具体的には、一对の赤色画素221a、221f、一对の緑色画素221c、221d、青色画素221b、及び白色画素221eを含む。画素の一群221を形成する6個の画素221a~221fは2×3のマトリクス状に配置されており、特に、青色画素221bと白色画素221eとが中央に配置され、一对の赤色画素221a、221f及び一对の緑色画素221c、221dが両端に配置されている。好ましくは、6個の画素221a~221fはそれぞれ同じ大きさの長方形状であり、それらを合わせた画素の一群221の全体は正方形状である。尚、画素の一群221に含まれている画素の色及び配列は上記のものには限定されない。画素の一群221が、RGBWの画素の他に、シアン、マゼンタ、イエロー、及び白色の画素で構成されていても良い。また、画素の一群221が、白色の画素を省略してRGBの画素のみで構成されていても良い。

40

【0022】

ゲート駆動部240はスキャン駆動部ともいい、ゲート線G1~Gnに連結され、駆動電圧生成部260から提供される、ゲートオン電圧Vonとゲートオフ電圧Voffとの組み合わせから成

50

るゲート信号を、ゲート線G1~Gnに対して印加する。データ駆動部250はソース駆動部ともいい、階調電圧生成部270から印加される階調電圧をタイミングコントローラ280の制御に従って選択し、選択された階調電圧をデータ電圧としてデータ線D1~Dmに対して印加する。好ましくは、複数のゲート駆動集積回路、又は複数のデータ駆動集積回路がT C P (図示せず)に実装される。そのT C Pが液晶パネル220に接着される。その他に、T C Pを使用せずに、それらの集積回路をガラス基板上に直接実装しても良い(C O G実装方式)。それらの集積回路と同等な機能を持つ回路を、液晶パネル220に集積化しても良い。

【0023】

駆動電圧生成部260は、薄膜トランジスタTをターンオンさせるゲートオン電圧Von、ターンオフさせるゲートオフ電圧Voff、及び、共通電極220に対して印加される共通電圧Vcomを生成する。階調電圧生成部270は、各画素の輝度に対応づけられた複数の階調電圧を生成する。タイミングコントローラ280は、ゲート駆動部240、データ駆動部250、駆動電圧生成部260、及び階調電圧生成部270の各動作を制御するための制御信号を生成し、ゲート駆動部240、データ駆動部250、及び駆動電圧生成部260のそれぞれに供給する。タイミングコントローラ280は、外部のグラフィックコントローラから、R G Bの3色から成る映像信号R、G、B、及びその表示を制御するための制御入力信号(例えば、垂直同期信号Vsync、水平同期信号Hsync、メインクロックMCLK、データイネーブル信号DE等)を受ける。タイミングコントローラ280は、制御入力信号に基づいてゲート制御信号CONT1をゲート駆動部240と駆動電圧生成部260とに送信し、映像信号処理装置100により映像信号R、G、Bから変換された、R G B Wの4色から成る映像信号(以下、R G B W映像信号という)R'、G'、B'、W'、及びデータ制御信号CONT2をデータ駆動部250に送信する。ゲート制御信号CONT1は、ゲートオンパルスの出力開始(ゲートオン電圧区間の開始)を示す垂直同期開始信号、ゲートオンパルスの出力時期を制御するためのゲートクロック信号、及びゲートオンパルスの幅を限定するためのゲートオンイネーブル信号等を含む。データ制御信号CONT2は、R G B W映像信号R'、G'、B'、W'の入力開始を示す水平同期開始信号と、データ線D1~Dmに対するデータ電圧の印加を指示するためのロード信号等を含む。

【0024】

階調電圧生成部270は所定の制御信号に従って階調電圧をデータ駆動部250に供給する。ゲート駆動部240はタイミングコントローラ280からのゲート制御信号CONT1に従ってゲートオン電圧Vonをゲート線G1~Gnに対して順番に印加し、ゲート線G1~Gnに連結された薄膜トランジスタTをターンオンさせる。それと同時に、データ駆動部250はタイミングコントローラ280からのデータ制御信号CONT2に従い、ターンオンされた薄膜トランジスタTに連結されている画素221a~221fに対するR G B W映像信号R'、G'、B'、W'を受信し、階調電圧生成部270により出力される階調電圧の中からR G B W映像信号R'、G'、B'、W'のそれぞれに対応する階調電圧を選択する。それにより、R G B W映像信号R'、G'、B'、W'がデータ電圧に変換される。データ線D1~Dmに供給されたデータ電圧は、ターンオンされた薄膜トランジスタTを通じて画素221a~221fに対して印加される。こうして、1フレームの間に、全てのゲート線G1~Gnに対してゲートオン電圧Vonを順番に印加し、全ての画素221a~221fに対してデータ電圧を印加する。

【0025】

図2及び図3を参照しながら、映像信号処理装置100によって映像信号が処理される過程を説明すると、以下の通りである。

映像信号処理装置100は、システム全体を制御するシステム制御部110、映像信号を受信するインターフェース120、映像信号を処理する信号変換部130、映像信号を保存するバッファ部140を含む。映像信号処理装置100は液晶モジュール200の駆動回路部210と連結されている。ここで、システムとは、本発明の第1実施形態による上記の液晶表示装置を含んでいる電子デバイスを称するものであり、携帯電話機、P D Aなどを指す。システム制御部110は一般にそのシステムのC P Uに該当し、そのシステムの動作及びデータ処理全体を制御する。特に携帯電話機では、システム制御部110が、データの送受信、及び映像信号やオーディオ信号の処理を総括的に制御する。第1実施形態では、映像信号がシステム

制御部110の直接的な制御に従って液晶パネル220に対して印加される。つまり、第1実施形態では映像信号の処理にCPUインターフェース方式（コマンドインターフェース方式）が使用され、映像信号がシステムの直接的な制御に従って液晶パネル220に対して印加され、駆動回路部210が、システム制御部110から印加される命令語に従って映像信号を処理する。

【0026】

インターフェース120は外部から映像信号及び各種の制御信号を受信する。映像信号は好ましくは、システム制御部110を通じて受信される。その他に、映像信号が別の端子を通じて受信され、その後、システム制御部110から提供される制御信号に従って信号変換部130に入力されても良い。インターフェース120により受信される信号は、赤色R、緑色G、及び青色Bを含む映像信号、及び、その映像信号を液晶パネル220に対して印加するための各種の制御信号を含む。尚、インターフェース120により受信される映像信号の色はRGBには限定されない。その他に、シアン、マゼンタ、及びイエローであっても良い。

【0027】

インターフェース120を通じて受信される映像信号の解像度は好ましくは、VGA（480×640）又はqVGA（quarter VGA；240×320）である。一般に、携帯電話機の液晶パネル220の解像度はhVGA（half VGA；240×640）である。従って、映像信号の解像度がqVGAであれば、液晶パネル220にその映像信号を表示させるには、画素のマトリクスの一行に対する映像信号を画素のマトリクスの二行に対して印加しなければならない。一方、映像信号の解像度がVGAであれば、後述する一定の信号処理過程を経なければならない。

【0028】

信号変換部130は、RGB映像信号をRGBW映像信号に変換するRGBWロジック131、及び変換されたRGBW映像信号をレンダリングするレンダリングロジック132を含む。

RGBWロジック131は好ましくは、3色のRGB映像信号から白色成分を抽出し、RGB映像信号と抽出された白色成分とをハーフトーンプロセッサを通じて4色のRGBW映像信号に変換する。RGBWロジック131は更に、RGB映像信号から複数のRGBW映像信号を生成しても良い。この場合、RGBWロジック131はそれら複数のRGBW映像信号の中から、液晶表示装置の実際の特性に最適なものを選択して出力する。それにより、階調表現が多様化するので、液晶表示装置の画質が向上する。

【0029】

図3は、本発明の第1実施形態によるRGBWロジックの制御ブロック図である。尚、図示されたRGBWロジックは一つの実施形態に過ぎず、その他にも多様なロジックに変形可能である。図示されているように、RGBWロジック131はデガンマ（de-gamma）処理部131a、RGBW処理部131b、及びRGBW副画素処理部131cを含む。デガンマ処理部131aは、外部から入力される3色の映像信号R、G、Bからガンマ補正信号（NTSCの場合、1/2.2）をチャンネル別に除去することにより、それらの映像信号R、G、Bを3色のチャンネル映像信号Rg、Gg、Bgに変換する。RGBW処理部131bはデガンマ処理部131aから3色のチャンネル映像信号Rg、Gg、Bgを受信し、それらのチャンネル映像信号Rg、Gg、Bgに基づいて第4の色（すなわち白色）の映像信号Waを生成し、チャンネル映像信号Rg、Gg、Bgと白色の映像信号WaとをRGBW映像信号Ra、Ga、Ba、WaとしてRGBW副画素処理部131cに送信する。この時出力される、RGBの映像信号Ra、Ga、Baはそれぞれ、3色のチャンネル映像信号Rg、Gg、Bgから若干変形されている。RGBW副画素処理部131は、RGBW処理部131bから受信されるRGBW映像信号Ra、Ga、Ba、Waに基づき、画素の一群221に含まれている6個の画素221a～221fについて個別に輝度を計算し、計算された値を最終的なRGBW映像信号R'、G'、B'、W'として出力する。

【0030】

信号変換部130に入力されたRGB映像信号R、G、Bはまず、その解像度とは無関係に、RGBWロジック131により一律に処理される。一方、RGBWロジック131により変換さ

れたRGBW映像信号 R' 、 G' 、 B' 、 W' は、元の映像信号 R 、 G 、 B の解像度に応じて次のように異なる処理を受ける。映像信号 R 、 G 、 B の解像度がqVGAである場合、RGBW映像信号 R' 、 G' 、 B' 、 W' はRGBWロジック121からバッファ部140に入力される。映像信号 R 、 G 、 B の解像度がVGAである場合、RGBW映像信号 R' 、 G' 、 B' 、 W' はRGBWロジック121からレンダリングロジック142に入力されてレンダリングされ、その後バッファ部140に入力される。本発明の第1実施形態による液晶表示装置では、上記の通り、カラー表現に必要なRGBの画素に白色の画素が追加され、かつRGBWロジック131がRGBの映像信号をRGBW映像信号に変換する。こうして追加された白色の画素により、液晶パネルの透過率が30%程度向上するので、画質が更に鮮明になる。

【0031】

レンダリングロジック132は、信号変換部130に入力される映像信号 R 、 G 、 B の解像度に応じてRGBW映像信号 R' 、 G' 、 B' 、 W' を選択的にレンダリングする。第1実施形態によるレンダリングロジック132は特に、映像信号 R 、 G 、 B の縦解像度に応じてRGBW映像信号 R' 、 G' 、 B' 、 W' を選択的にレンダリングする。レンダリングロジック132は好ましくは、1フレームの間、入力されるデータネーブル信号DE又は水平同期信号Hsyncの数を数え、その数に基づいて映像信号 R 、 G 、 B の縦解像度を判断する。その他に、レンダリングロジック132がシステム制御部110又は外部の装置から解像度を示す信号を受けても良い。

【0032】

映像信号 R 、 G 、 B の縦解像度が所定値以上であれば、レンダリングロジック132はRGBW映像信号 R' 、 G' 、 B' 、 W' をレンダリングし、その縦解像度が所定値未満であれば、レンダリングロジック132はRGBW映像信号 R' 、 G' 、 B' 、 W' をレンダリングしない。ここで、本発明の第1実施形態による画素のマトリクスでは好ましくは行数が300～700である。例えば、画素のマトリクスの行数を640と仮定した場合、上記の所定値が好ましくは600に設定される。縦解像度が320であるqVGA映像信号が映像信号 R 、 G 、 B として入力される場合、レンダリングロジック132は映像信号 R 、 G 、 B の縦解像度を320であると判断し、その判断された値320を所定値600と比較する。映像信号 R 、 G 、 B の縦解像度320は所定値600より小さいので、レンダリングロジック132は、その映像信号 R 、 G 、 B から変換されたRGBW映像信号 R' 、 G' 、 B' 、 W' をレンダリングしない。そのRGBW映像信号 R' 、 G' 、 B' 、 W' はバッファ部140によってバッファリングされた後、駆動回路部210によって液晶パネル220に対して印加される。その場合、駆動回路部210のタイミングコントローラ280は、画素のマトリクスの一行に対するRGBW映像信号 R' 、 G' 、 B' 、 W' を画素のマトリクスの二行に対して印加する。こうして、縦解像度が320である映像信号を、縦解像度が640である液晶パネル220に表示できる。一方、縦解像度が640であるVGA映像信号が映像信号 R 、 G 、 B として入力される場合、レンダリングロジック132は映像信号 R 、 G 、 B の縦解像度を640であると判断し、その判断された値640を所定値600と比較する。映像信号 R 、 G 、 B の縦解像度640は所定値600より大きいので、レンダリングロジック132は、その映像信号 R 、 G 、 B から変換されたRGBW映像信号 R' 、 G' 、 B' 、 W' をレンダリングする。以上の結果、レンダリングロジック132がRGBW映像信号 R' 、 G' 、 B' 、 W' をレンダリングしない場合は液晶パネル220の縦解像度がドット単位で320になり、レンダリングする場合は画素単位で640になる。

【0033】

従来の液晶表示装置では、RGBの画素が一つずつ集まり、3個の画素で一つのドットを表現する。その場合、四つのドットを表現するためには合計12個の画素が必要である。従って、四つのドットに映像を表示するためには合計12種類のデータ電圧が要求される。それに対し、本発明の上記の実施形態による液晶表示装置では、レンダリングにより、6個の画素221a～221fから成る一群の画素221で四つのドットを表現する（一群の画素221にはRGB（またはRGW）の画素の組み合わせが四種類含まれているので、各組み合わせで一つずつドットを表現できる）。従って、四つのドットに映像を表示するために必要なデータ電圧が6種類で良い。好ましくは、各画素221a～221fの大きさが、マトリクスの行

10

20

30

40

50

方向に並ぶ2個の従来の画素の大きさに等しい。それにより、一群の画素221全体の大きさが、従来の画素12個の大きさと等しいので、本発明の実施形態による液晶表示装置と従来の液晶表示装置との間では四つのドットの大きさが等しい。

【0034】

レンダリングロジック132は、画素の一群に対し、複数の副領域に分割されたマスクを設定し、各副領域に属する画素の輝度、及び隣接する二つの副領域間での輝度の差に基づき、各副領域の輝度を調整する。更に、調整された各副領域の輝度に基づいて各画素に対するデータ電圧を演算で求める。この演算により、6個の画素の一群221を利用して合計四つのドットを表現できる。レンダリングの結果、必要なデータ電圧の種類が映像信号R、G、Bのデータ量の1/2に減少する。それ故、VGA映像信号による画像を、解像度がhVGAである液晶パネル220に表示できる。 10

【0035】

信号処理過程に従って映像信号の解像度を整理すれば次の通りである。qVGA(240×320)の映像信号が受信されるときは、画素のマトリクスの一行に対するqVGA映像信号が元の解像度のまま、画素のマトリクスの二行に対して印加される。VGA(480×640)の映像信号が受信されるときは、その映像信号から変換されたRGBW映像信号がレンダリングされ、その解像度がhVGA(240×640)に変換され、解像度がhVGA(240×640)である液晶パネル220に対して印加される。

【0036】

バッファ部140は、信号変換部130から出力されたRGBW映像信号をバッファリングするバッファメモリ141、及びバッファリングされたRGBW映像信号をシステム制御部110から提供される制御信号に従って出力するメモリ制御部142を含む。 20

信号変換部130により処理され、バッファ部140に保存される映像信号の周波数は通常、バッファ部140から液晶パネル220に対して印加される映像信号の周波数とは異なる。映像信号が変動した場合、又はアップデートが発生した場合にのみ、システム制御部110は、映像信号を含むデータをバッファ部140に、インターフェース110を通じて提供する。一方、バッファ部140は液晶パネル220に映像信号を連続的に提供する。従って、システム制御部110が第1周波数で映像信号をバッファ部140に提供する場合、バッファ部140は、第1周波数より高い第2周波数で映像信号を液晶パネル220に提供する。もし、信号変換部130をバッファ部140の後段に設置して映像信号を処理すれば、映像信号の変動やアップデートが無い場合にも、信号変換部130は、バッファ部140から第2周波数で提供される映像信号を処理しなければならない。その結果、消費電力の更なる削減が阻まれるので、信号変換部130をバッファ部140の後段に設置することは、更なる省電力化が重要な携帯用端末機には適さない。その点を勘案し、本発明の第1実施形態による液晶表示装置では、信号変換部130がバッファ部140の前段に配置され、システム制御部110により第1周波数でバッファ部140に入力される映像信号を処理している。 30

【0037】

メモリ制御部142はシステム制御部110の制御信号に従い、バッファメモリ141に保存されているRGBW映像信号を第2周波数で、バッファメモリ141から読み出して液晶パネル220に提供する。尚、システム制御部110が直接、RGBW映像信号を第2周波数に調整して液晶パネル220に提供しても良い。その場合、メモリ制御部142がバッファ部140には設けられていなくても良い。また、バッファ部140がクロック発生部を更に含み、それにより、メインクロック信号を生成してシステム制御部110とバッファ部140とのそれぞれに提供しても良い。 40

【0038】

バッファメモリ141の容量は、液晶表示装置により表示可能な映像信号の解像度、及び信号変換部130の動作と密接に関連している。バッファメモリ141がhVGA映像信号を保存できる場合、映像信号処理装置100はVGA映像信号及びqVGA映像信号をいずれも処理できる。VGA映像信号はレンダリングによってhVGA映像信号に変換可能だからである。従って、本発明の第1実施形態によるレンダリングは、映像信号の解像度をバッ 50

ファ部140に保存可能な解像度に変換する過程と見ることもできる。但し、バッファメモリ141がq V G A映像信号しか保存できない場合は、V G A映像信号が受信されてもバッファメモリ141にはバッファリングできない。

【0039】

図4は本発明の第2実施形態による映像信号処理装置101の制御ブロック図である。ここで、映像信号処理装置101に連結されている液晶モジュールは、第1実施形態による液晶モジュールと同様であるので、その説明は第1実施形態によるものを援用する。

図示されているように、映像信号処理装置101は、バッファ部140の前段に圧縮ロジック150を更に含み、バッファ部140の後段に復元ロジック160を更に含む。第1実施形態に関する説明で言及されたように、バッファメモリ141の容量がq V G A映像信号を保存できる容量でしかない場合、液晶パネルはV G A映像信号を表示できない。それに対し、本発明の第2実施形態では、バッファ部140が、圧縮ロジック150により圧縮された映像信号をバッファリングする。一方、バッファ部140によりバッファリングされた映像信号は液晶パネル220に対して印加される前に、復元ロジック160により元の解像度に復元される。例えば、解像度がV G A (480×640)である映像信号が受信されてレンダリングされるときは、画素のマトリクスの各行に対するデータの量が1/2に減少するので、映像信号の解像度がh V G A (240×640)となる。映像信号の解像度は更にその後、圧縮ロジック150によりバッファメモリ141に保存できるq V G A (240×320)にまで圧縮される。圧縮された映像信号の解像度は、その映像信号がバッファ部140から駆動回路部210に対して印加される前に、復元ロジック160により、液晶パネル220に適したh V G A (240×640)に復元される。尚、映像信号の圧縮及び復元に関するロジックとしては公知の演算ロジックが利用可能である。

【0040】

バッファメモリ141の容量が大きくなるほど製造コストが上昇するので、バッファメモリ141の容量の最適化は非常に重要である。本発明の第2実施形態では、受信される映像信号の解像度に関わらず、バッファメモリ141の容量を最小限に維持できるので、処理可能な映像信号の多様化、及び製造コストの削減をいずれも達成可能である。

【0041】

図5は本発明の第3実施形態による映像信号処理装置103の制御ブロック図である。図示されているように、映像信号処理装置103は第1インターフェース121及び第2インターフェース123を含む。映像信号はシステム制御部110の制御に従い、第1インターフェース121又は第2インターフェース123のいずれかに入力される。システム制御部110は特に、外部から受信される映像信号の解像度がq V G Aであれば、その映像信号を第1インターフェース121に入力し、映像信号の解像度がV G Aであれば、その映像信号を第2インターフェース123に入力する。第1インターフェース121はC P Uインターフェースであり、システム制御部110の直接的な制御によって映像信号を処理する。一方、第2インターフェース123はR G Bインターフェースであり、システム制御部110とは独立に映像信号を処理する。二つのインターフェース間の違いは以下のように、映像信号を処理するタイミングの違いであるとも言える。

【0042】

第1インターフェース121により受信された映像信号は、システム制御部110から提供される制御信号に従って信号変換部130のR G B Wロジック131で4色のR G B W映像信号に変換され、バッファ部140に保存される。R G B W映像信号はその後、バッファ部140から液晶パネル220に所定の周波数で出力される。第1インターフェース121により受信される映像信号の解像度がq V G Aであるので、その映像信号はレンダリングされなくても、液晶パネル220により処理可能である。

【0043】

第2インターフェース123により受信された映像信号は、信号変換部130のR G B Wロジック131及びレンダリングロジック132を通じて信号処理された後、バッファ部140には保存されることなく、駆動回路部210に直ちに入力される。第2インターフェース123から受

信された映像信号はリアルタイムで液晶パネル220により処理される。

【0044】

バッファ部140のバッファメモリ141により保存可能な映像信号の解像度がq V G Aである場合には、第2実施形態で説明された圧縮ロジック150及び復元ロジック160を利用可能である。それにより、q V G A映像信号だけでなく、V G A映像信号をも処理できる。

【0045】

尚、システム制御部110は、映像信号の解像度とは別の特性に応じ、映像信号の入力先を第1インターフェース121又は第2インターフェース123のいずれかに選択しても良い。特に、携帯用端末機により受信される映像信号のデータレートが動画のように高い場合には、駆動回路部210が直接、R G B映像信号を受信して処理しても良い。一方、受信される映像信号が、静止画像若しくは文字情報、又は中間色を必要としない映像信号である場合には、映像信号が一旦、バッファ部140に保存された後、液晶パネル220に伝達される。こうして、映像信号の種類に応じてインターフェースを切り換えることにより、消費電力を最小限に抑えられる。

10

【0046】

図6は本発明の第4実施形態による映像信号処理装置105の制御ブロック図である。本発明の第4実施形態では第3実施形態とは異なり、映像信号の解像度が二つのインターフェースの選択には利用されない。前述のように、携帯用端末機に使用される液晶パネル220では、映像信号の処理のタイミングに合わせてC P Uインターフェース又はR G Bインターフェースが利用される。近年では、両者を兼ねることが出来る単一のインターフェースチップが開発されて使用されている。インターフェースの方式は使用者の選択によって決定され、使用者が好む信号処理方式に応じて上記二つの方式のいずれかが利用される。本発明の第4実施形態では、上記の単一チップの内部にレンダリングロジック132が挿入されている。それにより、液晶パネル220に表示できる映像信号の種類が増え、使用者にインターフェースの選択の機会が提供される。

20

【0047】

第1インターフェース121は、システム制御部110を通じて映像信号を受信する。第2インターフェース123は、図示されていない外部の映像信号処理部によって処理された映像信号を受信する。ここで、映像信号処理部とはグラフィックコントローラ又はイメージプロセッサを意味する。特に、システム制御部110の制御を受けるインターフェース方式の場合、他の実施形態と同様に、信号変換部130から出力された映像信号がバッファ部140に一旦保存された後、液晶パネル220に印加される。また、他の実施形態と同様に、バッファメモリ141の容量や、圧縮ロジック150及び復元ロジック160に関する説明が、第4実施形態にも適用可能である。尚、圧縮ロジック150及び復元ロジック160が、信号変換部130のロジック131、132と共に一つのチップに集積化されていても良い。

30

【0048】

上記の実施形態では、液晶表示装置により受信可能な映像信号の解像度に関し、携帯用端末機に用いられる場合を例として説明した。しかし、その解像度は前述のものには限定されない。バッファメモリ141の容量等、定量的に説明された値は全て、本発明を逸脱しない範囲内で他の多様な値に変更可能である。

40

以上、本発明の最適な実施形態を図示と共に説明した。しかし、当業者であれば、本発明の概念や精神から外れることなく、レンダリングされた映像信号をC P Uインターフェースを通じて処理できる上記の実施形態を、多様に変形可能であろう。従って、それらの変形も当然に、本発明の技術的範囲に属すると解されるべきである。

【図面の簡単な説明】

【0049】

【図1】本発明の第1実施形態による液晶表示装置のブロック図

【図2】本発明の第1実施形態による映像信号処理装置の制御ブロック図

【図3】本発明の第1実施形態によるR G B Wロジックの制御ブロック図

【図4】本発明の第2実施形態による映像信号処理装置の制御ブロック図

50

【図 5】本発明の第 3 実施形態による映像信号処理装置の制御ブロック図

【図 6】本発明の第 4 実施形態による映像信号処理装置の制御ブロック図

【符号の説明】

【 0 0 5 0 】

100、101、103、105 映像信号処理装置

110 システム制御部

120、121、123 インターフェース

130 信号変換部

131 R G B W ロジック

131a デガンマ処理部

131b R G B W 処理部

131c R G B W 副画素処理部

132 レンダリングロジック

140 バッファ部

141 バッファメモリ

142 メモリ制御部

150 圧縮ロジック

160 復元ロジック

200 液晶モジュール

210 駆動回路部

220 液晶パネル

221a ~ 221f 画素

240 ゲート駆動部

250 データ駆動部

260 駆動電圧生成部

270 階調電圧生成部

280 タイミングコントローラ

T 薄膜トランジスタ

G1 ~ Gn ゲート線

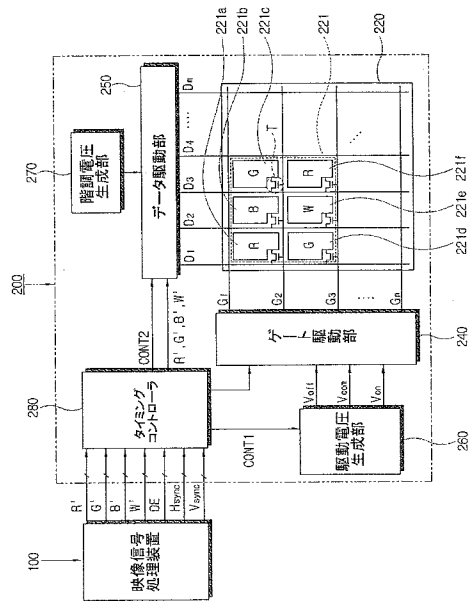
D1 ~ Dm データ線

10

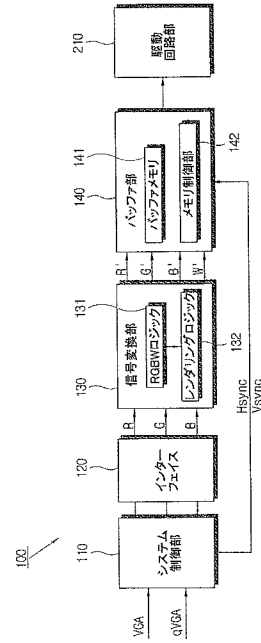
20

30

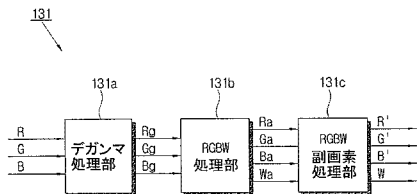
【図 1】



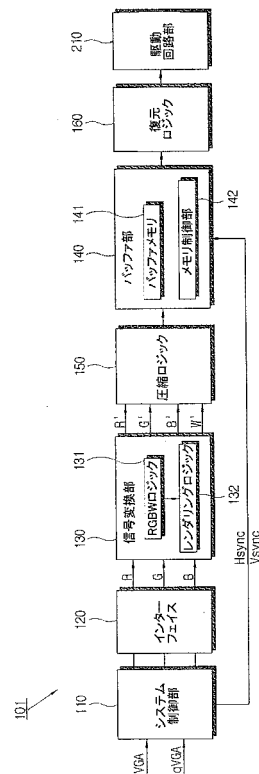
【図 2】



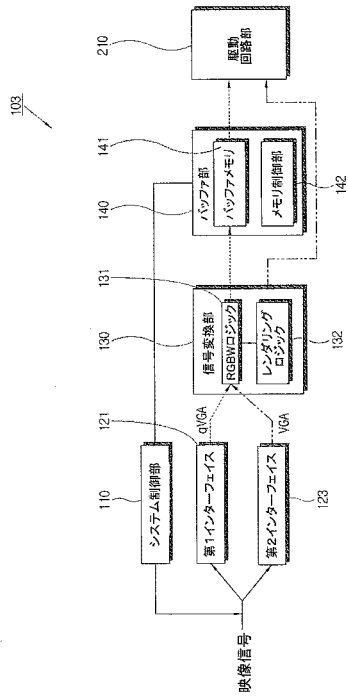
【図 3】



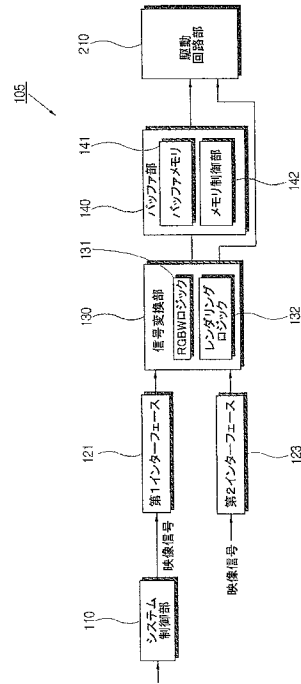
【図 4】



【図 5】



【図 6】



フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 5 0 M
	G 0 9 G 3/20	6 3 1 B
	G 0 9 G 3/20	6 2 2 B
	G 0 9 G 3/20	6 2 3 A
	G 0 9 G 3/20	6 1 2 J
	G 0 9 G 3/20	6 2 1 A
	G 0 9 G 3/20	6 5 0 C
	G 0 9 G 3/20	6 3 2 B
	G 0 9 G 3/20	6 8 0 H

(72)発明者 洪 ▲ムン▼ 杓

大韓民国京畿道城南市盆唐區亭子洞ハンソルマウル チョングアパ - ト # 1 0 7 - 1 1 0 3

F ターム(参考) 2H093 NA16 NC03 NC09 NC11 NC14 NC16 NC18 NC28 ND08 ND17
 ND24
 5C006 AA22 AB01 AC21 AF03 AF05 AF23 AF26 AF43 AF45 AF47
 AF51 AF85 BB11 BC16 BF02 FA56
 5C058 AA09 BA05 BA25 BB25
 5C080 AA10 BB05 CC03 DD01 EE30 GG10 GG11 GG15 GG17 JJ02

专利名称(译)	视频信号处理装置，具有该装置的液晶显示装置及其驱动方法		
公开(公告)号	JP2007041595A	公开(公告)日	2007-02-15
申请号	JP2006207876	申请日	2006-07-31
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	口南錫 洪ムン杓		
发明人	▲口▼ 南 錫 洪 ▲ムン▼ 杓		
IPC分类号	G09G3/36 H04N5/66 G02F1/133 G09G3/20		
CPC分类号	G09G5/005 G09G3/2003 G09G3/3648 G09G5/006 G09G2320/0276 G09G2340/02 G09G2340/06 G09G2360/02		
FI分类号	G09G3/36 H04N5/66.102.B G02F1/133.550 G09G3/20.612.U G09G3/20.642.K G09G3/20.650.M G09G3/20.631.B G09G3/20.622.B G09G3/20.623.A G09G3/20.612.J G09G3/20.621.A G09G3/20.650.C G09G3/20.632.B G09G3/20.680.H		
F-TERM分类号	2H093/NA16 2H093/NC03 2H093/NC09 2H093/NC11 2H093/NC14 2H093/NC16 2H093/NC18 2H093/NC28 2H093/ND08 2H093/ND17 2H093/ND24 5C006/AA22 5C006/AB01 5C006/AC21 5C006/AF03 5C006/AF05 5C006/AF23 5C006/AF26 5C006/AF43 5C006/AF45 5C006/AF47 5C006/AF51 5C006/AF85 5C006/BB11 5C006/BC16 5C006/BF02 5C006/FA56 5C058/AA09 5C058/BA05 5C058/BA25 5C058/BB25 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD01 5C080/EE30 5C080/GG10 5C080/GG11 5C080/GG15 5C080/GG17 5C080/JJ02 2H193/ZA04 2H193/ZD16 2H193/ZD17 2H193/ZF03 2H193/ZF14 2H193/ZF59		
优先权	1020050069842 2005-07-29 KR		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种视频信号处理器，其可以降低功耗并且可以提高存储器容量的使用效率，并且提供包括该视频信号处理器的液晶显示装置。解决方案：根据本发明的液晶显示装置通过信号转换器部分将视频信号转换为RGBW视频信号，从而呈现通过接口接收的外部视频信号。之后，将处理后的RGBW视频信号一次存储在缓冲部分中，并且进一步将RGBW信号从缓冲部分提供给液晶面板。Z

