

(19)日本国特許庁 (J P)

(12) **公 開 特 許 公 報** (A) (11)特許出願公開番号

特開2003－156755

(P2003－156755A)

(43)公開日 平成15年5月30日(2003.5.30)

(51)Int.Cl ⁷	識別記号	F I	テマコード [*] (参考)
G 0 2 F 1/1343		G 0 2 F 1/1343	2 H 0 9 0
1/1333	505	1/1333	2 H 0 9 2
1/1345		1/1345	5 C 0 9 4
1/1368		1/1368	
G 0 9 F 9/30	330	G 0 9 F 9/30	330 Z
審査請求 未請求 請求項の数 15 O L (全 7 数) 最終頁に続く			

(21)出願番号 特願2001－353004(P2001－353004)

(22)出願日 平成13年11月19日(2001.11.19)

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(71)出願人 000214892

鳥取三洋電機株式会社

鳥取県鳥取市南吉方3丁目201番地

(72)発明者 田中 慎一郎

鳥取県鳥取市南吉方3丁目201番地 鳥取三洋電機株式会社内

(74)代理人 100111383

弁理士 芝野 正雅

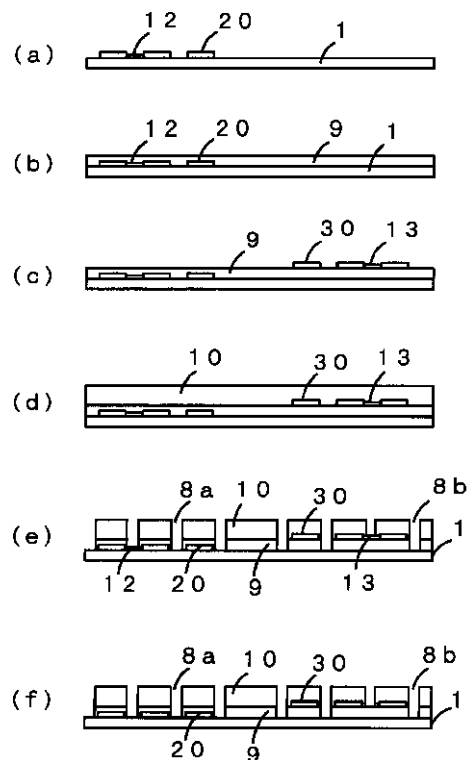
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】 (修正有)

【課題】 引出線において、エッチング残渣による引出線同士の短絡を防止して、最適な表示状態を得ることができる液晶表示装置を提供することを目的とする。

【解決手段】 第一基板1上に形成された映像線3の映像引出線30部分には、映像引出線30の隣であって、映像引出線30上に積層された保護膜10に溝8bが設けられている。したがって、隣り合う映像引出線30の間の残留物により短絡が生じたとしても、溝8bを介して溝8b内に露出した残留物を取り除くことができる。



【特許請求の範囲】

【請求項 1】 一方の基板上に形成される導電性の材料からなる複数の配線と、前記配線上に積層される絶縁膜と、画素電極を有する複数の画素からなる画素領域と、前記一方の基板と液晶を挟んで対向する他方の基板とを備えた液晶表示装置において、前記一方の基板上の前記画素領域以外では前記配線の隣において前記絶縁膜に溝が形成されていることを特徴とする液晶表示装置。

【請求項 2】 前記溝は隣り合う配線の間に設けられていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】 前記溝は、前記一方の基板と前記他方の基板とを貼り合せた際に、外部に露出する位置には形成されないことを特徴とする請求項 1 または 2 の何れか一項記載の液晶表示装置。

【請求項 4】 前記配線を A 1 で形成し、前記画素電極を I Z O で形成したことを特徴とする請求項 1 ～ 3 の何れか一項記載の液晶表示装置。

【請求項 5】 液晶を基板間に封入した一対の基板と、一方の基板に形成された導電性の材料からなる複数の配線と、前記配線に信号を流すための駆動回路へ該配線からのびる引出線と、前記引出線上に積層された絶縁膜と、複数の画素からなる画素領域とを備えた液晶表示装置において、前記引出線は前記画素領域の外に形成されており、前記引出線の隣には前記絶縁膜に溝が形成されていることを特徴とする液晶表示装置。

【請求項 6】 前記溝は隣り合う引出線の間に設けられていることを特徴とする請求項 5 記載の液晶表示装置。

【請求項 7】 前記引出線は幅広部と幅狭部とで構成されていることを特徴とする請求項 5 または 6 記載の液晶表示装置。

【請求項 8】 前記幅広部と幅狭部の占める割合は前記引出線ごとに異なることを特徴とする請求項 7 記載の液晶表示装置。

【請求項 9】 対応する駆動回路に対して前記複数の配線からそれぞれのびる引出線は、最長の引出線から最短の引出線に向かって徐々に幅狭部の占める割合が増えてくることを特徴とする請求項 8 記載の液晶表示装置。

【請求項 10】 前記溝は、前記一方の基板と対になる他方の基板とを貼り合せた際に、外部に露出する位置には形成されないことを特徴とする請求項 5 ～ 9 の何れか一項記載の液晶表示装置。

【請求項 11】 前記外部に露出する位置には前記幅狭部が形成されていることを特徴とする請求項 7 ～ 10 の何れか一項記載の液晶表示装置。

【請求項 12】 前記配線は走査線と映像線を有しており、前記引出線は前記走査線からのびる走査引出線と前記映像線からのびる映像引出線であり、前記走査線と前記映像線は互いに交差しており、該交差領域には前記走査線と前記映像線とに接続するスイッチング素子と、該スイッチング素子に接続する画素電極が設けられている*50

*ことを特徴とする請求項 5 ～ 11 の何れか一項記載の液晶表示装置。

【請求項 13】 前記走査引出線及び前記映像引出線を A 1 で形成し、前記画素電極を I Z O で形成したことを特徴とする請求項 5 ～ 12 の何れか一項記載の液晶表示装置。

【請求項 14】 絶縁基板上に導電性の材料により複数の走査引出線を形成し、前記絶縁基板と前記走査引出線上に第一の絶縁膜を成膜し、前記第一の絶縁膜上に導電性の材料により複数の映像引出線を形成し、前記第一の絶縁膜と前記映像引出線の上に第二の絶縁膜を成膜し、前記走査引出線の隣に前記第一の絶縁膜と第二の絶縁膜を貫通する溝と前記映像引出線の隣に前記第二の絶縁膜を貫通する溝を形成し、前記第二の絶縁膜上に導電性を有する透明な膜を形成し、前記溝内に露出した前記導電性の材料をエッチングにより取り除くことを特徴とする液晶表示装置の製造方法。

【請求項 15】 前記導電性の材料は A 1 であり、前記導電性を有する透明な膜は I Z O であり、前記 I Z O をエッチングする際に前記溝内に露出した前記導電性の材料もエッチングにより取り除くことを特徴とする請求項 14 記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は信号線同士の短絡を防止して歩留まりを向上させた液晶表示装置に関する。

【0002】

【従来の技術】一般に液晶表示装置には薄型軽量、低消費電力という特徴があり、小型携帯端末から大型テレビに至るまで幅広く利用されている。この液晶表示装置としては、各画素電極にスイッチング素子として T F T を設けた T F T 型液晶表示装置が主流になっている。この構成は、ガラス基板上に複数の走査線と複数の映像線を直交するように配線し、走査線と映像線の交差部分に T F T を設けている。このときガラス基板上には走査線、ゲート絶縁膜、映像線、保護膜が順に積層される。画素電極はゲート絶縁膜又は保護膜の上に形成され、T F T のゲート電極は走査線に、ソース電極は映像線に、ドレイン電極は画素電極にそれぞれ電氣的に接続する。走査線や映像線、画素電極はガラス基板の全面に材料となる金属が積層され、フォトリソグラフィ法などによってパターンニングし、不要部分をエッチングで除去して形成される。このとき不要部分の一部分がエッチングされずに残ってしまうと、その残った部分と他の配線との間で短絡が生じ、表示不良の原因になっていた。

【0003】このような問題の対策として、従来パターンニング後に行うリペア工程のなかで、不要部分にレーザーを照射するなどして短絡部分を分離する作業を行っていた。

【0004】また、他の対策として特許第 273828

9号公報がある。これは、映像線と画素電極が残留物によって短絡状態となったとしても、映像線と画素電極の間に溝を設けることにより残留物を取り除くというものである。しかし、映像線と画素電極の間以外に溝を設ける構成についての記載はない。

【0005】

【発明が解決しようとする課題】駆動回路からの信号を走査線、映像線に流すため、基板上には走査線、映像線からのびる走査引出線、映像引出線が複数の画素からなる画素領域外に形成される。これらを形成する際、不十分なエッチング処理による残留物によって引出線同士が短絡する恐れがある。しかし、上記文献においてはこの課題について考慮されていない。

【0006】また、近年液晶表示装置はますます高精細化しており、これに伴い引出線同士の間隔も狭くなってきている。このような流れの中では、エッチング不良により引出線同士の短絡が発生する可能性がますます増してくる。

【0007】そこで、本発明は画素領域以外においてもエッチング残渣による引出線同士の短絡を防止して、最適な表示状態を得ることができる液晶表示装置を提供することを目的とする。

【0008】

【課題を解決するための手段】上記課題を解決するために本発明は、の基板上に形成される導電性の材料からなる複数の配線と、前記配線の上に積層される絶縁膜と、画素電極を有する複数の画素からなる画素領域と、前記一方の基板と液晶を挟んで対向する他方の基板とを備えた液晶表示装置において、前記一方の基板上の前記画素領域以外では前記配線の隣において前記絶縁膜に溝が形成されていることを特徴とする。

【0009】また本発明は、液晶を基板間に封入した一対の基板と、一方の基板に形成された導電性の材料からなる複数の配線と、前記配線に信号を流すための駆動回路へ該配線からのびる引出線と、前記引出線の上に積層された絶縁膜と、複数の画素からなる画素領域とを備えた液晶表示装置において、前記引出線は前記画素領域の外に形成されており、前記引出線の隣には前記絶縁膜に溝が形成されていることを特徴とする。

【0010】また本発明は、絶縁基板上に導電性の材料により複数の走査引出線を形成し、前記絶縁基板と前記走査引出線の上に第一の絶縁膜を成膜し、前記第一の絶縁膜上に導電性の材料により複数の映像引出線を形成し、前記第一の絶縁膜と前記映像引出線の上に第二の絶縁膜を成膜し、前記走査引出線の隣に前記第一の絶縁膜と第二の絶縁膜を貫通する溝と前記映像引出線の隣に前記第二の絶縁膜を貫通する溝を形成し、前記第二の絶縁膜上に導電性を有する透明な膜を形成し、前記溝内に露出した前記導電性の材料をエッチングにより取り除くことを特徴とする。

【0011】

【発明の実施の形態】以下、本発明の実施例を図に基づいて説明する。図1は画素領域の形成された第一基板の拡大平面図、図2は図1の画素領域周辺の拡大平面図である。

【0012】1はガラス基板などの絶縁性を有する透明な第一基板であり、この第一基板1上にはA1などの導電性の材料からなる走査線2が略等間隔で平行に配置される。第一基板1及び走査線2上にはゲート絶縁膜が積層されており、このゲート絶縁膜上にA1などの導電性の材料で形成された映像線3が設けられている。

【0013】画素領域4（図1の斜線部）は複数の画素からなっており、走査線2と映像線3とが直交するように配置され、走査線2と映像線3で囲まれる領域が1画素に相当する。この1画素に対応して、走査線2と映像線3の交差部にスイッチング素子であるTFT5を配置する。また映像線3やTFT5を覆う絶縁性の膜からなる保護膜上に、IZO(indium-zinc-oxide)などの透明電極からなる画素電極6を配置する。保護膜に形成されるコンタクトホール7を介してTFT5のドレイン電極と画素電極6とが電気的に接続している。なお、画素領域4には所謂ダミー画素のような実際に表示としては使われないようなものも含まれる。

【0014】走査引出線20、映像引出線30は、画素領域4の外において走査線2、映像線3それぞれから駆動回路（図示せず）へのびて形成されている。この駆動回路は、TFT5を動作させるための信号を走査線2、映像線3に流すためのものである。なお、たとえば複数の走査線2に対して一つの駆動回路を用いて総ての走査線2に信号を流してもよく、または複数の駆動回路を用いて分割して走査線2に信号を流してもよい。また、本実施例においては走査線2等と走査引出線20等とは一体に形成しているが、例えば異なる導電性の材料を用いて別々に形成し互いにコンタクトを取っているものであってもよい。

【0015】本実施例においては映像線3の駆動回路を複数用いており、それぞれの映像線3からのびる映像引出線30が対応する駆動回路に向かって収束するように形成されている。このため、隣り合う映像引出線30の間隔は狭くなっている。また、液晶表示装置が大型のものになればなるほど、基板上に形成された配線の抵抗が大きな問題となる。このため配線の材料に低抵抗なA1を用いるなどのほか、引出線の幅をできるだけ広くしている。しかし、例えば映像引出線30の幅を広くすれば隣り合う映像引出線30の間隔が狭くなる。さらには小型、大型のものにかかわらず液晶表示装置の高精細化にともない1画素が小さくなればなるほど、隣り合う映像引出線30の間隔はより一層狭くなる。したがって隣り合う映像引出線30の間であっても、エッチング残渣により短絡が発生する可能性は非常に高い。

【0016】しかしながら本発明の実施例においては、映像引出線 30 上に積層された保護膜に、映像引出線 30 の隣に位置する溝 8 b が設けられている。この溝 8 b は少なくとも映像引出線 30 上に積層された保護膜を垂直方向に貫通しており、溝 8 b が設けられることで、ゲート絶縁膜上の隣り合う映像引出線 30 を短絡させる残留物を保護膜から露出させることが可能となる。したがって隣り合う映像引出線 30 の間に残留物があり引出線の間で短絡が生じていたとしても、溝 8 b を形成した後エッチング処理を施すことで溝 8 b 内の残留物を除去でき、短絡を断つことができる。なお、走査引出線 20 の隣にも同様な溝 8 a が保護膜とゲート絶縁膜を貫通し設けられている。

【0017】図 3 は映像引出線の端子周辺を拡大した平面図を示す。第一基板 1 上には端子 31 が形成されている。この端子 31 は、映像引出線 30 それぞれに設けられており、映像引出線 30 の上に積層された保護膜の上にたとえば画素電極 6 と同じ導電性を有する IZO によって形成されている。また、保護膜に設けたコンタクトホール（図示せず）を介して映像引出線 30 と接続している。端子 31 を介して映像引出線 30 と駆動回路が電気的に接続することとなる。なお、この接続は所謂 TAB 方式により製造された TCP を用いて接続するものや、所謂 COG 方式により接続するものなどが考えられる。また、本実施例においては端子 31 を介して映像引出線 30 が駆動回路と接続するが、例えば第一基板上 1 上に駆動回路を直接形成し、駆動回路と映像引出線 30 が直に接続するものでもよい。

【0018】また、複数の駆動回路（図示せず）を用いて対応する駆動回路に向かって収束するように映像引出線 30 が形成されているため、映像引出線 30 の長さは一定ではない。本実施例において複数の駆動回路の一つに対応する映像引出線 30 は、真ん中の引出線から両端の引出線に向かってその長さが徐々に長くなるよう形成されている。したがって通常映像引出線 30 ごとに抵抗値が異なってしまう。しかしながら、映像引出線 30 には幅広部 32 と幅狭部 33 を設けており、映像引出線 30 ごとに幅広部 32 と幅狭部 33 の割合を変えており、最長となる両端の映像引出線 30 から最短となる中心の映像引出線 30 に向かうにつれ幅狭部 33 の占める割合を徐々に増やしているため、映像引出線 30 ごとの抵抗値を同じにすることができる。つまり、映像引出線 30 は幅広部 32 と幅狭部 33 で構成されおり、幅広部 32 で抵抗は小さく、幅狭部 33 で抵抗は大きくなる。また、映像引出線 30 ごとに幅広部 32 と幅狭部 33 の割合を変えているので、映像引出線 30 ごとに抵抗値を調整することが可能となる。

【0019】また、第一基板 1 と第二基板（図示せず）とは基板間に液晶を封入して貼り合わせる。その際図 3 に示す一点破線のライン上に両基板を貼り合わせるため

のシール材が塗布される。つまり一点破線より外側にある映像引出線 30 の一部は外部に露出することとなる。なお、この第二基板はたとえば第一基板 1 の画素に対応してカラーフィルタが積層されているようなものである。映像引出線 30 の隣に形成されている溝 8 b は一点破線まで延びて形成されている。つまり第一基板 1 と第二基板とを貼り合せた場合、溝 8 b は外部に露出しない範囲内で形成されており、外部に露出する位置には形成されていない。通常端子 31 を介して駆動回路を接続し、駆動回路と第二基板との間は樹脂などで覆うため、外部に溝 8 b が露出していたとしても最終的には溝 8 b は外気と遮断される。しかしながら駆動回路と第二基板との間を樹脂などで覆うまでに溝 8 b は外気とまったく触れないわけではない。したがって溝 8 b を設けたことにより切断された残留物の断面が外気に触れる恐れがあり、この断面を介して映像引出線 30 の腐食が発生する恐れがある。一般に Al は Cr などと比べると抵抗値が低い。そこで、特に大型の液晶表示装置においては、配線の抵抗を抑えるために、よく Al が用いられている。しかしながら、Al は Cr などと比べて腐食されやすいという問題もある。そこでこのように第一基板 1 と第二基板とを貼り合せた際に外部に露出しない位置まで溝 8 b を設けておけば、残留物の断面からの腐食を防止することが可能となる。

【0020】また、一点破線より外側に幅狭部 33 が形成されるようにするために、端子 31 側に幅狭部 33 が設けられている。このような構成により隣り合う映像引出線 30 との間隔が広がる幅狭部 33 が溝 8 b のない位置に形成されるので、幅広部 32 が溝 8 b のない位置に形成される場合に比べ隣り合う映像引出線 30 の間隔が広くなり、それだけ短絡が発生する可能性が低くなる。

【0021】なお、走査線 2 についても同様の構成となっている。また映像線 3 は駆動回路側にのびる映像引出線 30 側だけでなく、たとえばその反対側においても画素領域 4 の外側にのびており、非線形素子を介して静電破壊を防ぐための所謂ショートリングと呼ばれているものに接続しているものもある。したがって、エッチング残渣による短絡を防止するために、映像引出線 30 側だけでなく反対側においても画素領域 4 の外側にのびる映像線 3 の隣に溝 8 b を設けておいてもよい。

【0022】次に図 1 に示す A-A 断面の形成工程を図 4 に基づいて説明する。図 4 (a) では、ガラス基板 1 上に Al を成膜し、露光処理、エッチングをして走査引出線 20 を形成する。12 は Al のエッチング不良による残留物を示す。この残留物 12 により隣接する走査引出線 20 は短絡している。

【0023】図 4 (b) では、第一基板 1、走査引出線 20 の上にゲート絶縁膜 9 を積層する。そしてゲート絶縁膜 9 の上に半導体層を積層し、エッチングによりゲー

ト電極に対向する部分に島状の半導体を残す（図示せず）。

【0024】図4（c）では、ゲート絶縁膜9上にAlを成膜し、露光処理、エッチングにより映像引出線30、ソース電極、ドレイン電極などを形成する。13はエッチング不良による残留部を示し、隣接する映像引出線30が残留部13によって短絡している。

【0025】図4（d）ではゲート絶縁膜9や映像引出線30の上に絶縁性のものからなる保護膜10を積層する。

【0026】図4（e）では保護膜10やゲート絶縁膜9の所定箇所にコンタクトホールをエッチングして形成する。その際に溝8aを走査引出線20の隣に、溝8bを映像引出線30の隣にそれぞれ形成する。このとき保護膜についてのエッチングではAlである残留物12、13はエッチングできないため、残留物12、13はそのまま溝内に露出した状態で残る。つまりこの溝8a、8bは少なくとも走査引出線20、映像引出線30上に積層された絶縁膜を貫通しており、残留物12、13を絶縁膜から露出させるためのものである。なお、図4（e）において溝8bは残留物13のない場所ではゲート絶縁膜9にも形成されているが、溝8bのエッチングを工夫し、溝8bが保護膜10だけに形成してあってもよい。

【0027】図4（f）では保護膜10上にIZOを成膜し、露光処理、エッチングにより所定形状の画素電極6、端子31を形成する。このときIZO除去のためのエッチングによりAlも除去できるため、溝8a、8b内に存在する残留部12、13は除去される。その後、画素電極6や保護膜10の上に配向膜（図示せず）を積層する。なお、一般にCrとIZOの組合せでは同時エッチングするのは困難であるが、AlとIZOは例えば同じエッチング液によりエッチングできるため走査引出線20や映像引出線30をAlで、画素電極6をIZOにより形成することにより、余分な工程をわざわざ設けなくても残留物12、13をエッチングできる。このように本発明では、画素電極6を形成する際に溝8a、8b内の残留物12、13も除去できるため、特別に溝8a、8b内の残留物を取り除く工程を設ける必要がない。

【0028】なお、本発明の要旨を逸脱しない範囲であ*

*れば上記実施形態以外の形態も可能である。例えば走査線や映像線をAlで形成し、画素電極をIZOで形成したが、この組合せ以外で画素電極と走査線、映像線を同時にエッチングできる材料を用いてもよい。また走査線2や映像線3をAlで形成する場合を説明したが、IZOとの電気的なコンタクトの相性を考慮してAlとMoなどの積層構造にしてもよい。また必ずしも画素電極を形成する際に溝内の残留物を同時に取り除く必要はなく、たとえば画素電極をITO（indium-tin-oxide）で形成する場合には、ITOをエッチングした後で残留物をエッチングにより取り除くこととなる。また走査引出線20と映像引出線30がそれぞれ異なる材料により形成されている場合には、それぞれの残留物を個々にエッチングして取り除いてもよい。

【0029】

【発明の効果】本発明によれば、引出線の隣に溝を形成し、その溝を介して引出線と引出線の間にできたエッチング不良による残留物を取り除くため、引出線同士の短絡を防ぐことができる。

【0030】また、隣り合う引出線の間隔が狭くなり引出線同士の短絡が生じる可能性が高くなったとしても、残留物を取り除くことができたため、液晶表示装置の大型化、小型化また高精細化が可能となる。

【0031】また、リペア工程に行われていた引出線の短絡部分の除去作業をわざわざ行う必要がないので、リペア工程を短縮することができる。

【図面の簡単な説明】

【図1】本発明による第一基板の拡大平面図である。

【図2】本発明による表示部周辺の拡大平面図である。

【図3】本発明による端子周辺の拡大平面図である。

【図4】図1に示す第一基板A-A断面の形成工程を説明する図である。

【符号の説明】

2 走査線

3 映像線

4 画素領域

8a、8b 溝

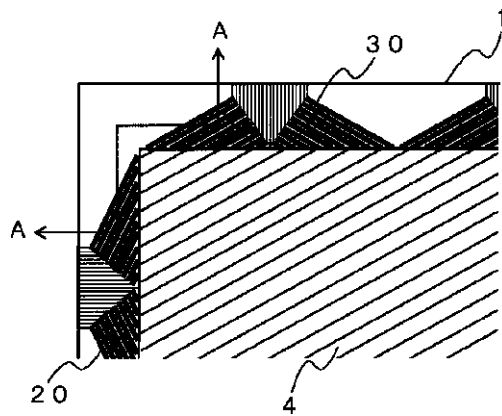
30 映像引出線

31 端子

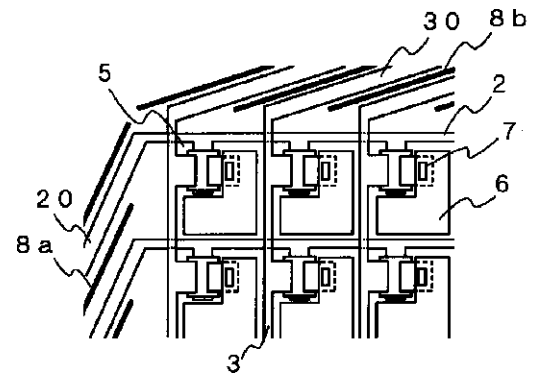
32 幅広部

33 幅狭部

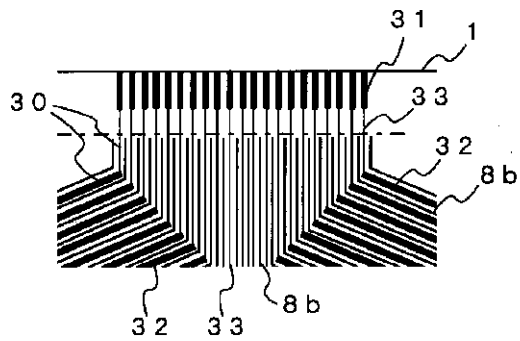
【図 1】



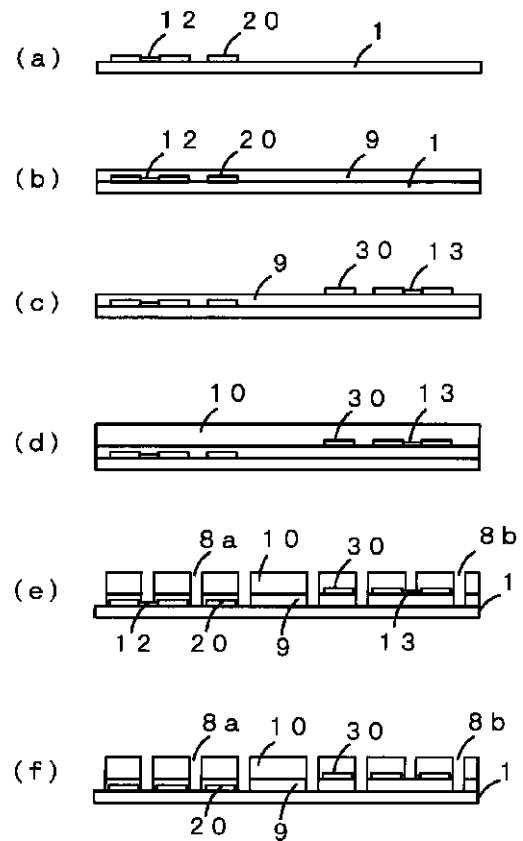
【図 2】



【図 3】



【図 4】



フロントページの続き

(51)Int.Cl.⁷
G 0 9 F 9/35

識別記号

F I
G O 9 F 9/35

テーマコート[※] (参考)

(72)発明者 小林 修
鳥取県鳥取市南吉方3丁目201番地 鳥取
三洋電機株式会社内

Fターム(参考) 2H090 HA03 HC10 JB02 LA04 LA15
2H092 GA13 GA29 GA33 GA35 GA40
GA51 GA60 JA24 JA37 JA41
JA46 JB22 JB31 MA17 NA16
NA29 PA01 PA08
5C094 AA05 AA14 AA15 AA21 BA43
CA19 DB01 DB02 DB03 EA04

专利名称(译)	液晶表示装置		
公开(公告)号	JP2003156755A	公开(公告)日	2003-05-30
申请号	JP2001353004	申请日	2001-11-19
[标]申请(专利权)人(译)	三洋电机株式会社 鸟取三洋电机株式会社		
申请(专利权)人(译)	三洋电机株式会社 鸟取三洋电机株式会社		
[标]发明人	田中慎一郎 小林修		
发明人	田中 慎一郎 小林 修		
IPC分类号	G02F1/1333 G02F1/1343 G02F1/1345 G02F1/1368 G09F9/30 G09F9/35		
FI分类号	G02F1/1343 G02F1/1333.505 G02F1/1345 G02F1/1368 G09F9/30.330.Z G09F9/35 G09F9/30.330		
F-TERM分类号	2H090/HA03 2H090/HC10 2H090/JB02 2H090/LA04 2H090/LA15 2H092/GA13 2H092/GA29 2H092/GA33 2H092/GA35 2H092/GA40 2H092/GA51 2H092/GA60 2H092/JA24 2H092/JA37 2H092/JA41 2H092/JA46 2H092/JB22 2H092/JB31 2H092/MA17 2H092/NA16 2H092/NA29 2H092/PA01 2H092/PA08 5C094/AA05 5C094/AA14 5C094/AA15 5C094/AA21 5C094/BA43 5C094/CA19 5C094/DB01 5C094/DB02 5C094/DB03 5C094/EA04 2H190/HA03 2H190/HC10 2H190/JB02 2H190/LA04 2H190/LA15 2H192/AA24 2H192/BC31 2H192/CB05 2H192/EA72 2H192/FA32 2H192/FA65 2H192/FB22 2H192/GA42		
代理人(译)	柴野Seimiyabi		
其他公开文献	JP3773834B2		
外部链接	Espacenet		

摘要(译)

(带更正) 解决的问题: 提供一种液晶显示装置, 该液晶显示装置能够通过防止由于蚀刻引线中的残留物而导致引线之间的短路来获得最佳的显示状态。 解决方案: 凹槽8b形成在与图像引线30相邻的保护膜10中, 并在形成在第一基板1上的图像线3的图像引线30的一部分中层压在图像引线30上。 提供。 因此, 即使由于相邻的图像引线30之间的残渣而引起短路, 也能够经由凹槽8b将在凹槽8b中露出的残渣除去。

