

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5351388号
(P5351388)

(45) 発行日 平成25年11月27日(2013.11.27)

(24) 登録日 平成25年8月30日(2013.8.30)

(51) Int.Cl. F I
GO2F 1/1343 (2006.01) GO2F 1/1343
GO2F 1/1368 (2006.01) GO2F 1/1368
GO2F 1/1337 (2006.01) GO2F 1/1337 500

請求項の数 27 (全 32 頁)

<p>(21) 出願番号 特願2007-124266 (P2007-124266) (22) 出願日 平成19年5月9日(2007.5.9) (65) 公開番号 特開2008-46599 (P2008-46599A) (43) 公開日 平成20年2月28日(2008.2.28) 審査請求日 平成22年5月6日(2010.5.6) (31) 優先権主張番号 10-2006-0075843 (32) 優先日 平成18年8月10日(2006.8.10) (33) 優先権主張国 韓国(KR)</p>	<p>(73) 特許権者 512187343 三星ディスプレイ株式会社 Samsung Display Co., Ltd. 大韓民国京畿道龍仁市器興区三星二路95 95, Samsung 2 Ro, Gih eung-Gu, Yongin-City , Gyeonggi-Do, Korea (74) 代理人 110000408 特許業務法人高橋・林アンドパートナーズ (72) 発明者 李 昶 勳 大韓民国京畿道龍仁市器興区書川洞705 番地 現代ホームタウンアパートメント1 04棟1205号</p>
---	--

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項1】

第1基板と、
 前記第1基板の上に形成されるゲート線と、
 前記ゲート線と交差し、ソース電極を含むデータ線と、
 前記ソース電極と対向してチャンネル領域を定義するドレイン電極と、
 前記データ線及び前記ドレイン電極の上に形成され、有機物質を含む保護膜と、
 前記保護膜の上に少なくとも一部が前記ゲート線または前記データ線と重畳するように形成される第1幹電極と、前記第1幹電極に接続され、前記ゲート線を基準に対称な角度を有するように配列された複数の第1分岐電極とを含む画素電極と、
 前記第1基板と対向する第2基板と、
 前記第2基板の上に形成され、前記第1分岐電極の間に位置して前記ゲート線を基準に対称な角度を有するように配列された複数の第2分岐電極と、前記第2分岐電極を接続する第2幹電極とを含む共通電極と、
 前記第1基板と前記第2基板との間に介する液晶層と、
 前記第1基板は前記ゲート線と同一の層に形成される第1蓄積電極と前記データ線と同一の層に形成される第2蓄積電極とからなる蓄積電極とを含み、
 前記蓄積電極の少なくとも一部が前記画素電極と重畳し、
 前記第1蓄積電極と前記第2蓄積電極とが重畳して蓄積キャパシタを形成することを特徴とする表示装置。

10

20

【請求項 2】

前記画素電極の上に形成されて第 1 方向にラビングされた水平配向膜、及び前記共通電極の上に形成されて第 2 方向にラビングされた水平配向膜をさらに含み、前記第 1 方向と前記第 2 方向とは実質的に平行であり、方向は反対であることを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

前記ゲート線は、前記画素領域の内部を貫通して形成されることを特徴とする請求項 2 に記載の表示装置。

【請求項 4】

前記ドレイン電極は第 1 コンタクトホールを含み、前記第 2 蓄積電極は第 2 コンタクトホールを含み、前記第 1 及び第 2 コンタクトホールは前記画素電極によって接続されることを特徴とする請求項 3 に記載の表示装置。

10

【請求項 5】

前記第 1 分岐電極と前記第 2 分岐電極とは重畳しないように形成されることを特徴とする請求項 1 に記載の表示装置。

【請求項 6】

前記液晶層は正の誘電率異方性を有する液晶を含み、前記第 1 分岐電極の幅及び前記第 2 分岐電極の幅は $6 \mu\text{m}$ 以下であることを特徴とする請求項 5 に記載の表示装置。

【請求項 7】

前記液晶層は正の誘電率異方性を有する液晶を含み、前記第 1 分岐電極と前記第 1 分岐電極との間の電極間隔、及び前記第 2 分岐電極と前記第 2 分岐電極との間の電極間隔は $20 \mu\text{m} \sim 40 \mu\text{m}$ であることを特徴とする請求項 5 に記載の表示装置。

20

【請求項 8】

前記液晶層は負の誘電率異方性を有する液晶を含み、前記第 1 分岐電極の幅及び前記第 2 分岐電極の幅は $6 \mu\text{m}$ 以下であることを特徴とする請求項 5 に記載の表示装置。

【請求項 9】

前記液晶層は負の誘電率異方性を有する液晶を含み、前記第 1 分岐電極と前記第 1 分岐電極との間の電極間隔、及び前記第 2 分岐電極と前記第 2 分岐電極との間の電極間隔は $4 \mu\text{m} \sim 14 \mu\text{m}$ であることを特徴とする請求項 5 に記載の表示装置。

【請求項 10】

前記第 1 分岐電極の長手方向は、前記ゲート線の長手方向と $0 \text{度} \sim 30 \text{度}$ の角度をなすことを特徴とする請求項 1 に記載の表示装置。

30

【請求項 11】

前記第 1 分岐電極は、前記ゲート線を基準として対称となるように形成されることを特徴とする請求項 1 に記載の表示装置。

【請求項 12】

前記蓄積電極の一边は、前記ゲート線の長手方向と $0 \text{度} \sim 30 \text{度}$ の角度をなすことを特徴とする請求項 1 に記載の表示装置。

【請求項 13】

前記第 2 基板の上に形成され、前記チャンネル領域を覆うように島状に形成された遮光部材を含むことを特徴とする請求項 1 に記載の表示装置。

40

【請求項 14】

前記保護膜の上に形成され、前記チャンネル領域を覆うように島状に形成された遮光部材を含むことを特徴とする請求項 1 に記載の表示装置。

【請求項 15】

第 1 基板と、
前記第 1 基板の上に形成されているゲート線と、
前記ゲート線と交差し、ソース電極を含むデータ線と、
前記ソース電極と対向してチャンネル領域を定義するドレイン電極と、
前記データ線及び前記ドレイン電極の上に形成され、有機物質を含む保護膜と、

50

前記保護膜の上に少なくとも一部が前記ゲート線または前記データ線と重畳するように形成される第1幹電極と、前記第1幹電極に接続されて前記ゲート線を基準に対称な角度を有するように配列された複数の第1分岐電極とを含む画素電極と、

前記第1基板と対向する第2基板と、

前記第2基板の上に複数の画素領域に対応するように形成され、前記それぞれの画素電極と電界を形成する共通電極と、

前記第1基板と前記第2基板との間に介する液晶層と

前記第1基板は前記ゲート線と同一の層に形成される第1蓄積電極と前記データ線と同一の層に形成される第2蓄積電極とからなる蓄積電極とを含み、

前記蓄積電極の少なくとも一部が前記画素電極と重畳し、

前記第1蓄積電極と前記第2蓄積電極とが重畳して蓄積キャパシタを形成することを特徴とする表示装置。

【請求項16】

前記共通電極は、前記画素電極と電界を形成するための開口パターンを含まないことを特徴とする請求項15に記載の表示装置。

【請求項17】

前記画素電極の上に形成されて第1方向にラビングされた水平配向膜、及び前記共通電極の上に形成されて第2方向にラビングされた水平配向膜をさらに含み、前記第1方向と前記第2方向とは実質的に平行であり、方向は反対であることを特徴とする請求項16に記載の表示装置。

【請求項18】

前記ゲート線は、前記画素領域の内部を貫通して形成されることを特徴とする請求項15に記載の表示装置。

【請求項19】

前記ドレイン電極は第1コンタクトホールを含み、前記第2蓄積電極は第2コンタクトホールを含み、前記第1及び第2接コンタクトホールは前記画素電極によって接続されることを特徴とする請求項15に記載の表示装置。

【請求項20】

前記第1分岐電極の長手方向は、前記ゲート線の長手方向と0度～30度の角度をなすことを特徴とする請求項15に記載の表示装置。

【請求項21】

前記第1分岐電極は、前記ゲート線を基準として対称となるように形成されることを特徴とする請求項15に記載の表示装置。

【請求項22】

前記第2基板の上に形成され、前記チャンネル領域を覆うように島状に形成された遮光部材を含むことを特徴とする請求項15に記載の表示装置。

【請求項23】

前記保護膜の上に形成され、前記チャンネル領域を覆うように島状に形成された遮光部材を含むことを特徴とする請求項16に記載の表示装置。

【請求項24】

第1基板の上にゲート線を形成し、

前記ゲート線と交差し、ソース電極を含むデータ線と、前記ソース電極と対向してチャンネル領域を定義するドレイン電極とを形成し、

前記データ線及び前記ドレイン電極の上に有機物質を含む保護膜を形成し、

前記保護膜の上に少なくとも一部が前記ゲート線または前記データ線と重畳するように形成される第1幹電極と、前記第1幹電極に接続され、前記ゲート線を基準に対称な角度を有するように配列された複数の第1分岐電極とを含む画素電極を形成し、

第2基板の上に前記第1分岐電極の間に位置して前記ゲート線を基準に対称な角度を有するように配列された複数の第2分岐電極と、前記第2分岐電極を接続する第2幹電極とを含む共通電極を形成し、

10

20

30

40

50

第 1 蓄積電極および第 2 蓄積電極からなる蓄積電極の一部が前記画素電極に重畳するように形成し、

前記第 1 基板と前記第 2 基板とを結合する表示装置の製造方法において、前記第 1 蓄積電極は前記ゲート線と同一の層に形成され、前記第 2 蓄積電極は前記データ線と同一の層に形成されることを特徴とする表示装置の製造方法。

【請求項 2 5】

前記画素電極の上に水平配向膜を形成し、

前記共通電極の上に水平配向膜を形成し、

前記画素電極の上に形成された水平配向膜を第 1 方向にラビングし、

前記共通電極の上に形成された水平配向膜を、前記第 1 方向と実質的に平行にし、方向は反対の第 2 方向にラビングすることをさらに含むことを特徴とする請求項 2 4 に記載の表示装置の製造方法。

10

【請求項 2 6】

第 1 基板の上にゲート線を形成し、

前記ゲート線と交差し、ソース電極を含むデータ線と、前記ソース電極と対向してチャンネル領域を定義するドレイン電極とを形成し、

前記データ線及び前記ドレイン電極の上に有機物質を含む保護膜を形成し、

前記保護膜の上に少なくとも一部が前記ゲート線または前記データ線と重畳するように形成される第 1 幹電極と、前記第 1 幹電極に接続され、前記ゲート線を基準に対称な角度を有するように配列された複数の第 1 分岐電極とを含む画素電極を形成し、

20

第 2 基板の上に複数の画素領域に対応するように形成され、前記それぞれの画素電極と電界を形成する共通電極を形成し、

第 1 蓄積電極および第 2 蓄積電極からなる蓄積電極の一部が前記画素電極に重畳するように形成し、

前記第 1 基板と前記第 2 基板とを結合する表示装置の製造方法において、前記第 1 蓄積電極は、前記ゲート線と同一の層に形成され、前記第 2 蓄積電極は前記データ線と同一の層に形成される第 2 蓄積電極を形成されることを特徴とする表示装置の製造方法。

【請求項 2 7】

前記画素電極の上に水平配向膜を形成し、

前記共通電極の上に水平配向膜を形成し、

前記画素電極の上に形成された水平配向膜を第 1 方向にラビングし、

前記共通電極の上に形成された水平配向膜を、前記第 1 方向と実質的に平行にし、方向は反対の第 2 方向にラビングすることをさらに含むことを特徴とする請求項 2 6 に記載の表示装置の製造方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は表示装置に関する。

40

【背景技術】

【0002】

液晶表示装置は、現在、最も広く用いられている平板表示装置のうちの一つであって、画素電極及び共通電極などの電界生成電極が形成されている二枚の表示板と、その間に挿入され、誘電率異方性 (dielectric anisotropy) を有する液晶層とからなる。

【0003】

液晶表示装置は、電界生成電極に電圧を印加して液晶層に電界を生成し、これを通じて液晶層の液晶分子の配向を決定し、入射光の偏光を制御することによって映像を表示する。

50

【0004】

このような液晶表示装置の中で主に用いられる液晶表示装置は、ツイステッドネマチック(TN: twisted nematic)方式の液晶表示装置である。ツイステッドネマチック方式は、二つの表示板にそれぞれ電界生成電極を設け、液晶分子を下部表示板から上部表示板に至るまで90°に捩れるように配列した後、二つの電界生成電極に電圧を加えて液晶分子を駆動する方式である。しかし、このような方式の液晶表示装置は、視野角が狭いという問題点を有しており、これを代替するための平面駆動(IPS: in-plane switching)方式またはPLS(Plane to Line Switching)方式の液晶表示装置が開発されている。

【0005】

しかし、IPS方式及びPLS方式は、一つの表示板に二つの電界生成電極が全て配置されているので、透過率及び視認性が落ちるという問題点を有している。

【発明の開示】

【発明が解決しようとする課題】

【0006】

本発明が解決しようとする技術的課題は、高い視認性及び透過率を有する液晶表示装置を提供することにある。

【0007】

また、本発明が解決しようとする技術的課題は、開口率の高い液晶表示装置を提供することにある。

【課題を解決するための手段】

【0008】

本発明の一実施形態による表示装置は、第1基板と、第1基板の上に形成されているゲート線と、ゲート線と交差し、ソース電極を含むデータ線と、ソース電極と対向してチャンネル領域を定義するドレイン電極と、データ線及びドレイン電極の上に形成され、有機物質を含む保護膜と、保護膜の上に少なくとも一部がゲート線またはデータ線と重畳するように形成される第1幹電極と、第1幹電極に接続されて実質的に平行となるように配列された複数の第1分岐電極を含む画素電極と、第1基板と対向する第2基板と、第2基板の上に形成され、第1分岐電極の間に位置して実質的に平行となるように配列された複数の第2分岐電極と、第2分岐電極を接続する第2幹電極を含む共通電極と、第1基板と第2

【0009】

本発明の他の実施形態による表示装置は、第1基板と、第1基板の上に形成されているゲート線と、ゲート線と交差し、ソース電極を含むデータ線と、ソース電極と対向してチャンネル領域を定義するドレイン電極と、データ線及びドレイン電極の上に形成され、有機物質を含む保護膜と、保護膜の上に少なくとも一部がゲート線またはデータ線と重畳するように形成される第1幹電極と、第1幹電極に接続されて実質的に平行となるように配列された複数の第1分岐電極を含む画素電極と、第1基板と対向する第2基板と、第2基板の上に複数の画素領域に対応するように形成され、それぞれの画素電極と電界を形成する共通電極と、第1基板と第2基板との間に介する液晶層とを含んでもよい。

【0010】

本発明の一実施形態による表示装置の製造方法は、第1基板の上にゲート線を形成し、ゲート線と交差し、ソース電極を含むデータ線と、ソース電極と対向してチャンネル領域を定義するドレイン電極とを形成し、データ線及びドレイン電極の上に有機物質を含む保護膜を形成し、保護膜の上に少なくとも一部がゲート線またはデータ線と重畳するように形成される第1幹電極と、第1幹電極に接続されて実質的に平行となるように配列された複数の第1分岐電極とを含む画素電極を形成し、第2基板の上に第1分岐電極の間に位置して実質的に平行となるように配列された複数の第2分岐電極と、第2分岐電極を接続する第2幹電極とを含む共通電極を形成し、第1基板と第2基板とを結合してもよい。

【0011】

本発明の他の実施形態による表示装置の製造方法は、第1基板の上にゲート線を形成し、ゲート線と交差し、ソース電極を含むデータ線と、ソース電極と対向してチャンネル領域を定義するドレイン電極とを形成し、データ線及びドレイン電極の上に有機物質を含む保護膜を形成し、保護膜の上に少なくとも一部がゲート線またはデータ線と重畳するように形成される第1幹電極と、第1幹電極に接続されて実質的に平行となるように配列された複数の第1分岐電極とを含む画素電極を形成し、第2基板の上に複数の画素領域に対応するように形成され、それぞれの画素電極と電界を形成する共通電極を形成し、第1基板と第2基板とを結合してもよい。

【発明の効果】

【0012】

10

本発明の実施形態による液晶表示装置は、有機絶縁膜を保護膜として用い、画素電極をデータ線と重畳させることにより開口率が向上する。

【0013】

また、ゲート線が画素領域の中央に配置され、蓄積電極が光漏れの発生部位に対応する画素領域の周縁に形成され、第1及び第2蓄積電極を重畳させて蓄積キャパシタの電気容量を調節することができるので、蓄積キャパシタによる開口率の減少を防ぐことができる。

【0014】

さらに、データ線と、第1及び第2蓄積電極が、画素電極の光漏れの発生領域と重畳するように形成され、データ線と、第1及び第2蓄積電極が形成された領域の遮光部材を除去することができる。

20

【発明を実施するための最良の形態】

【0015】

以下、本発明が属する技術分野における通常の知識を有する者が容易に実施できるように、本発明の実施形態について添付した図面を参照しながら詳細に説明する。しかし、本発明は種々の相異なる形態で実現でき、ここで説明する実施形態に限定されない。

【0016】

図面において、種々の層及び領域を明確に表現するために厚さを拡大して示した。明細書の全体にわたって類似する部分については同一の図面符号を付けた。層、膜、領域、板などの部分が他の部分の「上に」とするとき、これは他の部分の「すぐ上」にある場合だけでなく、その中間にまた他の部分がある場合も含む。逆に、ある部分が他の部分の「すぐ上」にあるときには、中間に他の部分がないことを意味する。

30

【0017】

以下、本発明の一実施形態による表示装置について、図面を参照しながら詳細に説明する。

【0018】

図1乃至図4を参照して、本発明の一実施形態による液晶表示装置について説明する。図1は本発明の一実施形態による液晶表示装置の構造を示す配置図であり、図2は図1の液晶表示装置における薄膜トランジスタ表示板の構造を示す配置図であり、図3は図1の液晶表示装置における共通電極表示板の構造を示す配置図であり、図4は図1の液晶表示装置のI-I線に沿った断面図である。

40

【0019】

まず、図1、図2及び図4を参照して、薄膜トランジスタ表示板100について詳細に説明する。透明なガラスまたはプラスチックなどで作られた絶縁基板110上に複数のゲート線(gate line)121及び複数の第1蓄積電極(storage electrode line)131が形成される。

【0020】

ゲート線121はゲート信号を伝達し、主に横手方向に伸びる。各ゲート線121は上に突出した複数のゲート電極(gate electrode)124と、他の層または外部の駆動回路との接続のために面積の広い端部(図示せず)とを含む。

50

【0021】

ゲート信号を生成するゲート駆動回路(図示せず)は、集積回路チップの形状で基板110上に取り付けられるフレキシブルプリント回路膜(flexible printed circuit film)(図示せず)上に装着されたり、基板110上に直接装着されてもよく、または基板110に集積されてもよい。ゲート駆動回路が基板110上に集積されている場合、ゲート線121が延長されてゲート駆動回路と直接接続されてもよい。

【0022】

本発明の一実施形態において、第1蓄積電極131はゲート線121と平行して横手方向に伸び、第1蓄積電極131はデータ線171と画素領域を定義する。つまり、第1蓄積電極131は画素領域の端に形成される。第1蓄積電極131は画素領域と隣接する画素領域との間に形成され、第1蓄積電極131は少なくとも一部が画素電極191と重畳(オーバーラップ)する。一方、ゲート線121は画素領域を貫通して形成される。好ましくは、画素領域の中心部を横切って画素領域を2つの領域に分ける。

10

【0023】

本発明の一実施形態において、第1蓄積電極131の一边はゲート線121の長手方向と0度~30度の角度をなす。また、第1蓄積電極131は、ゲート線121と平行する仮想の中心線を基準として対称の構造を有する。例えば、第1蓄積電極131は台形であってもよい。第1蓄積電極131は画素領域の端で画素電極191と重畳するので、別途の遮光部材がなくても画素電極191の端で発生する光漏れが遮断できる。

20

【0024】

第1蓄積電極131はゲート線121と同一の層に形成され、同一の物質で形成されてもよい。また、第1蓄積電極131は共通電圧(common voltage)などのように決められた電圧が印加される。

【0025】

ゲート線121及び第1蓄積電極131は、アルミニウム(Al)やアルミニウム合金などのアルミニウム系金属、銀(Ag)や銀合金などの銀系金属、銅(Cu)や銅合金などの銅系金属、モリブデン(Mo)やモリブデン合金などのモリブデン系金属、クロム(Cr)、タンタル(Ta)、及びチタン(Ti)などで形成されてもよい。

【0026】

また、これらは物理的性質の異なる二つの導電膜(図示せず)を含む多重膜構造を有してもよい。このうちの一つの導電膜は、信号遅延や電圧降下を減らすことができるように比抵抗(resistivity)の低い金属、例えば、アルミニウム系金属、銀系金属、銅系金属などで作られる。これとは異なって、他の導電膜は他の物質、特に、ITO(indium tin oxide)及びIZO(indium zinc oxide)などの物理的、化学的、電気的接触特性に優れた物質、例えば、モリブデン系金属、クロム、タンタル、チタンなどで作られる。このような組合せの良い例としては、クロム下部膜とアルミニウム(合金)上部膜、及びアルミニウム(合金)下部膜とモリブデン(合金)上部膜がある。しかし、ゲート線121はその他にも多様な金属または導電体で作られてもよい。

30

40

【0027】

ゲート線121及び第1蓄積電極131の上に、窒化ケイ素(SiNx)または酸化ケイ素(SiOx)などで作られたゲート絶縁膜(gate insulating layer)140が形成される。

【0028】

ゲート絶縁膜140上に、水素化アモルファスシリコン(hydrogenated amorphous silicon)(アモルファスシリコンは、略してa-Siと記す)または多結晶シリコン(poly silicon)などで作られた複数の島状半導体154が形成される。島状半導体154はそれぞれのゲート電極124と重畳する。

【0029】

50

島状半導体 154 上に、複数の島状オーミックコンタクト部材 (ohmic contact) 163、165 が形成される。オーミックコンタクト部材 163、165 は、リンなどの n 型不純物が高濃度にドーピングされている n⁺ 水素化アモルファスシリコンなどの物質、またはシリサイド (silicide) で形成されてもよい。島状オーミックコンタクト部材 163、165 は対をなして島状半導体 154 の上に配置される。

【0030】

オーミックコンタクト部材 163、165 は、その下の半導体 154 と、その上のデータ線 171 及びドレイン電極 175 との間にだけ存在し、これらの間の接触抵抗を低くする。半導体 154 には、ソース電極 173 とドレイン電極 175 との間をはじめとして、データ線 171 及びドレイン電極 175 によって覆われずに露出した部分がある。

10

【0031】

オーミックコンタクト部材 163、165 及びゲート絶縁膜 140 上に、複数のデータ線 (data line) 171 と複数のドレイン電極 (drain electrode) 175 が形成される。一方、第 1 蓄積電極 131 及びゲート絶縁膜 140 上に複数の第 2 蓄積電極 135 が形成される。

【0032】

それぞれのデータ線 171 はデータ信号を伝達し、主に縦方向に伸びてゲート線 121 と交差する。各データ線 171 は、ゲート電極 124 に向かって伸びる複数のソース電極 (source electrode) 173 と、他の層または外部の駆動回路との接続のための面積の広い第 1 及び第 2 端部 (図示せず) とを含む。データ信号を生成するデータ駆動回路 (図示せず) は、基板 110 上に取り付けられるフレキシブルプリント回路膜 (図示せず) 上に装着されたり、基板 110 上に直接装着されたり、基板 110 に集積されてもよい。データ駆動回路が基板 110 上に集積されている場合、データ線 171 が延長されてデータ駆動回路と直接接続されてもよい。

20

【0033】

各ドレイン電極 175 はデータ線 171 と分離されており、ゲート電極 124 を中心としてソース電極 173 と対向する。各ドレイン電極 175 は、広い一端部 177 と、棒状の他端部とを有しており、棒上の端部は U 字状に曲がったソース電極 173 によって取り囲まれる。

【0034】

一つのゲート電極 124、一つのソース電極 173、及び一つのドレイン電極 175 は、島状半導体 154 と共に一つの薄膜トランジスタ (thin film transistor、TFT) を構成し、薄膜トランジスタのチャンネル (channel) は、ソース電極 173 とドレイン電極 175 との間の半導体 154 に形成される。

30

【0035】

第 2 蓄積電極 135 はデータ線 171 及びドレイン電極 175 と同一の層に形成され、同一の物質で形成されてもよい。第 2 蓄積電極 135 は、ゲート線 121 と平行して横方向に伸びており、画素領域の端に形成される。本発明の一実施形態において、第 2 蓄積電極 135 は第 1 蓄積電極 131 と重畳し、半分の台形であってもよい。第 2 蓄積電極 135 と第 1 蓄積電極 131 とが重畳する部分で蓄積キャパシタが形成される。また、第 2 蓄積電極 135 と画素電極 191 とが重畳する部分で蓄積キャパシタが形成されてもよい。

40

【0036】

データ線 171、ドレイン電極 175、及び第 2 蓄積電極 135 は、モリブデン、クロム、タンタル、及びチタンなどの高融点金属 (refractory metal) またはこれらの合金で作ることが好ましく、高融点金属膜 (図示せず) と低抵抗導電膜 (図示せず) とを含む多重膜構造を有してもよい。多重膜構造の良い例としては、クロムまたはモリブデン (合金) 下部膜とアルミニウム (合金) 上部膜の二重膜、モリブデン (合金) 下部膜、アルミニウム (合金) 中間膜、及びモリブデン (合金) 上部膜の三重膜がある。しかし、データ線 171、ドレイン電極 175、及び第 2 蓄積電極 135 は、その他にも

50

多様な金属または導電体で作られてもよい。

【0037】

データ線171、ドレイン電極175、第2蓄積電極135、及び露出した半導体154部分の上には保護膜(passivation layer)180が形成される。保護膜180は、低い誘電率を有する有機絶縁物などで作られてもよく、感光性(photo sensitivity)を有してもよい。例えば、保護膜180は、アクリル系の有機絶縁物などで作られ、その誘電率(dielectric constant)は3~5であり、好ましくは3.4~4であってもよい。また、保護膜180は約2.5 μm ~5 μm 程度の厚さを有する。さらに好ましくは、保護膜180は3 μm 程度の厚さを有する。

10

【0038】

データ線171の上に形成された有機絶縁物を含む保護膜180は、誘電率が低く、厚さを厚く形成することができるので、データ線171と画素電極191との間に十分に絶縁させることができる。したがって、データ線171と画素電極191との間の干渉が減少するので、画素電極191をデータ線171またはゲート線121と重畳させることができる。その結果、開口率を向上させることができる。

【0039】

一方、保護膜180は、有機膜の優れた絶縁特性を生かしながらも露出した半導体154部分に損傷を与えないように、下部無機膜と上部有機膜の二重膜構造を有してもよい。下部無機膜は窒化ケイ素(SiN_x)または酸化ケイ素(SiO_x)などを用いてもよい。

20

【0040】

保護膜180には、ドレイン電極175と第2蓄積電極135をそれぞれ露出する複数のコンタクトホール(contact hole)、181、183が形成され、データ線171の端部(図示せず)を露出するコンタクトホールが形成される。また、保護膜180及びゲート絶縁膜140にはゲート線121の端部(図示せず)を露出する複数のコンタクトホール(図示せず)が形成される。ドレイン電極175を露出するコンタクトホール181と、第2蓄積電極を露出するコンタクトホール183とは、画素電極191によって電氣的に接続される。

【0041】

30

保護膜180上に複数の画素電極(pixel electrode line)191が形成される。画素電極は、ITO(indium tin oxide)またはIZO(indium zinc oxide)などの透明な導電物質で作られてもよい。

【0042】

画素電極191は、ゲート線121の長手方向と所定の角度をなす第1分岐電極192を含む。複数の第1分岐電極192は互いに実質的に平行になるように形成される。また、画素電極191は、複数の第1分岐電極192に接触する第1幹電極194を含む。

【0043】

本発明の一実施形態において、複数の第1分岐電極192は、画素領域の中心に形成されたゲート線121を基準として対称構造を有する。したがって、上部の第1分岐電極192と下部の第1分岐電極192とに分けられる。本発明の一実施形態において、第1分岐電極192の長手方向はゲート線121の長手方向と0度~30度の傾斜角を有するように形成されてもよい。第1分岐電極192の幅は6 μm 以下であり、好ましくは4 μm であってもよい。また、第1分岐電極192と第1分岐電極192との間の電極間隔は20 μm ~40 μm に形成されてもよい。例えば、31 μm に形成されてもよい。

40

【0044】

第1幹電極194は、第1分岐電極192と第1分岐電極192とを接続する。本発明の一実施形態において、第1幹電極194は第1、第2、第3、第4、第5部分194a、194b、194c、194d、194eを含む。第1、第2部分194a、194bは画素領域の端にそれぞれ形成されており、データ線171と平行になるように形成され

50

る。第1、第2部分194a、194bはデータ線171と重畳する。第3、第4部分194c、194dは画素領域の端にそれぞれ形成されており、ゲート線121と平行する辺と、ゲート線121の長手方向と所定の傾斜角をなす辺とを含む。例えば、第3部分194cはゲート線121の長手方向と0度~30度をなす辺を含み、第4部分194dはゲート線121の長手方向と0度~30度をなす辺を含む。第3、第4部分はゲート線121及び第2蓄積電極135と重畳する。第5部分194eは画素領域の中心部に形成されており、上部の第1分岐電極192と平行になる辺と、下部の第1分岐電極192と平行になる辺とを有する。第5部分194eは台形であってもよい。

【0045】

各画素電極191は、コンタクトホール181を通じてドレイン電極175と物理的及び電氣的に接続されており、ドレイン電極175からデータ電圧の印加を受ける。また、画素電極191は第2蓄積電極135を露出するコンタクトホール183を満たして、第2蓄積電極135に電圧を充電する。

【0046】

画素電極191の上に配向膜197が形成される。本発明の一実施形態において、配向膜197は水平配向膜を用いてもよい。

【0047】

次は、図1、図3乃至図4を参照して、共通電極表示板200について説明する。

【0048】

共通電極表示板200は、透明なガラスまたはプラスチックなどで作られた絶縁基板210を含む。絶縁基板210上に遮光部材220が形成される。遮光部材220は、一般的に画素領域から漏洩する光を遮断するために、ゲート線またはデータ線に対応する部分と薄膜トランジスタに対応する部分とに形成されてもよい。

【0049】

本発明の一実施形態において、遮光部材220は薄膜トランジスタに対応する島状であってもよい。これは、保護膜180として有機膜を用い、画素電極191をデータ線171及び第1蓄積電極131と重畳するように形成し、データ線171と第1蓄積電極131が光漏れを遮断することができるからである。一方、必要に応じて遮光部材220の形状は変形可能である。また、遮光部材220は、薄膜トランジスタ表示板100の上に形成されてもよい。このとき、遮光部材220は保護膜180と画素電極191との間の層に形成され、半導体154、ソース電極173、及びドレイン電極175を含む薄膜トランジスタを覆うように島状に形成されてもよい。

【0050】

共通電極表示板200は、複数のカラーフィルタ230及び平坦化膜240を含む。カラーフィルタ230は赤色、緑色、及び青色の原色のうちの一つを含み、縦方向に長く伸びてもよい。カラーフィルタ230は薄膜トランジスタ表示板100の上に形成されてもよい。

【0051】

平坦化膜240は、(有機)絶縁物で作られてもよく、カラーフィルタ230が露出することを防止し、平坦面を提供する。平坦化膜240は省略されてもよい。

【0052】

平坦化膜240の上に共通電極250が形成される。共通電極250はITO、IZOなどの透明な導電体から形成されてもよい。共通電極250は、画素電極191の第1分岐電極192同士の間形成され、画素電極191の第1分岐電極192と重畳しない複数の第2分岐電極252を含む。第2分岐電極252は互いに実質的に平行になるように形成されてもよく、画素電極191の第1分岐電極192とも実質的に平行になるように形成されてもよい。

【0053】

本発明の一実施形態において、複数の第2分岐電極252は画素領域の中心に形成されたゲート線121を基準として対称構造を有する。したがって、上部の第2分岐電極25

10

20

30

40

50

2と下部の第2分岐電極252とに分けられる。第2分岐電極252の方向はゲート線121の長手方向と0度~30度をなす。第2分岐電極252の幅は6 μ m以下であり、好ましくは4 μ mであってもよい。また、第2分岐電極252と第2分岐電極252との間の電極間隔は20 μ m~40 μ mに形成されてもよい。例えば、31 μ mに形成されてもよい。

【0054】

本発明の一実施形態において、第1分岐電極192の幅と第2分岐電極の幅がそれぞれ4 μ mであり、第1分岐電極192と第1分岐電極192との間の電極間隔が31 μ mであり、第2分岐電極252と第2分岐電極252との間の電極間隔が31 μ mであってもよい。このとき、第2分岐電極252は第1分岐電極192の間に形成されてもよい。したがって、第1分岐電極192と第2分岐電極252との間の電極間隔は13.5 μ mであってもよい。一方、第2分岐電極252と第2分岐電極252の間には開口部253が形成される。開口部253の形状は平行四辺形であってもよく、複数の開口部253は平行になるように形成される。

10

【0055】

一方、共通電極250は、第2分岐電極252同士を接続する第2幹電極254を含む。共通電極250は開口部253を除いては一つの板に形成されているので、開口部253と第2分岐電極252を除いたその他の部分は、全て第2幹電極254であってもよい。

【0056】

本発明の一実施形態において、第2幹電極254は、第1、第2、第3、第4、第5部分254a、254b、254c、254d、254eを含む。第1、第2部分254a、254bはデータ線171と平行するように形成され、データ線171と重畳する。第3、第4部分254c、254dは第1蓄積電極131と類似する形状であり、第1蓄積電極131と重畳する。第5部分254eは画素領域の中心部に形成され、上部領域の第2幹電極252と平行する辺と下部領域の第2幹電極252と平行する辺とを有する。第5部分254eは台形であってもよく、第2蓄積電極135と重畳する。

20

【0057】

一方、共通電極250は、外部から共通電圧(common voltage)の印加を受ける。

30

【0058】

共通電極250の上に配向膜260が形成される。本発明の一実施形態において、配向膜260は水平配向膜を用いてもよい。

【0059】

以下、図1、図4、図5及び図6を参照して、本発明の一実施形態による表示装置の動作原理について説明する。図5及び図6は本発明の一実施形態による液晶表示装置の駆動の際に液晶分子の配列を示す断面図である。

【0060】

データ電圧が印加された画素電極191は、共通電圧が印加された共通電極250と共に電界を形成し、二つの電極191、250の間に位置する液晶層300の液晶分子の方向を決定する。液晶分子の方向によって液晶層を通過する光の偏光が変わる。

40

【0061】

本発明の一実施形態による液晶表示装置において、液晶分子は正の誘電率異方性を有する。本発明の一実施形態において、薄膜トランジスタ表示板100の配向膜197はゲート線121と実質的に平行である第1方向にラビングされ、共通電極表示板200の配向膜260は第1方向と平行であるが、方向は反対の第2方向にラビングされる。

【0062】

電圧が印加されない状態で、液晶分子は基板110、210の面にほとんど平行して配向され、液晶分子の長軸はラビング方向と実質的に平行して配向される。ラビング方向と分岐電極とは所定の角度()をなしている。したがって、液晶分子は、第1及び第2分

50

岐電極 192、252 に対して所定の角度で傾いて初期のねじれ角 () を有するように配向される。初期のねじれ角は、ラビング方向と分岐電極の長手方向とがなす角度、またはラビング方向と分岐電極とがなす角度と定義され、0 度より大きくて 30 度より小さいか、または同じであることが好ましい。

【0063】

図 4 を参照すれば、電圧が印加された状態で、画素電極 191 と共通電極 250 との間に電界が形成される。特に、画素電極 191 の第 1 分岐電極 192 と共通電極 250 の第 2 分岐電極 252 との間に電界が形成され、水平電界と垂直電界とが共に形成される。しかし、水平方向の電界が優勢なので、液晶分子は、主に、基板と平行な平面の上で回転してオン、オフ状態を表示する。

10

【0064】

一方、上部偏光板と下部偏光板はそれぞれの基板に装着されてもよい。このとき、上部偏光板の透過軸と下部偏光板の透過軸とは互いに垂直をなすように装着されてもよい。電圧が印加されない状態で液晶を通過した光の偏光方向が変化せずに暗い状態が表示され、電圧が印加された状態で液晶を通過した光の偏光方向が変化して明るい状態が表示される。

【0065】

図 5 及び図 6 を参照すれば、電圧が印加された状態で、上部の分岐電極 192、252 に対応する領域に位置する液晶分子は初期のねじれ角によって時計方向に回転し、下部の分岐電極 192、252 に対応する領域に位置する液晶分子は初期のねじれ角によって半時計方向に回転する。これにより、二つのドメインが形成され、左右方向における視認性が向上する。

20

【0066】

一方、本発明の他の実施形態において、負の誘電率異方性を有する液晶分子を用いてもよく、このとき、液晶分子はデータ線 171a、171b に対して平行である垂直方向に配向されてもよい。また、第 1 分岐電極の幅は 6 μm 以下であり、好ましくは 4 μm であってもよい。また、第 1 分岐電極と第 1 分岐電極との間の電極間隔は 4 μm ~ 14 μm であり、好ましくは 11 μm であってもよい。

【0067】

一方、第 2 分岐電極の幅は 6 μm 以下であり、好ましくは 4 μm であってもよい。また、第 2 分岐電極と第 2 分岐電極との間の電極間隔は 4 μm ~ 14 μm に形成されてもよい。例えば、11 μm に形成されてもよい。

30

【0068】

本発明の他の実施形態で、第 1 分岐電極の幅と第 2 分岐電極の幅がそれぞれ 4 μm で、第 1 分岐電極と第 1 分岐電極の間の電極間隔が 11 μm であり、第 2 分岐電極と第 2 分岐電極との間の電極間隔が 11 μm であってもよい。このとき、第 2 分岐電極は第 1 分岐電極の間に形成されてもよい。したがって、第 1 分岐電極と第 2 分岐電極との間の電極間隔は 3.5 μm であってもよい。

【0069】

以下、図 7 を参照して本発明の他の実施形態による液晶表示装置について説明する。図 7 は本発明の他の実施形態による液晶表示装置の構造を示す断面図である。図 7 を参照すれば、本発明の他の実施形態による液晶表示装置の薄膜トランジスタ表示板 400 の構造は、図 1 乃至図 6 に示す薄膜トランジスタ表示板と同一である。但し、本発明の他の実施形態による共通電極表示板 500 の構造は多少相異なる。以下、差異点を中心に説明する。

40

【0070】

共通電極表示板 500 は、透明なガラスまたはプラスチックなどで作られた絶縁基板 510 を含む。絶縁基板 510 の上に薄膜トランジスタに対応する島状の遮光部材 520 が形成される。ただし、必要に応じて遮光部材 520 の形状は変形可能である。また、遮光部材 520 は薄膜トランジスタ表示板 400 の上に形成されてもよい。このとき、遮光部

50

材 5 2 0 は保護膜 4 8 0 と画素電極 4 9 1 との間の層に形成され、半導体 4 5 4、ソース電極 4 7 3、及びドレイン電極 4 7 5 を含む薄膜トランジスタを覆うように島状に形成されてもよい。

【 0 0 7 1 】

そして、共通電極表示板 5 0 0 は、複数のカラーフィルタ 5 3 0 及び平坦化膜 5 4 0 を含む。カラーフィルタ 5 3 0 は、赤色、緑色及び青色の原色のうちの一つを含み、縦方向に長く伸びてもよい。一方、カラーフィルタ 5 3 0 は薄膜トランジスタ表示板 4 0 0 に形成されてもよい。

【 0 0 7 2 】

平坦化膜 5 4 0 の上には共通電極 5 5 0 が形成される。本発明の他の実施形態による共通電極 5 5 0 は、電界を形成するためのパターンが形成されておらず、一つの板形状に形成されている。この場合、液晶表示装置内の静電気が板形状の共通電極 5 5 0 を通じて放出されることが長所があるので、静電気の染み出し（漏れ）が減少する。

【 0 0 7 3 】

一方、本発明の他の実施形態による液晶表示装置の電極間隔、電極の幅、ラビング方向は、図 1 乃至図 6 で説明した液晶表示装置と同様に製作できる。

【 0 0 7 4 】

以下、図 8 乃至図 1 7 を参照して、本発明の一実施形態による液晶表示装置の薄膜トランジスタ表示板の製造方法について説明する。

【 0 0 7 5 】

図 8 は本発明の一実施形態による薄膜トランジスタの製造方法のうちの一段階を示した配置図であり、図 9 は図 8 の薄膜トランジスタの I I - I I 線に沿って断面図であり、図 1 0 は図 8 及び図 9 の次の段階を示す配置図であり、図 1 1 は図 1 0 の薄膜トランジスタの I I I - I I I 線に沿った断面図である。図 1 2 は図 1 0 及び図 1 1 の次の段階を示す配置図であり、図 1 3 は図 1 2 の薄膜トランジスタの I V - I V 線に沿った断面図であり、図 1 4 は図 1 2 及び図 1 3 の次の段階を示す配置図であり、図 1 5 は図 1 4 の薄膜トランジスタの V - V 線に沿った断面図である。図 1 6 は図 1 4 及び図 1 5 の次の段階を示す配置図であり、図 1 7 は図 1 6 の薄膜トランジスタの V I - V I 線に沿った断面図である。

【 0 0 7 6 】

まず、図 8 及び図 9 に示すように、透明なガラスまたはプラスチックなどで作られた絶縁基板 1 1 0 の上に導電層を形成する。次に、ウェットまたはドライエッチングを行ってゲート電極 1 2 4 を含む複数のゲート線 1 2 1、及び複数の第 1 蓄積電極 1 3 1 を形成する。

【 0 0 7 7 】

ゲート線 1 2 1 は金属層で形成され、単一膜または多重膜に形成してもよい。次に、図 1 0 及び図 1 1 に示すように、ゲート線 1 2 1 及び第 1 蓄積電極 1 3 1 の上に窒化ケイ素 (S i N x) などで作られたゲート絶縁膜 1 4 0、アモルファスシリコン (a - S i) 層 (図示せず)、及びドーピングされたアモルファスシリコン (図示せず) 層を形成する。次に、アモルファスシリコン (a - S i) 層及びドーピングされたアモルファスシリコン層をドライまたはウェットエッチングし、半導体 1 5 4 及びオーミックコンタクト層 1 6 4 を形成する。

【 0 0 7 8 】

次に、図 1 2 及び図 1 3 に示すように、ゲート絶縁膜 1 4 0 及びオーミックコンタクト層 1 6 4 の上に導電層を形成する。その後、導電層をドライまたはウェットエッチングし、ソース電極 1 7 3 を含むデータ線 1 7 1、ドレイン電極 1 7 5、及び第 2 蓄積電極 1 3 5 を形成する。その後、ソース電極 1 7 3 及びドレイン電極 1 7 5 をマスクにしてオーミックコンタクト層 1 6 4 をパターンニングし、オーミックコンタクト部材 1 6 3、1 6 5 を形成する。その結果、ソース電極 1 7 3 及びドレイン電極 1 7 5 の間で半導体 1 5 4 が露出し、チャンネル領域が形成される。

10

20

30

40

50

【 0 0 7 9 】

次に、図 1 4 及び図 1 5 に示すように、基板の全面に有機絶縁膜をスリットコーティングまたはスピンコーティングなどの方法で塗布して保護膜 1 8 0 を形成する。一方、露出した半導体 1 5 4 を保護するために、有機絶縁膜の形成の前に窒化ケイ素 (S i N x) などを含む無機絶縁膜を基板の全面に化学気相蒸着などの方法で形成してもよい。その後、保護膜 1 8 0 をフォト工程によってエッチングして複数のコンタクトホール 1 8 1、1 8 3 を形成する。

【 0 0 8 0 】

次に、図 1 6 及び図 1 7 に示すように、保護膜 1 8 0 の上に I T O または I Z O などの透明な導電物質をスパッタリングによって蒸着した後、パターニングして画素電極 1 9 1 を形成する。このとき、ドレイン電極 1 7 5 の上のコンタクトホール 1 8 1 に透明な導電物質を満たして、ドレイン電極 1 7 5 と画素電極 1 9 1 とを電氣的に接続する。また、第 2 蓄積電極 1 3 5 の上のコンタクトホール 1 8 3 に透明な導電物質を満たして、第 2 蓄積電極 1 3 5 とドレイン電極 1 7 5 とが画素電極 1 9 1 を通じて電氣的に接続されるようにする。その後、画素電極 1 9 1 の上に配向膜を形成する。配向膜の形成後にゲート線と実質的に平行となるように第 1 方向に配向膜をラビングする。

10

【 0 0 8 1 】

一方、共通電極表示板は、次の方法によって作ることができる。

【 0 0 8 2 】

透明なガラスまたはプラスチックなどで作られた絶縁基板の上に遮光部材を形成する。遮光部材は薄膜トランジスタに対応する島状に形成してもよい。遮光部材の上に赤色、緑色及び青色のカラーフィルタを形成する。基板の上に染料または顔料を含む感光性物質を塗布した後、フォト工程によって感光性物質をパターニングしてカラーフィルタを形成する。例えば、赤色カラーフィルタ物質を基板の全体に塗布し、露光及び現像して赤色カラーフィルタを形成する。緑色カラーフィルタと青色カラーフィルタも同じ方法によって形成する。

20

【 0 0 8 3 】

次に、カラーフィルタの上に平坦化膜をさらに形成してもよい。カラーフィルタが形成された基板の全面に (有機) 絶縁物などを塗布して平坦化膜を形成する。

【 0 0 8 4 】

その後、平坦化膜の上に共通電極を形成する。I T O、I Z O などの透明な導電体をスパッタリングなどの方法によって基板の全面に形成した後、フォトエッチング工程によってパターニングして共通電極を形成する。一方、電界形成のためのパターンが形成されていない共通電極を形成するとき、パターニングする過程は省略されてもよい。

30

【 0 0 8 5 】

次に、共通電極の上に配向膜を形成する。配向膜を形成した後、第 1 方向と平行であり、方向は反対の第 2 方向に配向膜をラビングする。

【 0 0 8 6 】

以上、本発明の好ましい実施形態について詳細に説明したが、当該技術分野における通常の知識を有する者であれば、これから多様な変形及び均等な他の実施形態が可能であることが理解できる。したがって、本発明の権利範囲はこれに限定されるわけではなく、添付した請求範囲で定義している本発明の基本概念を利用した当業者の種々の変形及び改良形態も本発明の権利範囲に属するものである。

40

【 図面の簡単な説明 】

【 0 0 8 7 】

【 図 1 】 本発明の一実施形態による液晶表示装置の構造を示す配置図である。

【 図 2 】 図 1 の液晶表示装置における薄膜トランジスタ表示板の構造を示す配置図である。

【 図 3 】 図 1 の液晶表示装置における共通電極表示板の構造を示す配置図である。

【 図 4 】 図 1 の液晶表示装置の I - I 線に沿った断面図である。

50

【図5】本発明の一実施形態による液晶表示装置の駆動の際に液晶分子の配列を示す断面図である。

【図6】本発明の一実施形態による液晶表示装置の駆動の際に液晶分子の配列を示す断面図である。

【図7】本発明の他の実施形態による他の液晶表示装置の構造を示す断面図である。

【図8】本発明の一実施形態による薄膜トランジスタの製造方法のうちの一段階を示す配置図である。

【図9】図8の薄膜トランジスタのII-II線に沿った断面図である。

【図10】図8及び図9の次の段階を示す配置図である。

【図11】図10の薄膜トランジスタのIII-III線に沿った断面図である。

10

【図12】図10及び図11の次の段階を示す配置図である。

【図13】図12の薄膜トランジスタのIV-IV線に沿った断面図である。

【図14】図12及び図13の次の段階を示す配置図である。

【図15】図14の薄膜トランジスタのV-V線に沿った断面図である。

【図16】図14及び図15の次の段階を示す配置図である。

【図17】図16の薄膜トランジスタのVI-VI線に沿った断面図である。

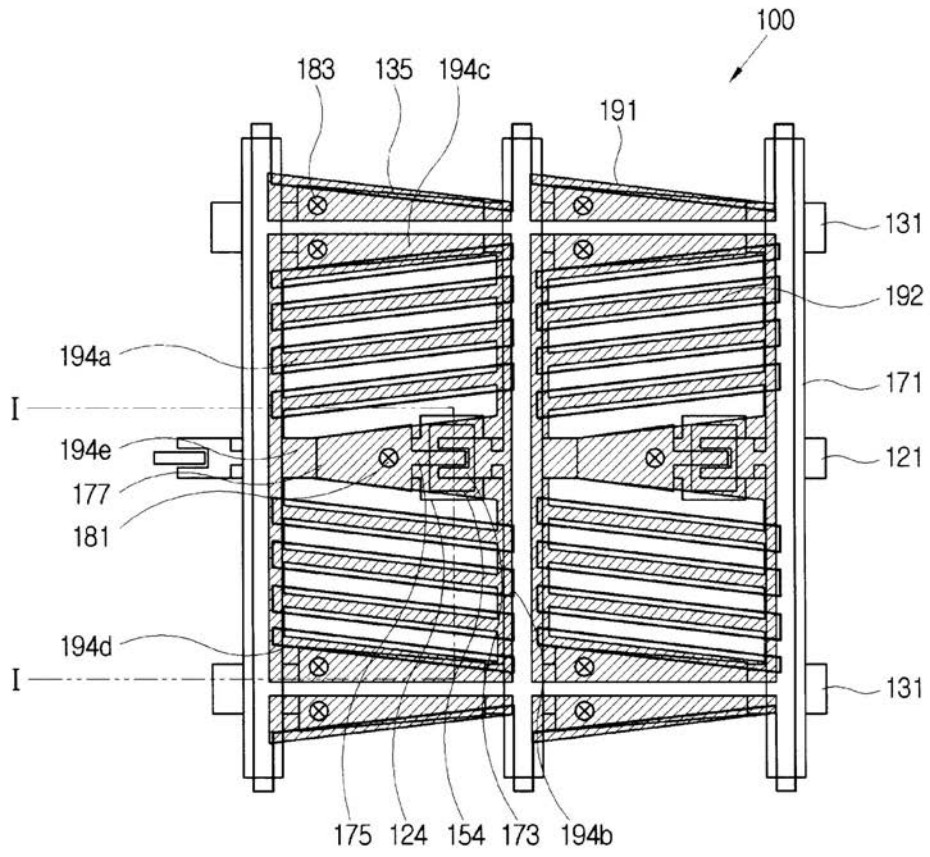
【符号の説明】

【0088】

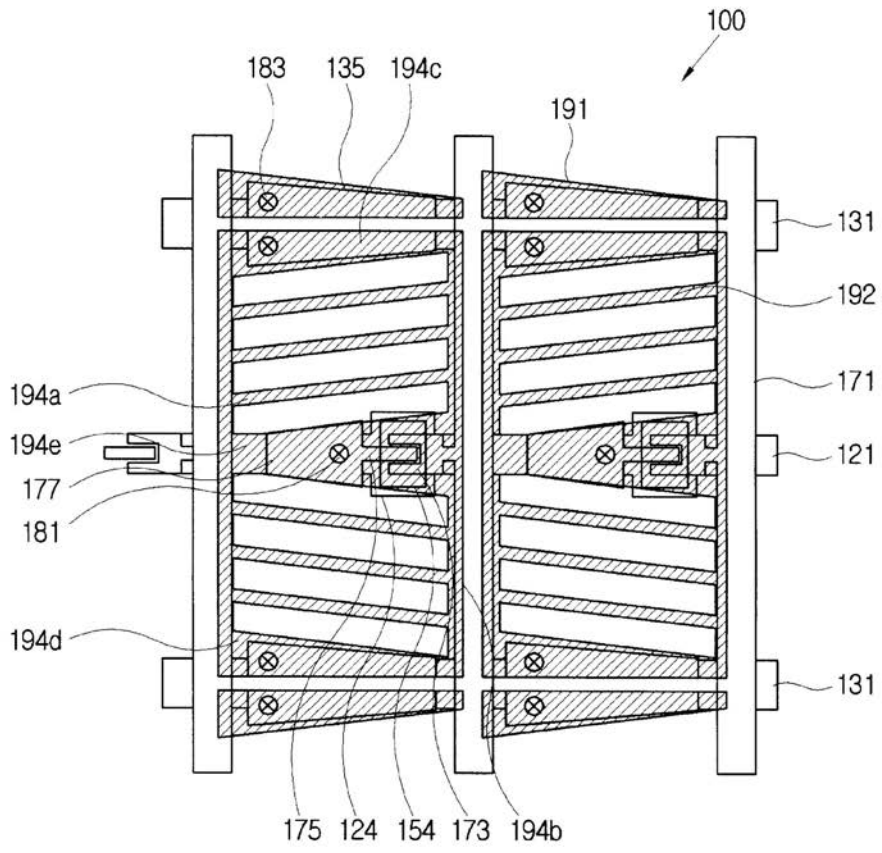
- 100 薄膜トランジスタ表示板
- 200 共通電極表示板
- 191 画素電極
- 250 共通電極
- 121 ゲート線
- 124 ゲート電極
- 140 ゲート絶縁膜
- 171 データ線
- 173 ソース電極
- 175 ドレイン電極
- 180 保護膜

20

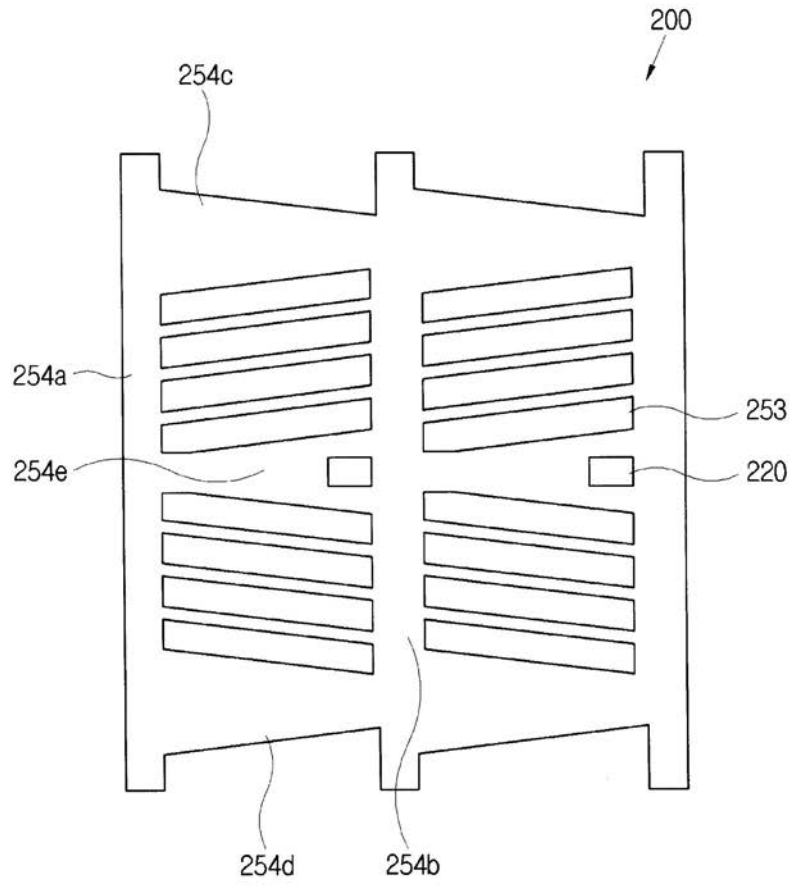
【図1】



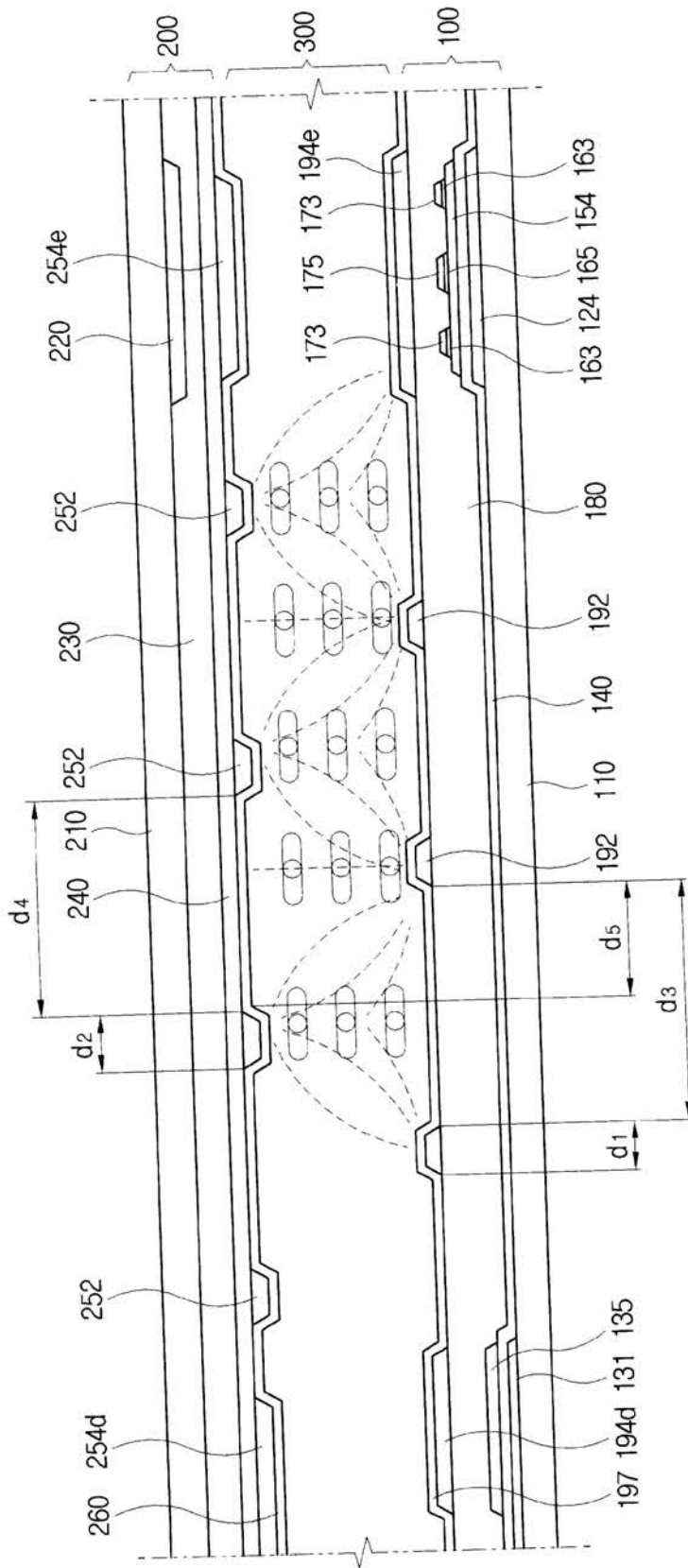
【図2】



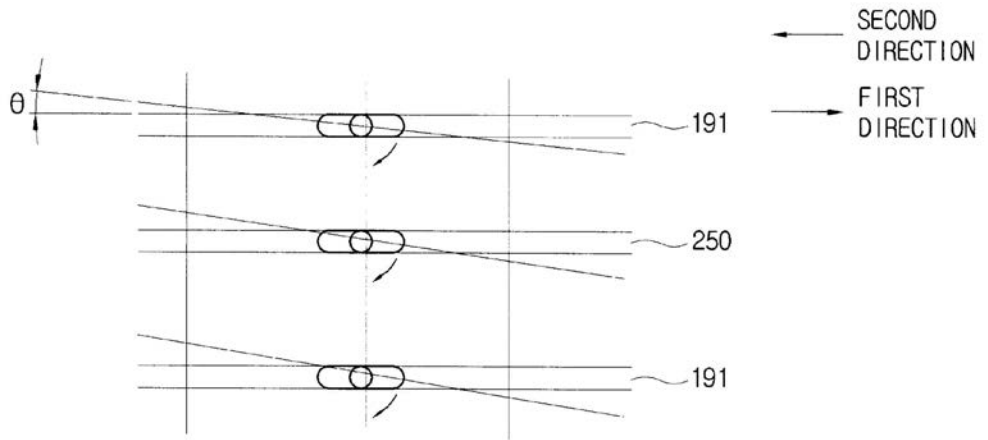
【 図 3 】



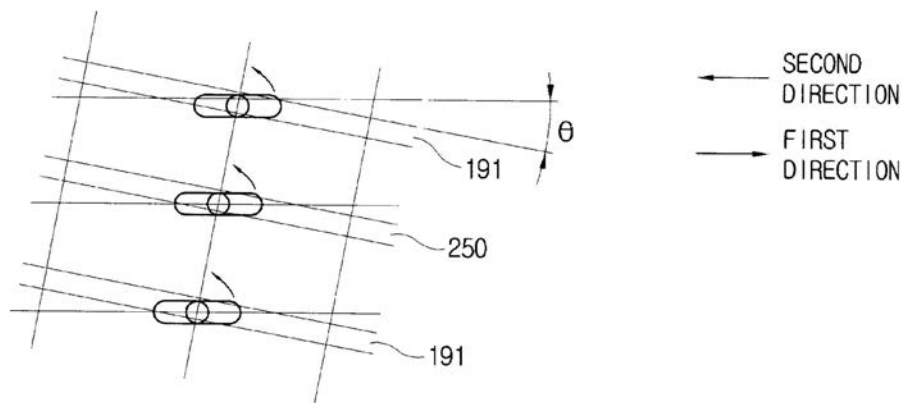
【 図 4 】



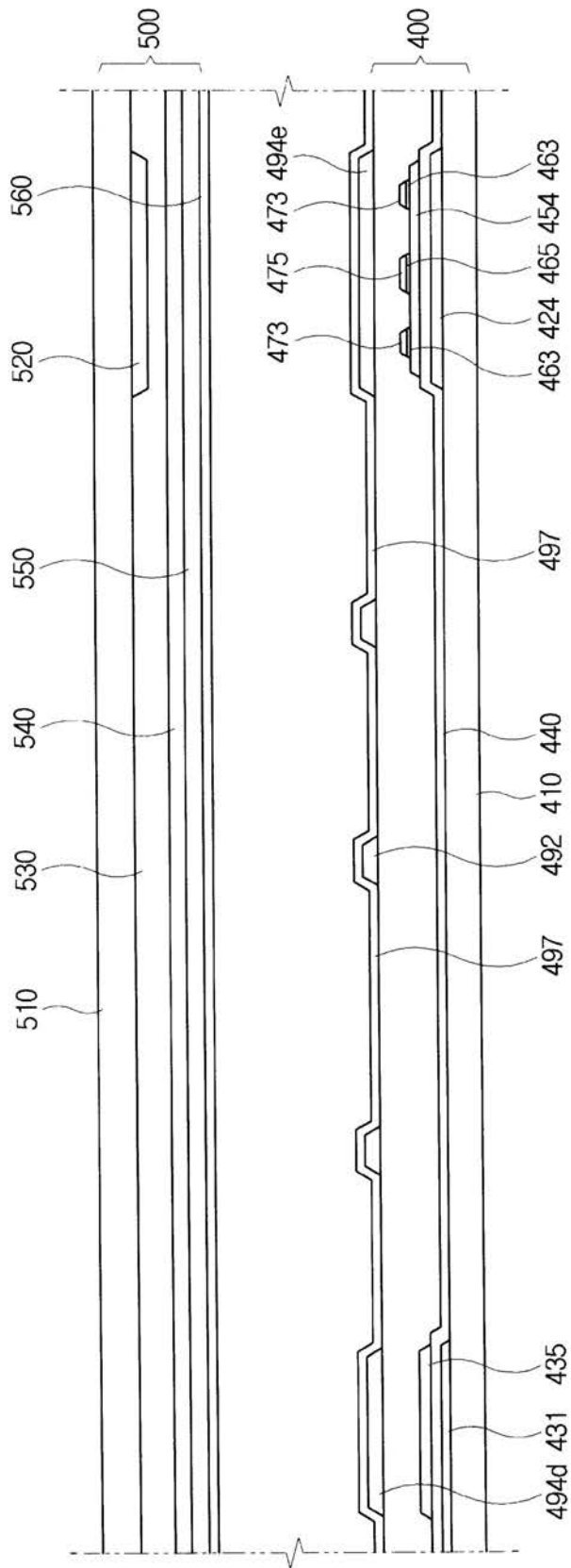
【 図 5 】



【 図 6 】



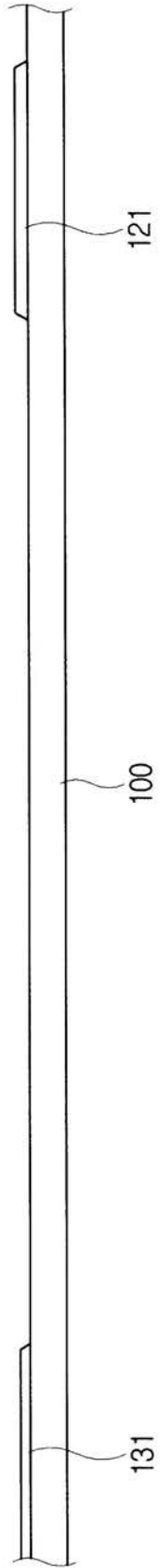
【 図 7 】



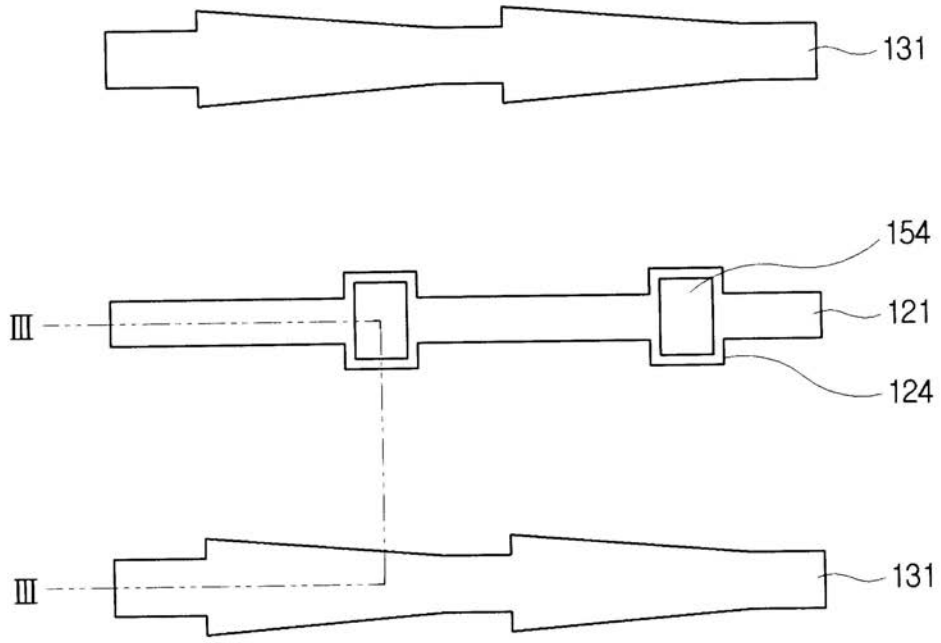
【 図 8 】



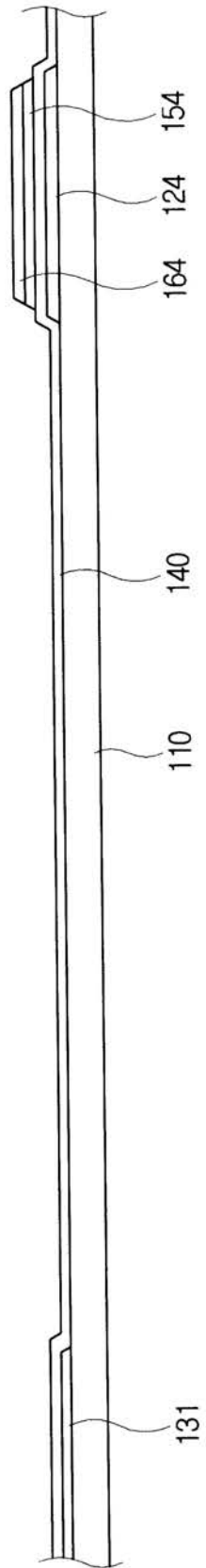
【図9】



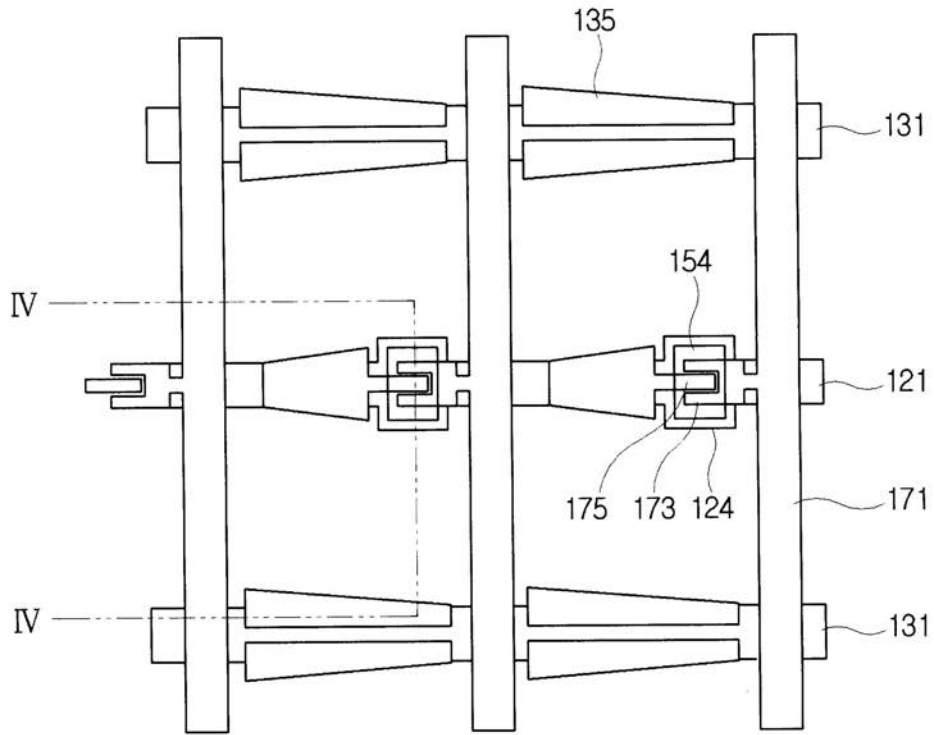
【 図 10 】



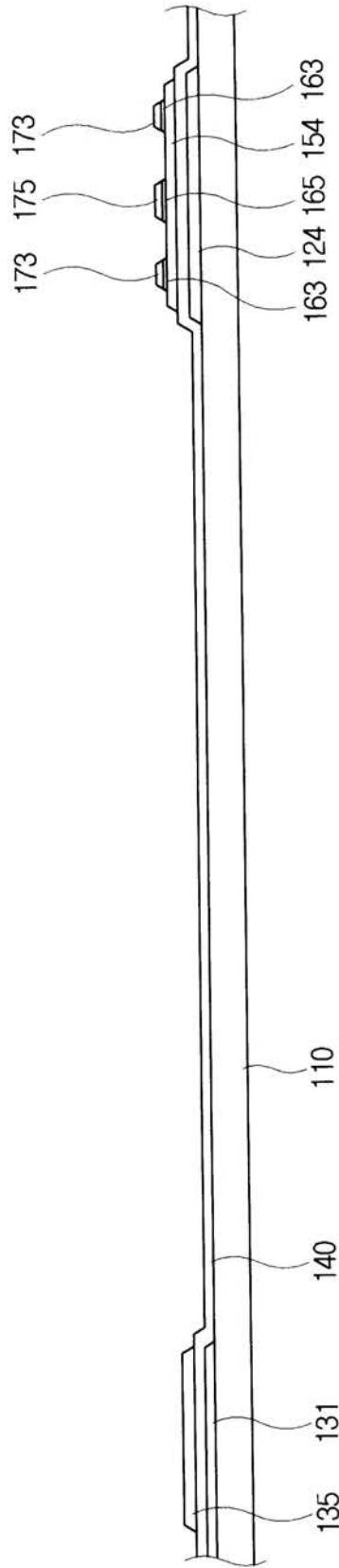
【図 11】



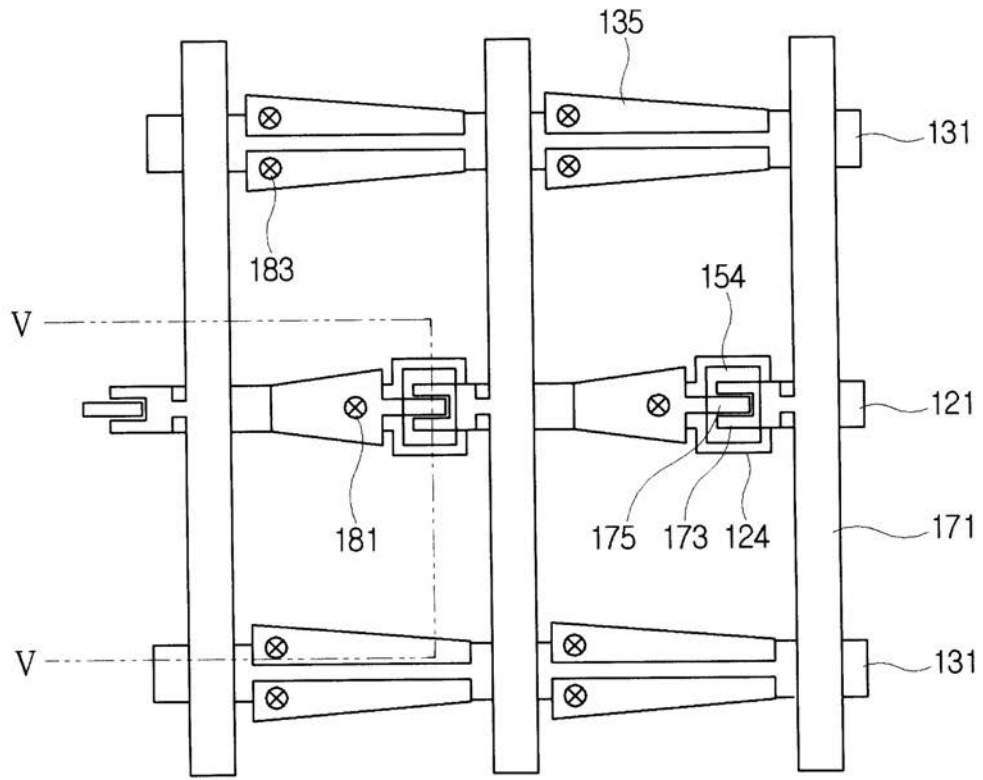
【 図 1 2 】



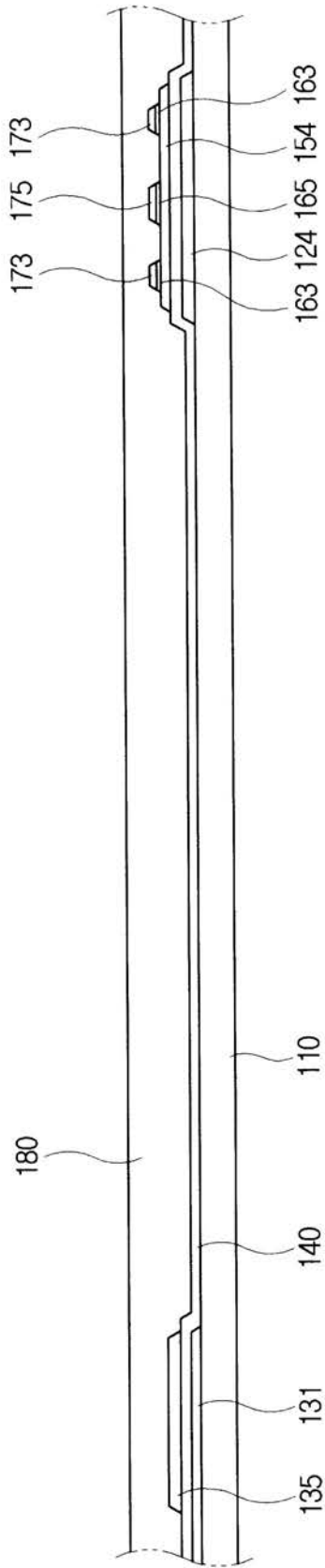
【図13】



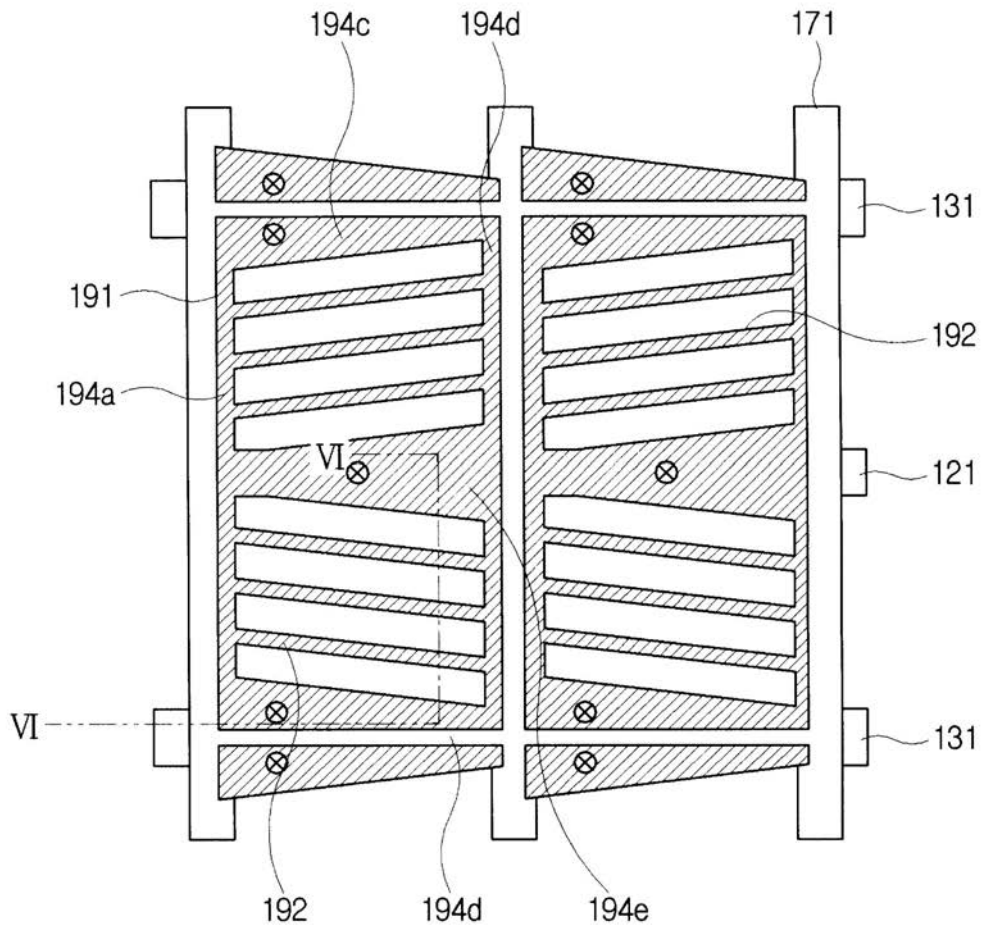
【 図 1 4 】



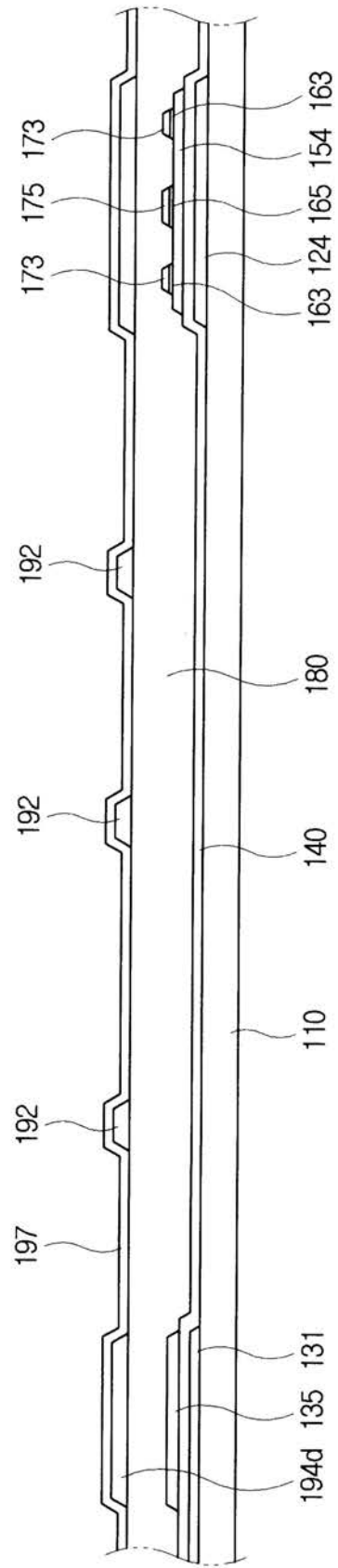
【 図 15 】



【図16】



【 図 17 】



フロントページの続き

審査官 藤田 都志行

(56)参考文献 特開2003-322869(JP,A)
特開2006-126837(JP,A)
特開2003-021845(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343

G02F 1/1368

G02F 1/1337

专利名称(译)	表示装置		
公开(公告)号	JP5351388B2	公开(公告)日	2013-11-27
申请号	JP2007124266	申请日	2007-05-09
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	李昶勳		
发明人	李昶勳		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/1337		
CPC分类号	G02F1/133707 G02F1/134363 G02F2001/134318 G02F2001/134345		
FI分类号	G02F1/1343 G02F1/1368 G02F1/1337.500		
F-TERM分类号	2H090/KA07 2H090/LA01 2H090/MA02 2H090/MA07 2H090/MB01 2H092/GA14 2H092/GA29 2H092/JA24 2H092/JA38 2H092/JA42 2H092/JA46 2H092/JB05 2H092/JB13 2H092/JB65 2H092/JB66 2H092/JB68 2H092/MA05 2H092/MA07 2H092/MA13 2H092/MA17 2H092/NA07 2H092/PA02 2H092/QA09 2H192/AA24 2H192/BA32 2H192/BC31 2H192/CB05 2H192/CC04 2H192/CC26 2H192/DA12 2H192/DA42 2H192/EA04 2H192/EA22 2H192/EA28 2H192/EA43 2H192/JA03 2H290/AA04 2H290/BA04 2H290/BB44 2H290/BB85 2H290/BC01 2H290/BF13 2H290/CA14 2H290/CA46		
优先权	1020060075843 2006-08-10 KR		
其他公开文献	JP2008046599A		
外部链接	Espacenet		

摘要(译)

提供一种具有高可见度和透射率的液晶显示装置。形成在第一基板上的栅极线;与栅极线交叉并包括源电极的数据线;面向源电极并具有沟道区的数据线限定,形成在其上包含有机材料的保护膜,至少在所述保护膜的部分形成成为与栅极线或数据线交叠的数据线和漏电极,第一杆的漏电极像素电极,包括连接到第一杆电极并且布置成基本平行的多个第一分支电极,与第一基板相对的第二基板,与第一基板相对的第二基板,多个第二分支电极设置在第一分支电极之间,以便彼此基本平行,第二分支电极连接第二分支电极,并且,液晶层介于第一基板和第二基板之间。点域1

