

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5171412号
(P5171412)

(45) 発行日 平成25年3月27日 (2013. 3. 27)

(24) 登録日 平成25年1月11日 (2013. 1. 11)

(51) Int. Cl.	F I
GO2F 1/1343 (2006.01)	GO2F 1/1343
GO2F 1/1345 (2006.01)	GO2F 1/1345
GO2F 1/1368 (2006.01)	GO2F 1/1368

請求項の数 8 (全 14 頁)

(21) 出願番号	特願2008-156290 (P2008-156290)	(73) 特許権者	598172398
(22) 出願日	平成20年6月16日 (2008. 6. 16)		株式会社ジャパンディスプレイウエスト
(65) 公開番号	特開2009-104108 (P2009-104108A)		愛知県知多郡東浦町大字緒川字上舟木50番地
(43) 公開日	平成21年5月14日 (2009. 5. 14)	(74) 代理人	100092152
審査請求日	平成23年5月17日 (2011. 5. 17)		弁理士 服部 毅巖
(31) 優先権主張番号	特願2007-257177 (P2007-257177)	(72) 発明者	堀口 正寛
(32) 優先日	平成19年10月1日 (2007. 10. 1)		長野県安曇野市豊科田沢6925 エプソンイメージングデバイス株式会社内
(33) 優先権主張国	日本国 (JP)	(72) 発明者	金子 英樹
			長野県安曇野市豊科田沢6925 エプソンイメージングデバイス株式会社内
		(72) 発明者	小林 修
			長野県安曇野市豊科田沢6925 エプソンイメージングデバイス株式会社内
			最終頁に続く

(54) 【発明の名称】 液晶表示装置及び電子機器

(57) 【特許請求の範囲】

【請求項 1】

液晶層を挟持した一対の透明基板を備え、
 前記一対の透明基板のうち一方の透明基板の前記液晶層側には、
 表示領域にマトリクス状に配置された複数の走査線及び複数の信号線と、
 前記走査線及び前記信号線で区画された画素領域毎に形成された第1電極と、
 前記第1電極の上に絶縁膜を介して形成され、少なくとも前記表示領域に亘って形成された第2電極と、

前記表示領域より外側に形成された共通配線と、
 を有し、

前記第2電極は、前記表示領域の少なくとも一辺部に沿って形成された当該第2電極よりも抵抗の小さい第一の低抵抗化配線と、当該第一の低抵抗化配線と前記共通配線とを接続するために設けられた前記第2電極よりも抵抗の小さい第二の低抵抗化配線とを介して前記共通配線と電気的に接続されている

液晶表示装置。

【請求項 2】

前記第一及び第二の低抵抗化配線は、平面視で前記表示領域と前記共通配線との間に形成されている

請求項 1 に記載の液晶表示装置。

【請求項 3】

10

20

前記第一及び第二の低抵抗化配線は、平面視において前記表示領域より外側に延出する前記第2電極と重畳して形成されている

請求項1又は請求項2に記載の液晶表示装置。

【請求項4】

前記第一の低抵抗化配線の両端部が前記共通配線に電氣的に接続されている

請求項1乃至請求項3のいずれか一項に記載の液晶表示装置。

【請求項5】

前記共通配線は、前記表示領域から離間した位置に前記第一の低抵抗化配線と平行に配置されている

請求項1乃至請求項4のいずれか一項に記載の液晶表示装置。

10

【請求項6】

前記第一及び第二の低抵抗化配線は、前記走査線又は前記信号線と同じ材料で形成されている

請求項5に記載の液晶表示装置。

【請求項7】

前記表示領域は、略長方形であり、

前記第一の低抵抗化配線は、前記表示領域の長手方向に沿って形成されている

請求項1乃至請求項6のいずれか一項に記載の液晶表示装置。

【請求項8】

請求項1乃至請求項7のいずれか一項に記載の液晶表示装置を備えた電子機器。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、クロストークが少なく、表示品質が良好で視野角が広い液晶表示装置及び電子機器に関する。

【背景技術】

【0002】

液晶表示装置は、表面に電極等が形成された一対の透明基板と、この一対の基板間に挟持された液晶層とを有し、両基板上の電極に電圧を印加することによって液晶を再配列させて種々の情報を表示する縦方向電界方式のものが多く使用されている。このような縦方向電界方式の液晶表示装置は、TN (Twisted Nematic) モードのものが一般的であるが、視野角が狭いという問題点が存在するため、VA (Vertical Alignment) モードやMVA (Multidomain Vertical Alignment) モード等、種々の改良された縦方向電界方式の液晶表示装置が開発されている。

30

【0003】

一方、上述の縦方向電界方式の液晶表示装置とは異なり、一方の基板にのみ画素電極及び共通電極からなる一対の電極を備えたIPS (In-Plane Switching) モードないしFFS (Fringe Field Switching) モードの液晶表示装置も知られている。

【0004】

40

このうちIPSモードの液晶表示装置は、一対の電極を同一層に配置し、液晶に印加する電界の方向を基板にほぼ平行な方向として液晶分子を基板に平行な方向に再配列するものである。そのため、このIPSモードの液晶表示装置は、横方向電界方式の液晶表示装置ともいわれ、前述の縦方向電界方式の液晶表示装置と比すると非常に広視野角であるという利点を有している。しかしながら、IPSモードの液晶表示装置は、一対の電極が同一層に設けられているため、画素電極の上側に位置する液晶分子は十分に駆動されず、透過率等の低下を招いてしまうといった問題点が存在している。

【0005】

このようなIPSモードの液晶表示装置の問題点を解決するために、いわゆる斜め電界方式ともいべきFFSモードの液晶表示装置が開発されている (下記特許文献1及び2

50

参照)。この F F S モードの液晶表示装置は液晶層に電界を印加するための画素電極と共通電極をそれぞれ絶縁膜を介して異なる層に配置したものである。

【0006】

この F F S モードの液晶表示装置は、I P S モードの液晶表示装置よりも広視野角かつ高コントラストであり、更に低電圧駆動ができると共により高透過率であるため明るい表示が可能となるという特徴を備えている。加えて、F F S モードの液晶表示装置は、I P S モードの液晶表示装置よりも平面視で画素電極と共通電極との重複面積が大きいために、より大きな保持容量が副次的に生じ、別途補助容量線を設ける必要がなくなるという長所も存在している。

【0007】

一方、F F S モードの液晶表示装置においては、スイッチング素子や画素電極の表面には段差が形成されないようにするため、上述の V A 方式ないし M V A 方式の液晶表示装置で使用されているような平坦化膜を用い、この平坦化膜上に画素電極や共通電極を配置することが開示されている（下記特許文献 3 参照）。

【0008】

【特許文献 1】特開 2 0 0 1 - 2 3 5 7 6 3 号公報

【特許文献 2】特開 2 0 0 2 - 1 8 2 2 3 0 号公報

【特許文献 3】特開 2 0 0 7 - 2 2 6 1 9 9 号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

上記特許文献 3 によれば、平坦化膜上に画素電極や共通電極を形成した場合、絶縁膜の上側の電極（以下、「上電極」という。）及び下側の電極（以下、「下電極」という。）のいずれをも画素電極及び共通電極として使用し得る。そして、下電極を画素電極として使用する場合、下電極をスイッチング素子である薄膜トランジスタ（T F T）の近傍及び信号線及び走査線の近傍にまで延在させることができるため、開口度が大きくなって明るい表示の液晶表示パネルが得られるという利点がある。そして、画素領域において上電極に複数のスリットを形成する必要があるが、上電極をベタ状に形成することができるため、共通電極としての上電極の抵抗が小さくなり、共通電極の電位が安定化して表示品質が良好な F F S モードの液晶表示装置が得られるとしている。

【0010】

一方、上電極を共通電極として使用する場合、上電極にはスリットが形成されているために段差があり、この段差に起因して焼き付き現象が生じることが見出されている。この焼き付き現象を抑制するには、上電極の段差を小さくすると効果的である。そこで、上電極の厚さを下電極の厚さの半分程度（具体的には、5 0 n m 程度）に薄くすることが考えられる。しかしながら、上電極は I T O や I Z O 等、導電性材料から形成されているため、上電極の厚さを薄くすると上電極の抵抗値がより高くなってしまう。しかも上電極には画素領域毎に複数のスリットが形成されているので、上電極の抵抗値は、上電極をベタ状に形成した場合よりも高くなってしまう。上電極の抵抗値が上昇すると、印加された信号が電氣的に劣化してしまい、液晶層に所定の駆動電位が適性に与えられないことに起因するクロストークが発生する。このようなクロストークの発生は、特にワイドサイズと称される横長の液晶表示装置において顕著に現れるという課題があった。

【課題を解決するための手段】

【0011】

本発明は、上記課題の少なくとも一部を解決するためになされたものであり、以下の形態又は適用例として実現することが可能である。

【0012】

〔適用例 1〕液晶層を挟持した一对の透明基板を備え、一对の透明基板のうち一方の透明基板の液晶層側には、表示領域にマトリクス状に配置された複数の走査線及び複数の信号線と、走査線及び信号線で区画された画素領域毎に形成された第 1 電極と、第 1 電極の

10

20

30

40

50

上に絶縁膜を介して形成され、少なくとも表示領域に亘って形成された第2電極と、表示領域より外側に形成された共通配線と、を有し、第2電極は、表示領域の少なくとも一辺部に沿って形成された当該第2電極よりも抵抗の小さい第一の低抵抗化配線と、当該第一の低抵抗化配線と共通配線とを接続するために設けられた第2電極よりも抵抗の小さい第二の低抵抗化配線とを介して共通配線と電氣的に接続されている液晶表示装置。

【0013】

この構成によれば、第2電極の抵抗は見かけ上小さくなるから、共通配線を介して印加される第2電極の電位が安定してクロストークが少ない液晶表示装置が得られる。

【0014】

なお、第1電極及び第2電極として、ITO又はIZO等の導電性材料を使用することができる。この場合、第1電極と第2電極とは同組成のものであっても異なる組成のものであっても良い。また、これらの電極に接続するスイッチング素子としては、p-Si（ポリシリコン）型の薄膜トランジスタ（TFT：Tin Film Transistor）素子、a-Si（アモルファスシリコン）型のTFT素子、低温ポリシリコン（LTPS：Low Temperature Poly Silicon）型のTFT素子などの三端子型素子、或いは薄膜ダイオード（TFD：Thin Film Diode）素子などに代表される二端子型非線形素子などを用いることができる。

10

【0015】

〔適用例2〕 上記適用例に係る液晶表示装置において、第一及び第二の低抵抗化配線は、平面視で表示領域と共通配線との間に形成されていることが好ましい。

20

【0016】

この構成によれば、第2電極の面積を必要以上に（例えば、共通配線の外側まで）広くしなくても第2電極と第一及び第二の低抵抗化配線とを接続することができる。また、表示領域と共通配線との間にスペースがあった場合、このスペースの一部を利用して第一及び第二の低抵抗化配線を形成することができる。よって、第一及び第二の低抵抗化配線の形成のために表示領域の面積を減らす必要がなくなり、スペースを有効利用することができる。

【0017】

上記したように、第一の低抵抗化配線は、表示領域の少なくとも一辺部に沿って形成されていればよい。つまり、液晶表示装置は、表示領域において共通配線が存在する辺では表示領域と共通配線との間に第一及び第二の低抵抗化配線を設け、共通配線が存在しない辺では表示領域の外側に第一の低抵抗化配線を設けて、第2電極を第一及び第二の低抵抗化配線に電氣的に接続するようにしているので、共通電極として機能する第2電極の電位が安定し、表示の画質が良好な液晶表示装置が得られる。

30

【0018】

〔適用例3〕 上記適用例に係る液晶表示装置において、第一及び第二の低抵抗化配線は、平面視において表示領域より外側に延出する第2電極と重畳して形成されていることが好ましい。

【0019】

この構成によれば、第2電極より外側の領域に第一及び第二の低抵抗化配線を設けた場合と比較して、液晶表示装置の大きさを小さくすることができる。

40

【0020】

〔適用例4〕 上記適用例に係る液晶表示装置において、第一の低抵抗化配線の両端部が共通配線に電氣的に接続されていることが好ましい。

【0021】

この構成によれば、第一の低抵抗化配線の片側で共通配線と電氣的に接続するよりも両端部で接続した方が第2電極の抵抗は見かけ上より小さくなるので、効果が良好に奏されるようになる。

【0022】

〔適用例5〕 上記適用例に係る液晶表示装置において、共通配線は、表示領域から離間

50

した位置に第一の低抵抗化配線と平行に配置されていることが好ましい。

【0023】

この構成によれば、第2電極は（例えば、行方向に延びる）第一の低抵抗化配線だけでなく、共通配線と第一の低抵抗化配線との間（例えば、列方向）に形成された第二の低抵抗化配線によっても共通配線と接続された状態となる。従って、第2電極の見かけ上の抵抗をより小さくすることができるため、効果がより良好に奏されるようになる。なお、第二の低抵抗化配線は、表示領域に形成されている画素領域の列毎に形成されていてもよく或いは複数列毎に形成されていてもよいが、表示領域に形成されている画素領域の列毎に形成されていた方がより第2電極の見かけ上の抵抗が小さくなるので好ましい。

【0024】

〔適用例6〕上記適用例に係る液晶表示装置において、第一及び第二の低抵抗化配線は、走査線又は信号線と同じ材料で形成されていることが好ましい。

【0025】

この構成によれば、走査線ないし信号線の形成と同時に第一及び第二の低抵抗化配線を形成することができるので、製造工程を変えることなく容易に第一及び第二の低抵抗化配線を形成することができる。

【0026】

〔適用例7〕上記適用例に係る液晶表示装置において、表示領域は、略長方形であり、第一の低抵抗化配線は、表示領域の長手方向に沿って形成されていることが好ましい。

【0027】

この構成によれば、表示領域の長手方向に沿って第一の低抵抗化配線が形成されており、この第一の低抵抗化配線を介して共通配線と第2電極が電氣的に接続されているので、表示領域の短手方向に第一の低抵抗化配線が形成されている場合と比較して、第2電極における一辺の両端部の抵抗が平面的に見れば大きくなることを抑えることができる。つまり、長手方向に第一の低抵抗化配線を設けて共通配線と接続した方が、より第2電極の抵抗を小さくすることができる。なお、第一の低抵抗化配線は、長手方向である表示領域の外側の列方向上下の少なくとも一方に形成すればよいが、両側に形成した方が第2電極の抵抗は見かけ上より小さくなるので、より良好な効果を奏する。

【0028】

〔適用例8〕本適用例に係る電子機器は、上記のいずれか一項に記載の液晶表示装置を備えたことを特徴とする。

【0029】

この構成によれば、クロストークが少なく、表示品質が良好で視野角が広い液晶表示装置を使用した電子機器が得られる。

【発明を実施するための最良の形態】

【0030】

以下、図面を参照して本発明の最良の実施形態を実施例より説明する。但し、以下に示す実施例は、本発明の技術思想を具体化するための液晶表示装置を例示するものである。本発明をこの液晶表示装置に特定することを意図するものではない。従って、特許請求の範囲に含まれるその他の実施形態のものにも等しく適応し得るものである。また、この明細書における説明のために用いられた各図面においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならせて表示している。つまり、必ずしも実際の寸法に比例して表示されているものではない。

【0031】

図1は実施例の液晶表示装置のアレイ基板の2画素分の模式平面図である。図2は実施例の液晶表示装置のアレイ基板の概略平面図である。図3は図1のIII-III線に沿った模式断面図である。図4は図1のIV-IV線に沿った模式断面図である。また、図5は図2のV部分の拡大平面図である。図6は、図5のX部分の拡大平面図である。図7は図2のVI部分の拡大平面図である。図8は図5のVII-VII線に沿った模式断面図である。図9は実

10

20

30

40

50

施例の変形例の図 8 に対応する模式断面図である。図 10 (A) は液晶表示パネルを搭載したパーソナルコンピュータを示す図であり、図 10 (B) は液晶表示パネルを搭載した携帯電話機を示す図である。

【実施例 1】

【0032】

この実施例の FFS モードの液晶表示装置 10 は、一対の対向する基板との間に液晶層 (図示せず) を挟むように構成されたものである。そして一対の基板のうち、一方の基板をアレイ基板 AR (図 3 参照) として、他方の基板をカラーフィルタ等が形成されるカラーフィルタ基板 (図示せず) とするものである。

アレイ基板 AR は、最初にガラス基板等の透明基板 11 (図 3 参照) の表面全体に亘ってアルミニウム又はアルミニウム合金等の導電性層が形成される。その後、周知のフォトリソグラフィ法及びエッチング法によって、表示領域 DA に複数の走査線 12 を互いに平行になるように形成する。また、表示領域 DA の周囲 (以下、「額縁領域」という。) に共通配線 16₁ 及びゲート配線 (図示せず) を形成する。このゲート配線は、共通配線 16₁ よりも表示領域 DA 側に設けられる。更に、図 2 に示したパターンとなるように、第 1 の低抵抗化配線 16₂、第 2 の低抵抗化配線 16₃ 及び第 3 の低抵抗化配線 16₄ を形成する。

この表示領域 DA は、液晶表示装置 10 の外部から入力された映像のための信号に基づいて、液晶層の液晶分子を制御する領域である。そして、表示領域 DA は、矩形状の透明基板 11 の形状と同様に、横長の表示領域 DA となっている。

【0033】

具体的には、共通配線 16₁ は、ドライバ IC や各種端子が配置される額縁領域の一部 TA を除いて、表示領域 DA の外周部を囲むように、他の配線よりも太く形成されている。つまり、この共通配線 16₁ は、例えば、図 2 に示すように、矩形状の透明基板 11 の二つの短辺と一つの長辺に沿って、表示領域 DA よりも外側に形成されている。そして、共通配線 16₁ が形成されていない透明基板 11 の一つの長辺に、ドライバ IC や各種端子が配置される。

【0034】

そして、第 1 ～第 3 の低抵抗化配線 16₂、16₃、16₄ のうち、第 1 及び第 2 の低抵抗化配線 16₂ 及び 16₃ は、それぞれ「行方向の低抵抗化配線」を形成するものであり、表示領域 DA の外側の列方向上下に行方向に沿って形成されている。

つまり、第 1 の低抵抗化配線 16₂ は、透明基板 11 の長辺に沿って形成されている共通配線 16₁ と平行に形成されている。また、表示領域 DA よりも外側の領域で、表示領域 DA の長手方向に沿って形成されている。なお、第 1 の低抵抗化配線 16₂ は、表示領域 DA の外側の領域に設けているが、できるだけ表示領域 DA に近い方が好ましい。従って、表示領域 DA の中で最も外側に位置する第 1 電極としての下電極 19 (図 5 参照) に隣接するように、第 1 の低抵抗化配線 16₂ を形成するのがよい。

【0035】

そして、第 2 の低抵抗化配線 16₃ は、表示領域 DA よりも外側の領域で、透明基板 11 の共通配線 16₁ が形成されていない表示領域 DA の長手方向に沿って形成されている。なお、列方向とは信号線 15 と平行な方向であり、行方向とは走査線 12 と平行な方向である。

【0036】

そして、この第 1 及び第 2 の低抵抗化配線 16₂ 及び 16₃ は共に行方向の両端部で共通配線 16₁ に一体に接続されている。つまり、表示領域 DA の長手方向に沿って延びる第 1 及び第 2 の低抵抗化配線 16₂ 及び 16₃ の両端部は、透明基板 11 の二つの短辺に形成された共通配線 16₁ にそれぞれ接続されている。これにより、片側で共通配線 16₁ と電氣的に接続するよりも両端部で接続した方が第 2 電極としての上電極 22 の抵抗は見かけ上より小さくなるので、効果が良好に奏されるようになる。

【0037】

更に、図 2 に示すように、表示領域 D A の外側の上側（図 2 における上側）に形成された第 1 の低抵抗化配線 1 6₂は、画素領域の列方向に形成された第 3 の低抵抗化配線 1 6₄によって共通配線 1 6₁に電氣的に接続されている。この第 3 の低抵抗化配線 1 6₄は、「列方向の低抵抗化配線」を形成するものである。また、第 3 の低抵抗化配線 1 6₄は、表示領域 D A の外側において、列方向下側には共通配線 1 6₁が形成されていないために列方向の上側にのみ形成されている。

【0038】

つまり、第 1 の低抵抗化配線 1 6₂と、この第 1 の低抵抗化配線 1 6₂と平行に延びる透明基板 1 1 の長辺に形成された共通配線 1 6₁とは、両配線を接続する接続配線によって電氣的に接続されている。そして、第 1 の低抵抗化配線 1 6₂から、例えば垂直に延びる接続配線が、列方向の低抵抗化配線である第 3 の低抵抗化配線 1 6₄となる。

10

【0039】

この第 3 の低抵抗化配線 1 6₄は、表示領域 D A に形成されている画素領域の列毎に形成してもよく或いは複数列毎に形成されていてもよいが、表示領域 D A に形成されている画素領域の列毎に形成されていた方がより後述する第 2 電極としての上電極 2 2 の見かけ上の抵抗が小さくなるために好ましい。

【0040】

また、図 5 に示すように、第 1 の低抵抗化配線 1 6₂と共通配線 1 6₁との間のスペースには、静電気保護回路 3 0 が設けられている。具体的には、静電気保護回路 3 0 は、一方が信号線 1 5 の端部と接続し、他方が共通配線 1 6₁に接続している。また、静電気保護回路 3 0 は、画素領域の列毎に設けられている。よって、第 3 の低抵抗化配線 1 6₄は、信号線 1 5 の端部に形成された静電気保護回路 3 0 の横に（静電気保護回路 3 0 を避けるように）それぞれを設ける。

20

【0041】

ここで静電気保護回路 3 0 の構成と機能について簡単に説明する。静電気保護回路 3 0 は、信号線 1 5 の端部と共通配線 1 6₁との間に二つの T F T（T F T 1，T F T 2）を有している。図 6（A）に示すように、各製造工程中に共通配線 1 6₁側が高電圧となった場合には信号線 1 5 側に電荷を逃がし、反対に信号線 1 5 側が高電圧となった場合には、図 6（B）に示すように、共通配線 1 6₁側に電荷を逃がすようになっている。すなわち、この静電気保護回路 3 0 によって、液晶表示装置 1 0 の製造工程において生じた静電気による、表示領域 D A に形成されたスイッチング素子の破壊等を防止することができる。

30

【0042】

このように、信号線 1 5 の端部や、図示しない走査線 1 2 の端部は、一般的に一方が信号の入力のためドライバ I C と接続されることになるが、他方は静電気保護回路 3 0 を介して共通配線 1 6₁に接続される。従って、表示領域 D A と共通配線 1 6₁との間は、静電気保護回路 3 0 が存在するために一定の距離を必要とする。従って、この静電気保護回路 3 0 を介して存在する共通配線 1 6₁と第 1 の低抵抗化配線 1 6₂との間には、接続配線（第 3 の低抵抗化配線 1 6₄）を設けておいた方がより上電極 2 2 の抵抗を小さくできる。

【0043】

40

また、後述する上電極 2 2 との接続部を形成するため、共通配線 1 6₁から内側（表示領域 D A 側）に突出した接続部 1 6₅が形成されている。また、第 1 の低抵抗化配線 1 6₂及び第 2 の低抵抗化配線 1 6₃にはそれぞれ部分的に幅が広くされた接続部 1 6₆及び 1 6₇が形成されている（図 5 及び図 7 参照）。ここでは、これらの第 1 の低抵抗化配線 1 6₂及び第 2 の低抵抗化配線 1 6₃に形成された接続部 1 6₆及び 1 6₇は、表示領域 D A に形成されている画素領域の列毎に形成されている。

【0044】

次いで、この表面全体に窒化硅素層ないし酸化硅素層からなるゲート絶縁膜 1 3 を被覆する。その後、C V D 法により例えばアモルファスシリコン（以下「a-Si」という。）層をゲート絶縁膜 1 3 の表面全体に亘って被覆した後、同じくフォトリソグラフィー法

50

及びエッチング法によって、T F T形成領域にa - S i層からなる半導体層14を形成する。この半導体層14が形成されている位置の走査線12の領域がT F Tのゲート電極Gを形成する(図3参照)。

【0045】

次いで、アルミニウム又はアルミニウム合金等からなる導電性層を半導体層14を形成した透明基板11の表面全体に亘って被覆する。更に、その導電性層を、フォトリソグラフィ法及びエッチング法により、表示領域DAにおいて走査線12に直交するようにソース電極Sを含む信号線15を形成し、T F T形成領域にドレイン電極Dを形成する。更に、額縁領域に信号線15と接続するソース配線(図示せず)を形成する。なお、信号線15のソース電極S部分及びドレイン電極D部分はいずれも半導体層14の表面に部分的

10

【0046】

その後、上記工程で得られた透明基板11の表面全体にパッシベーション膜17を被覆する。このパッシベーション膜17としては、窒化硅素層ないし酸化硅素層からなるものを使用することができるが、絶縁性の観点からは窒化硅素層の方が望ましい。更に、パッシベーション膜17の表面全体に例えばアクリル樹脂ないしポリイミド樹脂から成る平坦化膜(層間膜とも称される)18を積層する。次いで、(1)平坦化膜18及びパッシベーション膜17を貫通してドレイン電極Dの表面に達する第1のコンタクトホール21a、(2)平坦化膜18、パッシベーション膜17及びゲート絶縁膜13を貫通して、共通配線16₁の接続部16₅の表面に達する第2のコンタクトホール21b、第1の低抵抗化配線16₂の接続部16₆の表面に達する第3のコンタクトホール21c及び第2の低抵抗化配線16₃の接続部16₇の表面に達する第4のコンタクトホール21d、を同時に形成する。この第1～第4のコンタクトホール21a～21dの形成には、乾式エッチング法の1種であるプラズマエッチング法を採用し得る。

20

【0047】

次いで、I T OないしI Z Oからなる下側の透明導電性層を積層する。このとき、下側の透明導電性層はドレイン電極D、共通配線16₁の接続部16₅、第1の低抵抗化配線16₂の接続部16₆及び第2の低抵抗化配線16₃の接続部16₇と電氣的に接続される。この後、透明導電性層に対してフォトリソグラフィ法及びエッチング法によって、表示領域DAの画素領域毎に下電極19を形成する。また、共通配線16₁の接続部16₅、第1の低抵抗化配線16₂の接続部16₆及び第2の低抵抗化配線16₃の接続部16₇に、図8に示したような所定のパターンの下側透明導電性層19aを形成する。なお、ここでは、共通配線16₁の接続部16₅、第1の低抵抗化配線16₂の接続部16₆及び第2の低抵抗化配線16₃の接続部16₇に形成される構成は、コンタクトホールの形状や大きさが異なることはあっても実質的に同一構成に形成される。そして、実施例の液晶表示装置10においては、この下電極19が画素電極に対応する。

30

【0048】

更に、下電極19が形成された透明基板11の表面全体に亘り窒化硅素層ないし酸化硅素層からなる絶縁膜20を所定の厚さに形成する。この絶縁膜20は、平坦化膜18や下電極19の表面を荒らさないようにするため、ゲート絶縁膜13やパッシベーション膜17の形成条件よりも穏やかな条件、いわゆる低温成膜条件で形成する。

40

【0049】

次いで、この絶縁膜20の表面から、第2のコンタクトホール21b、第3のコンタクトホール21c及び第4のコンタクトホール21d内に形成された絶縁膜をエッチングして除去する。そして、これらの第2～第4のコンタクトホール21b～21d内の下側透明導電性層19aを露出させる。その後、透明基板11の表面全体に亘りI T OないしI Z Oからなる透明導電性層を形成する。このとき、透明導電性層によって第2～第4のコンタクトホール21b～21dを介して共通配線16₁、第1の低抵抗化配線16₂及び第2の低抵抗化配線16₃は互いに電氣的に接続された状態となる。

【0050】

50

その後、フォトリソグラフィ法及びエッチング法によって、この透明導電性層をエッチングすることにより、表示領域DAの全体を透明導電性層で被覆する。そして画素領域毎に、フリンジフィールド効果を生じさせるための複数のスリット24を有する上電極22をこの透明導電性層で形成する。このとき、上電極22は、図8に示したように、共通配線16₁の接続部16₅、第1の低抵抗化配線16₂の接続部16₆及び第2の低抵抗化配線16₃の接続部16₇の表面と、下側透明導電性層19aを介して互いに電氣的に接続された状態となる。実施例の液晶表示装置10においては、この上電極22が共通電極に対応する。

【0051】

なお、上電極22の抵抗を小さくするのであれば、上電極22を構成する透明導電性層を、透明基板11の長辺に沿って形成されている共通配線16₁の上まで延ばしておき、その位置で上電極22と共通配線16₁とを電氣的に接続することも考えられる。しかしながら、上記したように、表示領域DAと共通配線16₁の間には静電気保護回路30が存在している。従って、表示領域DAと共通配線16₁の間には一定の距離が必要となる。このとき、上電極22はできるだけ表示領域DAの近くで、金属からなる配線である共通配線16₁と電氣的に接続した方がよいので、第1の低抵抗化配線16₂を介して上電極22と共通配線16₁とを電氣的に接続した方がよい。また、上電極22を平面視において第1の低抵抗化配線16₂及び第2の低抵抗化配線16₃が形成されている位置まで延出して形成する。これによれば、上電極22より外側の領域に第1の低抵抗化配線16₂及び第2の低抵抗化配線16₃を設けた場合と比較して、液晶表示装置10の大きさを小さくすることができる。

【0052】

また、共通配線16₁の上には、一般的に一对の基板を貼り合わせるためのシール材（図示せず）が位置している。上電極22を構成する透明導電性層とシール材とは密着性がよくないことが知られているので、上電極22はできるだけシール材から離しておいた方が好ましい。この点からも上記した内容は非常に優れている。

【0053】

このようにして、上電極22は第2～第4のコンタクトホール21b～21dを介して共通配線16₁、第1の低抵抗化配線16₂及び第2の低抵抗化配線16₃と互いに電氣的に接続された状態となる。この後、上電極22側の表面全体に配向膜（図示せず）を設けることにより実施例の液晶表示装置10のアレイ基板ARが完成する。

【0054】

上記のアレイ基板ARに対向するカラーフィルタ基板は、図示省略したが、従来のFFSモードの液晶表示パネル用のカラーフィルタ基板と実質的に同様のものを使用できる。すなわち、このカラーフィルタ基板は、それぞれの画素電極として機能する下電極19に対向する位置には各色のカラーフィルタ層が形成され、そして、カラーフィルタ層の表面には配向膜が設けられている。そして、カラーフィルタ層と透明基板との間の走査線12及び信号線15に対向する位置、TFTに対向する位置にはそれぞれブラックマトリクスが設けられている。次いで、上述のアレイ基板AR及びカラーフィルタ基板をそれぞれ対向させて内部に液晶を封入することにより実施例の液晶表示装置10が得られる。

【0055】

このようにして製造された実施例の液晶表示装置10によれば、上電極22は第2～第4のコンタクトホール21b～21dを介して共通配線16₁、第1の低抵抗化配線16₂及び第2の低抵抗化配線16₃と互いに電氣的に互いに接続された状態となる。従って、第1の低抵抗化配線16₂及び第2の低抵抗化配線16₃は共通配線16₁と直接電氣的に接続されていると共に、第1の低抵抗化配線16₂は第3の低抵抗化配線16₄をも介して共通配線16₁と電氣的に接続された状態となる。そのため、上電極22は多数のコンタクトホールを介して共通配線16₁と電氣的に接続された状態となっているため、上電極22が焼き付き防止のために薄くされたとしても、上電極22の抵抗は見かけ上非常に小さくなる。したがって、実施例の液晶表示パネルによれば、共通電極として機能する上電

極 2 2 に印加される信号が劣化することがないため、たとえ横長の液晶表示装置であっても横方向クロストークが少なく、表示品質が良好な液晶表示装置となる。特に、小型の液晶表示装置であれば、上電極 2 2 の抵抗値の影響は少ないかもしれないが、例えば、6 インチや 7 インチ位の中型、あるいは、それ以上の大型の液晶表示装置になればなるほど、上電極 2 2 の抵抗値の影響が大きくなっていく。従って、中型、大型の液晶表示装置に関して特に有効となる。

【0056】

なお、上記実施例においては、上側の透明導電性層を形成する前に、第 2 のコンタクトホール 2 1 b、第 3 のコンタクトホール 2 1 c 及び第 4 のコンタクトホール 2 1 d 内に形成された絶縁膜をエッチングして除去する工程が存在している。しかしながら、この工程は、液晶表示装置 1 0 の額縁領域の一部 T A にドライバ IC 搭載用端子、検査端子、外部接続用端子等（いずれも図示せず）を同時に形成する際にも必要とされる工程であるので、新たに工程を追加するものではない。

【0057】

また、共通配線 1 6₁、第 1 の低抵抗化配線 1 6₂ 及び第 2 の低抵抗化配線 1 6₃ 及び第 3 の低抵抗化配線 1 6₄ 共に走査線 1 2 と同材料で形成してもよいし、信号線 1 5 と同材料で形成してもよい。これによれば、走査線 1 2 ないし信号線 1 5 の形成と同時に形成することができるので、製造工程を変えることなく容易に形成することができる。この場合の図 8 に対応する模式断面図は図 9 に示したとおりとなり、共通配線 1 6₁、第 1 の低抵抗化配線 1 6₂ 及び第 2 の低抵抗化配線 1 6₃ 及び第 3 の低抵抗化配線 1 6₄ はゲート絶縁膜 1 3 の表面に形成される。また、共通配線 1 6₁、第 1 の低抵抗化配線 1 6₂ 及び第 2 の低抵抗化配線 1 6₃ 及び第 3 の低抵抗化配線 1 6₄ の全てを信号線 1 5 と同材料で形成しても、一部のみ信号線 1 5 と同材料で形成してもよい。

【0058】

以上、実施例として F F S モードの液晶表示装置の例を説明した。このような液晶表示装置は、パーソナルコンピュータ、携帯電話機、携帯情報端末などの電子機器に使用することができる。このうち、表示部（液晶表示パネル）7 1 をパーソナルコンピュータ 7 0 に使用した例を図 1 0（A）に、同じく表示部（液晶表示パネル）7 6 を携帯電話機 7 5 に使用した例を図 1 0（B）に示す。ただし、これらのパーソナルコンピュータ 7 0 及び携帯電話機 7 5 の基本的構成は当業者に周知であるので、詳細な説明は省略する。

【0059】

なお、実施形態は上記に限定されず、以下のような形態で実施することもできる。

【0060】

（変形例 1）

上記したように、表示領域 D A を囲むように（表示領域 D A の二つの短辺と一つの長辺に沿って）共通配線 1 6₁ を形成することに限定されず、例えば、一つの長辺のみに形成したり、二つの長辺のみに形成したりするようにしてもよい。この場合、表示領域 D A における共通配線 1 6₁ が形成された辺に第 1 の低抵抗化配線 1 6₂ 及び第 2 の低抵抗化配線 1 6₃ が設けてあれば、これら第 1 の低抵抗化配線 1 6₂ 及び第 2 の低抵抗化配線 1 6₃ と共通配線 1 6₁ とを第 3 の低抵抗化配線 1 6₄（接続配線）で接続するようにしてもよい。

【0061】

（変形例 2）

上記したように、第 1 の低抵抗化配線 1 6₂ と第 2 の低抵抗化配線 1 6₃ とを表示領域 D A の長辺に沿って形成することに限定されず、例えば、表示領域 D A の周囲（全周又は三辺）に連続して低抵抗化配線を形成するようにしてもよい。この場合、例えば、低抵抗化配線の数箇所と共通配線 1 6₁ とを電氣的に接続するようにしてもいいし、接続配線（第 3 の低抵抗化配線 1 6₄）を用いて低抵抗化配線と共通配線とを電氣的に接続するようにしてもよい。

【0062】

（変形例 3）

上記したように、表示領域DAが横長の場合は、行方向に第1の低抵抗化配線16₂及び第2の低抵抗化配線16₃を設けたが、表示領域DAの長手方向に低抵抗化配線が設けられていればよく、例えば、表示領域DAが縦長の場合は、列方向に低抵抗化配線を設ける。これによれば、表示領域DAの短手方向に第1の低抵抗化配線16₂及び第2の低抵抗化配線16₃が形成されている場合と比較して、上電極22における一辺の両端部の抵抗が平面的に見れば大きくなることを抑えることができる。

【0063】

(変形例4)

上記したように、第1の低抵抗化配線16₂、第2の低抵抗化配線16₃、第3の低抵抗化配線16₄の構成を、FFSモードの透過型の液晶表示装置10に用いることに限定されず、例えば、反射半透過型の液晶表示装置やIPSモード、VAモードの液晶表示装置に適用するようにしてもよい。また、透過型の液晶表示装置であれば、下電極19が上側に配置される電極に、上電極22が下側に配置される電極になるように、液晶表示装置を構成してもよい。

【図面の簡単な説明】

【0064】

【図1】実施例の液晶表示装置のアレイ基板の2画素分の模式平面図。

【図2】実施例の液晶表示装置のアレイ基板の概略平面図。

【図3】図1のIII-III線に沿った模式断面図。

【図4】図1のIV-IV線に沿った模式断面図。

【図5】図2のV部分の拡大平面図。

【図6】図5のX部分の拡大平面図。

【図7】図2のVI部分の拡大平面図。

【図8】図5のVII-VII線に沿った模式断面図。

【図9】実施例の変形例の図8に対応する模式断面図。

【図10】(A)は液晶表示パネルを搭載したパーソナルコンピュータを示す図であり、(B)は液晶表示パネルを搭載した携帯電話機を示す図。

【符号の説明】

【0065】

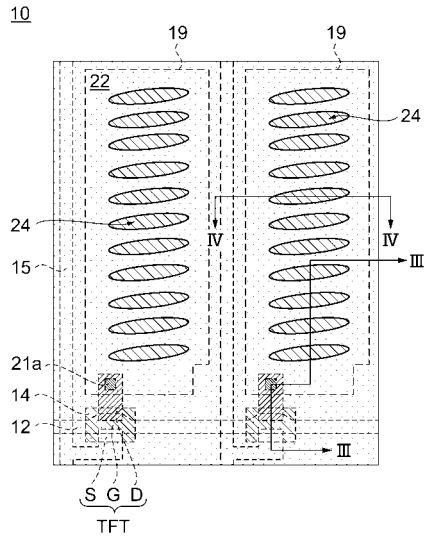
10…液晶表示装置、11…透明基板、12…走査線、13…ゲート絶縁膜、14…半導体層、15…信号線、16₁…共通配線、16₂～16₄…第1～第3の低抵抗化配線、17…パッシベーション膜、18…平坦化膜、19…第1電極としての下電極、19a…下側透明導電性層、20…絶縁膜、21a～21d…第1～第4のコンタクトホール、22…第2電極としての上電極、24…スリット、30…静電気保護回路、70…電子機器としてのパーソナルコンピュータ、75…電子機器としての携帯電話機、DA…表示領域。

10

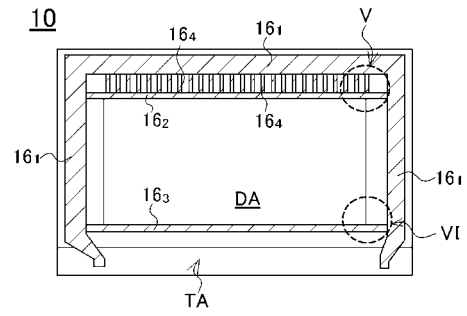
20

30

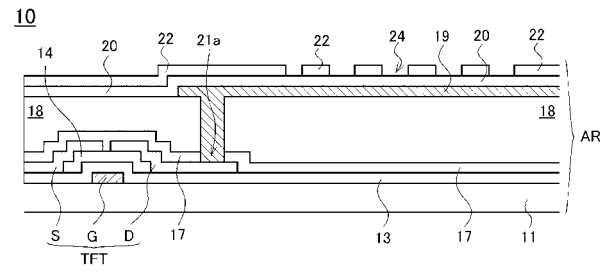
【図 1】



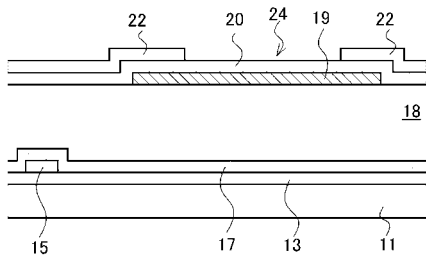
【図 2】



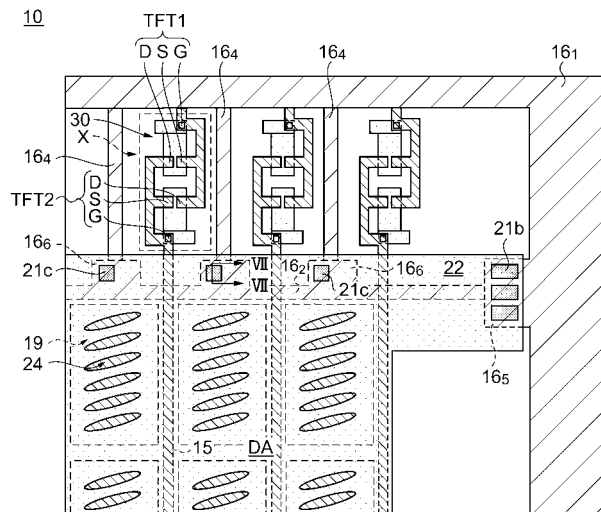
【図 3】



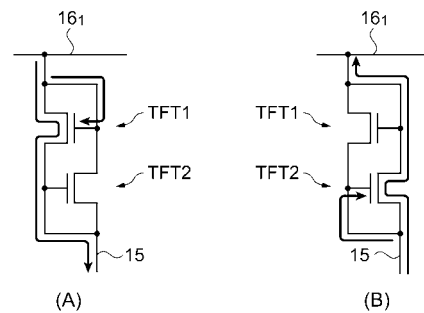
【図 4】



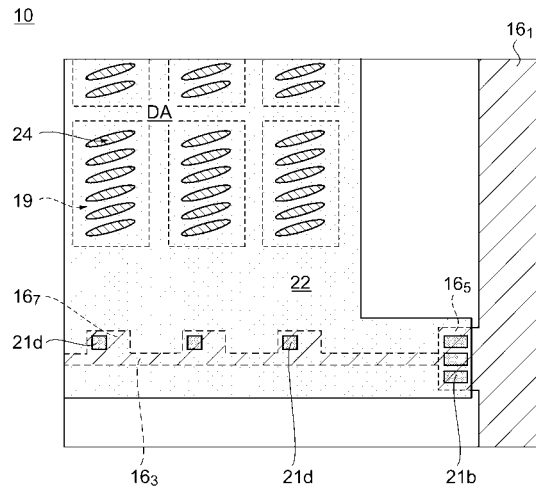
【図 5】



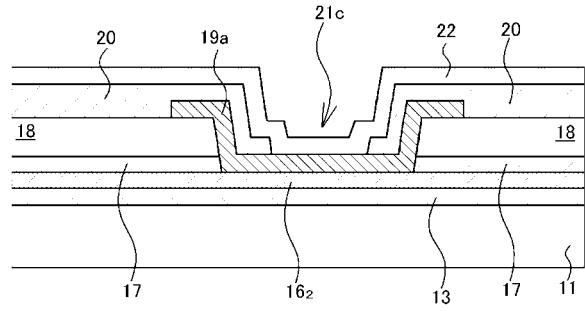
【図 6】



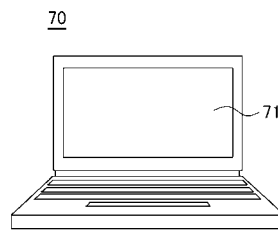
【図 7】



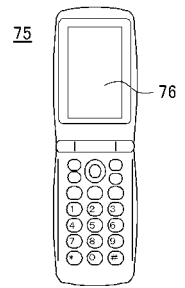
【図 9】



【図 10】

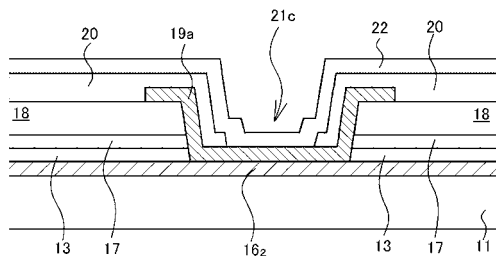


(A)



(B)

【図 8】



フロントページの続き

審査官 鈴木 俊光

- (56)参考文献 特開2002-055352 (JP, A)
特開2007-233317 (JP, A)
国際公開第01/018597 (WO, A1)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343

G02F 1/1345

G02F 1/1368

专利名称(译)	液晶表示装置及び电子机器		
公开(公告)号	JP5171412B2	公开(公告)日	2013-03-27
申请号	JP2008156290	申请日	2008-06-16
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
当前申请(专利权)人(译)	有限公司日本西显示器		
[标]发明人	堀口正寛 金子英樹 小林修		
发明人	堀口 正寛 金子 英樹 小林 修		
IPC分类号	G02F1/1343 G02F1/1345 G02F1/1368		
CPC分类号	G02F1/134309 G02F1/1368 G02F2201/121 G02F2201/123 H01L27/124		
FI分类号	G02F1/1343 G02F1/1345 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/GA15 2H092/GA17 2H092/GA26 2H092/GA27 2H092/GA29 2H092/GA30 2H092/GA33 2H092/GA35 2H092/GA59 2H092/GA60 2H092/HA02 2H092/HA12 2H092/JA24 2H092/JB16 2H092/JB21 2H092/JB56 2H092/JB65 2H092/KB04 2H092/KB25 2H092/NA01 2H092/NA28 2H092/QA06 2H092/RA10 2H192/AA23 2H192/AA24 2H192/BB12 2H192/BB73 2H192/BC31 2H192/BC62 2H192/CA03 2H192/CB05 2H192/EA22 2H192/EA43 2H192/EA67 2H192/FB22 2H192/GA03 2H192/GA15 2H192/JA32		
审查员(译)	铃木俊光		
优先权	2007257177 2007-10-01 JP		
其他公开文献	JP2009104108A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种具有较少串扰，良好的显示图像质量和宽视角的液晶显示装置。一种液晶显示装置包括一对透明基板（阵列基板，彩色滤光片基板），其中夹有一液晶层，所述一对透明基板，显示区域DA的透明基板中的一个的液晶层一侧多条扫描线和信号线15配置成矩阵状，如形成在由扫描线和信号线15分隔的每个像素区域中的第一电极的下部电极19，绝缘在下部电极19它通过薄膜，作为至少在显示区域DA上形成的第二电极的上部电极22所形成，所述公共布线16设置在显示区域DA 1的外侧形成，并一个，沿着至少一个侧部上形成上部电极22，的显示区域DA中，例如，第一低电阻布线16 2 公共布线16经由 1。点域5

【图 2】

