

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5156506号
(P5156506)

(45) 発行日 平成25年3月6日(2013.3.6)

(24) 登録日 平成24年12月14日(2012.12.14)

(51) Int.Cl.	F 1
GO 2 F 1/1343 (2006.01)	GO 2 F 1/1343
GO 2 F 1/1368 (2006.01)	GO 2 F 1/1368

請求項の数 6 (全 11 頁)

(21) 出願番号	特願2008-172426 (P2008-172426)	(73) 特許権者	502356528
(22) 出願日	平成20年7月1日(2008.7.1)		株式会社ジャパンディスプレイイースト
(65) 公開番号	特開2010-14794 (P2010-14794A)		千葉県茂原市早野3300番地
(43) 公開日	平成22年1月21日(2010.1.21)	(74) 代理人	110000350
審査請求日	平成23年5月12日(2011.5.12)		ポレール特許業務法人
		(73) 特許権者	506087819
			パナソニック液晶ディスプレイ株式会社
			兵庫県姫路市飾磨区妻鹿日田町1-6
		(74) 代理人	110000350
			ポレール特許業務法人
		(74) 代理人	110000154
			特許業務法人はるか国際特許事務所
		(72) 発明者	森本 政輝
			千葉県茂原市早野3300番地 株式会社
			日立ディスプレイズ内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

第1の方向に延在し、第2の方向に配列した走査線と、前記第2の方向に延在し、前記第1の方向に配列した映像信号線とによって囲まれた領域に画素が形成され、前記画素には、第1の面積を有する第1の画素と、前記第1の画素よりも面積の小さい第2の画素との2種類が存在する第1の基板と、前記第1の基板と対向してカラーフィルタおよび遮光膜が形成された第2の基板と、前記第1の基板と前記第2の基板との間に挟持された液晶層とを有する液晶表示装置であって、

前記第1の画素において、櫛歯状の第1の電極と、絶縁膜と、前記第1の電極に対して前記絶縁膜を挟んで下方に形成された平面状の第2の電極とによって第1の容量が形成され、

前記第2の画素において、櫛歯状の第1の電極および前記第1の電極から分岐した分岐電極と、絶縁膜と、前記第1の電極に対して前記絶縁膜を挟んで下方に形成された平面状の第2の電極とによって第2の容量が形成され、

前記分岐電極は前記映像信号線を越えて、隣の画素にわたって形成され、

前記第2の容量の大きさは、前記第1の容量の大きさの90%から110%の範囲であることを特徴とする液晶表示装置。

【請求項2】

前記分岐電極の延在する方向は、前記第1の基板における液晶初期配向方向と直角方向に対して、前記画素に電圧を加えた際の液晶回転方向に0度～45度の範囲であることを

10

20

特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記分岐電極は、前記第 2 の基板に形成された前記遮光膜によって覆われていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】

前記第 2 の画素において、前記櫛歯状の第 1 の電極からはさらに第 2 の分岐電極が分岐しており、前記櫛歯状の第 1 の電極、前記分岐電極、および、前記第 2 の分岐電極と、前記絶縁膜と、前記第 2 の電極とによって前記第 2 の容量が形成されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】

前記第 2 の分岐電極は、前記映像信号線を越えて隣の画素にわたって形成されていることを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 6】

第 1 の方向に延在し、第 2 の方向に配列した走査線と、前記第 2 の方向に延在し、前記第 1 の方向に配列した映像信号線とによって囲まれた領域に画素が形成され、前記画素には、第 1 の面積を有する第 1 の画素と、前記第 1 の画素よりも面積の小さい第 2 の画素との 2 種類が存在する第 1 の基板と、前記第 1 の基板と対向してカラーフィルタおよび遮光膜および対向電極が形成された第 2 の基板と、前記第 1 の基板と前記第 2 の基板との間に挟持された液晶層とを有する液晶表示装置であって、

前記第 1 の画素において、画素電極と、絶縁膜と、前記絶縁膜を介して前記画素電極よりも下方に形成された容量電極とによって第 1 の容量が形成され、

前記第 2 の画素において、画素電極と、絶縁膜と、前記絶縁膜を介して前記画素電極よりも下方に形成された容量電極とによって第 2 の容量が形成され、

前記第 2 の画素の前記画素電極の一部は、前記映像信号線を越えて、隣の画素にわたって形成され、

前記第 2 の容量の大きさは、前記第 1 の容量の大きさの 90% から 110% の範囲であることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は表示装置に係り、特に画面全体を所定の色度となるように画素の大きさを色毎に異ならせた場合に、容量のアンバランスによってフリッカー等が発生することを防止した液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置では画素電極および薄膜トランジスタ（TFT）等がマトリクス状に形成された TFT 基板と、TFT 基板に対向して、TFT 基板の画素電極と対応する場所にカラーフィルタ等が形成された対向基板が配置され、TFT 基板と対向基板の間に液晶が挟持されている。そして液晶分子によって画素の光の透過率を画素毎に制御することによって画像を形成している。

【0003】

一般には液晶表示装置は赤、緑、青の画素から形成され、各画素は同じ大きさで形成されている。しかし、液晶表示装置の用途によっては、画面全体を特定の色合いとしたい場合がある。あるいは、赤、緑、青の画素の大きさを同じにした場合、白表示時に完全な白にならず特定の色合いに偏ってしまう場合があるので、これを補正したい場合がある。このような目的のために、赤、緑、あるいは青の画素の大きさを異ならせる手法がある。

【0004】

「特許文献 1」には、IPS（In Plane Switching）方式の液晶表示装置において、画面の色調を調整するために、赤、緑、あるいは青の画素の透過率を変化させる構成が記載されている。

10

20

30

40

50

【0005】

「特許文献2」には、青画素を赤画素あるいは緑画素よりも大きくし、青画素の電極の数を増やした場合に、画素毎に容量が変化することによる問題を対策するために、TFTのゲート-ソース容量（寄生容量）と全体容量との割合を一定とする構成が記載されている。

【0006】

「特許文献3」には、場所によって液晶の層厚が異なった場合に、容量が変化することによる画像への影響を防止するために、補助容量を変化させる構成が記載されている。

【0007】

【特許文献1】特開2007-17619号公報

10

【特許文献2】特開2000-162627号公報

【特許文献3】特開平7-325287号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

画面を所定の色度とするために、画素電極の大きさを変化させると、画素電極の大きさに関連する容量も変化する。画像表示に関連する全容量を C_t とすると、 $C_t = C_{lc} + C_{stg} + C_{gs}$ のように表すことが出来る。ここで、 C_{lc} は液晶層による容量であり、 C_{stg} は対向電極（あるいは容量電極）と画素電極との容量（蓄積容量）であり、 C_{gs} はTFTにおけるゲートとソース電極との容量である。

20

【0009】

上記容量は、特に、ゲート電圧のON、OFFによって画素電極の電位が変動する電圧シフトに関連する。画素の大きさを色毎に変化させると、上記 C_t が変化することになり、電圧シフトが色毎に変化し、これはフリッカー等の原因となる。このような容量変化のうち、特に影響が大きいものが、 C_{stg} である。

【0010】

本発明の課題は、画像を所定の色度とするために、画素毎に画素のサイズを変化させた場合にもフリッカー等の問題を生じさせないような構成を実現することである。

【課題を解決するための手段】

【0011】

30

本発明は上記問題を克服するものであり、色度を調整するために、色毎に画素の大きさを変化させた場合、画質に対して特に影響の大きい、 C_{stg} を画素間で同等の値に保ち、フリッカー等の問題の発生を防止するものである。具体的な手段は次のとおりである。

【0012】

(1) 第1の方向に延在し、第2の方向に配列した走査線と、前記第2の方向に延在し、前記第1の方向に配列した映像信号線とによって囲まれた領域に画素が形成され、前記画素には、第1の面積を有する第1の画素と、前記第1の画素よりも面積の小さい第2の画素との2種類が存在する第1の基板と、前記第1の基板と対向してカラーフィルタおよび遮光膜が形成された第2の基板と、前記第1の基板と前記第2の基板との間に挟持された液晶層とを有する液晶表示装置であって、前記第1の画素において、櫛歯状の第1の電極と、絶縁膜と、前記第1の電極に対して前記絶縁膜を挟んで下方に形成された平面状の第2の電極とによって第1の容量が形成され、前記第2の画素において、櫛歯状の第1の電極および前記第1の電極から分岐した分岐電極と、絶縁膜と、前記第1の電極に対して前記絶縁膜を挟んで下方に形成された平面状の第2の電極とによって第2の容量が形成され、前記分岐電極は前記映像信号線を越えて、隣の画素にわたって形成され、前記第2の容量の大きさは、前記第1の容量の大きさの90%から110%の範囲であることを特徴とする液晶表示装置。

40

【0013】

(2) 前記分岐電極の延在する方向は、前記第1の基板における液晶初期配向方向と直角方向に対して、前記画素に電圧を加えた際の液晶回転方向に0度～45度の範囲である

50

ことを特徴とする（１）に記載の液晶表示装置。

【００１４】

（３）前記分岐電極は、前記第２の基板に形成された前記遮光膜によって覆われていることを特徴とする（１）に記載の液晶表示装置。

【００１５】

（４）前記第２の画素において、前記櫛歯状の第１の電極からはさらに第２の分岐電極が分岐しており、前記櫛歯状の第１の電極、前記分岐電極、および、前記第２の分岐電極と、前記絶縁膜と、前記第２の電極とによって第２の容量が形成されていることを特徴とする（１）に記載の液晶表示装置。

【００１６】

（５）前記第２の分岐電極は、前記映像信号線を越えて隣の画素にわたって形成されていることを特徴とする（４）に記載の液晶表示装置。

【００１７】

（６）第１の方向に延在し、第２の方向に配列した走査線と、前記第２の方向に延在し、前記第１の方向に配列した映像信号線とによって囲まれた領域に画素が形成され、前記画素には、第１の面積を有する第１の画素と、前記第１の画素よりも面積の小さい第２の画素との２種類が存在する第１の基板と、前記第１の基板と対向してカラーフィルタおよび遮光膜および対向電極が形成された第２の基板と、前記第１の基板と前記第２の基板との間に挟持された液晶層とを有する液晶表示装置であって、前記第１の画素において、画素電極と、絶縁膜と、前記絶縁膜を介して前記画素電極よりも下方に形成された容量電極とによって第１の容量が形成され、前記第２の画素において、画素電極と、絶縁膜と、前記絶縁膜を介して前記画素電極よりも下方に形成された容量電極とによって第２の容量が形成され、前記第２の画素の前記画素電極の一部は、前記映像信号線を越えて、隣の画素にわたって形成され、前記第２の容量の大きさは、前記第１の容量の大きさの９０％から１１０％の範囲であることを特徴とする液晶表示装置。

【発明の効果】

【００１８】

本発明によれば、画像の色度を画素面積を異ならせることによって調整を行う方式において、異なる面積を有する画素間において、各画素に形成される蓄積容量を一定とする、あるいは、所定の範囲内とすることによって、画素面積が異なることによる電圧シフト等の問題を軽減することが出来る。

【発明を実施するための最良の形態】

【００１９】

以下実施例にしたがって、本発明の内容を詳細に説明する。

【実施例１】

【００２０】

液晶表示装置は視野角特性が問題である。ＩＰＳ方式の液晶表示装置は、液晶分子を横方向の電界によって回転させることによって液晶層を透過する光を制御するもので、優れた視野角特性を有している。ＩＰＳにも種々の方式が存在するが、本実施例では、一方の電極が櫛歯状の透明電極であり、他方の電極が平面ベタ（平面状）で形成された透明電極であるタイプのＩＰＳ方式に本発明を適用した場合について説明する。

【００２１】

図１は本発明が適用されるＩＰＳ方式の液晶表示装置の断面図である。図１において、ガラスで形成されるＴＦＴ基板１００の上に、ゲート電極１０１が形成されている。ゲート電極１０１は走査線５００と同層で形成されている。ゲート電極１０１はＡｌＮｄ合金の上にＭｏＣｒ合金が積層されている。

【００２２】

ゲート電極１０１を覆ってゲート絶縁膜１０２がＳｉＮによって形成されている。ゲート絶縁膜１０２の上に、ゲート電極１０１と対向する位置に半導体層１０３がａ－Ｓｉ膜によって形成されている。ａ－Ｓｉ膜はプラズマＣＶＤによって形成される。ａ－Ｓｉ膜

はTFTのチャンネル部を形成するが、チャンネル部を挟んでa-Si膜上にソース電極104とドレイン電極105が形成される。なお、a-Si膜とソース電極104あるいはドレイン電極105との間には図示しないn+Si層が形成される。半導体層103とソース電極104あるいはドレイン電極105とのオーミックコンタクトを取るためである。

【0023】

ソース電極104は映像信号線600が兼用し、ドレイン電極105は画素電極110と接続される。ソース電極104もドレイン電極105も同層で同時に形成される。本実施例では、ソース電極104あるいはドレイン電極105はMoCr合金で形成される。ソース電極104あるいはドレイン電極105の電気抵抗を下げたい場合は、例えば、AlNd合金をMoCr合金でサンドイッチした電極構造が用いられる。

10

【0024】

TFTを覆って無機パッシベーション膜（絶縁膜）106がSiNによって形成される。無機パッシベーション膜106はTFTの、特にチャンネル部を不純物から保護する。無機パッシベーション膜106の上には有機パッシベーション膜（絶縁膜）107が形成される。有機パッシベーション膜107はTFTの保護と同時に表面を平坦化する役割もするので、厚く形成される。厚さは1μmから4μmである。

【0025】

有機パッシベーション膜107には感光性のアクリル樹脂、シリコン樹脂、あるいはポリイミド樹脂等が使用される。有機パッシベーション膜107には、画素電極110とドレイン電極105とが接続する部分にスルーホールを形成する必要があるが、有機パッシベーション膜107は感光性なので、フォトリソストを用いずに、有機パッシベーション膜107自体を露光、現像して、スルーホールを形成することが出来る。

20

【0026】

有機パッシベーション膜107の上には対向電極108が形成される。対向電極108は透明導電膜であるITO（Indium Tin Oxide）を表示領域全体にスパッタリングすることによって形成される。すなわち、対向電極108は面状に形成される。対向電極108を全面にスパッタリングによって形成した後、画素電極110とドレイン電極105とを導通するためのスルーホール部だけは対向電極108をエッチングによって除去する。

【0027】

対向電極108を覆って上部絶縁膜109がSiNによって形成される。上部絶縁膜109が形成された後、エッチングによってスルーホールを形成する。この上部絶縁膜109をレジストにして無機パッシベーション膜106をエッチングしてスルーホール111を形成する。その後、上部絶縁膜109およびスルーホール111を覆って画素電極110となるITOをスパッタリングによって形成する。スパッタリングしたITOをパターニングして画素電極110を形成する。画素電極110となるITOはスルーホール111にも被着される。スルーホール111において、TFTから延在してきたドレイン電極105と画素電極110とが導通し、映像信号が画素電極110に供給されることになる。

30

【0028】

画素電極110は櫛歯状の電極である。櫛歯状の電極と櫛歯状の電極との間はスリット112となっている。対向電極108には基準電圧が印加され、画素電極110には映像信号による電圧が印加される。画素電極110に電圧が印加されると図1に示すように、電気力線が発生して液晶分子301を電気力線の方向に回転させてバックライト700からの光の透過を制御する。画素毎にバックライト700からの透過が制御されるので、画像が形成されることになる。なお、画素電極110の上には液晶分子301を配向させるための配向膜113が形成されている。

40

【0029】

図1において、平面状の対向電極108と櫛歯状の画素電極110との間に蓄積容量Cstgが形成される。Cstgはゲート電圧がON、OFFするときに画素電極110の

50

電位が影響を受ける、いわゆる電圧シフトを緩和する働きを有する。画素の大きさを変えることは、画素電極 110 の大きさを変えることと同じであるので、C s t g も変化することになる。そうすると、画素毎に電圧シフトの値が変化する。これを防止するために、本発明では、図 2 に示すように、幅の狭い画素電極 110 に対して分岐電極を設け、C s t g を他の画素と同程度としている。

【0030】

図 1 の例では、有機パッシベーション膜 107 の上に、面状に形成された対向電極 108 が配置され、上部絶縁膜 109 の上に櫛歯電極 110 が配置されている。しかしこれとは逆に、有機パッシベーション膜 107 の上に面状に形成された画素電極 110 を配置し、上部絶縁膜 109 の上に櫛歯状の対向電極 108 が配置される場合もある。ただし、以下の説明では、上側の櫛歯電極が画素電極 110、下側の平面ベタ電極が対向電極 108 であるとして説明する。

10

【0031】

図 1 において、液晶層 300 を挟んで対向基板 200 が配置されている。対向基板 200 の内側には、カラーフィルタ 201 が形成されている。カラーフィルタ 201 は画素毎に、赤、緑、青のカラーフィルタ 201 が形成されており、カラー画像が形成される。カラーフィルタ 201 とカラーフィルタ 201 との間には遮光膜 202 が形成され、画像のコントラストを向上させている。なお、遮光膜 202 は T F T に対する遮光膜 202 としての役割も有し、T F T に光電流が流れることを防止している。

【0032】

20

カラーフィルタ 201 および遮光膜 202 を覆ってオーバーコート膜 203 が形成されている。カラーフィルタ 201 および遮光膜 202 の表面は凹凸となっているために、オーバーコート膜 203 によって表面を平らにしている。オーバーコート膜 203 の上には、液晶の初期配向を決めるための配向膜 113 が形成されている。なお、図 1 は I P S であるから、対向電極 108 は T F T 基板 100 側に形成されており、対向基板 200 側には形成されていない。

【0033】

図 1 に示すように、I P S では、対向基板 200 の内側には導電膜が形成されていない。そうすると、対向基板 200 の電位が不安定になる。また、外部からの電磁ノイズが液晶層 300 に侵入し、画像に対して影響を与える。このような問題を除去するために、対向基板 200 の外側に表面導電膜 210 が形成される。表面導電膜 210 は、透明導電膜である I T O をスパッタリングすることによって形成される。

30

【0034】

図 1 のような画素電極 110、T F T 等がマトリクス状に形成された T F T 基板 100 と、カラーフィルタ 201 等が形成された対向基板 200 との間に液晶を挟持する構成を液晶表示パネルという。また、図 1 において、T F T 基板 100 の背面にはバックライト 700 が配置されている。また、図示していないが、T F T 基板 100 の背面と対向基板 200 の前面とに、それぞれ偏光板が配置される。必要に応じて、位相差板も配置される。

【0035】

40

図 2 は実施例 1 の平面図である。図 2 において、走査線 500 が横方向に延在し、縦方向に配列している。また、映像信号線 600 が縦方向に延在し、横方向に配列している。走査線 500 と映像信号線 600 とによって囲まれた領域が画素となっている。

【0036】

図 2 において、画素は通常の大さの画素 A と通常の大さの画素 A よりも大さの小さい画素 B とから構成されている。画素 A の幅は A A で、画素 B の幅は B B である。図 2 のような配置は、4 個の画素が一組と成っていると考えてもよいし、画素の大さの異なるペアの画素が特定ピッチで配置されていると考えてもよい。

【0037】

図 2 において、通常の大さの画素 A も、小さい画素 B も画素電極 110 は先端が閉じた櫛歯状

50

の電極である。但し、画素Aは櫛歯が5本であるのに対し、画素Bは櫛歯が4本である。画素電極110の下には、上部絶縁膜109を介して、図示しない平面ベタで形成された対向電極108が形成されている。画素電極110と対向電極108との間に蓄積容量Cstgが形成される。

【0038】

画素Bにおける画素電極110の大きさは画素Aにおける画素電極110の大きさよりも小さいので、蓄積容量Cstgの大きさも画素Bのほうが画素Aよりも小さくなる。そうすると、画素間で、電圧シフトが異なることになり、フリッカー等の原因となる。

【0039】

画素間のCstgのアンバランスを解消するために、画素Bに対して、2つの分岐電極、第1分岐電極1101、第2分岐電極1102を設け、Cstgを画素Aと同程度としている。図2の画素Bにおいて、第1分岐電極1101は画素Bの左上に形成され、第2分岐電極1102は画素Bの右下に形成されている。すなわち、分岐電極の分、対向電極108との対向面積が大きくなるので、Cstgを大きくすることが出来る。

【0040】

画素BのCstgの大きさをBCstgとし、画素AのCstgの大きさをACstgとした場合、画素Bに第1分岐電極1101、第2分岐電極1102を設けることによって、 $0.9ACstg \leq BCstg \leq 1.1ACstg$ の範囲に設定することが好ましい。

【0041】

本実施例においては、図2に示すように、第1分岐電極1101および第2分岐電極1102は映像信号線600を超えて隣の画素にまではみ出している。こうすることによってCstgを必要量確保することが出来る。なお、場合によっては、第1分岐電極1101あるいは第2分岐電極1102の一方のみを隣の画素にはみ出させてもよい。なお、このはみ出した部分は、対向基板200の遮光膜202によって覆われているので、画像形成には影響を与えない。尚、分岐電極の数は本実施例のような1画素当たり2つに限定されず、1画素当たり、1つのみ、あるいは、3つ以上設けてもよい。

【0042】

図2において、映像信号線600と画素電極110との間にTF Tが形成されている。図2において、TF Tのゲート電極101は、走査線500が分岐して形成されている。ゲート電極101を覆って半導体層103が形成されている。TF Tのソース電極104は映像信号線600が兼用している。ドレイン電極105は画素電極110の下層に、画素電極110とオーバーラップして形成されている。ソース電極104とドレイン電極105との間にチャンネル部1031が形成されている。ドレイン電極105と画素電極110とはスルーホール111によって導通している。

【0043】

図2において、矢印ALは液晶の初期配向方向を決めるラビング方向である。液晶分子301はこのラビング方向ALに沿って配向する。画素電極110と対向電極108との間に電圧が印加されると、液晶分子301は矢印のように回転する。図2では、画素に電圧を印加した際の液晶の回転方向が時計回りの場合を図示している。

【0044】

画素Bにおける第1分岐電極1101および第2分岐電極1102は、対向基板200に形成された遮光膜202によって覆われているので、第1分岐電極1101および第2分岐電極1102による画像への影響は無い。ただし、対向基板200に人間が接触したような場合に、ドメインが形成されて画像に影響が及ぶのを防止するために、第1分岐電極1101および第2分岐電極1102のラビング方向ALに対する角度を規定する必要がある。

【0045】

図3は画素Bにおいて、第1分岐電極1101を例にとって、分岐電極の角度とラビング方向ALの関係を説明する図である。図3において、画素Bにおける画素電極110か

10

20

30

40

50

ら第1分岐電極1101が左上方向に分岐している。図3の矢印ALはラビング方向である。第1分岐電極1101の延在する方向と、ラビング方向（液晶初期配向方向）ALと直角の方向とのなす角度が θ である。図3における θ の値を、画素に電圧を加えた際の液晶回転方向（本実施例の場合は時計回り）に0度から45度の範囲内に設定することによってドメインの発生を防止することが出来る。尚、液晶回転方向は、液晶初期配向方向、画素電極110の櫛歯の延在方向、液晶の種類（ポジ型かネガ型）によって決まるものであるため、反時計回りの場合もありうる。

【0046】

図3は第1分岐電極1101について説明したものであるが、画素Bの右下に形成される第2分岐電極1102についても同様である。すなわち、第1分岐電極1101と第2分岐電極1102の延在する方向は、左上、右下の差があるのみで、平行であるから、第1分岐電極1101の延在方向の設定の手法がそのまま第2分岐電極1102の延在方向の設定に適用することが出来る。

【0047】

以上説明したように、本実施例によれば、画素の面積を変えて、画像の色度を設定する場合、Cstgの値を変化させずにこれを行うことが出来るので、フリッカー等の問題を防止することが出来る。また、本実施例によれば、Cstgを所定の値の保つための第1分岐電極1101、第2分岐電極1102は遮光膜202によって覆われているので、画素電極110の透過率を変化させずに行うことが出来る。また、本実施例によれば、Cstgの設定を幅が狭い画素Bの画素電極110の形状を調整することだけで行うことが出来る。したがって、製造コストの上昇を伴わずにCstgの調整を行うことが出来る。

【実施例2】

【0048】

本実施例は、TN（Twisted Nematic）方式あるいは、VA（Vertical Alignment）方式の液晶表示装置に対して特定の色の画素の大きさを他の画素の大きさと変えることによって画像の色度を変化させるための構成の実施例である。画素は、図2に示すように、走査線500と映像信号線600によって囲まれた領域に形成される。そして、映像信号線600に挟まれた画素の幅を変化させることによって画素の面積を変化させることは実施例1と同様である。

【0049】

画素の面積が小さくなると、関連する容量が変化することにより、容量のアンバランスによってフリッカーが発生する問題も実施例1と同様である。本実施例は、TN方式あるいは、VA方式の液晶表示装置に対してこの問題を解決する構成を与えるものである。

【0050】

図4は、本発明の第2の実施例を示す断面図である。図4はTN方式、VA方式に共通の断面構造である。VA方式では、液晶を特定角度に配向させるための配向制御突起等が形成されるが、図5では省略されている。

【0051】

図5において、上部絶縁膜109の上には画素電極110が形成され、画素電極110の下には上部絶縁膜109を挟んで補助容量電極120が形成されている。補助容量電極120は、透明導電膜で形成できる。対向基板200には、対向電極108が形成され、映像信号によってTF基板100上の画素電極110と対向基板200上の対向電極108との間に発生する縦電界によって液晶分子の傾きを変化させて液晶層を通過する光を制御する。画素電極110の平面形状は、櫛歯上ではなく、平面状または平面状の一部にスリットが形成された形状である。図5におけるその他の構成は、図1と同様であるので、説明を省略する。

【0052】

図5において、画素電極110の下には、上部絶縁膜109を挟んで補助容量電極120が形成されている。画素電極110と補助容量電極120との間でCstgが形成される。本実施例においては、画素電極110と補助容量電極120とが対向する面積を調整

することによって通常の画素の容量と、面積を小さくした画素の容量とを調整する。例えば、補助容量電極 120 の開口面積を調整したり、補助容量電極 120 に別の開口を形成して調整したり、画素電極 110 の面積を変えることで調整することが可能である。他には、例えば、画素 A よりも大きさが小さい画素 B において、画素電極 110 の一部を映像信号線 600 を越えて隣の画素にわたって形成することで調整が可能である。この場合、画素電極の一部がはみ出した分は対向基板 200 の遮光膜 202 によって遮光することが望ましい。

【0053】

この場合、通常の大サイズの画素における蓄積容量を $ACstg$ とし、面積の小さな画素における蓄積容量を $BCstg$ とした場合、本実施例においては、 $BCstg$ の大きさを $ACstg$ の大きさの 90% から 110% の範囲内となるように、調整をする。

10

【0054】

図 5 においては、 $Cstg$ を形成するために補助容量電極 120 を一層追加している。但し、補助容量電極 120 を一層追加することなく、 $Cstg$ の調整をすることも可能である。すなわち、補助容量電極 120 を走査線 500 と同じ層で形成し、有機パッシベーション膜 107 等に $Cstg$ 形成のためのスルーホールを形成して、ゲート絶縁膜を介して $Cstg$ を形成することが出来る。

【0055】

以上説明してきた本発明の構成は、赤画素、緑画素、青画素が並列して配置されている通常の画素配置のみでなく、図 2 で図示したように、赤画素、緑画素、青画素の他に、画面の輝度にもみ貢献する白画素が形成されているような画素配置を有する液晶表示装置についても適用することが出来る。

20

【図面の簡単な説明】

【0056】

【図 1】実施例 1 の液晶表示装置の断面図である。

【図 2】実施例 1 の画素構成の平面図である。

【図 3】画素部の一部詳細平面図である。

【図 4】実施例 2 の液晶表示装置の断面図である。

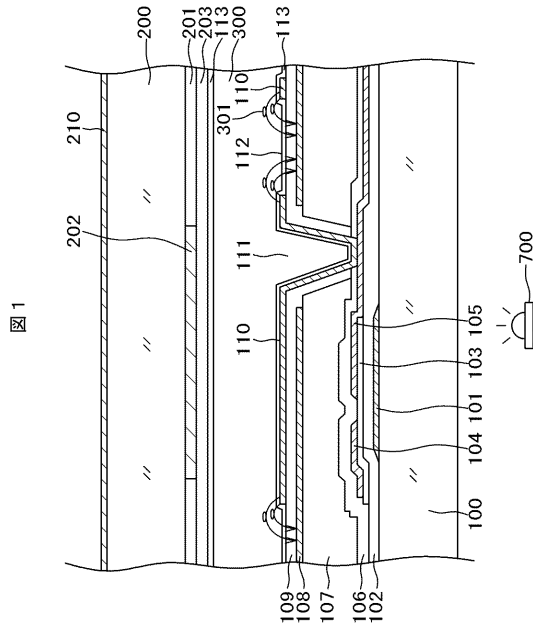
【符号の説明】

【0057】

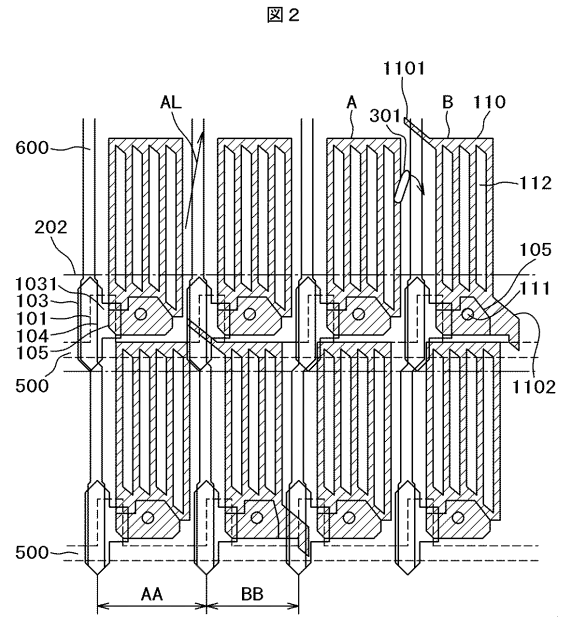
30

100…TF T 基板、 101…ゲート電極、 103…半導体層、 104…ソース電極、 105…ドレイン電極、 106…無機パッシベーション膜、 107…有機パッシベーション膜、 108…対向電極、 109…上部絶縁膜、 110…画素電極、 111…スルーホール、 112…スリット、 113…配向膜、 120…補助容量電極、 200…対向基板、 201…カラーフィルタ、 202…遮光膜、 203…オーバーコート膜、 210…表面導電膜、 250…表示領域、 300…液晶層、 301…液晶分子、 500…走査線、 600…映像信号線、 700…バックライト、 1031…チャンネル部、 1101…第 1 分岐電極、 1102…第 2 分岐電極、 AL…ラビング方向。

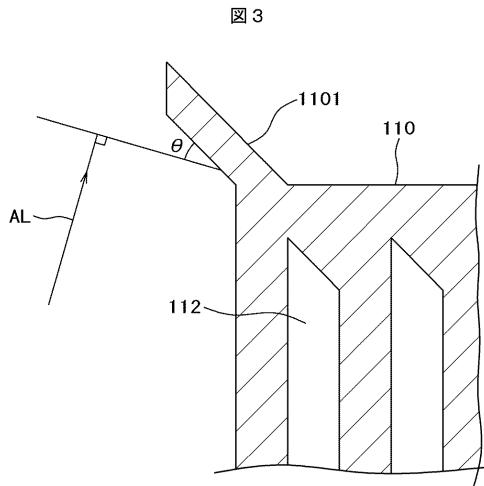
【図 1】



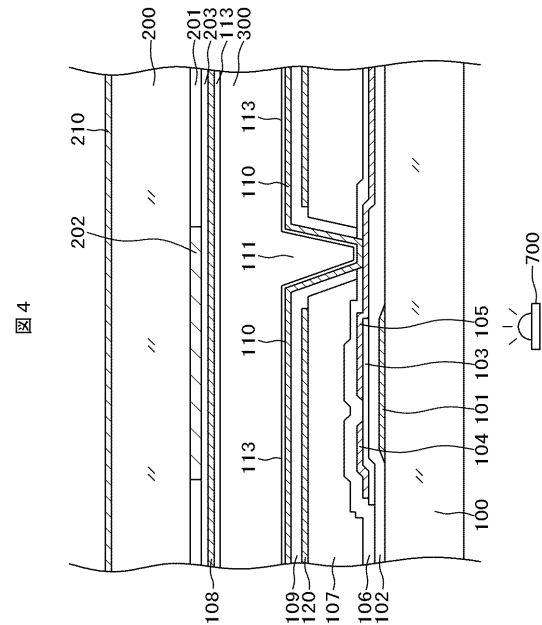
【図 2】



【図 3】



【図 4】



フロントページの続き

(72)発明者 丹野 淳二

千葉県茂原市早野3300番地 株式会社日立ディスプレイズ内

審査官 藤田 都志行

(56)参考文献 特開2000-162627 (JP, A)

特開2003-5204 (JP, A)

特開2009-109820 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343

G02F 1/1368

专利名称(译)	液晶表示装置		
公开(公告)号	JP5156506B2	公开(公告)日	2013-03-06
申请号	JP2008172426	申请日	2008-07-01
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
当前申请(专利权)人(译)	有限公司日本东显示器 松下液晶显示器有限公司		
[标]发明人	森本政輝 丹野淳二		
发明人	森本 政輝 丹野 淳二		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/134363 G02F1/136213 G02F2001/134372		
FI分类号	G02F1/1343 G02F1/1368 G02F1/1335.505		
F-TERM分类号	2H092 2H092/AA03 2H092/AA04 2H092/BB041 2H092/BB052 2H092/BB081 2H092/BB112 2H092/BB221 2H092/BB222 2H092/BC022 2H092/BC031 2H092/BC122 2H092/BC151 2H092/BD061 2H092/BD422 2H092/BD452 2H092/BE111 2H092/BE212 2H092/BE241 2H092/BE281 2H092/BE341 2H092/BE511 2H092/BF622 2H092/BG051 2H092/BG101 2H092/BG121 2H092/BG161 2H092/BG172 2H092/BG272 2H092/CB371 2H092/CC161 2H092/DA46 2H092/GA14 2H092/GA64 2H092/JA26 2H092/JB05 2H092/JB16 2H092/JB23 2H092/JB32 2H092/JB57 2H092/JB58 2H092/JB64 2H092/JB65 2H092/NA01 2H092/NA04 2H092/PA02 2H092/PA08 2H092/PA09 2H092/QA09 2H191/FA02Y 2H191/FA09Y 2H191/FA14Y 2H191/FD03 2H191/FD22 2H191/FD26 2H191/FD44 2H191/GA04 2H191/GA19 2H191/HA11 2H191/HA15 2H191/LA21 2H191/LA23 2H191/LA40 2H192/AA24 2H192/AA43 2H192/AA45 2H192/BA16 2H192/BB13 2H192/BB31 2H192/BB52 2H192/BB66 2H192/BC31 2H192/CB05 2H192/CC32 2H192/CC72 2H192/DA12 2H192/DA71 2H192/EA22 2H192/EA43 2H192/GA06 2H192/JA06 2H192/JA13 2H192/JA33 2H291/FA02Y 2H291/FA09Y 2H291/FA14Y 2H291/FD03 2H291/FD22 2H291/FD26 2H291/FD44 2H291/GA04 2H291/GA19 2H291/HA11 2H291/HA15 2H291/LA21 2H291/LA23 2H291/LA40		
其他公开文献	JP2010014794A		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了防止由于液晶显示装置中的像素中形成的电容的不平衡导致的图像质量的劣化，其中针对每种颜色改变像素的表面积以保持屏幕的规定色度。解决方案：液晶显示装置包括像素A和像素B，其中像素A具有规则宽度AA，像素B具有小于规则宽度的宽度BB。形成在像素B中的像素电极110小于形成在像素A中的像素电极110的面积，从而在像素电极110和形成在像素电极下方的对电极之间形成的电容具有夹在其间的绝缘膜变为小。为了消除这种电容差异，在像素B的像素电极110上形成第一分支电极1101和第二分支电极1102，从而增加像素电极和对电极之间的电容。由于这种结构，可以防止由于电容不平衡导致的图像质量下降。Z

【 图 4 】

图 4

