

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5086524号
(P5086524)

(45) 発行日 平成24年11月28日(2012.11.28)

(24) 登録日 平成24年9月14日(2012.9.14)

(51) Int.Cl.	F I
G09G 3/36 (2006.01)	G09G 3/36
G02F 1/133 (2006.01)	G02F 1/133 570
G09G 3/20 (2006.01)	G09G 3/20 611A
	G09G 3/20 612U
	G09G 3/20 621F
	請求項の数 5 (全 20 頁) 最終頁に続く

(21) 出願番号 特願2005-6555 (P2005-6555)
 (22) 出願日 平成17年1月13日(2005.1.13)
 (65) 公開番号 特開2006-195170 (P2006-195170A)
 (43) 公開日 平成18年7月27日(2006.7.27)
 審査請求日 平成19年9月14日(2007.9.14)

前置審査

(73) 特許権者 302062931
 ルネサスエレクトロニクス株式会社
 神奈川県川崎市中原区下沼部1753番地
 (74) 代理人 100103894
 弁理士 冢入 健
 (72) 発明者 降旗 弘史
 神奈川県川崎市中原区下沼部1753番地
 NECエレクトロニクス株式会社内
 (72) 発明者 能勢 崇
 神奈川県川崎市中原区下沼部1753番地
 NECエレクトロニクス株式会社内
 審査官 武田 悟

最終頁に続く

(54) 【発明の名称】 コントローラ・ドライバ及びそれを用いた液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

コントローラ・ドライバであって、
 第1の画像データ及び前記第1の画像データより1フレーム前の第2の画像データに基づいて、前記第1の画像データの階調値を補正した補正画像データを生成するオーバードライブ演算回路と、
データ線駆動回路と、
受信画像データを圧縮することで生成された圧縮画像データを保持することで少なくとも1フレーム遅延させることが可能であり、前記第2の画像データが圧縮された第2の圧縮画像データを供給する画像メモリと、
 前記コントローラ・ドライバの外部の処理装置から動画表示と静止画表示の切り替え指示を受信したことに応じて動画・静止画切り替え信号を出力する制御部と、
前記動画・静止画切り替え信号に基づいて、前記画像メモリと前記データ線駆動回路との間の信号供給経路を変更する選択手段と、
前記受信画像データを圧縮して前記圧縮画像データを生成する圧縮回路と、
 前記圧縮回路から前記画像メモリを介さずに受信した前記圧縮画像データを伸張することで前記第1の画像データを生成する第1の伸張回路と、
 前記画像メモリから読み出された前記第2の圧縮画像データを伸張することで前記第2の画像データを生成する第2の伸張回路と、
前記画像メモリから1ライン分の前記第2の圧縮画像データを一括して取得できるよう

10

20

前記画像メモリと接続され、保持しているデータをシフト動作によって前記第2の伸張回路に出力できるよう前記第2の伸張回路と接続されるとともに、前記オーバードライブ演算回路から供給される前記補正画像データを格納可能なシフトレジスタ部と、
を備え、

前記オーバードライブ演算回路は、前記第1の伸張回路及び前記第2の伸張回路が生成する前記第1及び第2の画像データに基づいて、前記補正画像データを生成し、

前記選択手段は、動画表示時には前記第2の伸張回路によって生成される前記第2の画像データが前記オーバードライブ演算回路に供給され、静止画表示時には前記第2の伸張回路によって生成される前記第2の画像データが前記オーバードライブ回路を迂回して前記データ線駆動回路に供給されるように、前記信号経路を変更し、

前記データ線駆動回路は、動画表示時には前記オーバードライブ演算回路から供給される前記補正画像データに基づいて液晶駆動電圧を生成し、静止画表示時には前記オーバードライブ演算回路を迂回して供給される前記第2の画像データに基づいて前記液晶駆動電圧を生成する、

コントローラ・ドライバ。

【請求項2】

コントローラ・ドライバであって、

第1の圧縮画像データ及び前記第1の圧縮画像データより1フレーム前の第2の圧縮画像データに基づいて、前記第1の圧縮画像データの階調値を補正した補正画像データを生成するオーバードライブ演算回路と、

データ線駆動回路と、

前記第1の圧縮画像データを保持することで少なくとも1フレーム遅延させることが可能であり、前記第2の圧縮画像データを供給する画像メモリと、

前記コントローラ・ドライバの外部の処理装置から動画表示と静止画表示の切り替え指示を受信したことに応じて動画・静止画切り替え信号を出力する制御部と、

前記動画・静止画切り替え信号に基づいて、前記画像メモリと前記データ線駆動回路との間の信号供給経路を変更する選択手段と、

伸長処理を必要としない組織的ディザ法によって受信画像データを圧縮して前記第1の圧縮画像データを生成する圧縮回路と、

前記画像メモリから1ライン分の前記第2の圧縮画像データを一括して取得できるよう前記画像メモリと接続され、保持しているデータをシフト動作によって前記オーバードライブ演算回路に出力できるようスルー回路又は配線を介して前記オーバードライブ演算回路と接続されるとともに、前記オーバードライブ演算回路から供給される前記補正画像データを格納可能なシフトレジスタ部と、

を備え、

前記選択手段は、動画表示時には前記第2の圧縮画像データが前記シフトレジスタ部から前記オーバードライブ演算回路に供給され、静止画表示時には前記第2の圧縮画像データが前記オーバードライブ回路を迂回して前記シフトレジスタ部から前記データ線駆動回路に供給されるように、前記信号経路を変更し、

前記データ線駆動回路は、動画表示時には前記オーバードライブ演算回路から供給される前記補正画像データに基づいて液晶駆動電圧を生成し、静止画表示時には前記オーバードライブ演算回路を迂回して供給される前記第2の圧縮画像データに基づいて前記液晶駆動電圧を生成する、

コントローラ・ドライバ。

【請求項3】

コントローラ・ドライバであって、

第1の画像データ及び前記第1の画像データより1フレーム前の第2の画像データに基づいて、前記第1の画像データの階調値を補正した補正画像データを生成するオーバードライブ演算回路と、

データ線駆動回路と、

10

20

30

40

50

前記第1の画像データを保持することで少なくとも1フレーム遅延させることが可能であり、前記第2の画像データを供給する画像メモリと、

前記コントローラ・ドライバの外部の処理装置から動画表示と静止画表示の切り替え指示を受信したことに応じて動画・静止画切り替え信号を出力する制御部と、

前記動画・静止画切り替え信号に基づいて、前記画像メモリと前記データ線駆動回路との間の信号供給経路を変更する選択手段と、

前記画像メモリから1ライン分の前記第2の画像データを一括して取得できるよう前記画像メモリと接続され、保持しているデータをシフト動作によって前記オーバードライブ演算回路に出力できるようスルー回路又は配線を介して前記オーバードライブ演算回路と接続されるとともに、前記オーバードライブ演算回路から供給される前記補正画像データを格納可能なシフトレジスタ部と、

を備え、

前記選択手段は、動画表示時には前記第2の画像データが前記シフトレジスタ部から前記オーバードライブ演算回路に供給され、静止画表示時には前記第2の画像データが前記オーバードライブ回路を迂回して前記シフトレジスタ部から前記データ線駆動回路に供給されるように、前記信号経路を変更し、

前記データ線駆動回路は、動画表示時には前記オーバードライブ演算回路から供給される前記補正画像データに基づいて液晶駆動電圧を生成し、静止画表示時には前記オーバードライブ演算回路を迂回して供給される前記第2の画像データに基づいて前記液晶駆動電圧を生成する、

コントローラ・ドライバ。

【請求項4】

コントローラ・ドライバであって、

第1の画像データ及び前記第1の画像データより1フレーム前の第2の画像データに基づいて、前記第1の画像データの階調値を補正した補正画像データを生成するオーバードライブ演算回路と、

データ線駆動回路と、

受信画像データを圧縮することで生成された圧縮画像データを保持することで少なくとも1フレーム遅延させることが可能であり、前記第2の画像データが圧縮された第2の圧縮画像データを供給する画像メモリと、

前記コントローラ・ドライバの外部の処理装置から動画表示と静止画表示の切り替え指示を受信したことに応じて動画・静止画切り替え信号を出力する制御部と、

前記動画・静止画切り替え信号に基づいて、前記画像メモリと前記データ線駆動回路との間の信号供給経路を変更する選択手段と、

前記受信画像データを圧縮して前記圧縮画像データを生成する圧縮回路と、

前記圧縮回路から前記画像メモリを介さずに受信した前記圧縮画像データを伸張することで前記第1の画像データを生成する第1の伸張回路と、

前記画像メモリから1ライン分の前記第2の圧縮画像データを一括して取得できるよう前記画像メモリと接続されるとともに、前記画像メモリから読み出された前記第2の圧縮画像データを伸張することで前記第2の画像データを生成する第2の伸張回路と、

前記第2の伸張回路から1ライン分の前記第2の画像データを一括して取得できるよう前記第2の伸張回路と接続されるとともに、前記オーバードライブ演算回路から供給される前記補正画像データを保持可能なシフトレジスタ部と、

を備え、

前記オーバードライブ演算回路は、前記第1の伸張回路及び前記第2の伸張回路が生成する前記第1及び第2の画像データに基づいて、前記補正画像データを生成し、

前記データ線駆動回路は、動画表示時には前記オーバードライブ演算回路から供給される前記補正画像データに基づいて液晶駆動電圧を生成し、静止画表示時には前記オーバードライブ演算回路を迂回して供給される前記第2の画像データに基づいて前記液晶駆動電圧を生成し、

10

20

30

40

50

前記選択手段は、

動画表示時には、前記シフトレジスタ部に保持されている前記第2の画像データが前記シフトレジスタ部のシフト動作によって前記オーバードライブ演算回路に出力され、かつ、前記オーバードライブ演算回路によって生成される前記補正画像データが前記シフトレジスタに格納された後に前記データ線駆動回路に供給されるように前記信号経路を変更し、

静止画表示時には、前記シフトレジスタ部に保持されている前記第2の画像データが前記オーバードライブ回路を迂回して前記データ線駆動回路に供給されるように前記信号経路を変更する、
コントローラ・ドライバ。

10

【請求項5】

請求項1乃至4のいずれかに記載のコントローラ・ドライバと、

前記コントローラ・ドライバにより駆動される液晶表示部とを備える液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶パネルを駆動するコントローラ・ドライバ及びそれを用いた液晶表示装置に関する。

【背景技術】

【0002】

携帯電話端末やPDA等の携帯情報機器が液晶パネルを駆動するために備えているコントローラ・ドライバには、1フレーム分の画像データを蓄積可能な画像メモリと、画像メモリに保存した画像データの表示タイミングを指示する同期信号を生成する簡単な制御回路を備えるよう構成されたものがある。このような構成によれば、静止画表示等の表示画像を切り替える必要がない場合は、CPU等の外部の処理装置から画像データを受信することなく、画像メモリに保存した画像データを液晶パネルに表示することで静止画の表示が可能であり、消費電力の削減に有効である。

20

【0003】

このようなメモリ内蔵コントローラ・ドライバを備えた従来の液晶表示装置の一例を図15に示す。従来の液晶表示装置は、液晶パネル7、液晶パネル7のゲート線を駆動するゲート線駆動回路6、CPU等の処理装置5から画像データD_nを受信して携帯電話端末等が備える液晶パネル7に表示を行うコントローラ・ドライバ8を備えている。コントローラ・ドライバ8は、少なくとも1フレーム分の画像データを蓄積可能な画像メモリ83、階調化された電圧を発生する階調電圧発生回路17、液晶パネル7のデータ線を駆動するデータ線駆動回路89、データ線駆動回路89及びゲート線駆動回路6に表示タイミングを指示するタイミング制御回路18、及び、階調電圧発生回路17に対する階調電圧の設定指示やタイミング制御回路18に対する画像表示タイミングの指示等を行う命令制御回路80を備えている。なお、コントローラ・ドライバ8の構成は一例であり、コントローラ・ドライバにゲート線駆動回路を含んで構成される場合もあり、さらに、電源を含んで構成されることもある。

30

40

【0004】

上述したように、コントローラ・ドライバ8が少なくとも1フレーム分の画像データを蓄積可能な画像メモリ83を備えることにより、静止画の表示を行う際には、画像メモリ83に保存した画像を液晶パネル7に表示することで、外部の処理装置5から画像データを転送することなく画像表示が可能となる。具体的には、命令制御回路80が、画像データを画像メモリ83からデータ線駆動回路89へ転送するよう指示し、さらに、データ線駆動回路89及びゲート線駆動回路6に表示タイミングを指示する。このような構成により、静止画表示中に外部の処理装置5の動作を停止して消費電力を低減することができるという利点がある。

【0005】

50

また一方では、携帯電話端末等の高機能化に伴って、携帯情報機器でも動画の表示を行うことが求められている。しかし、液晶パネルは表示画像の変化に対する応答速度が遅く、動画を表示する際に画像ボケが発生する性質がある。そこで従来から、大型液晶パネル等においては液晶の応答速度を改善するためにオーバードライブ処理が行われている。オーバードライブ処理とは、現在の画像データと1フレーム前の画像データとを比較し、階調値が増加、つまり輝度が高くなっている場合には、通常の値より高い液晶駆動電圧によって液晶パネルを駆動し、階調値が減少（輝度が低下）している場合には、通常より低い駆動電圧で液晶パネルを駆動するものである。これによって、液晶パネルの応答速度を高めることができる。このようなオーバードライブ処理の詳細は、例えば特許文献1乃至3に記載されている。

10

【特許文献1】特許2616652号公報

【特許文献2】特開平4-365094号公報

【特許文献3】特開2003-202845号公報

【特許文献4】特開2003-162272号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

従来のメモリ内蔵コントローラ・ドライバ8にオーバードライブ処理回路を付加することによって、液晶の応答速度の改善が期待できる。しかし、携帯電話端末等の携帯情報機器は機器サイズ及び消費電力の制約が大きい。このため、これらの機器に使用するメモリ内蔵コントローラ・ドライバ8も、チップサイズが小さくかつ消費電力が小さいことが望ましいが、コントローラ・ドライバ8にオーバードライブ処理回路を単純に付加したのでは、コントローラ・ドライバ8のチップサイズ及び消費電力が増大することが問題となる。

20

【0007】

このうち、消費電力については、従来のコントローラ・ドライバ8にオーバードライブ処理回路を付加する場合に、静止画を表示する際の消費電力を低減できないという課題がある。

【0008】

コントローラ・ドライバ8にオーバードライブ処理回路を単純に付加して得られる構成を図16に示す。オーバードライブ処理回路16は、命令制御回路80から入力される現在の画像データ D_n と、画像メモリ83から入力される1フレーム前の画像データ D_{n-1} との比較を行って、両画像データ間での階調変化を検出する。さらに、画像データ D_n 及び D_{n-1} 間の階調変化に応じた補正画像データ D_{dn} をデータ線駆動回路89に出力する。データ線駆動回路89が、補正画像データ D_{dn} に基づいて液晶パネル7を駆動することによって、液晶パネル7の応答速度の改善が図られることになる。

30

【0009】

しかしながら、図16に示す構成を備えるコントローラ・ドライバにおいて静止画を出力する場合は、オーバードライブ演算回路16が現フレーム画像データ D_n と前フレーム画像データ D_{n-1} の比較を行い、比較結果が同一であったときに補正した画像データではなく元の画像データをそのままデータ線駆動回路89に出力することによって行われる。このため、図16に示すような従来のコントローラ・ドライバでは、静止画を出力する場合にもオーバードライブ演算回路16を動作させる必要があり、静止画を表示する際の消費電力を低減できない。

40

【0010】

本発明は、上述の課題を考慮してなされたものであり、静止画を表示する場合に消費電力を低減することが可能なオーバードライブ処理を行うコントローラ・ドライバ及びそれを用いた液晶表示装置を提供するものである。

【課題を解決するための手段】

【0011】

50

本発明にかかるコントローラ・ドライバは、受信画像データ及び前記受信画像データより1フレーム前の画像データに基づいて、前記受信画像データの階調値を補正した補正画像データを生成するオーバードライブ演算回路と、前記補正画像データに基づいて液晶駆動電圧を生成するデータ線駆動回路と、前記オーバードライブ演算回路を迂回して、前記1フレーム前の画像データを前記データ線駆動回路に入力可能な迂回経路と、前記1フレーム前の画像データを、前記オーバードライブ演算回路との接続経路又は前記迂回経路に対して出力する出力選択手段と、動画表示又は静止画表示の切り替えを指示する動画・静止画切り替え信号を前記出力選択手段に出力する制御部とを備えている。さらに、前記出力選択手段は、動画・静止画切り替え信号に基づいて、動画表示時は前記オーバードライブ演算回路との接続経路を選択し、静止画表示時は前記迂回経路を選択することを特徴とするものである。

10

【0012】

このような構成により、静止画表示を行う場合は、オーバードライブ演算回路を迂回して、データ線駆動回路に表示画像データを送ることができる。このため、静止画表示には、オーバードライブ演算回路を動作させる必要がなく、消費電力を低減することができる。

【発明の効果】

【0013】

本発明により、静止画を表示する場合に消費電力を低減することが可能なオーバードライブ処理を行うコントローラ・ドライバ及びそれを用いた液晶表示装置を提供できる。

20

【発明を実施するための最良の形態】

【0014】

発明の実施の形態1.

本実施の形態にかかるコントローラ・ドライバ1を備える液晶表示装置の構成を図1に示す。コントローラ・ドライバ1は、(1)第1圧縮回路11及び第2圧縮回路12の2つの圧縮回路を備えて個別に圧縮処理を行うことにより、第1圧縮回路11に転送される圧縮画像データに含まれる圧縮誤差と画像メモリ13に保存される圧縮画像データに含まれる圧縮誤差を変更できること、及び(2)命令制御回路10が外部の処理装置5から動画・静止画切り替え信号S1を受信し、受信した信号S1に応じて第2伸張回路15が伸張後の画像データの出力先を切り替えることを特徴としている。以下、コントローラ・ドライバ1について詳細に説明する。なお、図15に示した従来の構成と同一の機能を有するものについては、同一の番号を付して詳細な説明を省略する。

30

【0015】

命令制御回路10は、処理装置5から画像データ D_n 、制御信号及び動画・静止画切り替え信号S1を受信する。制御信号には、画像データ D_n が動画である場合に表示タイミングを制御するタイミング制御信号を含む、処理装置5からコントローラ・ドライバ1の制御を行うための信号である。命令制御回路10は、受信した画像データ D_n を第1圧縮回路11及び第2圧縮回路12に出力する。さらに、命令制御回路10は、動画・静止画切り替え信号S1を第2伸張回路15に出力する。

【0016】

第1圧縮回路11は、入力された1画素単位の画像データ D_n を圧縮し、圧縮後の画像データ $CD1_n$ を第1伸張回路14に対して出力する。一方、第2圧縮回路12は、画像データ D_n を圧縮して圧縮後の画像データ $CD2_n$ を画像メモリ13に保存する。画像メモリ13は、少なくとも1フレーム分の圧縮画像データを蓄積可能なメモリである。なお、第1圧縮回路11と第2圧縮回路12は、画像データ D_n に対して別々の圧縮処理を行うことができる。第1圧縮回路11及び第2圧縮回路12で行う圧縮処理の詳細については後述する。

40

【0017】

第1伸張回路14は、圧縮画像データ $CD1_n$ を伸張し、伸張後の画像データ $SD1_n$ をオーバードライブ演算回路16に転送する。第2伸張回路15は、圧縮画像データ CD

50

1_n より1フレーム前であって、第2圧縮回路12で圧縮された画像データ $CD_{2_{n-1}}$ を画像メモリ13から読み出して伸張処理を行う。

【0018】

第2伸張回路15は、動画・静止画切り替え信号 S_1 に応じて、伸張後の画像データ $SD_{2_{n-1}}$ をオーバードライブ演算回路16に出力するか、オーバードライブ演算回路16をバイパスしてデータ線駆動回路19に直接出力するかを選択する。このような動作は様々な具体的構成により実現可能であるが、要するに動画・静止画切り替え信号 S_1 に応じて第2伸張回路15の接続先を変更できればよく、具体的な構成は特に限定されるものではない。一例としては、第2伸張回路15の出力端子に動画・静止画切り替え信号 S_1 に応じて動作するセレクタを備えることとし、動画を表示する際にはオーバードライブ演算回路16に接続される経路 R_1 を選択し、静止画を表示する際にはオーバードライブ演算回路を迂回してデータ線駆動回路19に接続される迂回経路 R_2 を選択するよう構成すればよい。

10

【0019】

次に、オーバードライブ演算回路16の構成例を図2に示す。オーバードライブ演算回路16が備える画像データ比較部161では、第1伸張回路14から入力される現フレーム画像データ SD_n と、第2伸張回路15から入力される前フレーム画像データ SD_{n-1} との比較を行って、両画像データ間での階調変化を検出する。さらに、画像データ比較部161は、ルックアップテーブル(LUT)162を参照して、入力画像データ SD_n 及び SD_{n-1} 間の階調変化に応じた補正画像データを選択し、補正画像データ Dd_n としてデータ線駆動回路19に出力する。

20

【0020】

ここで、LUT162は、現フレーム画像データ SD_n と前フレーム画像データ SD_{n-1} との組合せに対応して予め定められた補正画像データ Dd_n を格納したテーブルである。補正画像データは、入力画像データ SD_n 及び SD_{n-1} 間の階調変化を強調するよう定められており、補正画像データに基づいてデータ線駆動回路19が液晶パネル7を駆動することによって、液晶パネル7の応答速度の改善が図られる。

【0021】

なお、画像データ比較部161は、現フレーム画像データ SD_n と前フレーム画像データ SD_{n-1} とを比較した結果、両者が同一であった場合は、現フレーム画像データ SD_n あるいは前フレーム画像データ SD_{n-1} をそのまま補正画像データ Dd_n として出力する。オーバードライブ処理を行う必要がないためである。

30

【0022】

オーバードライブ処理の効果を、図3を用いて説明する。図3(a)は、オーバードライブ処理を行わない場合における液晶パネル7に対する印加電圧と、当該印加電圧に応じた液晶パネル7の輝度変化の様子を示したものである。グラフの横軸は、時間を画像フレーム単位で表している。液晶パネルに表示する画像データが L_1 で示す破線のように変化した場合、液晶パネル7に対する印加電圧は、画像データの輝度変化に応じて L_2 のように変化する。このとき、液晶の応答速度が遅いために、液晶パネルの表示輝度の変化は、 L_3 で示すように画像データ及び印加電圧の変化から遅れてしまう。

40

【0023】

一方、図3(b)は、オーバードライブ処理を行った場合の様子を、図3(a)と対応させて示したものである。図3(a)と同様に、 L_1 のように画像データが変化した場合には、オーバードライブ演算回路16が、画像データの階調変化を強調するような補正画像データをデータ線駆動回路19に出力することにより、液晶パネル7に対する印加電圧は L_4 に示すように変化する。オーバードライブ処理を行った場合の液晶パネルの表示輝度 L_5 は、オーバードライブ処理を行わない場合の表示輝度 L_3 より速く所望の表示輝度に達することになり、液晶の応答速度が改善される。

【0024】

図1に戻り、データ線駆動回路19は、オーバードライブ演算回路16から出力される

50

補正画像データ Dd_n 、又は、オーバードライブ演算回路 16 をバイパスして第 2 伸張回路 15 から入力される伸張後の画像データ $SD2_{n-1}$ を順次受信して 1 ライン分の画像データをラッチし、タイミング制御回路 18 から指示されるタイミング信号 $CLK1$ に従って、階調電圧発生回路 17 の生成する階調電圧 Vg から画像データに応じて選択した電圧を液晶パネル 7 に印加する。他方、ゲート線駆動回路 6 は、タイミング制御回路 18 から指示されるタイミング信号 $CLK2$ に従って液晶パネル 7 にゲートパルス印加し、液晶パネル 7 を駆動する。

【0025】

このように構成することにより、静止画を表示する際に、データ線駆動回路 19 が、第 2 伸張回路 15 が出力する伸張後の画像データ $SD2_{n-1}$ をラッチして液晶パネル 7 を駆動することができるため、オーバードライブ演算回路 16 を経由せずに画像表示を行うことができる。

【0026】

図 16 を用いて説明したように、従来のコントローラ・ドライバ 8 にオーバードライブ処理回路を単純に内蔵した構成では、静止画表示を行う場合もオーバードライブ処理回路に対する入力が必要とするため、入力のための電力を必要とする。さらに画像メモリに対するアクセス電力も必要となる。これは、コントローラ・ドライバ 8 が動画・静止画切り替え信号 $S1$ を用いていないために、常に動画表示として動作するためである。このように、従来のコントローラ・ドライバ 8 にオーバードライブ処理回路を単純に内蔵した構成では、消費電力を低減できないという問題が発生する。さらに、このような構成において静止画表示を行うと、オーバードライブ処理回路に対して入力する画像データが存在しないために、オーバードライブ処理回路は、最後に入力された画像データとの比較によるオーバードライブ演算を実行し続けることとなる。したがって、オーバードライブ処理回路は、静止画表示になる前に最後に表示される画像データと画像メモリに残っている画像データを比較して、補正画像データを選択して出力することになるため、正しい静止画表示を行うことができないという問題もある。

【0027】

これに対して、本実施の形態にかかるコントローラ・ドライバ 1 は、迂回経路 $R2$ を設け、画像種別に応じて第 2 伸張回路 15 の出力先を選択するよう構成することにより、静止画を表示する際にオーバードライブ演算回路 16 を迂回して画像表示を行うことができる。このような構成により、オーバードライブ演算回路 16 を動作させることなく静止画表示を行うことができるため、静止画表示を行う際の消費電力を低減することができる。さらに、静止画表示の際にオーバードライブ演算回路 16 から誤った補正画像データが出力されることがないため、正しい静止画表示を行うことができる。

【0028】

続いて、第 1 圧縮回路 11 及び第 2 圧縮回路 12 が行う圧縮処理について説明する。第 1 圧縮回路 11 及び第 2 圧縮回路 12 における画像データの圧縮方法には、例えば組織的ディザ法が適用できる。組織的ディザ法は、画像圧縮により生じる誤差を空間的に分散させて擬似的な表示を行う方法であり、隣接する複数の画素を 1 組とするディザマトリクスを使用して、画像圧縮で損なわれた階調に相当する中間階調を擬似的に表現する。以下、図 4 及び図 5 を用いて具体的に説明する。

【0029】

図 4 (a) は、入力される画像データが 18 ビット (6 ビット \times RGB) である場合に、 2×2 画素のディザマトリクスを適用して、12 ビット (4 ビット \times RGB) の圧縮画像データを得る例を示したものである。第 1 圧縮回路 11 に 18 ビットの画像データが入力されると、ディザ係数加算処理 (1101) と、ディザ係数を加算した RGB の各副画素から下位 2 ビットを削除する処理 (1102) が行われ、12 ビット (4 ビット \times RGB) の画像データが出力される。第 1 圧縮回路 11 から出力される圧縮後の 12 ビット画像データは、第 1 伸張回路 14 に転送されが、組織的ディザ法では伸張処理を行うことはできないため、この場合の第 1 伸張回路 14 は単なるスルー回路あるいは配線のみが存在

10

20

30

40

50

することになる。

【 0 0 3 0 】

組織的ディザ法による画像圧縮の例を図5に示す。図5は、1画素当たり6ビットの画像データで構成される10画素×4画素の入力画像と、入力画像に対して図に示す2×2ディザマトリクスを適用して、1画素当たり4ビットにまで圧縮した出力画像を表している。なお、入力画像及び出力画像の数値は、各画素の階調数を10進数で示したものである。図5の入力画像に対するディザ係数加算処理(1101)では、入力画像の奇数ラインに対してラインの先頭画素から順にディザ係数0, 2, 0, 2, …が加算され、偶数ラインに対してラインの先頭画素から順にディザ係数3, 1, 3, 1, …が加算される。ディザ係数を加算した画像データから下位2ビットを削除する処理(1102)を行
10

【 0 0 3 1 】

なお、上述したように、1つのディザマトリクスを固定的に使用したのでは、ディザ処理によって空間的に配置された誤差がオーバードライブ処理によってさらに強調され、液晶パネルに表示される画像の粒状感が増した表示となる可能性がある。図6を用いて具体的に説明する。図6は、8画素の画像全体が18階調で表示されている画像が、全体が21階調の画像に変化する際のオーバードライブ処理を示すものである。図6(a)は、ル
20

【 0 0 3 2 】

図6(b)は、ディザ処理を行わない画像に対するオーバードライブ処理を示している。現フレーム画像が18階調、変化後のフレーム画像が21階調であるから、変化時のフレーム(オーバードライブフレーム)では、24階調の画像に相当する電圧が液晶に印加される。その後のフレーム(次フレーム)では、21階調の電圧を液晶に印加することによって、図3を用いて説明したように、応答速度の向上が図られる。

【 0 0 3 3 】

一方、図6(c)は、図5に示したものと同様の2×2ディザマトリクスによって2ビット圧縮を行った画像に対するオーバードライブ処理を示している。このような組織的ディザ法を適用した場合は、図6(c)に示すように、18階調であった圧縮前の画像は、16階調と20階調の画素が混在した画像として表される。また、21階調の変化後の画像は、20階調と24階調の画素が混在した画像として表され、変化前のフレーム(現フレーム)と比較すると、16階調から20階調に変化する画素、20階調のまま変化しない画素、20階調から24階調に変化する画素の3種類が混在することになる。

【 0 0 3 4 】

このような画像変化に対して、図6(a)に示したLUT162に従ってオーバードライブ処理を適用すると、20階調のまま変化しない画素にはオーバードライブが行われず、他の画素にはオーバードライブが行われることになるため、画素によってオーバードライブの強弱が生じてしまう。この結果、図6(c)のオーバードライブフレームでは、20階調の画素と30階調の間で10階調の差が生じることになり、組織的ディザ法による4階調の誤差がさらに強調されて、表示画像の粒状感を増すことになる。

【 0 0 3 5 】

そこで本発明では、画像データに適用するディザマトリクスを時間経過に応じて変更することで、誤差を時間的に分散し、表示画像の粒状感を抑制したオーバードライブ処理を行う。例えば、図4(b)に示すように、4フレームを一周期としてディザマトリクスを切り替えることにより、フレーム毎に適用する圧縮処理を変更する。また、図4(c)に示すように、1フレーム毎にディザ係数を時計回りに回転させ、4フレームを一周期とし
50

てディザマトリクスを切り替えてもよい。

【0036】

このような処理を行った場合、入力画像に変化がなければ、ディザ処理後の画像が出力されることになる。一方、入力画像が変化した場合、ディザ処理された画像に対してオーバードライブ処理が行われることになる。このため、上述したように、表示画像中の場所によってはオーバードライブの強弱に際が生じてディザ処理による誤差が強調され、粒状感が増した画像となる可能性がある。しかしながら、本発明では、フレーム毎にディザマトリクスを回転することにより誤差を時間的に分散しているため、出力画像の粒状感を抑制することができる。

【0037】

また、一般的には、 $n \times n$ ディザマトリクス (n は2以上の整数)を用いて画像データの圧縮を行う場合、ディザ係数を置換して得られる n^2 通りのディザマトリクスを用い、 n^2 フレームを一周期としてディザマトリクスを順次変更することとすればよい。例えば、画像データの低位4ビットを削減する場合には、ディザ係数に0~15を用いた 4×4 のディザマトリクスを使用して、16通りのディザマトリクスを1フレーム毎に順次変更して適用することにより、ディザ処理による誤差を時間的に分散し、表示画像の粒状感を抑制したオーバードライブ処理を行うことができる。

【0038】

しかし、上述したように画像データの圧縮処理を時間経過に応じて変更すると、圧縮された画像データ若しくは伸張後の画像データに含まれる圧縮誤差が刻々と変化することになるため、新たな問題が生じる。組織的ディザ法の場合を例にとると、同一階調である現在の画像データと1フレーム前の画像データが異なるディザマトリクスを用いて圧縮された場合は、これらの画像に含まれる圧縮誤差が異なるため、オーバードライブ演算回路で比較する際に両画像が階調の異なった画像として認識され、誤ったオーバードライブ処理が行われることになる。

【0039】

この新たな問題を解消するため、本発明では、第1圧縮回路11及び第2圧縮回路12に適用する圧縮処理を、画像データ D_n を第1圧縮回路11で圧縮する際に圧縮後の画像データに含まれることになる圧縮誤差と、画像データ D_n より1フレーム前の画像データ D_{n-1} を第2圧縮回路12で圧縮する際に圧縮後の画像データに含まれることになる圧縮誤差とが同一となるよう決定する。例えば、組織的ディザ法であれば、第1圧縮回路11において画像データ D_n に適用するディザマトリクスを、第2圧縮回路12において1フレーム前の画像データ D_{n-1} に適用したディザマトリクスと同一とすればよい。換言すれば、第2圧縮回路12で用いるディザマトリクスを、1フレーム後の画像データを圧縮する際に第1圧縮回路11で用いるディザマトリクスと同一とすればよいことになる。

【0040】

図7を用いて具体的に説明する。図7は、第1圧縮回路11、第2圧縮回路12及び画像メモリ13の出力データに対して適用されるディザマトリクスを示している。図のように、ある時刻のフレーム n に対して第1圧縮回路11に適用されるディザマトリクスは、1フレーム前のフレーム $n-1$ に対して第2圧縮回路12で適用されるディザマトリクスと共通である。このように、第1圧縮回路11に適用されるディザマトリクスは、第2圧縮回路12に適用されるディザマトリクスから1フレーム分遅延した関係にある。一方、画像メモリ13の出力データは、1フレーム前に第2圧縮回路12において圧縮された画像データであるから、図のように、ある時刻(例えばフレーム n)に第1圧縮回路11で適用されるディザマトリクスと、当該時刻に画像メモリ13から出力される画像データに適用されたディザマトリクスは一致している。オーバードライブ演算回路16では、第1圧縮回路11の出力データと画像メモリ13の出力データの比較が行われるが、両者に適用されたディザマトリクス、つまり圧縮誤差は共通したものとなる。

【0041】

このような構成によって、オーバードライブ演算回路16において比較される圧縮画像

10

20

30

40

50

データ $SD1_n$ に含まれる圧縮誤差と1フレーム前の圧縮画像データ $SD2_{n-1}$ に含まれる圧縮誤差とを同一にすることができる。

【0042】

以上に説明したように、本実施の形態にかかるコントローラ・ドライバ1は、第1圧縮回路11及び第2圧縮回路12に適用する圧縮処理を時間と共に変更すると共に、オーバードライブ演算回路16で比較される2つの画像データに含まれる圧縮誤差を同一とするものである。このような構成により、コントローラ・ドライバの回路規模を小さくしながら、オーバードライブと圧縮誤差による粒状感やブロックノイズを軽減でき、圧縮誤差の違いに起因する不要な電圧が液晶パネル7に印加されることがなく、適切なオーバードライブ処理を行うことができる。

10

【0043】

なお、上述した効果を得るためには、要するにオーバードライブ演算回路16において比較される画像データ $SD1_n$ と1フレーム前の画像データ $SD2_{n-1}$ に含まれる圧縮誤差が同一となるよう構成することが重要である。したがって、第1圧縮回路11及び第2圧縮回路12の2つの圧縮回路を備えるコントローラ・ドライバ1の構成は一例にすぎない。例えば、1つの圧縮回路における時分割処理によって、1つの画像データ D_n を異なる圧縮誤差で圧縮するよう構成してもよい。

【0044】

また、第1圧縮回路11及び第2圧縮回路12において適用される画像圧縮方法は組織的ディザ法に限られず、その他の非可逆圧縮方法を適用する場合であっても、上述したように第1圧縮回路11において現在の画像データに適用される圧縮処理を、第2圧縮回路12において前フレームの画像データに対して適用された圧縮処理に合わせることで、適切なオーバードライブ処理を行うことができる。例えば、特許文献4に開示された、ディザ処理によって圧縮されたデータを圧縮時のディザ処理に対する逆処理によって伸張することにより、誤差を最小限に抑える圧縮伸張処理を行うこととしてもよい。

20

【0045】

発明の実施の形態2 .

本実施の形態にかかるコントローラ・ドライバ2を備える液晶表示装置の構成を図8に示す。コントローラ・ドライバ2は、発明の実施の形態1に示したコントローラ・ドライバ1と比較して、第2圧縮回路12と画像メモリ23の間にD型フリップフロップ回路(D-FF)21を備え、画像メモリ23と第2伸張回路15との間にD-FF22を備えていることを特徴としている。なお、その他の構成はコントローラ・ドライバ1と同じであるため、同一の番号を付して詳細な説明を省略する。以下では、D-FF21及び22を備えたことによるコントローラ・ドライバ2の動作の特徴を説明する。

30

【0046】

図9は、第1圧縮回路11及び第2圧縮回路12からオーバードライブ演算回路16に至るまでの画像データの流れを示す図である。図9(a)と(b)は、連続する2画素の画像データに対する処理を示している。なお、図9(a)での入力画像データを $D_n(k)$ と表し、図9(b)での入力画像データを $D_n(k+1)$ と表す。ここで、 n はフレームに付与した番号、 k は画素に付与した番号である。

40

【0047】

図9(a)に示す第一状態では、まず、第1圧縮回路11及び第2圧縮回路12に画像データ $D_n(k)$ が入力される。第1圧縮回路11は画像データ $D_n(k)$ を前述した組織的ディザ法等によって圧縮し、圧縮画像データ $CD1_n(k)$ を第1伸張回路14に出力する。一方、第2圧縮回路12は圧縮画像データ $CD2_n(k)$ をD-FF21に出力し、画像メモリ23には書き込みを行わない。第2伸張回路15は、画像メモリ23から1フレーム前の圧縮画像データ $CD2_{n-1}(k)$ を取得し、伸張後の画像データ $SD2_{n-1}(k)$ をオーバードライブ演算回路16に出力する。なおこのとき、D-FF22には、 $CD2_{n-1}(k)$ に連続する $k+1$ 番目の画素の圧縮画像データ $CD2_{n-1}(k+1)$ を画像メモリ23から読み出して保持する。このように、図9(a)に示す処理

50

では、画像メモリ23からの読み込みだけを行い、画像メモリ23に対する書き込みは行われぬ。

【0048】

図9(b)に示す第2状態では、画像データ $D_n(k+1)$ が入力される。第1圧縮回路11は画像データ $D_n(k+1)$ を圧縮し、圧縮画像データ $CD1_n(k)$ を第1伸張回路14に出力する。第2圧縮回路12は圧縮画像データ $CD2_n(k+1)$ を画像メモリ23に書き込み、これとともにD-FF21に保持されている $CD2_n(k)$ も画像メモリ23に書き込まれる。一方、第2伸張回路15は、D-FF22に保持されている $CD2_{n-1}(k+1)$ を読み込み、画像メモリ23からの画像データの読み込みは行わぬ。このように、図9(b)に示す処理では、画像メモリ23に対する書き込みだけを行い、画像メモリ23からの読み込みは行われぬ。

10

【0049】

図10は、コントローラ・ドライバ2における画像データの入出力タイミングを示す図である。図10(b)及び(c)に示すように、第一状態と第二状態とで画像メモリ23の読み出し及び書き込みを交互に行う。ここで、図10に示すメモリバス(1)は、第一状態では画像メモリ23から第2伸張回路15に入力されるデータを示し、第二状態ではD-FF21から画像メモリ23に入力されるデータを示している。またメモリバス(2)は、第一状態では画像メモリ23からD-FF22に入力されるデータを示し、第二状態では第2圧縮回路12から画像メモリ23に入力されるデータを示している。

【0050】

20

上述したように、コントローラ・ドライバ2は、2画素を単位に画像メモリ23への書き込み又は読み出しを行うことを特徴とする。発明の実施の形態1に示したコントローラ・ドライバ1では、1画素の画像データを出力する間(画像表示クロックと呼ぶ)に、コントローラ・ドライバ1が備える画像メモリ13への $CD2_n$ の書き込みと $CD2_{n-1}$ の読み出しを実行する必要がある。このため、画像表示クロックを倍化した動作クロックによって画像メモリ13へのアクセスを行うか、画像メモリ13を2ポートメモリとする必要がある。これに対して、本実施の形態にかかるコントローラ・ドライバ2は、1画素の画像データを出力する間は、画像メモリ23への書き込みと読み出しのいずれか一方しか行わないため、画像表示クロックを倍化した動作クロックを必要とせず、画像メモリ23は1ポートメモリによって構成することができる。

30

【0051】

なお、本実施の形態では、D-FF21及び22を備えることとしたが、要するに、1画素の画像データを出力する間、一時的に圧縮画像データを保持することができる回路であればよい。したがって、D-FF21及び22に代えてラッチ回路等の一時データ保持回路を用いることとしてもよい。

【0052】

また、本実施の形態にかかるコントローラ・ドライバ2は、発明の実施の形態1にかかるコントローラ・ドライバ1と同様に、迂回経路R2を設け、命令制御回路10が出力する動画・静止画切り替え信号S1に応じて第2伸張回路15の出力先を選択するよう構成することにより、静止画を表示する際にオーバードライブ演算回路16を迂回して画像表示を行うことができる。このような構成により、オーバードライブ演算回路16を動作させることなく静止画表示を行うことができるため、静止画表示を行う際の消費電力を低減することができる。さらに、静止画表示の際にオーバードライブ演算回路16から誤った補正画像データが出力されることがないため、正しい静止画表示を行うことができる。

40

【0053】

発明の実施の形態3 .

本実施の形態にかかるコントローラ・ドライバ3を備える液晶表示装置の構成を図11に示す。コントローラ・ドライバ3は、発明の実施の形態1に示したコントローラ・ドライバ1と比較して、画像メモリ53からデータ線駆動回路59が備えるシフトレジスタ部591に対して1ライン分の圧縮画像データを一括転送した後に、圧縮画像データをシフ

50

トレジスタ部 591 から第 2 伸張回路 15 に入力して伸張処理を行うことを特徴としている。以下では、このシフトレジスタ部 591 を介した伸張処理について説明する。

【0054】

まず始めに、データ線駆動回路 59 が備えるシフトレジスタ部 591 に対して、画像メモリ 53 から 1 ライン分の圧縮画像データが一括して転送される。次に、シフトレジスタ部 591 が保持する圧縮データが第 2 伸張回路 15 に転送されて、伸張処理が行われる。

【0055】

シフトレジスタ部 591 と第 2 伸張回路 15 の間でのデータ転送動作を、図 12 を用いて説明する。なお、図では一例として、圧縮画像データが 12 ビットであり、伸張後の画像データが 18 ビットである場合を示している。まず図 12 (a) に示すように、画像メモリ 53 からシフトレジスタ部 591 に 1 ライン分の圧縮画像データが一括して転送される。ここで、画像メモリ 53 は、少なくとも 1 フレーム分の圧縮画像データを保存可能なメモリである。

10

【0056】

次に、図 12 (b) に示すように、シフト動作によってフリップフロップ (FF) 回路 591 A が保持している圧縮画像データから順に第 2 伸張回路 15 に転送される。同時に、FF 回路 591 B 及び 591 C は、保持する画像データを図の左方向に順次シフトする。さらに、オーバードライブ演算回路 15 から出力される 18 ビットの補正画像データ、又は第 2 伸張回路 15 から出力される伸張後の 18 ビット画像データが FF 回路 591 C に保持される。このシフト動作を 1 ライン分の画像データについて繰り返すことにより、シフトレジスタ部 591 が表示用の画像データによって書き換えられることになる。

20

【0057】

最後に図 12 (c) に示すように、画像データを表示ラッチ部 592 に転送して、液晶パネル 4 を駆動する。また、この表示ラッチ部 592 に転送するラッチ動作に合わせて、画像メモリ 53 からシフトレジスタ部 591 に次の 1 ライン分の圧縮画像データが一括して転送され、上記の処理が繰り返し実行される。

【0058】

このように、コントローラ・ドライバ 3 では、シフトレジスタ部 591 に 1 ライン分の圧縮画像データを一括して転送した後に伸張処理を行うため、画像メモリ 53 に対するメモリアクセスを 1 ラインの画像データに対して 1 回に抑えることができる。これにより、1 画素毎にメモリアクセスを行う発明の実施の形態 1 に示したコントローラ・ドライバ 1 に比べてメモリアクセス回数を減少できるため、メモリアクセスに要する消費電力を低減することができる。

30

【0059】

なお、本実施の形態にかかるコントローラ・ドライバ 3 は、発明の実施の形態 1 にかかるコントローラ・ドライバ 1 と同様に、迂回経路 R2 を設け、命令制御回路 10 が出力する動画・静止画切り替え信号 S1 に応じて第 2 伸張回路 15 の出力先を選択するよう構成することにより、静止画を表示する際にオーバードライブ演算回路 16 を迂回して画像表示を行うことができる。このような構成により、オーバードライブ演算回路 16 を動作させることなく静止画表示を行うことができるため、静止画表示を行う際の消費電力を低減することができる。さらに、静止画表示の際にオーバードライブ演算回路 16 から誤った補正画像データが出力されることがないため、正しい静止画表示を行うことができる。

40

【0060】

発明の実施の形態 4 .

本実施の形態にかかるコントローラ・ドライバ 4 を備える液晶表示装置の構成を図 13 に示す。コントローラ・ドライバ 4 ではまず、画像メモリ 53 から第 2 伸張回路 75 に 1 ライン分の圧縮画像データが一括して転送される。第 2 伸張回路 75 は、1 ライン分の圧縮画像データの伸張処理を並行して実施可能な伸張回路である。第 2 伸張回路 75 は、例えば、従来の第 2 伸張回路 15 を 1 ラインの画素分だけ並列に配置して構成すればよい。第 2 伸張回路 75 で伸張された画像データ SD_{n-1} は、データ線駆動回路 79 が備え

50

るシフトレジスタ部 791 に転送される。

【0061】

オーバードライブ処理を行う場合は、シフトレジスタ部 791 のシフト動作によって伸張画像データ $SD2_n - 1$ をオーバードライブ演算回路 16 に順次出力し、オーバードライブ演算回路 16 において伸張後の現在の画像データ $SD1_n$ との比較を行う。オーバードライブ演算回路 16 が出力する補正画像データ Dd_n は、シフトレジスタ部 791 に保持される。つまり、シフトレジスタ部 791 から 1 フレーム前の画像データ $SD2_n - 1$ をオーバードライブ演算回路 16 に出力する度に、オーバードライブ演算回路 16 から補正画像データ Dd_n がシフトレジスタ部 791 に入力されることになる。これを 1 ライン分繰り返すことにより、シフトレジスタ部 791 が表示用の画像データによって書き換えられることになる。このように 1 ライン分の表示用の画像データが得られると、画像データを表示ラッチ部 592 に転送して、液晶パネル 4 を駆動する。

10

【0062】

一方、静止画表示を行う場合など、オーバードライブ処理を行わない場合は、第 2 伸張回路 75 からシフトレジスタ部 791 に伸張後の画像データ $SD2_n - 1$ を転送し、この画像データ $SD2_n - 1$ をシフトレジスタ部 791 から表示ラッチ部 592 に転送して、液晶パネル 4 を駆動する。なお、動画と静止画でのシフトレジスタ部 791 の出力先の切り替えは、命令制御回路 10 から出力される動画・静止画切り替え信号 $S1$ をデータ線駆動回路 79 に入力し、静止画の場合にはシフトレジスタ部 791 をオーバードライブ演算回路 16 に接続しないよう構成すればよい。

20

【0063】

このように構成することにより、発明の実施の形態 3 に示したコントローラ・ドライバ 3 と同様に、メモリアクセス回数を抑えることにより消費電力を低減でき、さらに、静止画表示を行う場合には、シフトレジスタ部 791 のシフト動作も必要ないことから、コントローラ・ドライバ 3 に比べて静止画表示を行う際の消費電力をさらに低減することができる。さらに、オーバードライブ演算回路 16 を動作させることなく静止画表示を行うことができるため、静止画表示を行う際の消費電力を低減することができる。また、静止画表示の際にオーバードライブ演算回路 16 から誤った補正画像データが出力されないため、正しい静止画表示を行うことができる。

30

【0064】

発明の実施の形態 5 .

本実施の形態にかかるコントローラ・ドライバ 41 を備える液晶表示装置の構成を図 14 に示す。コントローラ・ドライバ 41 は、入力画像データ D_n に対する圧縮伸張処理を行わない場合の構成を示したものである。出力選択回路 42 は、動画・静止画切り替え信号 $S1$ に応じて、画像メモリ 83 から受信した画像データ $D_n - 1$ をオーバードライブ演算回路 16 に出力するか、オーバードライブ演算回路 16 をバイパスしてデータ線駆動回路 19 に直接出力するかを選択するセレクタであり、動画を表示する際にはオーバードライブ演算回路 16 に接続される経路 R1 を選択し、静止画を表示する際にはオーバードライブ演算回路を迂回してデータ線駆動回路 19 に接続される迂回経路 R2 を選択するものである。

40

【0065】

このように圧縮回路及び伸張回路を持たない単純化した構成によっても、静止画を表示する際に、オーバードライブ演算回路 16 を経由せずに画像表示を行うことができる。

【0066】

なお、上述した発明の実施の形態 1 乃至 5 では、コントローラ・ドライバ 1 乃至 4 及び 41 にゲート線駆動回路 6 を含まないものとして説明したが、このような構成は一例である。コントローラ・ドライバ 1 乃至 4 及び 41 にゲート線駆動回路 6 を含んで構成される場合もあり、さらに、電源回路等を含んで構成されることもあるが、このように構成されたコントローラ・ドライバであっても、本発明の作用、効果を達成可能である。

【図面の簡単な説明】

50

【 0 0 6 7 】

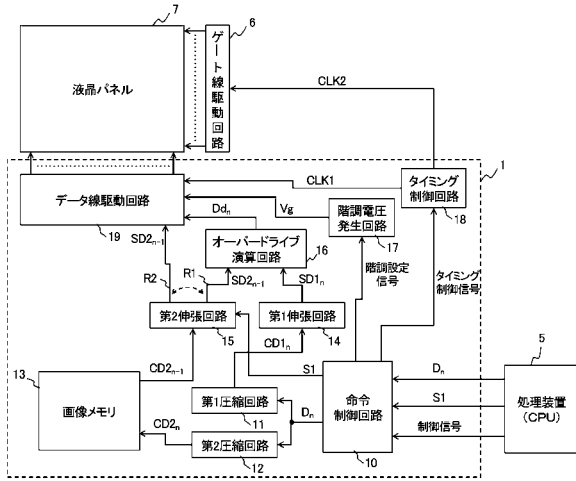
- 【図 1】 発明の実施の形態 1 にかかるコントローラ・ドライバ 1 の構成図である。
 【図 2】 オーバードライブ演算回路 1 6 の構成図である。
 【図 3】 オーバードライブ演算回路 1 6 の動作を説明する図である。
 【図 4】 画像圧縮方法の一例を説明する図である。
 【図 5】 画像圧縮方法の一例を説明する図である。
 【図 6】 本発明の課題を説明する図である。
 【図 7】 発明の実施の形態 1 における圧縮誤差の関係を説明する図である。
 【図 8】 発明の実施の形態 2 にかかるコントローラ・ドライバ 2 の構成図である。
 【図 9】 コントローラ・ドライバ 2 における画像データの流れを示す図である。 10
 【図 1 0】 コントローラ・ドライバ 2 のタイミングチャートである。
 【図 1 1】 発明の実施の形態 3 にかかるコントローラ・ドライバ 3 の構成図である。
 【図 1 2】 コントローラ・ドライバ 3 の動作を説明する図である。
 【図 1 3】 発明の実施の形態 4 にかかるコントローラ・ドライバ 4 の構成図である。
 【図 1 4】 発明の実施の形態 5 にかかるコントローラ・ドライバ 4 1 の構成図である。
 【図 1 5】 従来コントローラ・ドライバ 8 の構成図である。
 【図 1 6】 解決課題を説明するためのコントローラ・ドライバの構成図である。

【符号の説明】

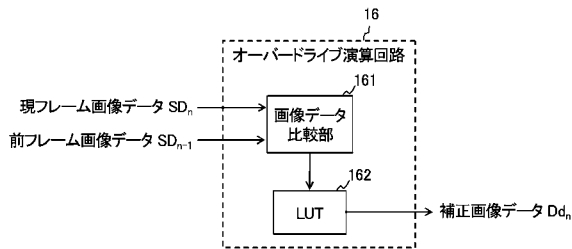
【 0 0 6 8 】

- 1、 2、 3、 4、 4 1 コントローラ・ドライバ 20
 1 0 命令制御回路
 1 1 第 1 圧縮回路
 1 2 第 2 圧縮回路
 1 3、 2 3、 5 3 画像メモリ
 1 4 第 1 伸張回路
 1 5 第 2 伸張回路
 1 6 オーバードライブ演算回路
 1 9、 5 9、 7 9 データ線駆動回路
 5 9 1、 7 9 1 シフトレジスタ部
 R 2 迂回経路 30

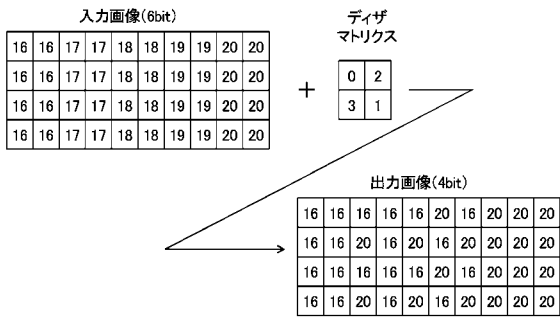
【図1】



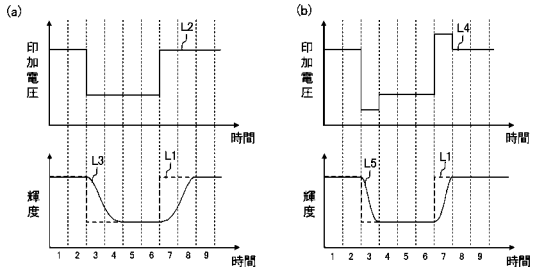
【図2】



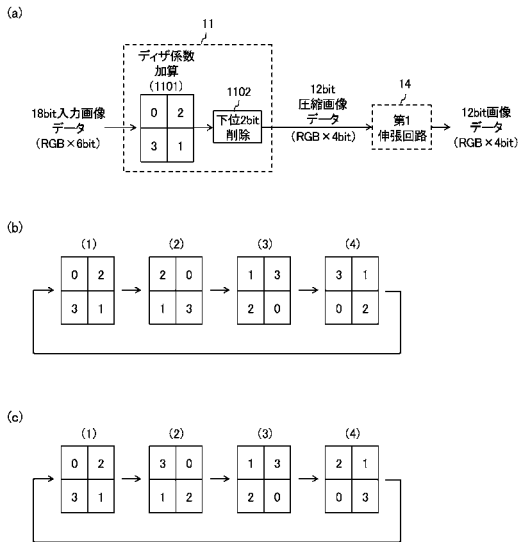
【図5】



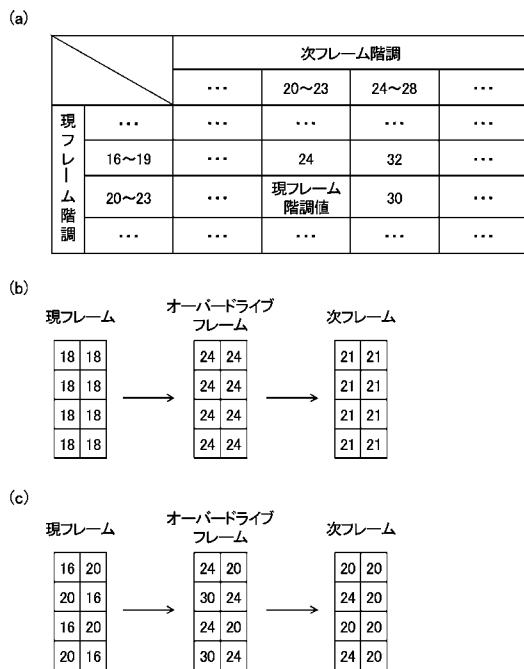
【図3】



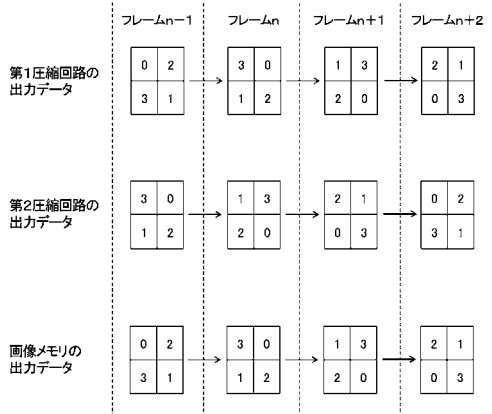
【図4】



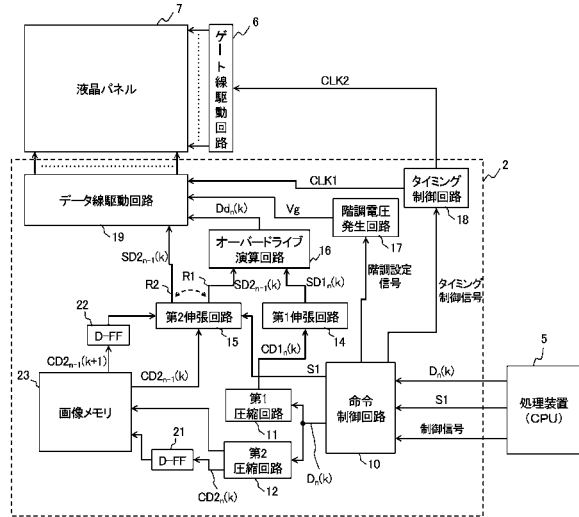
【図6】



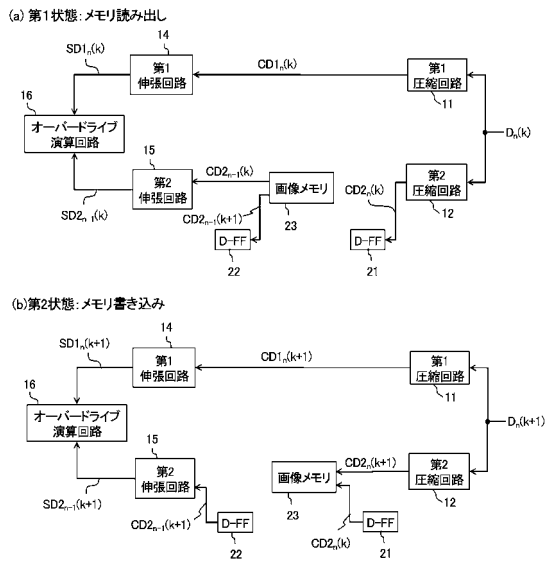
【図7】



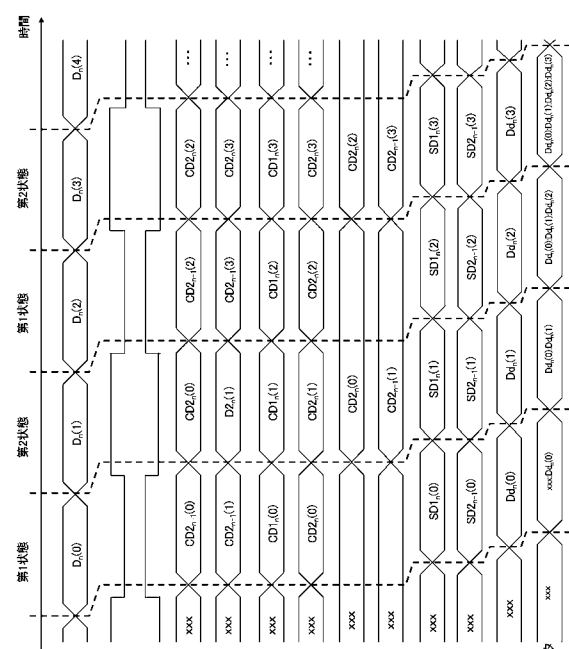
【図8】



【図9】

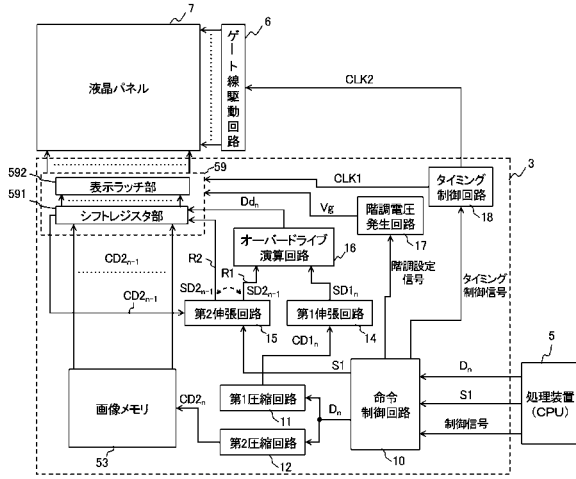


【図10】

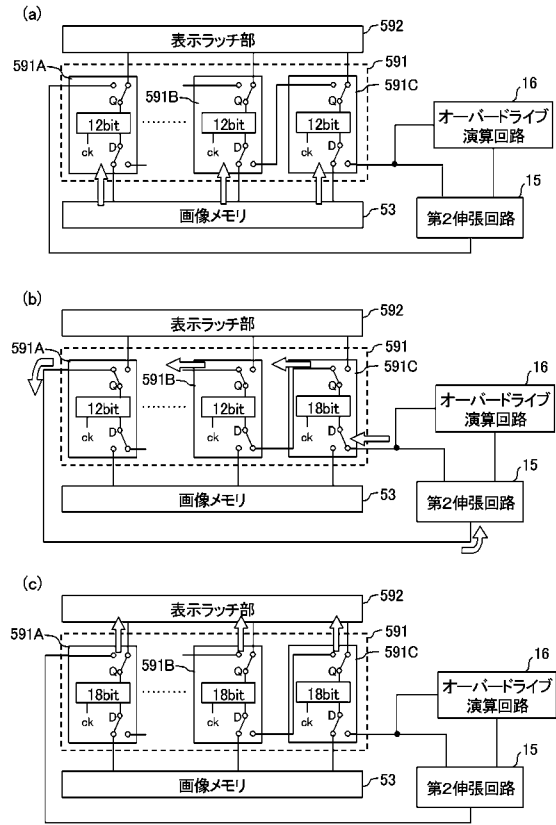


- (a) 入力画像データ (Input image data)
- (b) 画像メモリ23書き込み (High) (High) (Image memory 23 write (High))
- (c) 画像メモリ23読み出し (High) (High) (Image memory 23 read (High))
- (d) メモリバス(1) (Memory bus (1))
- (e) メモリバス(2) (Memory bus (2))
- (f) 第1圧縮回路11出力 (Output of 1st compression circuit 11)
- (g) 第2圧縮回路12出力 (Output of 2nd compression circuit 12)
- (h) D-FF21保持データ (Data held by D-FF 21)
- (i) D-FF22保持データ (Data held by D-FF 22)
- (j) 第1伸張回路14出力 (Output of 1st expansion circuit 14)
- (k) 第2伸張回路15出力 (Output of 2nd expansion circuit 15)
- (l) オーバードライブ回路6出力 (Output of overdrive circuit 6)
- (m) データ線駆動回路9保持データ (Data held by data line driver circuit 9)

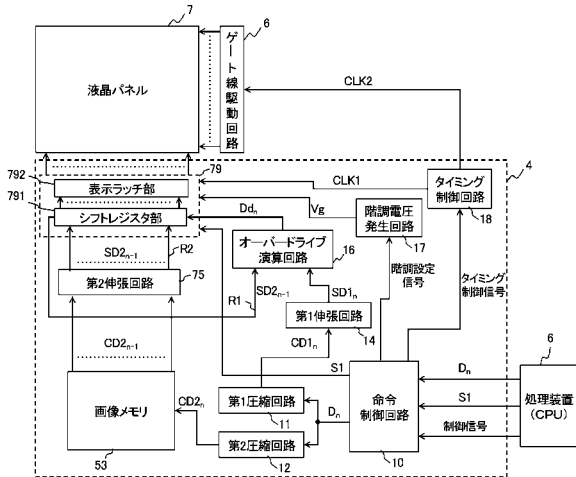
【図11】



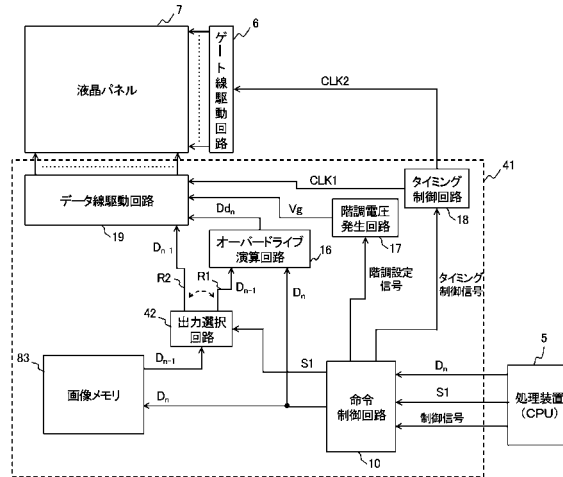
【図12】



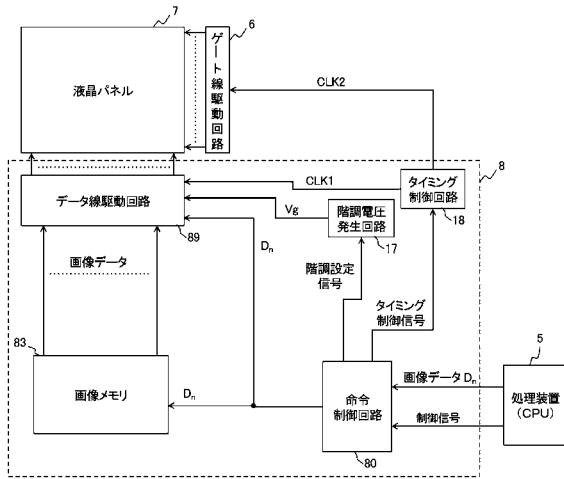
【図13】



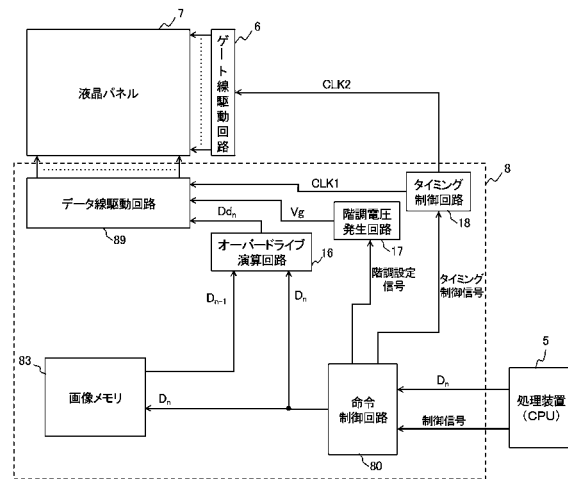
【図14】



【図15】



【図16】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 2 3 H
G 0 9 G	3/20	6 2 3 R
G 0 9 G	3/20	6 3 1 B
G 0 9 G	3/20	6 3 1 V
G 0 9 G	3/20	6 3 2 B
G 0 9 G	3/20	6 4 1 P
G 0 9 G	3/20	6 6 0 U
G 0 9 G	3/20	6 6 0 V

(56)参考文献 特開2002-82657(JP,A)
特開平6-29856(JP,A)
特開2000-22559(JP,A)
特開2004-157526(JP,A)
特開2002-202763(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G	3 / 0 0	-	3 / 3 8
G 0 2 F	1 / 1 3 3		

专利名称(译)	控制器/驱动器和使用它的液晶显示器件		
公开(公告)号	JP5086524B2	公开(公告)日	2012-11-28
申请号	JP2005006555	申请日	2005-01-13
[标]申请(专利权)人(译)	NEC电子股份有限公司		
申请(专利权)人(译)	NEC电子公司		
当前申请(专利权)人(译)	瑞萨电子公司		
[标]发明人	降旗弘史 能势崇		
发明人	降旗 弘史 能势 崇		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3648 G09G3/2025 G09G2320/0252 G09G2320/0261 G09G2320/0285 G09G2320/0613 G09G2330/021 G09G2340/02 G09G2340/16		
FI分类号	G09G3/36 G02F1/133.570 G09G3/20.611.A G09G3/20.612.U G09G3/20.621.F G09G3/20.623.H G09G3/20.623.R G09G3/20.631.B G09G3/20.631.V G09G3/20.632.B G09G3/20.641.P G09G3/20.660. U G09G3/20.660.V		
F-TERM分类号	2H093/NA16 2H093/NA53 2H093/NA54 2H093/NA55 2H093/NC10 2H093/NC12 2H093/NC28 2H093 /NC49 2H093/NC65 2H093/ND06 2H093/ND32 2H093/ND39 2H093/ND58 2H193/ZD23 2H193/ZD24 2H193/ZD25 2H193/ZF22 2H193/ZF36 2H193/ZH40 5C006/AA01 5C006/AA02 5C006/AA12 5C006 /AA16 5C006/AF03 5C006/AF04 5C006/AF06 5C006/AF13 5C006/AF19 5C006/AF26 5C006/AF42 5C006/AF44 5C006/AF45 5C006/AF46 5C006/AF50 5C006/AF51 5C006/AF52 5C006/AF53 5C006 /AF61 5C006/AF69 5C006/AF71 5C006/AF83 5C006/BC12 5C006/BC16 5C006/BF02 5C006/BF03 5C006/BF04 5C006/BF05 5C006/BF07 5C006/BF14 5C006/BF24 5C006/BF43 5C006/FA13 5C006 /FA47 5C006/FA56 5C080/AA10 5C080/BB05 5C080/DD04 5C080/DD08 5C080/DD26 5C080/EE17 5C080/EE19 5C080/EE29 5C080/JJ02 5C080/JJ04		
审查员(译)	武田 悟		
其他公开文献	JP2006195170A		
外部链接	Espacenet		

摘要(译)

(经修改) 要解决的问题: 通过执行过驱动处理的控制器/驱动器显示静止图像时降低功耗。 控制器驱动器1包括: 图像数据SD 名词和图像数据SD 名词比一帧图像数据SD前述 N-1 校正后的图像数据Dd 名词用于生成数据线驱动电路19, 用于生成液晶驱动电压过驱动运算电路16中, 过驱动运算电路16旁路到图像数据SD和 N-1 可填充绕行路径向数据线驱动电路19 R2, 图像数据SD N-1 的连接路径R1和与所述过驱动运算电路16的迂回路径第二解压缩电路15个输出至任何的R2, 以及用于输出视频和静止图像的切换信号S1, 用于指定视频显示或静止图像的切换的命令控制电路10显示在第二解压缩电路15上。在信号S1的基础上, 第二扩展电路15 在显示运动图像时选择路径R1, 并在显示静止图像时选择旁路路径R2。 点域1

		次フレーム階調			
		...	20~23	24~28	...
現 フ レ ー ム 階 調
	16~19	...	24	32	...
	20~23	...	現フレーム 階調値	30	...
