

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4329828号
(P4329828)

(45) 発行日 平成21年9月9日(2009.9.9)

(24) 登録日 平成21年6月26日(2009.6.26)

(51) Int.Cl. F I
GO2F 1/1343 (2006.01) GO2F 1/1343
GO2F 1/1368 (2006.01) GO2F 1/1368

請求項の数 8 (全 15 頁)

(21) 出願番号	特願2007-45969 (P2007-45969)	(73) 特許権者	304053854
(22) 出願日	平成19年2月26日 (2007.2.26)		エプソンイメージングデバイス株式会社
(65) 公開番号	特開2008-209635 (P2008-209635A)		長野県安曇野市豊科田沢6925
(43) 公開日	平成20年9月11日 (2008.9.11)	(74) 代理人	100095728
審査請求日	平成20年3月17日 (2008.3.17)		弁理士 上柳 雅誉
		(74) 代理人	100107261
			弁理士 須澤 修
		(74) 代理人	100127661
			弁理士 宮坂 一彦
		(72) 発明者	青田 雅明
			長野県安曇野市豊科田沢6925 エプソ
			ンイメージングデバイス株式会社内
		(72) 発明者	瀬川 泰生
			長野県安曇野市豊科田沢6925 エプソ
			ンイメージングデバイス株式会社内
			最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

絶縁層を介して形成された上部電極と下部電極を有し、前記上部電極に電界を通す電界開口部を形成し、前記上部電極と前記下部電極との間に電圧を印加して液晶分子を駆動する液晶表示装置であって、

前記下部電極の下部に層間絶縁膜を介して上部電極用配線が形成され、

前記下部電極に前記上部電極と前記上部電極用配線を接続するための下部電極開口部が設けられ、

前記下部電極開口部付近における前記電界開口部の長手方向の片側端部が、前記下部電極開口部と平面配置的に重なって配置されていることを特徴とする液晶表示装置。

【請求項 2】

請求項 1 に記載の液晶表示装置において、

前記下部電極開口部は、前記上部電極の外周端部より内側に設けられることを特徴とする液晶表示装置。

【請求項 3】

請求項 1 または 2 に記載の液晶表示装置において、

前記電界開口部は前記下部電極開口部で分断され、分断されたそれぞれの前記電界開口部の長手方向の片側端部が前記下部電極開口部と平面配置的に重なって配置されていることを特徴とする液晶表示装置。

【請求項 4】

10

20

請求項 1 ないし 3 のいずれか 1 項に記載の液晶表示装置において、
前記上部電極は、スイッチング素子を介してデータ線に接続される画素電極であり、
前記下部電極開口部の前記絶縁層には、前記スイッチング素子のドレイン配線と前記画素電極を接続するためのコンタクトホールが形成されていることを特徴とする液晶表示装置。

【請求項 5】

請求項 4 に記載の液晶表示装置において、
前記電極開口部の長手方向の片側端部が前記コンタクトホールと平面配置的に重なっていないことを特徴とする液晶表示装置。

【請求項 6】

請求項 1 ないし 3 のいずれか 1 項に記載の液晶表示装置において、
前記上部電極は、共通電極配線に接続される共通電極であり、
前記下部電極開口部の前記絶縁層には、前記共通電極配線の共通電極接続部と前記共通電極を接続するためのコンタクトホールが形成されていることを特徴とする液晶表示装置。

【請求項 7】

請求項 1 または 2 に記載の液晶表示装置において、
前記電界開口部は長手方向の両端部が閉じたスリット形状であることを特徴とする液晶表示装置。

【請求項 8】

請求項 1 または 2 に記載の液晶表示装置において、
前記電界開口部は長手方向の片側端部が開放された櫛歯形状であることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に係り、特に、絶縁層を介して形成された上部電極と下部電極を有し、前記上部電極に電界を通す電界開口部を形成し、前記下部電極との間に電圧を印加して液晶分子を駆動する液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置の表示方式としては従来 TN (Twisted Nematic) 方式が広く用いられてきているが、この方式は表示原理上、視野角に制限がある。これを解決する方法として、液晶分子を駆動するための一対の電極として同一基板上に画素電極と共通電極とを形成し、この画素電極と共通電極との間に電圧を印加し、基板にほぼ平行な電界を発生させ、液晶分子を基板面に平行な面内で駆動する横電界方式が知られている。

【0003】

横電界方式には、IPS (In Plane Switching) 方式と、FFS (Fringe Field Switch) 方式が知られている。IPS 方式では、櫛歯状の画素電極と櫛歯状の共通電極とを組み合わせ配置される。櫛歯状とは、電界を通すための開口部として、開口部の長手方向の一方側端部が閉じており、他方側端部で開いているものであり、開口部を複数設ける場合に、各開口部のそれぞれの一方側端部は相互に接続されるので、1 つの櫛歯状となる。

【0004】

一方、FFS 方式では、絶縁層を介して形成された上部電極と下部電極について、いずれか一方を共通電極に割り当て、他方を画素電極に割り当て、上部電極を開口部電極として、例えばスリット形状等の開口部が形成される。ここでスリット形状とは、電界を通すための開口部として、開口部の長手方向の両端部がそれぞれ閉じていて細長い溝状開口部となっているものである。溝状開口部を複数設ける場合は、相互に分離して配置される。

【0005】

このような開口部は、電極層薄膜をエッチングすることで形成されるが、例えば、開口部を細長い溝形状とするときは、その長手方向の端部であるエッジ部分は、丸みを帯びてラウンド形状あるいは円弧状の形状となることが多い。例えばFFS方式の場合、下部電極から、この開口部を通して開口部電極である上部電極に向かう電界は、この開口部のパターンに沿って流れるので、エッジ部分では円弧状のパターンに沿って横方向電界が形成されることになる。したがって、例えば、ラビング処理等によって液晶分子の初期配向を開口部の長辺にほぼ平行とし、横方向電界をかけて液晶分子を駆動すると、開口部の長辺の直線部分では、初期配向の状態から長辺に垂直な方向に回転するが、開口部のエッジ部分では、初期配向の状態から円弧状形状に垂直な方向に回転することになる。

【0006】

10

エッジ部分の円弧状形状に沿って液晶分子が初期配置の状態から回転するとき、液晶分子の回転方向が逆転することが生じ、場所によって液晶分子の回転方向が異なることが生じる。この回転方向が場所によって異なる現象はディスクリネーションと呼ばれる。回転方向が異なる境界部分においては、液晶分子が所望でない方向に回転し、あるいは回転できないために、透過率が低下し、目視で境界線が認識されることがあり、これらは、転傾線、あるいは転傾欠陥といわれるが、単にこれをディスクリネーションということもある。

【0007】

例えば、特許文献1には、FFS液晶表示装置において、上部基板のブラックマトリクスと下部基板の画素電極のエッジ部とが所定領域オーバーラップされこれらの両基板間に液晶が介在する構成の場合、ブラックマトリクスと画素電極との間の電気場干渉によって、画素電極のエッジ部の端部から中心部に行くにつれて液晶分子の捻れ角度がほぼ90度程度になって垂直方向に配置されるが、エッジ部が露光工程上の限界により曲線形状を有するので、ホワイト諧調のとき、ラビングの跡、すなわちディスクリネーション（転傾線）が発生することを指摘している。

20

【0008】

なお、ディスクリネーションについては、本発明に係る実施の形態と比較して、後にさらに詳述する。

【0009】

【特許文献1】特開2005-107535号公報

30

【発明の開示】

【発明が解決しようとする課題】

【0010】

このように、ディスクリネーションが発生すると、その部分で透過率が低下する。一般的には、ディスクリネーションが発生すると、画質が低下したと評価されることがある。上記のように、ディスクリネーションは、上部電極の開口部の長手方向端部が、エッチング等の工程能力のために円弧状形状となり、開口部を通る下部電極と上部電極との間の電界がこの円弧状形状のパターンに沿って形成されることに起因する。したがって、ディスクリネーションの発生を抑制するには、上部電極における開口部の形状、配置等を下部電極との関係で検討することが必要である。

40

【0011】

また、上部電極へ所定の電位を供給する配線は、上部電極よりも下層側に配置されているので、その配線と上部電極を接続するために、下部電極、絶縁層等を除去することが必要となる。そこで、電位供給のための配線と上部電極とを接続するためのコンタクトホールが設けられるが、コンタクトホールの近辺は段差構造となるため、上部電極の開口部を配置するときに、その段差の影響を考慮することが必要である。

【0012】

このように、上部電極における開口部の配置については、ディスクリネーション、コンタクトホール近辺の段差等の制約条件があるが、開口部の配置は、液晶表示装置の表示品質に影響を及ぼす。

50

【 0 0 1 3 】

本発明の目的は、絶縁層を介して形成された上部電極と下部電極を有し、前記上部電極に電界を通す電界開口部を形成し、前記下部電極との間に電圧を印加して液晶分子を駆動する構成において、表示品質を向上できる液晶表示装置を提供することである。

【課題を解決するための手段】

【 0 0 1 4 】

本発明に係る液晶表示装置は、絶縁層を介して形成された上部電極と下部電極を有し、前記上部電極に電界を通す電界開口部を形成し、前記下部電極との間に電圧を印加して液晶分子を駆動する液晶表示装置であって、前記下部電極の下部に層間絶縁膜を介して上部電極用配線が形成され、前記下部電極に前記上部電極と前記上部電極用配線を接続するための下部電極開口部が設けられ、前記下部電極開口部付近における前記電界開口部の長手方向の片側端部が、前記下部電極開口部と平面配置的に重なって配置されていることを特徴とする。

10

【 0 0 1 5 】

上記構成により、電界開口部は、下部電極開口部と平面的に重なって配置されるので、電界開口部を広く配置することができ、表示品質を改善できる。また、電界開口部の片側端部の下部には下部電極が除去されているので、片側端部の形状が円弧形状となっても、上部電極と下部電極の間の電界は、この円弧形状部分にかからないので、ディスクリネーションの発生を抑制でき、表示品質を改善できる。

20

【 0 0 1 6 】

また、本発明に係る液晶表示装置において、前記下部電極開口部は、前記上部電極の外周端部より内側に設けられることが好ましい。下部電極開口部の付近は、段差構造となっているので、上部電極が段差のところで薄くなる。特に、下部電極が除去されている下部電極開口部が上部電極の外周端部に設けられると、外周端部において段差の切り口境界がそのまま現れ、その段差の切り口境界から段差に沿って例えばエッチング液等が浸み込み、これによって上部電極が段差に沿って断線する恐れがある。上部構成によれば、下部電極開口部を上部電極の外周端部よりも内側に配置するので、下部電極開口部の段差による断線等の影響を抑制することができる。また、本発明に係る液晶表示装置において、前記電界開口部は前記下部電極開口部で分断され、分断されたそれぞれの前記電界開口部の長手方向の片側端部が前記下部電極開口部と平面配置的に重なって配置されていることが好ましい。上記構成によれば、電界開口部が分断された場合にもディスクリネーションの発生を抑制することができる。また、本発明に係る液晶表示装置において、前記上部電極はスイッチング素子を介してデータ線に接続される画素電極であり、前記下部電極開口部の前記絶縁層には、前記スイッチング素子のドレイン配線と前記画素電極を接続するためのコンタクトホールが形成されていることが好ましい。上部構成によれば、上部電極が画素電極である場合にもディスクリネーションの発生を抑制することができる。また、本発明に係る液晶表示装置において、前記電極開口部の長手方向の片側端部が前記コンタクトホールと平面配置的に重なっていないことが好ましい。上記構成によれば、コンタクトホールの段差構造を考慮し、ディスクリネーションの発生を抑制することができる。また、本発明に係る液晶表示装置において、前記上部電極は、共通電極配線に接続される共通電極であり、前記下部電極開口部の前記絶縁層には、前記共通電極配線の共通電極接続部と前記共通電極を接続するためのコンタクトホールが形成されていることを好ましい。上部構成によれば、上部電極が共通電極である場合にもディスクリネーションの発生を抑制することができる。また、本発明に係る液晶表示装置において、前記電界開口部は長手方向の両端部が閉じたスリット形状であることが好ましい。上記構成によれば、前記電界開口部は長手方向の両端部が閉じたスリット形状である場合にも、ディスクリネーションの発生を抑制することができる。また、本発明に係る液晶表示装置において、前記電界開口部は長手方向の片側端部が開放された櫛歯形状であることが好ましい。上記構成によれば、前記電界開口部は長手方向の片側端部が開放された櫛歯形状である場合にも、ディスクリネーションの発生を抑制することができる。

30

40

50

【発明を実施するための最良の形態】**【0017】**

以下に、図面を用いて本発明に係る実施の形態につき、詳細に説明する。以下では、絶縁層を介して形成された上部電極と下部電極を有し、前記上部電極に電界を通す電界開口部を形成し、前記下部電極との間に電圧を印加して液晶分子を駆動する液晶表示装置として、素子側基板に絶縁層を介して上部電極と下部電極を設け、電界開口部を設ける上部電極を画素電極とし、下部電極を共通電極として説明する。これを逆の構成、すなわち、下部電極を画素電極とし、電界開口部を設ける上部電極を共通電極としてもよい。

【0018】

また、以下では、電界開口部の形状を、電界開口部の長手方向の両端部が閉じられたスリット型形状として説明するが、電界開口部の長手方向の片側端が開放された櫛歯型形状であってもよい。

【0019】

また、以下のFFS方式では、下部電極を各画素ごとに分けて配置しているが、これを各画素ごとに分けない構成としてもよい。

【0020】

本発明の実施の形態の説明に先立ち、横電界駆動方式におけるディスクリネーションが発生する機構について、液晶表示装置の構成を含めて、図1から図4を用いて説明する。

【0021】

図1は、FFS方式のカラー液晶表示装置において1サブ画素の部分の断面図である。図2は、図1の断面図に対応する平面図であり、1画素に対応して3サブ画素分が示されている。図3は、FFS方式において、液晶分子を駆動する電界Eの様子を示す図である。図4は、ディスクリネーションの発生する様子を説明する図である。

【0022】

図1は、上記のように、液晶表示装置10の断面図で、1サブ画素の部分が示されている。ここで、サブ画素とは、例えば、R、G、Bでカラー表示を行う場合、R、G、Bに対応する各表示部分のことであり、いまの例では、Rのサブ画素、Gのサブ画素、Bのサブ画素の3つを単位として、1画素となる。なお、サブ画素をサブピクセルと呼ぶ場合もあり、その場合には、上記の1画素は、1ピクセルと呼ばれることになる。図1に示されるように、液晶表示装置10は、素子側基板20、対向側基板60、素子側基板20と対向側基板60との間に挟持される液晶分子50を含んで構成されている。

【0023】

対向側基板60は、液晶表示装置10において、ユーザに面する側である。対向側基板60は、いくつかの膜が積層されて構成される。図1の例では、対向ユーザに面する側から素子側基板20の側に向かって、ガラス基板62、ブラックマトリクス64、カラーフィルタ66を含んで構成される。図1の断面図において、ブラックマトリクス64は、カラーフィルタ66の陰に隠れ、あるいはその下に配置されるので、破線で示してある。これらの材料、寸法、形成方法等は、一般的なアクティブマトリクス型液晶表示装置の製造方法として周知のものをを用いることができるので、詳細な説明を省略する。

【0024】

素子側基板20は、TFT基板あるいはTFT側基板とも呼ばれ、スイッチング素子80であるTFT素子が配置される側の基板で、対向側基板60に対する基板である。ここでは、液晶分子50を駆動する一対の電極が配置される基板でもある。素子側基板20の上には、周知の膜形成技術と、パターン形成技術によって、多層構造にパターン化された複数の膜が積層されている。

【0025】

図1の例では、ユーザに面していない側から液晶分子50の側に向かって、ガラス基板22、半導体層24、ゲート絶縁膜26、同一工程で形成されるゲート電極28と共通電極配線29、層間絶縁膜30、同一工程で形成されるソース・ドレイン配線32、33及

10

20

30

40

50

び共通電極接続部 34、絶縁膜 36、共通電極 38、FFS 絶縁膜 40、画素電極 42 が順次形成されている。これらの材料、寸法、形成方法等は、一般的なアクティブマトリクス型液晶表示装置の製造方法として周知のものを引用することができるので、詳細な説明を省略する。

【0026】

なお、図 1 には図示が省略されているが、画素電極 42 の上には配向膜が設けられる。対向側基板 60 の液晶分子 50 に向き合う面についても同様に配向膜が設けられる。

【0027】

図 2 は、図 1 の断面図に対応する平面図である。ここでは、3 つのサブ画素からなる 1 つの画素について示されている。なお、図 1 は、図 2 に示す A - A 線に沿った断面図に相当する。図 1 と同様の要素には同一の符号を付した。

10

【0028】

各サブ画素には、一部がゲート電極 28 となるゲートラインと、データライン 35 とが互いに直交するようにして配線され、その交差箇所にスイッチング素子 80 である TFT 素子が配置される。ゲートラインは、スイッチング素子 80 のところで、図 1 に示されるゲート電極 28 となり、データライン 35 は、図 1 に示されるソース・ドレイン配線 33 に接続される。このように、液晶表示装置 10 は、複数のゲートラインと複数のデータライン 35 との各交差箇所にスイッチング素子 80 である TFT 素子がそれぞれ配置されており、いわゆるアクティブマトリクス表示装置である。なお、ゲートラインは、走査ライン、走査線、走査信号線とも呼ばれ、データライン 35 は、信号ライン、信号線、ビデオ信号ライン、映像信号線等とも呼ばれる。

20

【0029】

スイッチング素子 80 である TFT 素子は、図 1 に示される半導体層 24 の上に形成されたゲート絶縁膜 26 と、その上に設けられるゲート電極 28、及びソース・ドレイン配線 32、33 に接続されるソース・ドレインとから構成されるトランジスタ素子である。なお、TFT とは、Thin Film Transistor の略語である。スイッチング素子 80 である TFT 素子のソース・ドレインは、いずれか一方、例えばドレインがデータライン 35 に接続され、他方、例えばソースが画素電極 42 に接続される。ドレインとソースとは互換性があるので、ソースがデータライン 35 に接続され、ドレインが画素電極 42 に接続されるものとしてもよい。スイッチング素子 80 である TFT 素子は、ゲートラインが選択されることでドレインとソース間が導通し、上記の例でドレインに接続されるデータライン 35 からのビデオ信号が画素電極 42 に供給される。

30

【0030】

ここで、画素電極 42 は、共通電極 38 と同じ外形の大きさとして示されている。すなわち、画素電極 42 も共通電極 38 も、1 サブ画素ごとに分離して形成され、データライン 35 を除くサブ画素全領域に配置される。なお、図 2 の例では、共通電極 38 は、各サブ画素ごとに分離されて形成される様子が示されているが、場合によっては、これを各サブ画素にまたがって形成するものとする。

【0031】

そして、画素電極 42 には、スリット 43 が形成される。スリット 43 は、図 1 で示されるように、FFS 絶縁膜 40 を介して形成された上部電極である画素電極 42 と下部電極である共通電極 38 との間に電圧を印加し、その電界によって液晶分子を駆動するための電界開口部である。図 2 において、スリット 43 は、画素電極 42 において複数設けられ、それぞれのスリット 43 は、開口部の長手方向を平行として、相互の間が分離されて配置される。スリット 43 は、その長手方向の両端部がそれぞれ閉じている細長い溝状開口部であるので、長手方向の端部のところがエッチング加工の際に丸みを帯びる。以後、この丸みを帯びた端部をエッジ部分と呼ぶことにする。ディスクリネーションは、このエッジ部分に発生する。

40

【0032】

図 3 は、画素電極 42 と共通電極 38 との間にかかる電界 E の様子を模式的に説明する

50

図である。ここでは、画素電極 4 2 に設けられるスリット 4 3 を通り、F F S 絶縁膜 4 0 を介して共通電極 3 8 に向かう電界 E が示されている。なお、電界の向きは、この逆、すなわち共通電極 3 8 からスリット 4 3 を通り画素電極 4 2 に向かう場合もある。

【 0 0 3 3 】

図 4 は、図 2 の B 部分の拡大図で、スリット 4 3 の端部であるエッジ部分において、いわゆるディスクリネーションが生じる様子を模式的に説明する図である。ここでスリット 4 3 は、紙面の左右方向に平行とし、ラビング方向 R - R は、紙面の左右方向に対し若干右上がりに傾いているものとして示されている。傾き角度は、例えば、3 度から 5 度の間の角度等のように数度とすることができる。すなわち、電界がかけられていない状態では、液晶分子 L は、スリット 4 3 に対し、若干右上がりに傾いていることになる。なお、このラビング方向は、説明のための一例であるので、これと異なる方向、あるいは傾き角度の大きさが異なってもよい。

10

【 0 0 3 4 】

スリット 4 3 は、画素電極 4 2 を構成する透明導電材料膜に、例えばエッチング技術によって開口されるものであるので、上記のように、そのエッジ部分は、いくらか丸みを帯びて、図 4 に示すように、半円状に近い円弧形状となる。

【 0 0 3 5 】

スリット 4 3 の縁の部分における液晶分子 L は、電界 E がかかっていないときは、初期配置状態であり、ラビング方向に揃っている。すなわちスリット 4 3 の縁から若干傾いているが、ほぼ平行の向きに揃っている。ここで電界 E がかかると、その電界 E の方向に、スリット 4 3 の縁にほぼ垂直方向になるまで回転する。この円弧形状の部分においても、電界はスリット 4 3 の縁に直交してかけられるので、電界の向きは、この円弧形状がスリット 4 3 の縁に沿って半回転することから、円弧形状に沿って 1 8 0 ° 変化することになる。例えば、図 4 において左上に示されるスリット 4 3 において電界がかけられると、そのスリット 4 3 の上側の長辺部分では、液晶分子 L は反時計方向に回転し、同様にスリット 4 3 の下側の長辺部分でも、液晶分子 L は反時計方向に回転する。ところが、半円の円弧形状の部分では、上側の 4 半円の円弧形状部分において液晶分子 L が反時計方向に回転するのに対し、下側の 4 半円の円弧形状においては、液晶分子 L が時計方向に回転してしまうことになる。

20

【 0 0 3 6 】

このように、電界をかけて液晶分子 L を所望の方向に回転させようとするとき、スリット 4 3 の右側のエッジ部分においては、右下の 4 半円の円弧形状部分において、所望と反対の方向に液晶分子 L が回転することが起こる。すなわち所望の方向に回転しないことが起こる。このように、横方向電界を印加したときに、エッジ部分では、場所によって液晶分子 L の回転方向が異なることが生じる。このように回転方向が場所によって異なる現象がディスクリネーションである。回転方向が異なる境界部分においては、液晶分子 L が所望でない方向に回転し、あるいは回転できないために、透過率が低下し、目視で境界線が認識されることがあり、これらが、転傾線、あるいは転傾欠陥といわれ、あるいは単にこれをディスクリネーションといわれることがある。図 4 では、ディスクリネーションが生じる領域を D で示してある。

30

40

【 0 0 3 7 】

図 4 において、領域 D はどのような領域かを見ると、スリット 4 3 の縁のエッジ部分である。詳しく述べれば、スリット 4 3 の法線方向が、液晶分子 L の初期配向方向、すなわちラビング方向 R - R と一致するところから、さらに時計方向回りに 9 0 ° の角度をなすところまでの範囲である。図 4 のこの範囲においては、電界がかけられると、液晶分子 L が時計方向に回転して、エッジ部分の縁に直交するようになるが、これ以外の領域においては、液晶分子 L は反時計方向に回転して、スリット 4 3 の縁に直交する。換言すれば、スリット 4 3 のエッジ部分のディスクリネーションが生じる領域 D は、スリット 4 3 のエッジ部分の法線方向がラビング方向 R - R と一致するところから、さらに時計方向回りに 9 0 ° の角度をなすところまでの範囲である。

50

【 0 0 3 8 】

換言すれば、図 4 のように、スリット 4 3 のように開口部の端部が円弧状になる場合においては、ディスクリネーションの発生する領域 D は、スリット 4 3 の長手方向端部の延びる方向がラビング方向 R - R となす傾斜角度が正方向、すなわち時計方向回りの角度であるときは、スリット 4 3 の長手方向の延びる方向を X 軸としその垂直方向を Y 軸とした円形の第 2 象限部分と第 4 象限部分である。また、傾斜角度が負方向、すなわち反時計方向回りの角度であるときは、この円形の第 1 象限部分と第 3 象限部分である。

【 0 0 3 9 】

なお、図 4 と異なり、共通電極が櫛歯状形状をなして、透明導電材料部分が円弧状になる場合にも、その円弧状のエッジ部分の法線方向がラビング方向 R - R と一致するところから、さらに時計方向回りに 90° の角度をなすところまでの範囲でディスクリネーションが生じる。したがって、この場合には、ディスクリネーションの発生する領域 D は、透明導電材料の長手方向端部の延びる方向がラビング方向 R - R となす傾斜角度が正方向、すなわち時計方向回りの角度であるときは、透明導電材料の長手方向の延びる方向を X 軸としその垂直方向を Y 軸とした円形の第 2 象限部分と第 4 象限部分である。また、傾斜角度が負方向、すなわち反時計方向回りの角度であるときは、この円形の第 1 象限部分と第 3 象限部分である。

【 0 0 4 0 】

以上でディスクリネーションの発生の機構についての説明を終え、次に本発明に係る実施の形態の液晶表示装置 10 の詳細な構成について説明する。図 5 から図 11 は、図 1、図 2 で説明した液晶表示装置 10 の素子側基板 20 における 1 サブ画素の構成を説明するため、主要な製造工程の平面図を順次示したものである。ここでは、特に、画素電極 42 におけるスリット 43 の配置と、窓状開口部 100 近辺の構造に関して説明する。なお、図 1 から図 4 と同様の要素には同一の符号を付し、詳細な説明を省略する。また、以下では、図 1 から図 4 の符号を用いて説明する。

【 0 0 4 1 】

図 5 は、素子側基板 20 において、半導体層 24 をスイッチングトランジスタの形状に形成し、ゲート絶縁膜 26 を形成し、その後にゲート電極 28 と共通電極配線 29 とを形成したときの様子を示す図である。ここでは、1 サブ画素の領域を示すために、後述の画素電極 42 の外周輪郭線が破線で示されている。

【 0 0 4 2 】

図 6 は、図 5 の状態の後で層間絶縁膜 30 を形成し、スイッチング素子のソース・ドレインの部分と、共通電極配線 29 の部分とにそれぞれコンタクトホール 90, 92, 94 が開けられる様子を示す図である。なお、図 1 にも示されるように、コンタクトホール 90, 92 と、コンタクトホール 94 とでは除去される膜厚等が異なるので、この工程は複数の工程に分けて行ってもよい。

【 0 0 4 3 】

図 7 は、図 6 の状態の後で、各コンタクトホール 90, 92, 94 を介してスイッチング素子及び共通電極配線 29 と接続するように、ソース・ドレイン配線 32, 33 と、共通電極接続部 34 とが形成される様子を示す図である。この工程は、例えば配線金属層を全面に形成し、フォトリソグラフィ技術によって、所定の形状にソース・ドレイン配線 32, 33 と共通電極接続部 34 を形成することで行われる。ソース・ドレイン配線 32, 33 は、いずれか一方がソース配線で他方がドレイン配線である。例えば、図 7 で、1 サブ画素の中央側に配置される方をドレイン配線 32 とすれば、1 サブ画素の外側に引き出される方がソース配線 33 である。この例ではソース配線 33 が延長されてデータライン 35 として形成される。

【 0 0 4 4 】

図 8 は、図 7 の状態の後で、絶縁膜 36 が形成される様子を示す図である。この絶縁膜 36 は、図 7 で説明されたソース・ドレイン配線 32, 33 等の配線層と、共通電極 38 の透明導電材料膜の層との間に設けられる絶縁膜の層で、その意味では層間絶縁膜である

10

20

30

40

50

。絶縁膜 36 には、図 7 で説明した共通電極接続部 34 に対応する箇所にコンタクトホール 96 が開けられ、また、図 7 の例でドレイン配線 32 に対応する箇所にコンタクトホール 98 が開けられる。このコンタクトホール 98 は、ドレイン配線 32 と後述の画素電極 42 とを接続するために、予め開けられる開口部である。

【0045】

図 9 は、図 8 の状態の後で、下部電極を構成する透明導電材料膜である ITO 膜が全面に形成され、フォトリソグラフィ技術によって、所定の形状の共通電極 38 が形成される様子を示す図である。

【0046】

図 8 で説明したように、共通電極接続部 34 に対応する箇所に予めコンタクトホール 96 が開けられているので、図 9 の状態では、コンタクトホール 96 を介して共通電極 38 が共通電極接続部 34 と接続されることになる。図 7 で説明したように、共通電極配線 29 と共通電極接続部 34 とはコンタクトホール 94 を介して接続されているので、結局、共通電極配線 29 に供給される共通電極電位が、共通電極 38 に印加されることになる。

【0047】

共通電極 38 は、1 サブ画素の領域に渡って配置され、中央付近に窓状形状の窓状開口部 100 が設けられる。この窓状開口部 100 は、下部電極を構成する透明導電材料膜が除去された領域で、図 8 で説明したように、ここにはコンタクトホール 98 が予め開けられているので、透明導電材料膜が除去されることで、コンタクトホール 98 の中にドレイン配線 32 が見えることになる。

【0048】

なお、図 8 で示されるように、共通電極 38 は、各サブ画素ごとに分離して設けられるが、場合によっては、サブ画素ごとに分離しないものとしてもよい。

【0049】

図 10 は、図 8 の状態の後、FFS 絶縁膜 40 を形成し、窓状開口部 100 に対応する箇所にコンタクトホール 102 が開けられる様子を示す図である。これにより、コンタクトホール 102 の中には、ドレイン配線 32 が見えることになる。

【0050】

図 11 は、図 10 の状態の後で、上部電極を構成する透明導電材料膜である ITO 膜が全面に形成され、フォトリソグラフィ技術によって、所定の形状の画素電極 42 が形成される様子を示す図である。図 10 で説明したように、コンタクトホール 102 にはドレイン配線 32 が露出しており、その状態で画素電極 42 が形成されるので、画素電極 42 は、ドレイン配線 32 に接続され、図 7 で説明したように、スイッチング素子のソース電極 33 はデータライン 35 となるので、スイッチング素子のオンによって、データライン 35 の電位が画素電極 42 に供給されることになる。

【0051】

画素電極 42 は、1 サブ画素の領域に渡って配置され、下部電極である共通電極 38 との間の電界を通すために、複数のスリット 43 が設けられる。スリット 43 は、図 11 の例では、1 サブ画素の短手方向にほぼ平行に延び、両端が閉じている細長い溝状開口部である。スリット 43 は、下部電極である共通電極 38 と上部電極である画素電極 42 との間の電界を通すための開口部で、その意味で電界開口部と呼ぶことができる。

【0052】

図 11 に示されるように、窓状開口部 100 の近傍の領域では、既に図 7 から図 10 にかけて説明し、また図 1 から分かるように、複雑な段差構造となっているため、スリット 43 の配置が他の領域におけるものと異なっている。すなわち、窓状開口部 100 の近傍の領域では、コンタクトホール 102 の部分を避けてスリット 43 が配置されている。

【0053】

このような手順と構成で、画素電極 42 に複数のスリット 43 が配置される液晶表示装置 10 が製造される。

【0054】

10

20

30

40

50

次に、窓状開口部 100 の近傍領域におけるスリット 43 の配置についてさらに詳細に説明する。図 12 は、図 11 の部分拡大図である。図 11 の要素と同様の要素には同一の符号を付し、詳細な説明を省略する。また、以下では、図 1 から図 11 の符号を用いて説明する。なお、図 12 においては、各スリット 43 が、エッチング等の工程能力のために、両端部が円弧形状となるので、その様子が示されている。上記のように、この円弧形状に起因してディスクリネーションが発生することがある。

【0055】

図 12 に示されるように、窓状開口部 100 の近傍領域では、スリット 43 は、画素電極 42 とドレイン配線 32 を接続するコンタクトホール 102 を避けるために、コンタクトホール 102 を挟んで 2 つの小スリット 43 に分断されて配置される。小スリット 43 とは、他の領域に配置されるスリット 43 に比べ、長手方向の長さが短いことを指している。

10

【0056】

さらに、図 12 に示されるように、窓状開口部 100 の近傍領域に配置されるスリット 43 は、その長手方向の両端部のうちの片側端部が、窓状開口部 100 と平面配置的に重なって配置される様子が示されている。重なり量は、少なくとも、長手方向の端部の円弧形状の部分が窓状開口部 100 の内側になるようにされることが好ましい。このように配置されることで、スリット 43 の長手方向の端部の円弧形状の下に対応する箇所において、下部電極である共通電極 38 が除去されている状態にすることができる。このことによって、スリット 43 の長手方向の端部の円弧形状の部分には、下部電極である共通電極 38 と上部電極である画素電極 42 との間の電界が形成されない。したがって、窓状開口部 100 の近傍領域において、スリット 43 の端部の円弧形状に起因するディスクリネーションの発生を抑制することができる。

20

【0057】

図 12 で説明した配置の表示品質における効果を、他の配置方法と比較して、図 13 から図 15 を用いて説明する。なお、図 15 の配置は、本発明の実施の形態の 1 例であるが、図 12 の配置の方がより効果的である。これらの図は、図 12 と対応するものであるので、図 12 と同様の要素には同一の符号を付し、詳細な説明を省略する。

【0058】

図 13 は、コンタクトホール 102 を避けてスリット 43 を配置する際に、段差構造の複雑な窓状開口部 100 の近傍領域を完全に避けて、スリット 43 を配置しない方法である。この方法は、図 11、図 12 と比較して容易に理解されるように、1 サブ画素におけるスリット 43 の配置が均一配置でなくなり、また、図 11 のような配置構成の例では、スリット 43 が少なくとも 1 本少なくなる。したがって、図 13 の配置方法は、図 11、図 12 の配置方法に比較し、液晶分子を駆動する電界が 1 サブ画素内で不均一となり、また、スリット 43 が間引かれた領域では液晶分子を十分に駆動できないことが生じえる。これに対し図 11、図 12 はそのような恐れが少なく、表示品質が図 13 の配置方法に比較し、優れている。

30

【0059】

図 14 は、コンタクトホール 102 を避けてスリット 43 を配置する際に、段差構造の複雑な窓状開口部 100 の近傍領域を避けて、窓状開口部 100 に重ならない範囲でスリット 43 の長手方向を短くして配置する方法である。この方法は、図 11、図 12 と比較して容易に理解されるように、窓状開口部 100 の近傍におけるスリット 43 の開口部面積が減少し、さらに、そのスリット 43 の端部の円弧形状の下部には共通電極 38 が配置されていて、ディスクリネーションが発生しやすい状況にある。したがって、図 14 の配置方法は、図 11、図 12 の配置方法に比較し、窓状開口部 100 の近傍領域において液晶分子を駆動する電界が十分でなくなり、さらに、長手方向の長さを犠牲にして設けたスリット 43 にディスクリネーションの発生の可能性があるので、窓状開口部 100 の近傍領域における表示品質が十分でなくなる。これに対し図 11、図 12 はそのような恐れが少なく、表示品質が図 13 の配置方法に比較し、優れている。

40

50

【 0 0 6 0 】

図 1 5 は、開口率等の改善のために、窓状開口部 1 0 0 を上部電極である画素電極の外周端部とほぼ一致させる構成とするものである。窓状開口部 1 0 0 とスリット 4 3 との配置関係は、図 1 2 と同様である。したがって、表示品質は、図 1 2 の構成をとるものと同等か、あるいは開口率等の向上が期待できる。しかしながら、このような構成は、製造工程上問題が生じる可能性がある。すなわち、下部電極である共通電極 3 8 が除去されている窓状開口部 1 0 0 が上部電極である画素電極の外周端部に設けられると、外周端部において段差の切り口境界がそのまま現れることになる。そして、その段差の切り口境界から段差に沿って例えばエッチング液等が浸み込み、これによって上部電極が段差に沿って断線する恐れがある。これに対し、図 1 1、図 1 2 の配置構成では、窓状開口部 1 0 0 が上部電極である画素電極 4 2 の外周端部よりも内側に配置されているので、窓状開口部 1 0 0 の段差による断線等の影響を抑制することができる。

10

【 0 0 6 1 】

なお、窓状開口部 1 0 0 によりスリット 4 3 がコンタクトホール 1 0 2 を挟んで 2 つの小スリット 4 3 に分断された配置の例を示したが、窓状開口部 1 0 0 がスリット 4 3 の長手方向に対応する外周端部の一方側に配置される場合は、分断されない小スリット 4 3 としてもよい。

【 0 0 6 2 】

このように、図 1 1、図 1 2 の構成によれば、上部電極である画素電極のためのコンタクトホール近傍の段差構造を考慮し、ディスクリネーションの発生を抑制するスリットの配置が可能となり、液晶表示装置の表示品質の向上を図ることができる。

20

【図面の簡単な説明】

【 0 0 6 3 】

【図 1】ディスクリネーションを説明するための液晶表示装置の断面図である。

【図 2】図 1 に対応する平面図である。

【図 3】共通電極と画素電極との間に形成される電界の様子を説明する図である。

【図 4】スリットのエッジ部分でディスクリネーションが発生する様子を説明する図である。

【図 5】本発明に係る実施の形態において、液晶表示装置の製造工程のうち、ゲート電極と共通電極配線とを形成した状態の平面図である。

30

【図 6】図 5 から工程を進めて、スイッチング素子のソース・ドレインの部分と、共通電極配線の部分とにそれぞれコンタクトホールが開けられる様子を示す図である

【図 7】図 6 から工程を進めて、ソース・ドレイン配線と、共通電極接続部とが形成される様子を示す図である。

【図 8】図 7 から工程を進めて、絶縁膜が形成され、共通電極接続部に対応する箇所とドレイン配線に対応する箇所にコンタクトホールがそれぞれ開けられる様子を示す図である。

【図 9】図 8 から工程を進めて、窓状開口部を有する共通電極が形成される様子を示す図である。

【図 1 0】図 9 から工程を進めて、F F S 絶縁膜を形成し、窓状開口部に対応する箇所にコンタクトホールが開けられる様子を示す図である。

40

【図 1 1】図 1 0 から工程を進めて、スリットを有する画素電極が形成される様子を示す図である。

【図 1 2】本発明に係る実施の形態において、窓状開口部付近のスリットを説明する図である。

【図 1 3】図 1 2 と比較する他のスリット配置の例を示す図である。

【図 1 4】図 1 2 と比較する別のスリット配置の例を示す図である。

【図 1 5】図 1 2 と比較する例として、窓状開口部の配置について説明する図である。

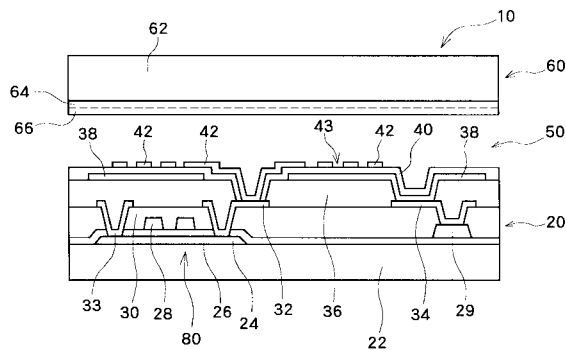
【符号の説明】

【 0 0 6 4 】

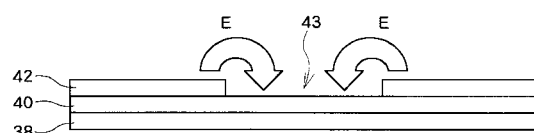
50

10 液晶表示装置、20 素子側基板、22, 62 ガラス基板、24 半導体層、
26 ゲート絶縁膜、28 ゲート電極、29 共通電極配線、30 層間絶縁膜、32
, 33 ソース・ドレイン配線、34 共通電極接続部、35 データライン、36 絶
縁膜、38 共通電極、40 FFS絶縁膜、42 画素電極、43 スリット、50
液晶分子、60 対向側基板、64 ブラックマトリクス、66 カラーフィルタ、80
スイッチング素子、90, 92, 94, 96, 98, 102 コンタクトホール、10
0 窓状開口部。

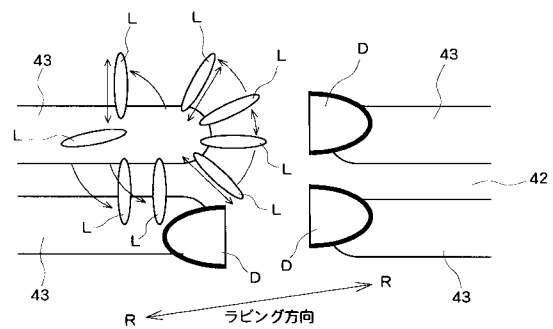
【図1】



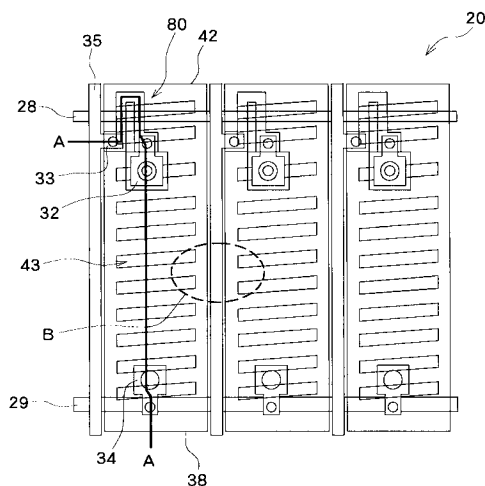
【図3】



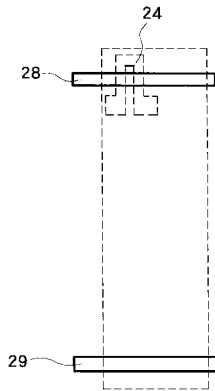
【図4】



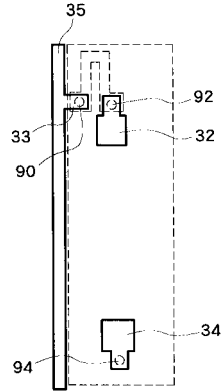
【図2】



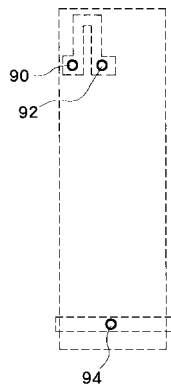
【図 5】



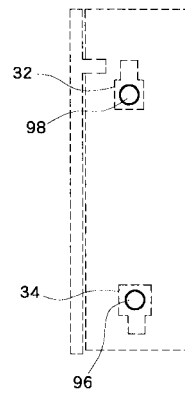
【図 7】



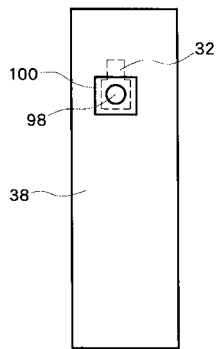
【図 6】



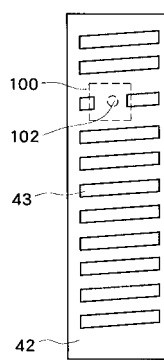
【図 8】



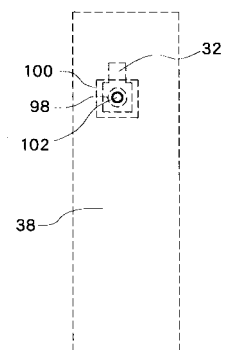
【図 9】



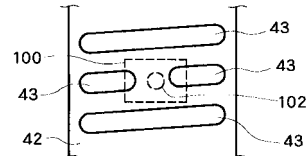
【図 11】



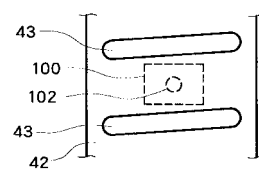
【図 10】



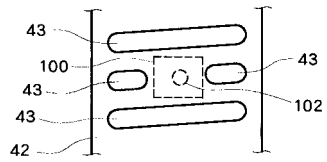
【図 12】



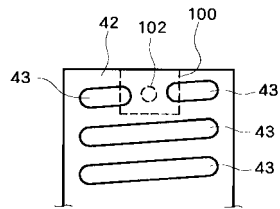
【図 13】



【図 14】



【図 15】



フロントページの続き

(72)発明者 小野木 智英

長野県安曇野市豊科田沢6925 エプソンイメージングデバイス株式会社内

審査官 鈴木 俊光

(56)参考文献 特開2005-107535(JP,A)

特開2007-011037(JP,A)

特開2003-021845(JP,A)

特開2001-264809(JP,A)

特開2001-059976(JP,A)

特開2005-148602(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343

G02F 1/1368

专利名称(译)	液晶表示装置		
公开(公告)号	JP4329828B2	公开(公告)日	2009-09-09
申请号	JP2007045969	申请日	2007-02-26
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
当前申请(专利权)人(译)	爱普生影像设备公司		
[标]发明人	青田雅明 瀬川泰生 小野木智英		
发明人	青田 雅明 瀬川 泰生 小野木 智英		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/134363 G02F1/136227 G02F2001/134318 G02F2001/13685		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA11 2H092/GA14 2H092/JA24 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JA46 2H092/JB21 2H092/JB22 2H092/JB31 2H092/JB52 2H092/JB56 2H092/MA13 2H092/MA17 2H092/NA01 2H092/NA25 2H092/PA01 2H092/PA02 2H092/PA08 2H092/QA05 2H192/AA24 2H192/BB13 2H192/BB52 2H192/BB66 2H192/BB73 2H192/BC31 2H192/CB02 2H192/CC04 2H192/JA33		
代理人(译)	须泽 修 宫坂和彦		
审查员(译)	铃木俊光		
其他公开文献	JP2008209635A		
外部链接	Espacenet		

摘要(译)

要解决的问题：改善液晶显示装置的显示质量，该液晶显示装置包括通过绝缘层形成的上电极和下电极，并且具有用于传输用于驱动液晶分子的电场的开口部分，形成在上电极上。解决方案：在作为上电极的像素电极42上设置多个狭缝43，以便在像素电极42和作为下电极的公共电极之间传输电场。狭缝43被布置成避开接触孔102的一部分，该接触孔102用于在窗口状开口部分100附近的区域上向像素电极42提供电位，作为在公共电极被移除的区域上的区域。狭缝43布置在窗口状开口部分100附近的区域上，使得在纵向方向上的两个端部的一侧边缘部分处的圆形形状位于窗口内部。此外，窗口状开口部分100优选地在作为上电极的像素电极42的外周边缘部分的内侧。 Z

【 图 2 】

