

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4119198号

(P4119198)

(45) 発行日 平成20年7月16日(2008.7.16)

(24) 登録日 平成20年5月2日(2008.5.2)

(51) Int.Cl.

F I

G09F 9/30 (2006.01)

G09F 9/30 338

G02F 1/133 (2006.01)

G02F 1/133 505

G02F 1/1368 (2006.01)

G02F 1/133 550

G09G 3/20 (2006.01)

G02F 1/1368

G09G 3/36 (2006.01)

G09G 3/20 611A

請求項の数 6 (全 25 頁) 最終頁に続く

(21) 出願番号 特願2002-232317 (P2002-232317)

(22) 出願日 平成14年8月9日(2002.8.9)

(65) 公開番号 特開2004-70186 (P2004-70186A)

(43) 公開日 平成16年3月4日(2004.3.4)

審査請求日 平成16年4月23日(2004.4.23)

(73) 特許権者 000005108

株式会社日立製作所

東京都千代田区丸の内一丁目6番6号

(74) 代理人 100093506

弁理士 小野寺 洋二

(72) 発明者 杉田 辰哉

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所 日立研究所内

(72) 発明者 小村 真一

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所 日立研究所内

(72) 発明者 廣田 昇一

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所 日立研究所内

最終頁に続く

(54) 【発明の名称】 画像表示装置および画像表示モジュール

(57) 【特許請求の範囲】

【請求項1】

複数の走査電極線と前記走査電極線に交差する複数の信号電極線との交差部にマトリックス状に複数の画素からなる表示素子を有する画像表示パネルと、前記画像表示パネルの前記走査電極線を選択する走査電極線選択回路と前記信号電極線を駆動する信号電極線駆動回路、および前記画素ごとに表示データを記憶する記憶手段とを有する画像表示装置であって、

前記記憶手段が画素毎に接続された抵抗体で構成され、当該抵抗体の抵抗値により前記画素に表示データを記憶し、

前記走査電極線と前記信号電極線を用いた制御で前記記憶手段の記憶データを書き換える書換手段を有し、前記書換手段は前記走査電極線と前記信号電極線の交差部において前記走査電極線と前記信号電極線に常に電氣的に接続され、前記走査電極線と前記信号電極線で直接駆動し、

前記書換手段が前記記憶手段の温度を制御する加熱手段であることを特徴とする画像表示装置。

【請求項2】

前記記憶手段から読み出した表示データと、次に表示する表示データとを比較する演算手段を有し、前記読み出した表示データと前記次に表示する表示データとを比較し、両者が異なる場合にのみ前記記憶手段を前記次に表示する表示データで書き換えることを特徴とする請求項1に記載の画像表示装置。

【請求項 3】

複数の走査電極線と前記走査電極線に交差する複数の信号電極線との交差部にマトリックス状に複数の画素からなる表示素子を有する画像表示パネルと、前記画像表示パネルの前記走査電極線を選択する走査電極線選択回路と前記信号電極線を駆動する信号電極線駆動回路、および前記画素ごとに表示データを記憶する記憶手段とを有する画像表示装置であって、

前記記憶手段が画素毎に接続された抵抗体で構成され、当該抵抗体の抵抗値により前記画素に表示データを記憶し、

前記画素に配した表示素子の表示状態を制御するスイッチング素子を有し、前記記憶手段に加えて抵抗を設け、前記記憶手段と前記抵抗との抵抗分割に応じた電圧変化によって前記スイッチング素子を制御することにより、前記表示素子の表示状態を制御することを特徴とする画像表示装置。

10

【請求項 4】

1つの前記画素内に複数の前記記憶手段と、前記記憶手段を選択するための選択手段とを有することを特徴とする請求項 3 に記載の画像表示装置。

【請求項 5】

複数の走査電極線と前記走査電極線に交差する複数の信号電極線との交差部にマトリックス状に複数の画素からなる表示素子を有する画像表示パネルと、前記画像表示パネルの前記走査電極線を選択する走査電極線選択回路と前記信号電極線を駆動する信号電極線駆動回路、および前記画素ごとに表示データを記憶する記憶手段とを有する画像表示装置であって、

20

前記記憶手段が画素毎に接続された抵抗体で構成され、当該抵抗体の抵抗値により前記画素に表示データを記憶し、

前記記憶手段に抵抗素子が直列に接続され、

前記記憶手段の抵抗値と前記抵抗素子の抵抗値の比率により前記表示素子に印加する電圧を制御することを特徴とする画像表示装置。

【請求項 6】

前記抵抗素子が他の記憶手段であることを特徴とする請求項 5 に記載の画像表示装置。

【発明の詳細な説明】

【0001】

30

【発明の属する技術分野】

本発明は、表示装置に係り、特に画素ごとに記憶手段を内蔵した画像表示パネルを用いた画像表示装置における当該記憶手段の構成を簡素化し、開口率の低下を抑制すると共に、低消費電力化を実現した画像表示装置とこの画像表示装置を用いた画像表示モジュールに関する。

【0002】

【従来の技術】

薄型・軽量の画像表示装置として、液晶表示パネル、プラズマディスプレイパネル、あるいは有機 EL（エレクトロルミネッセンス）パネル等の各種画像表示パネルを用いた画像表示装置が知られている。この種の画像表示装置を構成する画像表示パネルは、多数の画素をマトリクス状に配置し、各画素の点灯（オン）と消灯（オフ）を制御するためのアクティブ素子を備えた、所謂アクティブ・マトリクス型画像表示装置が主流となっている。画像表示装置に用いられる上記アクティブ素子としては、薄膜トランジスタや薄膜ダイオードなどが広く用いられている。

40

【0003】

なお、以下では、画像表示パネルとして、主として薄膜トランジスタをアクティブ素子とした液晶表示パネルを用いた画像表示装置を例として説明するが、上記した他の形式の画像表示パネルとこの画像表示パネルを用いた画像表示装置についても同様に本発明を適用できるものであることは言うまでもない。また、一画素はモノクロ表示では各画素に対応し、カラー一画素の場合は、その各色を担当する単位画素（サブ画素）を意味する。しか

50

し、以下では、特に必要とする場合を除き、カラー一画素の場合の単位画素も、単に画素と記述する。

【0004】

上記のアクティブ・マトリクス型の画像表示装置として、画素のオン・オフに携わる薄膜トランジスタや薄膜ダイオード等のアクティブ素子を制御するために、所謂スタティック型の半導体記憶手段（以下、画像メモリ素子あるいは単にメモリ素子と称することもある）を画素毎に設けて消費電力を低減するようにしたものが知られている（例えば、特開平8-194205号公報参照）。また、特開2001-306038号公報には、消費電力の低減を実現し得る液晶表示装置を提供するために、複数の画素に供給された画像データを保持するデータ保持手段を備えて、当該データ保持手段に保持された画像データに基づいて液晶に電圧を印加する液晶表示装置が開示されている。上記後者の公報に開示された液晶表示装置のデータ保持手段にはダイナミック型の半導体メモリ素子が用いられている。

10

【0005】

【発明が解決しようとする課題】

しかしながら、上記したような従来の画像表示装置を構成する画像表示パネルの画素毎に備える画像メモリ素子は、半導体素子、または半導体素子とコンデンサを用いて構成されているため、画素領域内に多数の半導体素子のつくり込みを必要とし、あるいはコンデンサを構成するために大きな面積を必要とする。すなわち、従来のスタティック型の画像メモリ素子を備えたものにおいては、多くのトランジスタを必要とし、画像表示パネルの作製が難しくなるとともに画素領域内の有効な表示領域すなわち開口率が低下してしまう。

20

【0006】

また、ダイナミック型の画像メモリ素子を備えたものにおいては、コンデンサを用いて情報を記憶するため、画素領域内に当該コンデンサを形成するための領域が必要であり、やはり画素内の有効な領域が小さくなって開口率が低下する。さらに、ダイナミック型の画像メモリ素子は、記憶される画像データに応じてコンデンサに蓄積された電荷が経時的に減少するため、記憶した画像データが変化しないように定期的リフレッシュする必要がある。そのため、画素内外の回路構成が複雑となり、またリフレッシュ用の回路を必要とするため、回路規模が大きくなる。

【0007】

またさらに、前記従来技術に開示されている画像メモリ素子は、電源を切ると、当該メモリ内の画像データが消えてしまう揮発性メモリであるため、このような画像メモリ素子にも常に電圧を印加するか、電源を再投入する際にデータを再書き込みする必要がある、消費電力の低減化の妨げの一つとなっていた。

30

【0008】

このように、従来の画像表示パネルを用いた画像表示装置には、多くの解決すべき課題があった。本発明の第1の目的は、画像表示パネルの画素毎に設ける画像メモリ素子の構成を簡素化して画素の開口率の低減を抑制し、また電源を切っても画素内に画像データが保持される構成として低消費電力化を実現した画像表示パネルで構成した画像表示装置を提供することにある。

40

【0009】

また、本発明の第2の目的は、上記の画像表示装置を用いた低消費電力の画像表示モジュールを提供することにある。

【0010】

【課題を解決するための手段】

上記第1の目的を達成するために、本発明は、複数の走査電極線と前記走査電極線と交差する複数の信号（表示データ）電極線との交差部にマトリクス状に複数の画素からなる表示素子を有する画像表示パネルと、前記画像表示パネルの前記走査電極線を選択する走査電極線選択回路と前記信号電極線を駆動する信号電極線駆動回路、および前記画素ごとに表示データを記憶する記憶手段とで画像表示装置を構成する。前記記憶手段は画素

50

毎に接続された抵抗体で構成され、当該抵抗体の抵抗値により前記画素に表示データを記憶する。

【0011】

上記の記憶手段（以下、画像メモリ素子とも称する）は、電流信号により制御することが望ましい、また、不揮発性の記憶手段とすることができる。画像メモリ素子は、この画像メモリ素子を構成する記憶媒体の相変化または相転移に伴う抵抗変化を用いる。相変化媒体としては、結晶状態とアモルファス状態との間の相変化により抵抗する材料を用いることができ、GeSbTe系の相変化媒体を用いることが好適である。画像メモリ素子に接続した画素は、走査電極線及び信号電極線と電氣的に分離することもできる。その場合、単純マトリックス型のように、走査線と信号線に常に電氣的に接続した書換手段を走査電極線と信号電極線で直接駆動することもできる。

10

【0012】

また、記憶手段の記憶データを読み出す読出手段を設けることもできる。読出手段により読み出した画像データ（表示データ、または表示信号とも言う）と、次に表示する次画像データと演算する演算手段を設けることにより、読出した画像データと次画像データとを比較し、異なる場合にのみ記憶手段の記憶データを書き換えることもできる。また、一画素内に複数の記憶手段を設けることもできる。

【0013】

また、上記第2の目的を達成するために、本発明は、複数の走査電極線と前記走査電極線に交差する複数の信号電極線との交差部にマトリックス状に複数の画素からなる表示素子で構成した画像表示パネルと、前記画像表示装置に表示データを記録する記録装置と、前記記録装置によって前記画像表示パネルに記録された表示データを表示する表示駆動装置とを具備し、前記画像表示パネルを、前記記録装置と前記表示駆動装置の一方に選択的に、または双方同時に接続可能とした。

20

【0014】

前記画像表示パネルには、前記画素ごとに表示データを記憶する不揮発性の記憶手段と、前記走査線に走査信号を入力するための走査線接続部と、前記信号線に表示データ信号を入力するための信号線接続部と、前記画素を駆動するための駆動信号を入力するための駆動線接続部と、電源線接続部とを備える。

【0015】

そして、前記記録装置に前記液晶表示装置の前記走査線と前記信号線を駆動する走査線選択回路と信号線駆動回路および信号制御回路と、前記信号線接続部と前記駆動線接続部とに接続する記録装置接続部を具備する。

30

【0016】

前記画像表示パネルに前記記録装置接続部を介して前記記録装置を接続し、前記走査線接続部と前記信号線接続部に前記記憶手段の書換信号を入力することによって前記記憶手段の記憶データを書き換える。

【0017】

前記表示駆動装置は、対向電極駆動回路と電源回路、および前記画像表示パネルの前記駆動線接続部と前記電源線接続部とに接続する表示駆動装置接続部を具備し、前記画像表示パネルに前記表示駆動装置接続部を介して前記表示駆動装置を接続して、前記画像表示パネルに記憶された表示データを表示する。

40

【0018】

また、前記画像表示パネルの一画素内に複数の画像メモリ素子を設け、これを切替えることにより複数の画像を切替えてすることも表示できる。

【0019】

本発明は、上記の構成および後述する実施例の構成に限定されるものではなく、本発明の技術思想を逸脱することなく、種々の変更が可能であることは言うまでもない。

【0020】

【発明の実施の形態】

50

以下、本発明の実施の形態について、実施例の図面を参照して詳細に説明する。図1乃至図7は本発明に係る液晶表示装置の第1実施例の説明図であり、液晶表示装置を構成する画像表示パネルとして液晶表示パネルに本発明を適用したものである。そして、図1は本発明の第1実施例に係る画像表示装置の画像表示パネルすなわち液晶表示パネルを構成する一画素の構成を説明する回路図、図2は図1に示した画素を有する液晶表示パネルを用いて構成した画像表示装置の構成図である。

【0021】

図1に示した本実施例の画素は、スイッチング素子としての薄膜トランジスタ（以下、単にTFTと称する）17、液晶素子5、および画像メモリ素子1で構成され、図2に参照符号127に点線で囲んで示してある。この画素は、図2における走査線選択回路103で駆動される走査電極線7と信号線駆動回路101で駆動される信号電極線9の交差部に画素127として配置される。参照符号 R_{LC} は液晶素子5の抵抗値、 R_{PC} は画像メモリ素子1の抵抗値を示す。なお、参照符号15は液晶素子5に電圧を印加するとともに画像メモリ素子1に電流を流すための基準電極線、25は画素電極、 G_m は第m番目の走査電極線、 D_n は第n番目の信号電極線を示す。

10

【0022】

図2に示した画像表示装置は、画素127に設けられたTFT17を制御して画像を表示するアクティブマトリックス型の液晶表示装置である。この画像表示装置は、ガラス等の絶縁板で構成した第1基板77の内面に多数の走査電極線7と、この走査電極線7に交差した多数の信号電極線9とのマトリクスを有し、前記したように走査電極線7と信号電極線9の交差部に画素127がマトリクス状に配列されている。マトリクス状に配列された多数の画素の薄膜トランジスタ17で駆動される画素電極25は図示しないガラス等を好適とする第2基板の内面に形成された対向電極3との間に形成される電界で液晶素子5の配向を制御するように構成されている。

20

【0023】

1つの画素127内には図1に示した画像メモリ素子1が設けられており、当該画素127に表示する画像データ（表示データ）を保持する。この画像メモリ素子1は、可逆的に抵抗を変化させて画像データを記録し、記録された画像データを書換えることができるものである。通常の使用においては、記録した画像データが消えない不揮発メモリとしている。

30

【0024】

画像メモリ素子1は、信号電極線9からのパルス電流によりスイッチングされ、当該パルス電流の電流値とパルス幅を変えることによってスイッチングする抵抗状態を制御する。図2において、一番上の走査電極線7を G_1 として順に番号を付け、また一番左の信号電極線9を D_1 とし順に番号を付けた場合の、 G_m 番の走査電極線7と D_n 番の信号電極線9の交差部の画素の回路図が図1に相当する。 G_m 番の走査電極線7が選択されて電圧がハイレベルになると、ゲートが走査電極線7に接続したn型のTFT17がオン状態となり、このタイミングで信号電極線9に流れている電流信号（すなわち、画像データ）がTFT17に取り込まれ、画像メモリ素子1を通して基準電極線15に流れる。画素メモリ素子1を流れる電流値またはパルス幅に応じて画像メモリ素子1の抵抗値が変化し、その抵抗値が画像データとして記憶される。

40

【0025】

本実施例における液晶素子5の画素電極25（図中、液晶素子5とTFTの接続点で示す）は画像メモリ素子1を介して基準電極線15に接続されており、液晶素子5の対向電極27と基準電極線15間に印加された駆動電圧は、直列に接続された画像メモリ素子1と液晶素子5に印加されることになる。そのため、駆動電圧のうち、画像メモリ素子1の抵抗 R_{PC} と液晶素子5の抵抗 R_{LC} との抵抗分割によって定まる電圧が有効な液晶駆動電圧として液晶素子5に印加される。画像メモリ素子1の抵抗 R_{PC} がスイッチングして変化するとそれに応じて液晶駆動電圧が変化し、液晶素子5の表示状態がスイッチングする。

【0026】

50

図3は本発明の第1実施例の液晶表示パネルに用いたノーマリクローズモードの液晶素子の電圧－反射率特性の説明図である。反射率は相対値で示す。対向電極3と基準電極線15間の駆動電圧を V 、液晶素子5がクローズ状態となる閾値電圧を $V_{\min}$ 、オープン状態となる閾値電圧を $V_{\max}$ 、画像メモリ素子1の高抵抗状態の抵抗を R_H 、低抵抗状態の抵抗を R_L とすると、

$$V_{\min} \geq R_{LC} V / (R_{LC} + R_H)$$

$$V_{\max} \leq R_{LC} V / (R_{LC} + R_L)$$

を満たすようにすることにより、画像メモリ素子1の抵抗変化を用いて液晶素子5の表示状態をスイッチングすることができる。また、 $R_{LC} \geq R_H$ とすることが望ましい。すなわち、 $R_{LC} \geq R_H$ ではTFT17から注入される電流が主に画像メモリ素子1を流れ、当該電流を有効に画像メモリ素子1のスイッチングに用いることができる。ノーマリオープンモードの場合も同様に閾値電圧を満たすようにすればよい。

【0027】

図4は本発明の第1実施例に用いた画像メモリ素子1をスイッチングする電流パルスの波形図である。本実施例においては、画像メモリ素子1の記憶媒体として、結晶とアモルファスの二つの相の間を可逆的に変化する相変化媒体の薄膜（相変化膜）を用いた。相変化媒体の結晶状態とアモルファス状態では抵抗が異なり、一般的に結晶状態（これを結晶相とも称する）が抵抗が低く、アモルファス状態（アモルファス相とも称する）の抵抗が高い。このメモリ媒体を加熱することで相変化を起すことができる。

【0028】

本実施例では、電流を流すことによって生じるジュール熱を用いて画像メモリ素子を構成する上記メモリ媒体を加熱し、相変化を起させる。相変化膜からなる画像メモリ媒体をアモルファス相に変化される場合（以下、これをリセット動作と称する）には、図4の I_{reset} 以上の電流を流し、相変化膜を溶融させる。電流を流す時間 T_{reset} を、相変化膜が融点以上に加熱される時間以上で、かつ溶融した相変化膜が急冷してアモルファスとなる時間以下とすることにより、溶融した相変化膜はアモルファス化する。一方、結晶化する場合（以下、これをセット動作と称する）には、 I_{th} 以上、 I_{reset} 未満の電流を、相変化膜が結晶化するのに十分な時間 T_{set} 流してアニールすることにより結晶化する。

【0029】

このように、結晶からアモルファスに相変化させる場合（リセット動作）には、 I_{reset} 以上の電流を短時間流し、相変化媒体を溶融させ、急冷する。アモルファスから結晶に相変化させる場合（セット動作）には、 I_{th} から I_{reset} の間の電流を長めに流して、結晶化温度以上に保って結晶化させる。相変化前の状態によらず、同じパルス波形の電流を流すことで、前の相状態を消去し、新しい相状態に書き換えることが可能である。相変化媒体の材料としては、GeSbTe系、InSbTe系、AgInSbTe系等のカルコゲナイド系の材料を用いることが望ましい。本実施例では、 GeSb_2Te_4 、 In_2SbTe_3 、 $\text{Ag}_5\text{In}_5\text{Sb}_{70}\text{Te}_{20}$ の組成を用いた。

【0030】

これらの相変化媒体は、50ns以下の電流パルスで相変化を起すため、高速にスイッチング（結晶相⇔アモルファス相）することができる。本実施例では、 T_{reset} として30ns～50ns、 T_{set} として50ns～100nsを用いた。これら相変化媒体の組成を変えると相変化速度を遅くすることができるので、駆動回路の駆動性能に合わせて相変化速度を調整することができる。 GeSb_2Te_4 においては、結晶状態とアモルファス状態で抵抗が100倍から1000倍変化する。

【0031】

また、GeSbTe系は繰り返し書換え回数に優れており、InSbTe系は結晶とアモルファスの抵抗比が大きい特徴があり、画像表示装置の特徴に合わせて適宜材料を選択することが望ましい。これら材料は、ガラス転移温度が室温よりも十分に大きいため、各相の状態は長期保持され、不揮発メモリとして機能する。カルコゲナイド系以外にも、 VO_2 のように温度によって金属－絶縁体転移を起す材料を用いることもできる。また、構造

10

20

30

40

50

相転移に伴う金属－絶縁体転移を起す材料を用いることもできる。

【0032】

図5は画像表示パネルを駆動する信号波形の説明図である。図2に示した走査電極線7の電圧 V_{Gm} は、走査線選択回路103により1フレーム周期毎に1回選択されてハイレベルとなる。信号電極線9には、信号線駆動回路101から画像データ信号が供給される。本実施例においては、画像データ信号として画像メモリ素子1を書換えるための電流信号が供給される。m番目の走査電極線7とn番目の信号電極線9との交差部に形成される画素においては、m番目の走査電極線7の電圧 V_{Gm} がハイレベルとなるとTFT17がオンとなり導通するため、そのとき信号電極線9を流れていた電流 I_{Dn} がTFT17を通り、画像メモリ素子1に供給される。

10

【0033】

図4で説明したように、結晶相からアモルファス相に相変化させる場合（リセット動作）には、 I_{reset} 以上の電流を短時間流し、アモルファス相から結晶相に相変化させる場合（セット動作）には、 I_{th} から I_{reset} の間の電流を長めに流す。1走査線の選択時間は、通常のフレーム周期約60Hz、走査線数1000本においても約16 μ sであり、画像メモリ素子1の書き換え時間に比べて十分に長い。本実施例では、画像メモリ素子1をリセットした場合に液晶素子5がオフ、セットした場合に液晶素子5がオンとなるようにしており、画像メモリ素子1の変化に合わせて液晶素子5の表示も変化する。対向電極3には、液晶素子5を駆動するための駆動電圧 V_{COM} が印加されている。

20

【0034】

本実施例においては、駆動電圧 V_{COM} は1フレーム周期毎に極性を反転する交流電圧とした。そのため、信号電極線9のベース電圧 V_{LCmn} も駆動電圧 V_{COM} と同じように極性反転させることにより、信号電極線9と対向電極3の電位差を小さくすることができ、液晶素子5を通して流れる電流を小さくし、ほとんどの電流を画像メモリ素子1に流れるようにした。信号電流 I_{Dn} も駆動電圧 V_{COM} の反転に合わせて極性を反転している。

【0035】

本実施例においては、画素内に画像メモリ素子として不揮発メモリを有しているため、1度画像データを画像メモリ素子1に書き込んだ後は、表示画像が変化するまで画像データを書き込む必要がない。そのため、従来のコンデンサを用いて画像データを保持していた画像表示パネル（画像表示装置）では、静止画を表示している場合でも一定時間ごとにデータをリフレッシュする必要があったが、本実施例においてはリフレッシュが不要である。したがって、文字、静止画等の情報を表示している場合には、表示画像が変わるまで液晶駆動電圧のみ供給すればよい。さらに、不揮発メモリを用いているため、液晶駆動電圧の交流化によるフリッカも発生せず、液晶駆動電圧の駆動周波数は液晶が劣化しない程度に遅くすることができる。したがって、液晶駆動に伴う液晶容量への充放電や、配線の浮遊容量への充放電による消費電力を大幅に削減でき、低消費電力化が図られる。

30

【0036】

また、画像メモリを用いる静止画表示と画像メモリ素子を用いない動画表示を切り替えられるようにする場合は、1フレーム時間は、画像データ書込時間の整数倍とすることが望ましい。この理由は、動画表示の周波数に合わせたクロックを用いて動画表示と静止画表示を切替える事ができるためである。さらに、動画を表示する場合は、高速にデータを書き換えデータを保持する必要がないため、1フレーム時間をデータ書込時間と同じとすればよい。また、動画を表示する場合には、画像データを記憶する必要がないため、画像メモリ素子を画素から切り離すスイッチを設けて画像メモリ素子1を用いないようにしてもよい。画像メモリ素子の書き換え回数を少なくできるため画像メモリ素子の信頼性が向上する。

40

【0037】

画像データ書込時間内は、液晶素子5に電流が流れないように、対向電極3をハイインピーダンスとしてもよい。この場合は、信号電極線9への交流電圧印加や、電流の反転は必

50

要ない。また、基準電極線 15 に液晶を駆動する交流を供給してもよく、対向電極 3 と基準電極線 15 の両方に交流を供給することもできる。

【0038】

図 6 は本発明の第 1 実施例における液晶表示パネルを構成する第 1 基板の要部断面図である。同図中、参照符号 77 はガラス基板、51 はゲート電極、69 は絶縁膜（ゲート絶縁膜）、71 はシリコン膜、79 は N+シリコン膜、53 はソース電極、55 はドレイン電極、61 はメモリ素子電極、67 は相変化膜、25 は画素電極である。なお、図 1 と同様に、参照符号 1 は画像メモリ素子、17 は薄膜トランジスタを示す。

【0039】

本実施例ではシリコン膜 71 としてアモルファスシリコン（a-Si）を用いて TFT を構成した。ガラスの基板 77 上にゲート電極 51 及び画像メモリ素子電極 61 を形成する。相変化膜 67 と接する画像メモリ素子電極 61 は耐熱性が高いことが望ましい。TFT のゲート電極 51 の材料としてよく用いられているタンタル Ta、モリブデンタンタル MoTa、モリブデンタングステン MoW、タングステン W、モリブデン Mo、等の高融点金属を用いることにより、ゲート電極 51 と画像メモリ素子電極 61 を同一材料を用いて同時に形成することができる。TFT 17 のゲート電極 51 及び画像メモリ素子電極 61 上に酸化シリコン（SiO_x）や窒化シリコン（SiN_x）を用いて絶縁膜 69 を形成する。

【0040】

絶縁膜 69 にコンタクトホールを形成し、画像メモリ素子電極 61 と接するように相変化膜 67 を成膜する。また TFT 17 のゲート電極 51 直上の絶縁膜 69 上には、アモルファスのシリコン膜 71 を成膜する。この上に N+シリコン層 79 を形成し、アルミニウム等の金属により TFT 17 のソース電極 53 とドレイン電極 55 を形成する。

【0041】

ソース電極 53 は、画像メモリ素子 1 の一部の電極として相変化膜 67 上も覆っている。さらに、ソース電極 53 は画素電極 25 とも接続している。ソース電極 53 とドレイン電極 55 を分離するように、TFT 17 のチャンネル部を形成し、TFT 17 を形成する。さらに、上部に保護膜（図示せず）を形成する。画素電極 25 として透明電極を用いると透過形の画像表示パネルを形成でき、画素電極 25 としてアルミニウム等の金属膜を用いれば反射型の画像表示パネルとなる。反射型の場合は、画素電極 25 と TFT 17 及び画像メモリ電極 61 を上下に分離し、TFT 17、画像メモリ素子電極 61 を覆うように画素電極 25 を形成してもよく、その場合は開口率が大きくできる。

【0042】

相変化膜 67 は、TFT のソース電極 53 と画像メモリ素子電極 61 とから電流信号が流れて加熱される。画像メモリ素子電極 61 側で相変化膜 67 の幅が狭くなっており、ここで電流集中がおり、発熱量が大きくなる。そのため、相変化膜 67 は画像メモリ素子電極 61 側でより高温となり、熔融しやすい。したがって、画像メモリ素子電極 61 としては、相変化膜 67 の融点よりも融点が高いことが望ましい。また、相変化膜 67 で発生した熱は熱伝導率の大きなソース電極 53 側に良く逃げ、電流を切ると急冷される。画像メモリ素子電極 61 としては、タンタルシリサイド TaSi₂ 等のシリサイドを用いることもできる。

【0043】

TFT 17 は、本実施例のアモルファスシリコンを用いたものに限ることなく、ポリシリコン（p-Si）や、単結晶シリコンを用いて作製してもよい。また、TFT の構造も、本実施例の逆スタガ型以外にも、正スタガ型、コプレーナ型、等を用いることが出来る。

【0044】

高抵抗状態での相変化膜 67 の抵抗値 R_H は、液晶素子 5 の抵抗 R_{LC} と同程度に大きいことが望ましい。一方、画像メモリ素子 1 に電流を流すための電圧は低い方が望ましい。そのため、相変化膜 67 の膜厚を保ったまま断面積を小さくして抵抗値 R_H を高くすることが望ましい。

10

20

30

40

50

【0045】

図7は本発明の第1実施例における画像表示装置の構成を説明するブロック図である。図中、信号線制御回路101はシリアルーパラレル(S/P)変換回路105、ラインメモリ107、電圧ー電流変換回路109で構成される。また、参照符号111は信号制御回路で、図示しない外部信号源から入力する画像信号を液晶表示パネルで表示する形式の画像データ信号に変換する画像信号処理回路113と同期信号に基づいて信号線制御回路101と走査線選択回路103の制御信号を生成するドライバ制御回路115で構成される。

【0046】

外部信号源からの画像信号と同期信号を入力した信号制御回路111は、画像信号処理回路113より画像データを信号線制御回路101に送り、ドライバ制御回路115より制御信号を出力する。信号制御回路101では、シリアルーパラレル信号変換回路105においてシリアル信号で伝送された画像データ信号を信号電極線9の本数分のパラレル信号に変換し、ラインメモリ107に1走査線分の画像データを記憶する。ラインメモリ107に記憶された画像データは電圧ー電流変換回路109において電圧データを電流値に変換し、制御信号のタイミングに合わせて出力する。

【0047】

走査線選択回路103は、制御信号と同期して走査電極線7を選択してハイレベルとし、順次選択する走査電極線7を走査する。電源回路117は、データ信号の基準電圧、走査電極線7および対向電極3に印加する所要の電圧を発生し、対向電極駆動回路119により対向電極3に印加する電圧を交流化し、対向電極3に印加する。

【0048】

上記説明した相変化媒体を用いた不揮発メモリはフラッシュメモリ等の従来の不揮発メモリに比べて、高速書換え、低電圧・低消費電力での書換えができるという特徴がある。また、書換え回数も大きく、60Hzでの書き換えでも10年以上の寿命を有しており、動画を表示する際にも十分な寿命を有している。さらに、この種のメモリは、そのセル面積が小さく、メモリ素子を搭載しても画像表示パネルの開口率の低減が少ないという特徴がある。このメモリを画像表示パネル(画像表示装置)の画素内メモリ素子として用いることにより、低消費電力化、高開口率化、高寿命化の効果が得られるものである。また、メモリ素子が小さくできるため、高精細な画像表示装置に適している。その場合、2値表示においても、面積階調を用いることで、高画質のカラー画像データを表示することが可能となる。

【0049】

以上では、対向電極を用いた液晶表示パネルとこの液晶表示パネルを用いた液晶表示装置について液晶を用いた本発明の実施例を説明したが、本発明に用いる液晶表示パネルおよび液晶表示装置、および表示モードあるいは素子構造は特に限定されるものではなく、例えば、インプレンススイッチング型の液晶表示パネルを用いた画像表示装置にも本発明は同様に適用できる。表示モードも、TN(Twisted Nematic)液晶、ゲストホスト液晶、PDLC液晶等を用いることができる。さらに、双安定性を示すコレステリック液晶を用いると、液晶に表示が記憶されるため、液晶駆動電圧をオフしても表示を保持することができる。この双安定性コレステリック液晶を用いる場合は、画像メモリ素子は不揮発性である必要はなく、可逆的に抵抗が変化する素子を用いればよい。また、メモリ媒体に光が当たると特性が変化する場合には、メモリ媒体に光が当たらないよう遮光することが望ましい。

【0050】

次に、本発明の第2実施形態を図8を用いて説明する。図8は本発明の第2実施例に係る画像表示パネルである液晶表示パネルの一画素の構成を説明する回路図である。図中、参照符号17aは第1のTF T、17bは第2のTF T、21はバイパス抵抗で、 R_{BP} はその抵抗値を示す。図1と同一参照符号は同一機能部分に対応する。走査電極線7が選択されハイレベルとなると、第1のTF T 17aと第2のTF T 17bが導通する。そのため

、信号電極線 9 を流れていた電流データ信号は、第 1 の T F T 1 7 a を通って画像メモリ素子 1 を流れ、画像メモリ素子 1 は当該電流データに応じたメモリ状態にスイッチングする。

【0051】

画像メモリ素子 1 の高抵抗状態の抵抗を R_H 、バイパス抵抗 2 1 の抵抗を R_{BP} 、液晶素子 5 の抵抗を R_{LC} としたとき、 $R_H < R_{BP} < R_{LC}$ の関係を満たすようにすれば、第 1 の T F T 1 7 a より導入された電流データ信号は、主に画像メモリ素子 1 を流れ、当該画像メモリ素子 1 のスイッチングに有効に用いられる。またこのとき、第 2 の T F T 1 7 b も導通しているため、液晶素子 5 側にわずかに流れる電流はバイパス抵抗 2 1 を通ることになり、液晶素子 5 には殆ど電流が流れない。

10

【0052】

走査電極線 7 がローレベルになると、第 1 の T F T 1 7 a と第 2 の T F T 1 7 b は共にオフとなり、基準電極線 1 5 と対向電極（図示せず）間に加わる電圧に対して、液晶素子 5 の抵抗 R_{LC} と画像メモリ素子 1 の抵抗 R_{PC} の抵抗分割で決まる電圧が液晶素子 5 に印加されるため、画像メモリ素子 1 の抵抗に応じて液晶表示素子 5 の表示を切り替えることができる。本実施例によっても、前記実施例と同様の効果が得られ、高画質のカラー画像データを表示することが可能となる。

【0053】

図 9 は本発明の第 3 実施例に係る画像表示パネルである液晶表示パネルの一画素の構成を説明する回路図である。図中、参照符号 1 a は第 1 の画像メモリ素子、1 b は第 2 の画像メモリ素子、図 8 と同一の参照符号は同一機能部分に対応する。図 9 において、走査電極線 7 が選択されてハイレベルになると、T F T 1 7 が導通する。信号電極線 9 を流れていた電流データ信号は、T F T 1 7 を通り、第 1 の画像メモリ素子 1 a 又は第 2 のメモリ素子 1 b を流れて電流データに応じたメモリ状態にスイッチングする。信号電極線 9 の電圧を制御することにより、電流を流す画像メモリ素子 1 a、1 b を選択することができる。第 1 の画像メモリ素子 1 a と第 2 の画像メモリ素子 1 b の書換えを続けて行うことにより、第 1 のメモリ素子 1 a と第 2 のメモリ素子 1 b の抵抗を独立に制御できる。

20

【0054】

走査電極線 7 がローレベルとなると、T F T 1 7 はオフとなり、基準電極線 1 5 と対向電極（図示せず）間に加わる電圧に対して、液晶素子 5 には、第 1 の画像メモリ素子 1 a と第 2 の画像メモリ素子 1 b の抵抗分割で決まる電圧が液晶素子 5 に印加されるため、画像メモリ素子 1 の抵抗変化により液晶素子 5 の表示を切り替えることができる。つまり、第 1 の画像メモリ素子 1 a と第 2 の画像メモリ素子 1 b の抵抗が同じ場合には、抵抗の組合せにより、

30

$$VH = V \cdot RH / (RH + RL)$$

$$\cong V$$

$$VL = V \cdot RL / (RH + RL)$$

$$\cong 0$$

$$VM = V \cdot RH / (RH + RH)$$

$$\cong V / 2$$

40

の 3 値の電圧を発生できるため、液晶素子 5 はオンとオフの状態に加えて中間調も表示できる。

【0055】

本実施例では、液晶素子 5 に印加される電圧は液晶素子 5 の抵抗に依存しないため、液晶素子 5 の抵抗の経年変化、液晶材料の抵抗ばらつき等に因らず画質が安定する。また、液晶駆動用の電圧を効率良く液晶素子 5 に印加することができる。また、電圧 V_L はゼロボルトに近く、液晶に印加される電圧のオン・オフ比が良い。本実施例によっても、上記効

50

果に加えて前記実施例と同様の効果が得られ、高画質のカラー画像データを表示することが可能となる。

【0056】

図10は本発明の第4実施例に係る画像表示パネルである液晶表示パネルの一画素の構成を説明する回路図である。図中、参照符号19はp型TFT、21は抵抗、13は電源電極線、11は駆動電圧供給電極、前記実施例と同一参照符号は同一機能部分に対応する。図10において、走査電極線7が選択されてハイレベルになると、第1のTFT17aが導通し、p型TFT19が遮断する。信号電極線9を流れていた電流データ信号は、第1のTFT17aを通り、画像メモリ素子1及び抵抗21を流れる。画像メモリ素子1は、流れた電流データに応じたメモリ状態をスイッチングする。

10

【0057】

走査電極線7がローレベルになると、第1のTFT17aが遮断し、p型TFT19が導通するため、画像メモリ素子1と抵抗21との間に電源電極線13と基準電極線15間のDC電圧が印加される。第2のTFT17bのゲートには、画像メモリ素子1と抵抗21との抵抗分割に応じた電圧が印加され、画像メモリ素子1の抵抗値に応じて第2のTFT17bのゲート電圧が変化する。この電圧変化によって第2のTFT17bがオン・オフするように、抵抗21の抵抗値を定めることにより、メモリ素子1の抵抗値に応じて第2のTFT17bのオン・オフを制御できる。

【0058】

つまり、画像メモリ素子1の抵抗が高いときには、ゲート電圧が小さくなるため、第2のTFT17bはオフとなり、逆に画像メモリ素子1の抵抗が低いときには、ゲート電圧が大きくなって第2のTFT17bがオンとなる。第2のTFT17bがオン状態になると、駆動電圧供給電源11の電圧が液晶素子5に印加され、第2のTFT17bがオフ状態となると駆動電圧が印加されなくなるため、画像メモリ素子1の抵抗によって、液晶素子5のオン・オフを制御することができる。

20

【0059】

本実施例では、第2のTFT17bを用いて液晶素子5に印加する電圧をスイッチングするため、液晶素子5のオンとオフを十分にスイッチングすることができる。また、画像メモリ素子1の抵抗は第2のTFT17bのゲートを制御できる範囲で変化すればよい。また、画像メモリ素子1の抵抗値のばらつきや、動作の繰り返しによる特性変化等による画像品質に与える影響がほとんどなく、画質が安定する。また、本実施例では、走査電極線7を用いてp型TFT19を制御したが、p型TFT19のかわりにn型TFTを用い、このn型TFTを制御するための信号線を別途設けることにより、n型のTFTのみを用いて回路を構成することもできる。

30

【0060】

図11は本発明の第5実施例に係る画像表示パネルである液晶表示パネルの一画素の構成を説明する回路図である。図中、前記実施例と同一参照符号は同一機能部分に対応する。図11において、走査電極線7が選択されてハイレベルとなると、第1のTFT17aと第2のTFT17bがオンとなり、p型TFT19がオフする。信号電極線9を流れていた電流データ信号は、第1のTFT17aを通り、画像メモリ素子1から第2のTFT17bをとって画像メモリ素子1に流れ、画像メモリ素子1は電流データに応じたメモリ状態にスイッチングする。この電流は画像メモリ素子1から第2のTFT17bを通して基準電極線15に流れるため、液晶素子5に電流が流れることがない。

40

【0061】

走査電極線7がローレベルになると、第1のTFT17aと第2のTFT17bがオフし、p型TFT19がオンとなるため、p型TFT19を介して画像メモリ素子1と液晶素子5に駆動電圧供給電極11からの駆動電圧が印加され、画像メモリ素子1のメモリ状態に応じた電圧が印加されて画素表示がなされる。

【0062】

通常、液晶素子5は高抵抗であり、流れる電流が小さいため、本実施例によれば、画像表

50

示時に液晶素子5と画像メモリ素子1で消費される電力が小さく、より低消費電力化が実現できる。また、画像メモリ素子1に流す電流値を I_{reset} から I_{th} の間で制御することにより、画像メモリ素子1の抵抗値を連続的に変えることができるため、液晶素子5に階調表示をすることも可能である。

【0063】

また、画像メモリ素子1をスイッチングする電流は短時間のパルスであるので、液晶素子5の容量を通して基準電極線15に電流を流すことができる場合には、第2のTFT17bを設けなくてもよい。つまり、液晶画素の抵抗値が相変化メモリ（画像メモリ素子1）の抵抗値よりも大きく無視できる場合には、画像メモリ素子1と液晶素子5のインピーダンスは、画像メモリ素子1の抵抗値 R_{PC} と液晶素子5の容量 C によって決まり、周波数 f に対して

$$\sqrt{\{R_{PC} + (1 / 2 \pi f C)^2\}}$$

と表される。したがって、 R_{PC} と $(1 / 2 \pi f C)$ とが同程度か、または R_{PC} の方が大きい場合には、液晶素子5の容量を通して電流を流すことができる。

【0064】

画像メモリ素子1に流すパルス幅 T の単一のパルスについては、 $f = 1 / 2 T$ と換算すればよく、従って、パルス幅 100 ns のパルスは 5 MHz に相当する。つまり、本実施例の相変化媒体のようにパルス幅が短い場合は、液晶容量を通して電流が流れやすくなり、望ましい。液晶素子5の容量を通して電流が流れる場合には、液晶素子の抵抗により加熱することがなく、液晶の劣化が抑えられる。

【0065】

図12は本発明の第6実施例に係る画像表示パネルである液晶表示パネルの一画素の回路図である。本実施例では、画像メモリ素子1の書換回路に加えて画像メモリ素子の状態を読み出すメモリ読出回路123を設けている。メモリ読出回路123はスイッチ125を備えている。まず、画像表示装置の表示動作について説明する。表示の場合は、基準電極線15を電源回路117に接続するようにスイッチ125を電源回路117側に切替える。そして、走査電極線7が選択されてハイレベルとなるとTFT17がオンとなる。信号電極線9を流れていた電流データ信号は、TFT17を通り、画像メモリ素子1を流れて電流データに応じたメモリ状態にスイッチする。

【0066】

走査電極線7がローレベルとなると、TFT17がオフとなり、基準電極線15と対向電極3の間の駆動電圧が液晶素子5と画像メモリ素子1に印加され、画像メモリ素子1の抵抗値に応じて液晶素子5に表示がなされる。次に、画像メモリ素子の読出動作の場合には、基準電極線15をメモリ読出回路123側に接続するようにスイッチ125を切替える。信号電極線9には I_{th} 以下の読出電流を流す。走査電極線7がハイレベルとなるとTFT17を通して画像メモリ素子1を流れる。メモリ読出回路123において図11に示した駆動電圧供給電極11の電圧をモニタすることにより、画像メモリ素子1の状態を読み出すことができる。この読出電流を I_{th} より十分に小さくすることにより、読出動作を行っても画像メモリ素子1の抵抗値は変化せず、何回でも読み出すことができる。

【0067】

図13は本発明の第6実施例に係る画像表示装置の構成図である。本実施例の画像表示装置は、図7で説明した信号線駆動回路101に図12に示したメモリ読出回路123と画像データ演算回路121を設けたものである。この画像データ演算回路121にはシリアルパラレル信号変換回路（S/P変換回路）105からのデータを保持する図7におけるラインメモリ107と同等のラインメモリを有する。信号線駆動回路101に設けたメモリ読出回路123は、走査線選択回路103で選択された1ライン分の画素127（図13には1ラインの一画素のみを示す）内に記憶されている画像データを読み出し、これを画像データ演算回路121に送る。

【0068】

また、信号線駆動回路101では、シリアル信号で伝送されてきた画像データ信号をシリ

アルーパラレル信号変換回路105において信号電極線9の本数分のパラレル信号に変換し、画像データ演算回路121に有するラインメモリに1走査線分の画像データを送る。画像データ演算回路121では、ラインメモリに保持された画像データと画素127内の画像メモリ素子から読み出したデータとを比較する。比較の結果、両者のデータが異なる場合のみ、電圧-電流変換回路109に書換えデータを送る。

【0069】

電圧-電流変換回路109は、画像データ演算回路121からの書換えデータを電流に変換し、制御信号のタイミングに合わせて出力する。走査線選択回路103は走査電極線7を選択してハイレベルとし、順次走査を行う。電源回路117は、データ信号の基準電圧、走査電極線7、対向電極27に印加する電圧を発生する。対向電極駆動回路119は対向電極に印加する駆動電圧を交流化して対向電極27に印加する。

10

【0070】

図14は本発明の第6実施例に係る画像表示パネルを駆動する信号波形の説明図である。図中、 V_{Gm} はm番目の走査電極線7に印加される電圧、 I_{Dn} は信号電極線9を流れる電流（信号電流）で、 r は読出電流、 w は書込電流である。また、 V_{COM} は液晶素子5を駆動する駆動電圧、 V_{LC} は液晶素子5に印加される電圧を示す。走査電極線7の電圧 V_{Gm} は走査線選択回路103により1書込周期毎に1回選択されハイレベルとなる。信号電極線9には、信号線駆動回路101から電流データ信号が供給される。

【0071】

m番目の走査電極線7とn番目の信号電極線9との交点の画素においては、m番目の走査電極線7の電圧 V_{Gm} がハイレベルとなると図12のTFT17がオンとなるため、そのとき信号電極線9を流れていた電流 I_{Dn} がTFT17を通して画像メモリ素子1に供給される。この選択信号がハイレベルにある間に、読出電流 r と書込電流 w を流す。まず、読出電流 r を流し、画像メモリ素子1のメモリ情報を読み出す。このメモリ情報と画像データ演算回路121に備えたラインメモリに保持されている次の画像信号の差分を取り、両データが異なる場合にのみ、信号線駆動回路101は信号電極線9に書込電流を送出し、画像メモリ素子1をスイッチングする。

20

【0072】

対向電極27には、液晶素子5を駆動する駆動電圧 V_{COM} が印加されている。本実施例では、駆動電圧 V_{COM} は、1フレーム周期毎に極性を反転する交流電圧とした。図14では、この1フレーム周期と1書込周期が等しい場合について示した。静止画等の画像を表示する場合には、1フレーム周期を1書込周期よりも長くしても良い。信号電極線9のベース電圧 V_{Gm} も駆動電圧 V_{COM} と同じタイミングで極性反転させることにより、信号電極線9と対向電極27の電位差を小さくし、液晶素子5を通して流れる電流を小さくし、ほとんどの電流が画像メモリ素子1を流れるようにした。信号電流 I_{Dn} も駆動電圧 V_{COM} の反転に合わせて極性を反転した。

30

【0073】

走査電極線7の選択時間は、通常のフレーム周期約60Hz、走査線数1000本においても、1走査線の選択時間は約16 μ sであり、画像メモリ素子の読出し及び書き換え時間に比べて十分に長い。そのため、1走査線の選択時間に読出しと書込みを行うことが出来る。

40

【0074】

本実施例では、画素に記憶されたデータを次の画像データで異なる画素のみデータを書き換えることができるので、画像メモリ素子1の書換え回数を少なくすることができる。そのため、繰り返し寿命の短い画像メモリ素子1を用いても長期にわたって性能を維持し表示することができる。また、画素内にある画像メモリ素子のデータを読み出すことができるため、別に画像メモリを設けることなく、画像メモリとして機能させることができる。本実施例の他の効果は前記実施例と同様である。

【0075】

図15は本発明の第7実施例に係る画像表示装置を構成する液晶表示パネルの画素部の回

50

路図である。本実施例では、画像メモリ素子1を書き換えるためにヒータ59を設け、画像メモリ素子1をスイッチングする回路と液晶素子5を駆動する回路を分離したものである。画像メモリ素子1は液晶素子5と直列に接続され、画像メモリ素子1に近接してヒータ59を設置した。ヒータ59はTFT17で駆動される。

【0076】

図15において、走査電極線7が選択されハイレベルとなると、TFT17が導通し、ヒータ59に電流が流れる。画像メモリ素子1はヒータ59から熱を受けてメモリ状態をスイッチングする。ヒータ59の温度、通電時間を制御することにより画像メモリ素子1のメモリ状態を制御する。液晶素子5には基準電極線15と対向電極間に加わる電圧に対して、液晶素子5と画像メモリ素子1による抵抗分割で決まる電圧が印加されるため、画像メモリ素子1の抵抗状態に応じて液晶素子5に表示がなされる。本実施例によれば、画像メモリ素子1を駆動する回路と液晶素子5を駆動する回路を分離したため、液晶素子5には常に駆動電圧を印加しておけばよく、駆動回路の構成が簡単になる。

10

【0077】

図16は本発明の第7実施例に係る画像表示装置を構成する液晶表示パネルの画素部に設けるヒータと画像メモリ素子の構造例を説明する断面図である。図16において、基板77上にヒータ電極59を形成する（ヒータ電極は図15のヒータそのものであることから、両者に同一参照符号を付した）。ヒータ電極59の材料としては、タンタルTa、モリブデン・タンタルMoTa、モリブデン・タングステンMoW、タングステンW、モリブデンMo、等の高融点金属を用いればよい。これら材料は、液晶表示装置のゲート配線によく用いられており、通常の液晶表示パネルの作製プロセスと整合性が良く、またTFTのゲート配線と同時に形成することもできる。

20

【0078】

ヒータ電極59の幅を狭くすることで発熱を集中することができるので、ヒータ電極59の一部を発熱部60とする。この発熱部60の上に窒化アルミニウム(AlN)、あるいは窒化シリコン(SiN)等の熱伝導率の高い高熱伝導誘電体膜75を形成し、それ以外の部分には酸化シリコン(SiO₂)や酸化ジルコニウム(ZrO₂)等の熱伝導率の低い低熱伝導誘電体膜73を絶縁膜として形成する。高熱伝導誘電体膜75上に相変化膜67を形成し、その上に画像メモリ素子の一方の電極61aと他方の電極61bを形成する。画像メモリ素子の他方の電極61bは相変化膜67を覆うように形成されている。

30

【0079】

ヒータ電極59の発熱部60で発生した熱は、主に高熱伝導誘電体膜75を伝導し、相変化膜67を過熱する。この熱は相変化膜67から相変化膜67を覆っている熱伝導率の高い画像メモリ素子の他方の電極61bに流れる。相変化膜67の上部に画像メモリ素子の他方の電極61bの金属膜を形成したことにより、当該画像メモリ素子の他方の電極61bが、いわゆる熱引き膜として機能し、溶融した相変化膜が急冷されアモルファス化する。

【0080】

この熱引き膜としても機能する膜には必ずしも他方の電極61bを用いる必要はなく、相変化膜67と電氣的に絶縁された別の膜でも良く、熱伝導率の高い金属を用いることが望ましい。また、低熱伝導膜73を用いて発熱部60を断熱しているため、発熱部60からの熱は微小面積の高熱伝導誘電体膜75から集中的に微小な領域の相変化膜67を効率的に加熱する。加熱される領域の熱容量が小さいため、相変化膜を急冷することができる。また、画像メモリ素子の他方の電極61bは、発熱部60から離れているために当該画像メモリ素子の他方の電極61bを伝導して熱が逃げるため、他方の電極61bが高融点金属である必要はなく、アルミニウム等の金属を用いることができる。ヒータ電極59には、タンタルシリサイドTaSi₂等のシリサイドを用いることもできる。

40

【0081】

図17は本発明の第8実施例に係る画像表示装置を構成する液晶表示パネルの画素部の回路図である。本実施例の液晶表示パネルは、単純マトリックス型の液晶素子50を用いた

50

ものに前記図 15 で説明した画像メモリ素子 1 を書き換えるためにヒータ 59 を設けたものである。液晶素子 50 と直列に画像メモリ素子 1 が接続され、この画像メモリ素子 1 に近接してヒータ 59 を設置してある。

【0082】

図 17 において、走査電極線 7 が選択されハイレベルとなると、信号電極線 9 からヒータ 59 に電流が流れ、発熱する。ヒータ 59 からの熱を受けて画像メモリ素子 1 のメモリ状態がスイッチングする。ヒータ 59 の温度、通電時間を制御することにより画像メモリ素子 1 のメモリ状態を制御する。基準電極線 15 と対向電極 3 の間に加わる電圧に対して、液晶素子 50 と画像メモリ素子 1 による抵抗分割で決まる電圧が液晶素子 50 に印加されるため、画像メモリ素子 1 の抵抗値に応じて液晶素子 50 に表示される。

10

【0083】

本実施例においては、単純マトリックス型の液晶表示パネルを用いた液晶表示装置でありながら、画像メモリ素子を有している。当該画像メモリ素子の記憶状態を切替えることで画像メモリ素子の記憶状態によって表示する画像を制御することができる。走査電極線 7 と信号電極線 9 に直接結合したヒータ 59 で構成した画像メモリ素子書換手段と、画像メモリ素子 1 及び液晶素子 50 とは回路的に分離されており、それぞれ独立に駆動することができる。

【0084】

本実施例によれば、TFT などのアクティブ素子を用いることないため、単純マトリックス型の非常に単純な構成においても画素内に画像メモリ素子を設けることができる。

20

【0085】

図 18 は本発明の第 9 実施例に係る画像表示装置を構成する液晶表示パネルの画素部の回路図である。本実施例の液晶表示パネルは図 17 で説明した実施例と同様に、単純マトリックス型の液晶素子 50 を用いたものである。走査電極線 7 に第 1 の画像メモリ素子 1a の一方の端子を接続し、信号電極線 9 に第 2 の画像メモリ素子 1b の一方の端子を接続し、第 1 の画像メモリ素子 1a の他方の端子と第 2 の画像メモリ素子 1b の他方の端子は共に液晶素子 50 の画素電極 25 に接続されている。

【0086】

本実施例においては、まず画像表示パネルの全画素を走査して、画像データを書き込む。画像データを書き込む場合には、走査電極線 7 を選択し低インピーダンスにする。走査電極線 7 が低インピーダンスになると、信号電極線 9 から第 1 の画像メモリ素子 1a と第 2 の画像メモリ素子 1b に電流が流れ、それらのメモリ状態をスイッチングする。第 1 の画像メモリ素子 1a と第 2 の画像メモリ素子 1b とには同じ値の電流が流れるため、両方とも同じ抵抗値のメモリ状態となる。全画素 50 に画像データを書き込んだ後、走査電極線 7 と信号電極線 9 を基準電圧となるよう同電位とする。液晶素子 50 には基準電圧と対向電極間に加わる電圧差に対して、液晶素子 50 と第 1 の画像メモリ素子 1a、第 2 の画像メモリ素子 1b による抵抗分割で決まる電圧が印加され、第 1 の画像メモリ素子 1a、第 2 の画像メモリ素子 1b の抵抗状態に応じて液晶素子 50 が駆動され、表示される。

30

【0087】

本実施例では、画素へのデータ書込みと表示とを時間的に分離しており、同じ画像データを長時間表示する画像表示装置に適している。さらに、第 1 の画像メモリ素子 1a、第 2 の画像メモリ素子 1b は不揮発性メモリであり、この不揮発性メモリを用いることで、電源を一度切っても画像データが保持されるため、長期間画像データを保持しておくことができる。

40

【0088】

また、本実施例では、第 1 の画像メモリ素子 1a と第 2 の画像メモリ素子 1b とが液晶素子 50 に対して並列に接続されているため、両メモリ素子の抵抗にばらつきがあっても、それが平均化され、表示のばらつきが低減されるという効果がある。またさらに、TFT 等のトランジスタ素子を用いることなく、画像データを記憶することができ、画素の構成が簡単である。特に、第 1 と第 2 のメモリ素子 1a、1b とに用いる相変化膜及び液晶素

50

子50と接続する電極は、同一層の膜を用いて形成することができ、また相変化膜も必ずしも電氣的に絶縁する必要がないため、エッチング等による加工の必要なく2個のメモリ素子を容易に作製することができる。

【0089】

図19は本発明の第10実施例に係る液晶表示パネルの画素部の回路図である。また、図20は図19に示した画素構成を有する液晶表示パネルを記録装置に接続して構成した画像表示モジュールに画像データを書き込む際の構成図、図21は図19に示した画素構成を有する液晶表示パネルを表示駆動装置に接続して構成した画像表示モジュールで画像データを表示する際の構成図である。

【0090】

本実施例の液晶パネルは、図19に示したように一画素内に3個の画像メモリ素子を設けている。一画素は、第1のTF T17aと第2のTF T17b、第1の画像メモリ素子1aと第2の画像メモリ素子1bおよび第3の画像メモリ素子1cの一端を共通にし、液晶素子5に対して並列に接続してある。各画像メモリ素子1a、1b、1cの他端は、それぞれ第1の基準電極線15a、第2の基準電極線15b、第3の基準電極線15cに接続されている。

【0091】

この液晶表示パネル175は、走査線接続パッド29、信号線接続パッド31、電源線接続パッド33、選択線接続パッド35a、35b、35cを有し、これらの接続パッドで信号線駆動回路101と走査線駆動回路103および電源を有する記録装置131に対して着脱可能に構成されている。記録装置131は、信号線駆動回路101と走査線駆動回路103および電源（図示せず）、信号制御回路111を備えている。

【0092】

すなわち、液晶パネル175に記録装置131を接続して図20に示した画像表示モジュール、あるいは表示駆動装置133を接続して図21に示した画像表示モジュールを構成する。このように、画像表示パネル175を記録装置あるいは表示駆動装置の選択的に接続することで、液晶表示パネル175への画像データ記録動作と記録した画像データの表示動作とを分離して使用できるようにしたものである。以下、このように構成した画像表示モジュールの動作を図19と共に説明する。

【0093】

まず、図20において、液晶表示パネル175の画素への画像データの書き込み時には、液晶表示パネル175を走査線接続パッド29、信号線接続パッド31を介して記録装置131に接続する。外部信号源からの画像信号を入力する信号制御回路111からの画像データ信号とクロック等のタイミング制御信号により、走査線選択回路103により走査電極7が選択されハイレベルとなると、第1のTF T17aがオンとなる。液晶表示パネル175への画像データの書き込み動作においては、電源電極線13に電圧が印加されている必要はなく、当該電源電極線13は高インピーダンスとなっている。そのため、電流は抵抗21を流れ、電源電極線13側には流れなることはない。第1のTF T17aは、抵抗21を介して、第1の画像メモリ素子1a、第2の画像メモリ素子1b、第3の画像メモリ素子1cに接続している。

【0094】

走査電極線7の選択時間をメモリ素子の個数分、本実施例では3分割し、走査線選択回路103により第1の基準電極線15a、第2の基準電極線15b、第3の基準電極線15cを順次選択する。第1の基準電極線15aが選択されたときは、第2の基準電極線15bと第3の基準電極線15cを高インピーダンスとすることで、画像データ信号である電流データ信号は第1の画像メモリ素子1aを流れ、当該第1のメモリ素子1aを所望の状態に設定する。引き続き、第2の画像メモリ素子1b、第3の画像メモリ素子1cに異なる画像のデータを書き込む。

【0095】

書き込まれた画像データの表示を行う時には、図21に示したように、液晶表示パネル1

10

20

30

40

50

75の第1の基準電極線15a、第2の基準電極線15b、第3の基準電極線15cを選択線接続パッド35a、35b、35cを介して表示駆動回路133に接続する。選択線接続パッド35a、35b、35cは切替回路129に、電源線接続パッド33は液晶駆動回路119からの駆動電圧供給電極線11、電源回路117からの電源電極線13に接続される。このとき、図20に示した記録装置131を液晶表示パネル175から外すことが出来る。電源電極線13には電源線接続パッド33を介して電源回路117からのDC電圧が、駆動電圧供給電極には液晶駆動回路119からのAC電圧が印加される。

【0096】

切替回路129は第1の基準電極線15a、第2の基準電極線15b、第3の基準電極線15cを選択する。切替回路129により第1の基準電極線15aが選択されると、電源電極線13からのDC電圧が図19の抵抗21、画像メモリ素子1aに印加される。そして、第1の画像メモリ素子1aの抵抗値に応じて、第2のTFT17bのゲートにかかる電圧が変化し、そのゲート電圧に応じて第2のTFT17bがオン・オフする。第2のTFT17bがオンすると駆動電圧供給電極線11の電圧が液晶素子5に加わり、第2のTFT17bがオフの場合は液晶素子5に電圧が加わらず、液晶素子5の表示状態が切り替えられる。

【0097】

次に、切替回路129が第2の基準電極線15bに切り替わると、第2の画像メモリ素子1bに記録された画像データに基づいた画像が表示される。同様に、切替回路129が第3の基準電極線15cに切り替わると、第3の画像メモリ素子1cに記録された画像データに基づいた画像が表示される。本実施例では、画素内に3個のメモリ素子を設けているため、3種類の画像を切り替えて表示できるが、画像メモリ素子の個数をさらに増やすことで、より多くの画像を切替え表示することができる。

【0098】

上記したように、本実施例の画像表示パネル175は画素内に不揮発メモリを設けており、1度記録すれば外部にメモリがなくても、駆動電圧のみを供給することで画素内不揮発メモリに記憶された画像データを表示することができる。そのため、前記したように表示時には記録装置131は無くてもよい。

【0099】

このように、一画素内に複数のメモリ素子を搭載し、画像メモリ素子を切替えて表示することにより、外部から画像データを供給することなく複数の画像を切替えて表示することができる。そのため、本実施例の画像表示装置は、ポスター、中吊り広告、看板等に用いることで、画像表示パネル175と表示駆動装置133のみで動きのある表示が可能である。この画像表示パネル175は、画像メモリ素子の内容を書き換えることができるため、画像データを書き換えて繰り返し使用することができる。

【0100】

このように、画像表示パネル175に記録装置131を接続して画像を記録することにより、同じ記録装置131を用いて複数の表示モジュール175に画像データを書き込むことができる。表示時には、電圧を供給する表示駆動装置133があればよく、低コストで多様な画像を表示できる画像表示装置とすることができる。また、一画素中の画像メモリ素子の数を増やすことにより、表示できる画像数を増やすことができる。また、表示駆動装置133は画像表示パネル175と一体とした画像表示装置としても良い。

【0101】

本実施例では、画像表示素子として液晶素子を用いて説明したが、用いる画像表示素子としては、液晶素子に限定するものではなく、有機発光素子等のエレクトロルミネッセンス等を用いた表示パネル、フィールドエミッションパネル、プラズマディスプレイ等、マトリックス電極を用いた表示パネルなどの各種の表示パネルを用いて同様の表示を行うことができる。

【0102】

図22は本発明の第1実施例に係る表示パネルの画素部の一画素の構成を説明する回路

10

20

30

40

50

図である。本実施例は画像表示素子として有機エレクトロルミネッセンス表示素子（OLED）6を用いたものである。一画素内には、画像データを記憶する画像メモリ素子1が設けられており、OLED素子6の画素に表示するデータを保持する。本実施例においては、この画像メモリ素子1も前記の各実施例で説明したものと同様に、可逆的に抵抗値を変化させてデータを記録及び書換えることができ、通常の使用においては記録データが消えない不揮発メモリである。

【0103】

この画像メモリ素子1は、信号電極線9よりパルス電流を流してスイッチングされ、当該パルス電流の電流値とパルス幅を変えることによってスイッチングする抵抗状態が制御される。走査電極線7が選択されて電圧がハイレベルとなるとTFT17がオン状態となる。このタイミングで信号電極線9に流したデータ電流信号がTFT17に取り込まれ、画像メモリ素子1を通して基準電極線15に流れる。画像メモリ素子1を流れる電流値またはパルス幅に応じて画像メモリ素子1の抵抗が変化し、記憶がなされる。

10

【0104】

本実施例に示したように、OLED素子6を駆動するための電流が基準電極線15から当該OLED素子6を通して対向電極側に流れる場合には、基準電極線15に対して信号電極線9の電位を低くし、OLED素子6に対して逆電圧になるようにすることにより、OLED素子6に信号電極線9からのパルス電流が流れることなく、画像メモリ素子1のスイッチングが行われる。OLED素子6の一方の画素電極250は画像メモリ素子1を介して基準電極線15に繋がっており、画像メモリ素子1が低抵抗の状態の場合には、OLED素子6の対向電極30と基準電極線15間に印加された駆動電圧により電流が流れて発光し、表示が行われる。また、画像メモリ素子1が高抵抗の状態の場合には、OLED素子6に流れる電流が閾値以下となり、OLED素子6はOFFとなる。このOLED素子6の駆動電流は画像メモリ素子1の状態を変化させる閾値電流 I_{th} 以下であり、OLED素子6の駆動電流により画像メモリ素子1の状態が変化することはない。

20

【0105】

本実施例では、画像メモリ素子1に流す電流値を I_{reset} から I_{th} の間で制御することにより画像メモリ素子1の抵抗値を連続的に変えることができるため、OLED素子6に階調表示することが可能である。

【0106】

また、本実施例においては、1個のTFT17でOLED素子6を制御でき、さらに階調表示も可能である。また、通常のOLED素子に用いられているストレージキャパシタを用いることなく画像メモリ素子を構成できるため、画素構成が簡単となる。さらに、画像メモリ素子1は不揮発性を持つ有しているため、同じ画像を表示している場合には、当該画像メモリ素子1のリフレッシュは必要なく、かつ書換え周波数も小さくできるので、低消費電力化が可能である。

30

【0107】

図23は本発明の画像表示装置を実装した電子機器の一例を示す平面図、図24は図23に示す電子機器のシステム構成図である。この電子機器は電子書籍と呼ばれる携帯機器（PDA）である。この電子機器は、インターネット等の回線、あるいはパソコン等の外部データ源から小説などの書籍データ（コンテンツ）をダウンロードして利用する機能を有するものである。電子書籍151の表示部153には、本発明の画像表示装置を実装してある。機器本体の一部には入力キー155、入力ダイヤル157が設けられている。

40

【0108】

電子書籍151のシステムは図24に示したように、画像表示装置159、表示コントローラ161、マイクロプロセッサ（MPU）163、メモリ165、電源（バッテリー）167、入力デバイス169、インターフェース（I/F）171がシステムバス175に接続されている。メモリ165内の表示データはシステムバス175を介してMPU163で処理され、表示コントローラ161に送られる。表示コントローラ161は表示装置159を制御してメモリ165のデータを表示部153に可視表示する。表示部153を

50

構成する画像表示装置の表示パネルの画素は不揮発メモリを有している。

【0109】

前記実施例で説明したように、この不揮発メモリを画像メモリとして利用することもでき、記憶された画像メモリの内容を読み出すようにしてもよい。入力ダイアル157や入力キー155等の入力デバイス169を操作し、表示部153上でページをめくったり、表示する書籍を選ぶ等の操作を行う。書籍データ等は外部データ源からインターフェース171を介してメモリ165に取り込まれる。

【0110】

本発明の画像表示装置を構成する表示パネルに有する画像メモリ素子は微小形成でき、画素の開口率も大きくできるので、高精細な画像の表示に適している。特に、新聞や本、漫画等のように一度画面に表示したら読み終わるまで同じ画像を表示する文字・静止画ベースのコンテンツの表示に対して、高精細な表示ができる共にフレーム周波数を遅くすることができるので、低消費電力化の効果が大きく、この種の電子機器に適している。すなわち、表示画像を書き換えるまでは、画像表示部の駆動を行えば良く低消費電力化できる。さらに、液晶表示装置を用いる場合には、不揮発メモリを用いているため、液晶素子が劣化しない程度にフレーム周波数を低くすることができるため、さらに低消費電力化が可能である。また、低消費電力化の点からは原理的に補助照明光源を要しない反射型の画像表示装置を用いることが望ましい。また、画像表示装置として液晶表示装置を用いる場合には、通常行われているように、カラーフィルタを用いてカラー化することができる。

【0111】

本発明の画像表示装置は、上記した携帯用電子機器に限るものではなく、他の画像表示機器にも同様に適用できるものであることは言うまでもない。

【0112】

【発明の効果】

上記したように、本発明によれば、抵抗変化に基づく不揮発メモリを画素内に具備したことで、表示データの記憶機能をもつ表示パネルの構成が簡素化され、開口率を向上し、低消費電力で、かつ電源を切っても画素内に画像データが保持される画像表示装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の第1実施例に係る画像表示装置の画像表示パネルすなわち液晶表示パネルを構成する一画素の構成を説明する回路図である。

【図2】図1に示した画素を有する液晶表示パネルを用いて構成した画像表示装置の構成図である。

【図3】本発明の第1実施例の液晶表示パネルに用いたノーマリクローズモードの液晶素子の電圧－反射率特性の説明図である。

【図4】本発明の第1実施例に用いた画像メモリ素子をスイッチングする電流パルスの波形図である。

【図5】画像表示パネルを駆動する信号波形の説明図である。

【図6】本発明の第1実施例における液晶表示パネルを構成する第1基板の要部断面図である。

【図7】本発明の第1実施例における画像表示装置の構成を説明するブロック図である。

【図8】本発明の第2実施例に係る画像表示パネルである液晶表示パネルの一画素の構成を説明する回路図である。

【図9】本発明の第3実施例に係る画像表示パネルである液晶表示パネルの一画素の構成を説明する回路図である。

【図10】本発明の第4実施例に係る画像表示パネルである液晶表示パネルの一画素の構成を説明する回路図である。

【図11】本発明の第5実施例に係る画像表示パネルである液晶表示パネルの一画素の構成を説明する回路図である。

【図12】本発明の第6実施例に係る画像表示パネルである液晶表示パネルの一画素の回

10

20

30

40

50

路図である。

【図 1 3】本発明の第 6 実施例に係る画像表示装置の構成図である。

【図 1 4】本発明の第 6 実施例に係る画像表示パネルを駆動する信号波形の説明図である。

【図 1 5】本発明の第 7 実施例に係る画像表示装置を構成する液晶表示パネルの画素部の回路図である。

【図 1 6】本発明の第 7 実施例に係る画像表示装置を構成する液晶表示パネルの画素部に設けるヒータと画像メモリ素子の構造例を説明する断面図である。

【図 1 7】本発明の第 8 実施例に係る画像表示装置を構成する液晶表示パネルの画素部の回路図である。

10

【図 1 8】本発明の第 9 実施例に係る画像表示装置を構成する液晶表示パネルの画素部の回路図である。

【図 1 9】本発明の第 10 実施例に係る液晶表示パネルの画素部の回路図である。

【図 2 0】図 1 9 に示した画素構成を有する液晶表示パネルを記録装置に接続して構成した画像表示モジュールに画像データを書き込む際の構成図である。

【図 2 1】図 1 9 に示した画素構成を有する液晶表示パネルを表示駆動装置に接続して構成した画像表示モジュールで画像データを表示する際の構成図である。

【図 2 2】本発明の第 11 実施例に係る表示パネルの画素部の一画素の構成を説明する回路図である。

【図 2 3】本発明の画像表示装置を実装した電子機器の一例を示す平面図である。

20

【図 2 4】図 2 3 に示す電子機器のシステム構成図である。

【符号の説明】

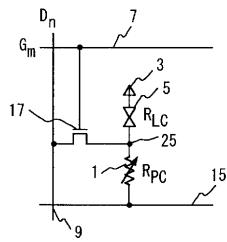
1, 1 a, 1 b, 1 c 画像メモリ素子、3 対向電極、5 液晶素子、6 O L E D、7 走査電極線、9 信号電極線、1 1 駆動電圧供給電極線、1 3 電源電極線、1 5, 1 5 a, 1 5 b, 1 5 c 基準電極線、1 7, 1 7 a, 1 7 b, 1 7 c 薄膜トランジスタ (T F T)、1 9 p 型 T F T、2 1 抵抗、2 3 ヒータ、2 5 画素電極、2 7 対向電極、2 9 走査電極線接続パッド、3 1 信号電極線接続パッド、3 3 電源線接続パッド、3 5, 3 5 a, 3 5 b, 3 5 c 選択線接続パッド、5 1 ゲート電極、5 3 ソース電極、5 5 ドレイン電極、5 7 高融点金属電極、5 9 ヒータ電極、6 0 発熱部、6 1 a, 6 1 b 画像メモリ素子電極、6 3 金属膜、6 5 透明電極、6 7 相変化膜、6 9 絶縁膜、7 1 シリコン膜、7 3 低熱伝導誘電体膜、7 5 高熱伝導誘電体膜、7 7 基板、7 9 N + シリコン層、1 0 1 走査線選択回路、1 0 3 信号線駆動回路、1 0 5 シリアルーパラレル変換回路、1 0 7 ラインメモリ、1 0 9 電圧ー電流変換回路、1 1 1 信号制御回路、1 1 3 画像信号処理回路、1 1 5 ドライバ制御回路、1 1 7 電源回路、1 1 9 対向電極駆動回路、1 2 1 画像データ演算回路、1 2 3 メモリ読出回路、1 2 5 スイッチ、1 2 7 画素、1 2 9 切替回路、1 3 1 記録装置、1 3 3 表示駆動装置、1 5 1 電子書籍、1 5 3 表示部、1 5 5 入力キー、1 5 7 入力ダイヤル、1 5 9 画像表示装置、1 6 1 表示コントローラ、1 6 3 マイクロプロセッサ (M P U)、1 6 5 画像メモリ、1 6 7 バッテリ、1 6 9 入力デバイス、1 7 1 インターフェース、1 7 5 システムバス。

30

40

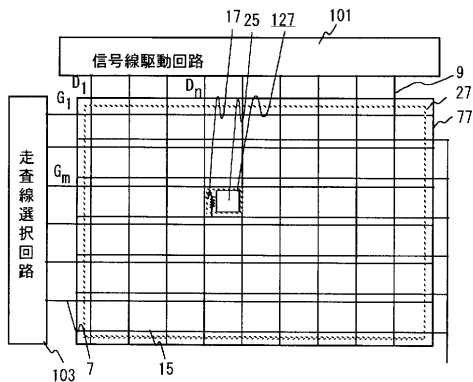
【図 1】

図 1



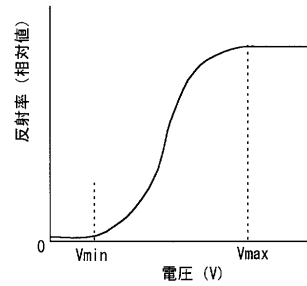
【図 2】

図 2



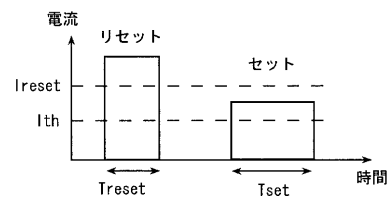
【図 3】

図 3



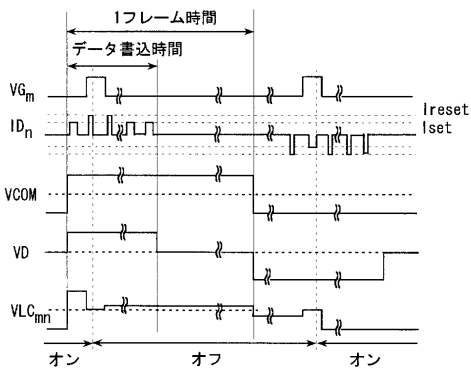
【図 4】

図 4



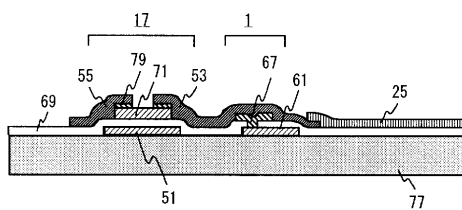
【図 5】

図 5



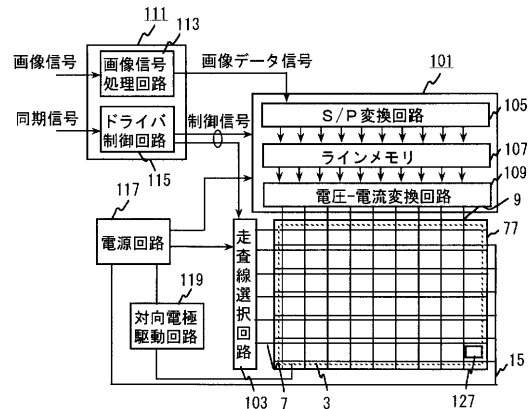
【図 6】

図 6



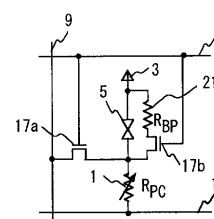
【図 7】

図 7

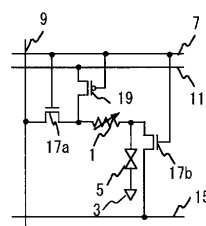
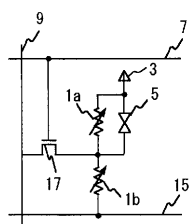


【図 8】

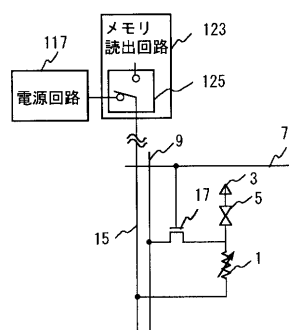
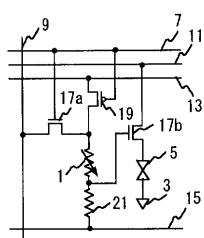
図 8



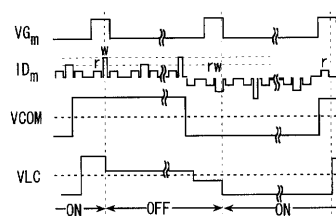
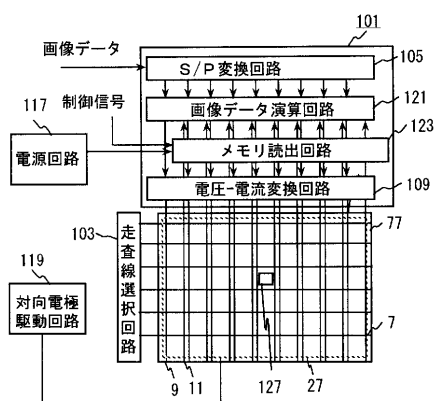
【図 1 1】



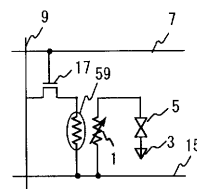
【図 1 2】



【図 14】

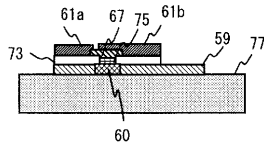


【図 15】



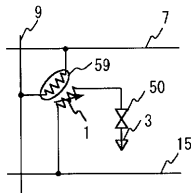
【図 16】

図 16



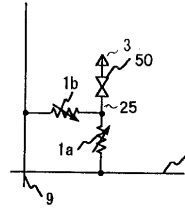
【図 17】

図 17



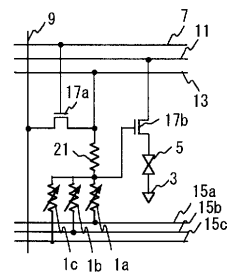
【図 18】

図 18



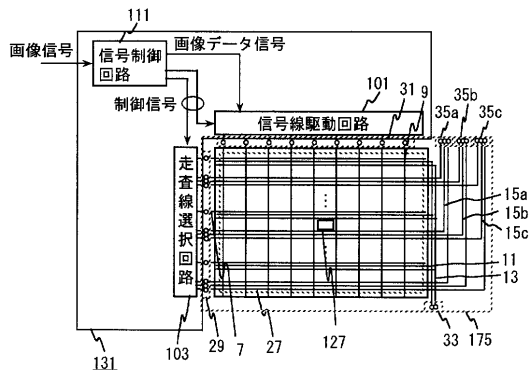
【図 19】

図 19



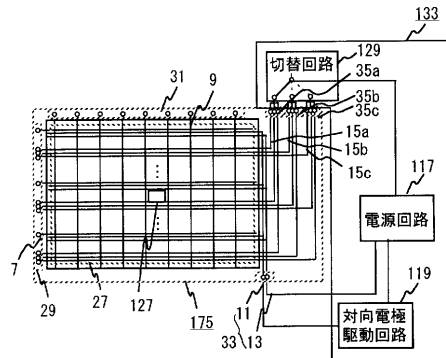
【図 20】

図 20



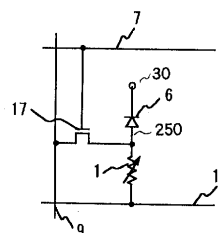
【図 21】

図 21



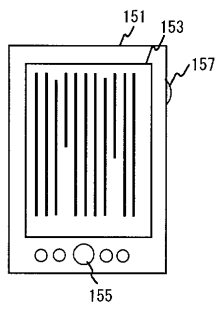
【図 22】

図 22



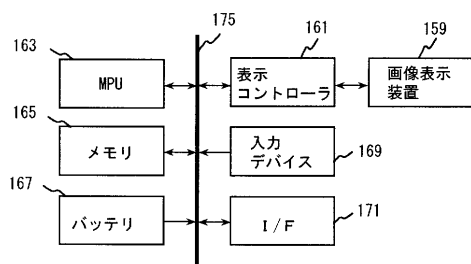
【図 2 3】

図 2 3



【図 2 4】

図 2 4



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 51/50 (2006.01) G 0 9 G 3/20 6 1 2 U
 G 0 9 G 3/20 6 2 4 B
 G 0 9 G 3/36
 H 0 5 B 33/14 A

(72)発明者 山本 恒典
 茨城県日立市大みか町七丁目1番1号 株式会社日立製作所 日立研究所内
 (72)発明者 大島 徹也
 茨城県日立市大みか町七丁目1番1号 株式会社日立製作所 日立研究所内
 (72)発明者 江戸 進
 茨城県日立市大みか町七丁目1番1号 株式会社日立製作所 日立研究所内
 (72)発明者 紺野 哲豊
 茨城県日立市大みか町七丁目1番1号 株式会社日立製作所 日立研究所内

審査官 河原 英雄

(56)参考文献 特開昭56-117275 (JP, A)
 特開2002-074741 (JP, A)
 特開2002-149138 (JP, A)
 特開2002-169181 (JP, A)
 特開2002-140051 (JP, A)
 特開2000-180888 (JP, A)
 特開昭52-010693 (JP, A)
 特開昭58-142317 (JP, A)
 特開平04-255822 (JP, A)

(58)調査した分野(Int.Cl., DB名)
 G09F 9/00 - 9/46
 G02F 1/13 - 1/141
 G09G 3/20
 G09G 3/36

专利名称(译)	图像显示装置和图像显示模块		
公开(公告)号	JP4119198B2	公开(公告)日	2008-07-16
申请号	JP2002232317	申请日	2002-08-09
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
当前申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	杉田辰哉 小村真一 廣田昇一 山本恒典 大島徹也 江戸進 紺野哲豊		
发明人	杉田 辰哉 小村 真一 廣田 昇一 山本 恒典 大島 徹也 江戸 進 紺野 哲豊		
IPC分类号	G09F9/30 G02F1/133 G02F1/1368 G09G3/20 G09G3/36 H01L51/50		
CPC分类号	G09G3/3648 G09G3/2011 G09G2300/0439 G09G2300/0809 G09G2300/0842 G09G2310/0272 G09G2310/0275 G09G2310/061 G09G2320/02 G09G2330/021 G11C13/0004		
FI分类号	G09F9/30.338 G02F1/133.505 G02F1/133.550 G02F1/1368 G09G3/20.611.A G09G3/20.612.U G09G3/20.624.B G09G3/36 H05B33/14.A		
F-TERM分类号	2H092/HA02 2H092/JA24 2H092/JB42 2H092/KA15 2H092/KA17 2H092/KA18 2H092/KB11 2H092/KB12 2H092/NA07 2H092/NA26 2H092/NA28 2H092/PA06 2H093/NA11 2H093/NC15 2H093/NC40 2H093/NC47 2H093/NC71 2H093/NC75 2H093/NC90 2H093/ND39 2H093/ND49 2H093/ND50 2H093/ND54 2H093/ND60 2H192/AA12 2H192/AA24 2H192/CB05 2H192/CB22 2H192/CB23 2H192/DA91 2H192/FB02 2H192/GD52 2H192/GD61 2H193/ZA04 2H193/ZA19 3K007/AB02 3K007/AB03 3K007/BA06 3K007/DB03 3K007/GA00 3K107/AA01 3K107/BB01 3K107/CC14 3K107/CC36 3K107/CC43 3K107/EE03 3K107/HH04 3K107/HH05 5C006/AA15 5C006/AA16 5C006/AF45 5C006/BB16 5C006/BC06 5C006/BC12 5C006/BF05 5C006/BF34 5C006/BF49 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/DD30 5C080/EE28 5C080/FF11 5C080/GG12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C094/AA22 5C094/BA03 5C094/BA09 5C094/BA43 5C094/CA19 5C094/DA09 5C094/DB01 5C094/EA04 5C094/FB18		
代理人(译)	小野寺杨枝		
审查员(译)	川原英夫		
其他公开文献	JP2004070186A		
外部链接	Espacenet		
摘要(译)			

要解决的问题：实现由在像素中具有图像存储元件的显示面板构成的图像显示装置的低功耗。具有通过相变切换的电阻值的非易失性图像存储元件连接到液晶元件的像素电极。由扫描电极线7和信号电极线9驱动的薄膜晶体管17的输出连接到像素电极25。当选择电压的扫描电极线7变为高电平时，薄膜晶体管17导通时，流过所述参考电极线15流过信号电极9在通过图像存储装置1该定时的电流信号。图像存储元件1的电阻根据流过图像存储元件1的电流值或脉冲宽度而变化，并存储为电阻值。施加到液晶元件5的液晶驱动电压根据图像存储元件1的电阻而变化，并且液晶元件5显示。点域1

