

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-77111

(P2008-77111A)

(43) 公開日 平成20年4月3日(2008.4.3)

(51) Int.Cl.

G02F 1/1362 (2006.01)

F I

G02F 1/1362

テーマコード (参考)

2H092

審査請求 有 請求項の数 6 O L (全 21 頁)

(21) 出願番号 特願2007-310013 (P2007-310013)
 (22) 出願日 平成19年11月30日 (2007.11.30)
 (62) 分割の表示 特願2005-150720 (P2005-150720)
 の分割
 原出願日 平成9年9月11日 (1997.9.11)

(71) 出願人 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100095728
 弁理士 上柳 雅誉
 (74) 代理人 100107261
 弁理士 須澤 修
 (74) 代理人 100127661
 弁理士 宮坂 一彦
 (72) 発明者 岡野 勝一
 長野県諏訪市大和3丁目3番5号 セイコ
 ーエプソン株式会社内
 (72) 発明者 山▲崎▼ 康二
 長野県諏訪市大和3丁目3番5号 セイコ
 ーエプソン株式会社内

最終頁に続く

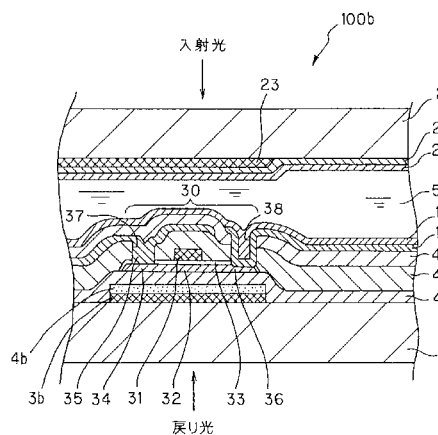
(54) 【発明の名称】 液晶表示パネル

(57) 【要約】

【課題】 T F T 駆動によるアクティブマトリクス駆動方式の液晶表示パネルにおいて、T F T の下側からの光に対する遮光性能とT F T のスイッチング特性とを改善する。

【解決手段】 一对の第1及び第2基板(1、2)間に挟持された液晶(50)と、第1基板にマトリクス状に設けられた画素電極(11)と、これをスイッチング制御するT F T (30)とを備えた液晶表示パネル(100b)において、T F T に対向する位置において第1基板とT F T との間に高融点金属からなる遮光層(3b)を設け、この遮光層に重ねて多結晶シリコン層(4b)を設ける。

【選択図】 図10



【特許請求の範囲】

【請求項 1】

一対の第 1 及び第 2 基板と、
該第 1 及び第 2 基板間に挟持された液晶と、
前記第 1 基板の前記液晶に対面する側にマトリクス状に設けられた複数の透明な画素電極と、

前記第 1 基板上に前記複数の画素電極に対応して設けられた複数のスイッチング素子を構成するゲート電極および半導体層と、

該複数のスイッチング素子に接続される金属薄膜からなるソース電極と、

前記複数のスイッチング素子に夫々対向する位置において前記複数のスイッチング素子下方の前記第 1 基板上に設けられた高融点金属からなる遮光層と、

該遮光層に重なる位置において前記遮光層上に積層された多結晶シリコン層と、

前記多結晶シリコン層と前記複数のスイッチング素子との間に設けられた層間絶縁層とを備え、

前記半導体層は、前記遮光層と前記多結晶シリコン層との積層および前記ソース電極によって遮光されてなることを特徴とする液晶表示パネル。

【請求項 2】

前記第 1 基板は、石英基板であり、

前記高融点金属は、Ti、Cr、W、Ta、Mo 及び Pd のうちの少なくとも一つを含む金属シリサイドであることを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 3】

前記遮光層は、1000 から 3000 の層厚を夫々持ち、前記多結晶シリコン層は、500 から 2000 の層厚を夫々持つことを特徴とする請求項 1 又は 2 に記載の液晶表示パネル。

【請求項 4】

前記層間絶縁層は、前記複数のスイッチング素子が設けられる面がスピンコート処理又は CMP (Chemical Mechanical Polishing) 処理により平坦化されていることを特徴とする請求項 1 から 3 のいずれか一項に記載の液晶表示パネル。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、TFT (薄膜トランジスタ) 駆動によるアクティブマトリクス駆動方式の液晶表示パネルの技術分野に属し、特に、液晶プロジェクタ等に用いられる、TFT の下側にブラックマトリクスを設けた形式の液晶表示パネルの技術分野に属する。

【背景技術】

【0002】

従来、この種の液晶プロジェクタ等にライトバルブとして用いられる液晶表示パネルにおいては一般に、液晶層を挟んで TFT アレイ基板に対向配置される対向基板の側から投射光が入射される。ここで、投射光が TFT の a-Si (アモルファスシリコン) 膜や p-Si (ポリシリコン) 膜から構成されたチャネル形成用の領域に入射すると、この領域において光電変換効果により光電流が発生してしまい TFT のトランジスタ特性が劣化する。このため、対向基板には、各 TFT に夫々対向する位置に複数のブラックマトリクスと呼ばれる遮光層が形成されるのが一般的である。このようなブラックマトリクスは、Cr (クロム) などの金属材料や、カーボンをフォトレジストに分散した樹脂ブラックなどの材料から作られ、上述の TFT の a-Si 膜や p-Si 膜に対する遮光の他に、コントラストの向上、色材の混色防止などの機能を有する。

【0003】

更に、この種の液晶表示パネルにおいては特にトップゲート構造 (即ち、TFT アレイ基板上においてゲート電極がチャネルの上側に設けられた構造) を採る正スタガ型又はコ

10

20

30

40

50

ブラナー型の a - S i 又は p - S i T F T を用いる場合には、投射光の一部が液晶プロジェクト内の投射光学系により戻り光として、T F T アレイ基板の側から T F T のチャンネルに入射するのを防ぐ必要がある。

【 0 0 0 4 】

このために、特許文献 1 (特開平 9 - 1 2 7 4 9 7 号公報)、特許文献 2 (特公平 3 - 5 2 6 1 1 号公報)、特許文献 3 (特開平 3 - 1 2 5 1 2 3 号公報)、特許文献 4 (特開平 8 - 1 7 1 1 0 1 号公報) 等では、石英基板等からなる T F T アレイ基板上において T F T に対向する位置 (即ち、T F T の下側) にも、ブラックマトリクスを形成する技術を提案している。このブラックマトリクスにより、T F T の a - S i 膜や p - S i 膜に対する戻り光の遮光が可能となるとされている。特にこの技術によれば、T F T アレイ基板上のブラックマトリクス形成工程の後に行われる T F T 形成工程における高温処理により、ブラックマトリクスが破壊されたり溶融したりしないようにするために、ブラックマトリクスを不透明な高融点金属から形成するようにしている。

10

【 0 0 0 5 】

【特許文献 1】特開平 9 - 1 2 7 4 9 7 号公報

【特許文献 2】特公平 3 - 5 2 6 1 1 号公報

【特許文献 3】特開平 3 - 1 2 5 1 2 3 号公報

【特許文献 4】特開平 8 - 1 7 1 1 0 1 号公報等

【発明の開示】

【発明が解決しようとする課題】

20

【 0 0 0 6 】

しかしながら、上述した従来の技術によれば、戻り光の遮光用のブラックマトリクスは高融点金属からなるため、ブラックマトリクスが形成される石英基板等からなる T F T アレイ基板との熱的相性が悪い。より具体的には、高温環境と常温環境とに置かれた場合には、ブラックマトリクスと T F T アレイ基板との熱膨張率等の物理的性質の差に起因して両者の間に応力が発生してしまう。このため、ブラックマトリクスに歪みが生じたりクラックが入ったりし、或いは、T F T アレイ基板、層間絶縁層、T F T の各構成要素等に歪みが生じたり、クラックが入ってしまう。この結果、ブラックマトリクスのクラックから戻り光の一部が T F T のチャンネルに入射したり、T F T の形成工程に悪影響を及ぼしてしまう。

30

【 0 0 0 7 】

更に、上述した従来の技術によれば、T F T アレイ基板の側から入射した戻り光が、ブラックマトリクスの形成されていない領域から、ブラックマトリクスと T F T とを絶縁するために設けられた N S G (ノンドープトシリケートガラス) 等からなる層間絶縁層に入射する。このように入射した戻り光の一部が、当該層間絶縁層の上面や、更にチャンネルの上側に形成される N S G 等からなる他の層間絶縁層や金属電極等により反射される結果、これらの層間絶縁層等で反射又は多重反射した戻り光が、チャンネル形成用の a - S i 膜や p - S i 膜に入射する。この結果、チャンネルにおいて光電変換効果による光電流が発生してしまうことになる。

40

【 0 0 0 8 】

以上の結果、上述した従来の技術によれば、T F T の下側に遮光膜を形成したことにより、T F T のトランジスタ特性が劣化してしまうという問題点があり、更に、このように構成された遮光膜では、戻り光を遮光するには十分でないという問題点もある。

【 0 0 0 9 】

本発明は上述した問題点に鑑みなされたものであり、T F T 等のスイッチング素子の下側からの戻り光等の光に対する遮光性能と該スイッチング素子のスイッチング特性とを改善し得る、アクティブマトリクス駆動方式の液晶表示パネルを提供することを課題とする。

【課題を解決するための手段】

【 0 0 1 0 】

50

本発明の液晶表示パネルは上記課題を解決するために、一对の第1及び第2基板と、該第1及び第2基板間に挟持された液晶と、前記第1基板の前記液晶に対面する側にマトリクス状に設けられた複数の透明な画素電極と、前記第1基板上に前記複数の画素電極に対応して設けられた複数のスイッチング素子を構成するゲート電極および半導体層と、該複数のスイッチング素子に接続される金属薄膜からなるソース電極と、前記複数のスイッチング素子に夫々対向する位置において前記複数のスイッチング素子下方の前記第1基板上に設けられた高融点金属からなる遮光層と、該遮光層に重なる位置において前記遮光層上に積層された多結晶シリコン層と、前記多結晶シリコン層と前記複数のスイッチング素子との間に設けられた層間絶縁層とを備え、前記半導体層は、前記遮光層と前記多結晶シリコン層との積層および前記ソース電極によって遮光されてなることを特徴とする。

10

【0011】

本発明の液晶表示パネルによれば、高融点金属からなる遮光層は、スイッチング素子に対向する位置に設けられているので、第1基板の側から戻り光などの光が当該液晶表示パネルに入射しても、この光がスイッチング素子に入射するのを防ぐことが出来る。更に、多結晶シリコン層は、遮光層に重なる位置において遮光層とスイッチング素子との間に設けられている。このため、仮に、第1基板の側から入射した戻り光などの光が、遮光層の形成されていない領域から層間絶縁層に入射し、層間絶縁層の上面やスイッチング素子の構成要素等により反射されて、最終的には多重反射光として遮光層の上側まで達したとしても、遮光層上に設けられた多結晶シリコン層により吸収されるので、このような多重反射光がスイッチング素子に達することは阻止される。

20

【0012】

尚、本発明の液晶表示パネルにおいては、前記スイッチング素子を、正スタガ型又はコプラナー型のp-Si TFT(ポリシリコン薄膜トランジスタ)素子から構成し、前記複数のスイッチング素子に夫々対向する位置において前記第2基板の側にも、遮光層を設けてもよい。この場合特に、トップゲート型配置の中でチャネル形成用のp-Si層又はa-Si層は、ゲート電極よりも第1基板に近い側に配置されるが、遮光層により第1基板の側からの戻り光などの光を遮光できる。同時に、第2基板の側からの光を第2基板に設けられた遮光層により遮光できる。

【0013】

また、前記第1基板は、石英基板であり、前記高融点金属は、Ti、Cr、W、Ta、Mo及びPdのうちの少なくとも一つを含む金属シリサイドであることを特徴とする。

30

【0014】

このような構成によれば、金属シリサイドからなりシリコンを含む遮光層と、石英基板からなる第1基板や多結晶シリコン層との熱的相性が良い。より具体的には、高温環境と常温環境とに置かれた場合でも、遮光層と第1基板や多結晶シリコン層との間で、熱膨張率等の物理的性質の差に起因して発生する応力が更に緩和される。

【0015】

また、前記遮光層は、1000から3000(オングストローム)の層厚を夫々持ち、前記多結晶シリコン層は、500から2000の層厚を夫々持つことを特徴とする。

【0016】

このような構成によれば、遮光層は、1000より厚いので、遮光の効果が十分に期待でき、3000より薄いので、スイッチング素子の形成工程における高温環境と常温環境とにおける熱応力を、多結晶シリコン層により十分に緩和出来る程度に抑えられる。そして、多結晶シリコン層は、500より厚いので、遮光層で発生する応力を緩和する効果が十分に期待でき、2000より薄いので、後にスイッチング素子を形成する層間絶縁層の段差を、スイッチング素子を容易に形成可能な程度に抑えることができる。

40

【0017】

また、前記層間絶縁層は、前記複数のスイッチング素子が設けられる面がスピンコート処理又はCMP(Chemical Mechanical Polishing)処理により平坦化されていることを特徴とする。

50

【 0 0 1 8 】

このような構成によれば、スピンコート処理又はCMP処理により平坦化された層間絶縁層の面上に、複数のスイッチング素子を設けるので、スイッチング素子を容易に形成することが可能となる。

【 0 0 1 9 】

本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにされよう。

【 発明を実施するための最良の形態 】

【 0 0 2 0 】

以下、本発明の実施の形態を図面に基づいて説明する。

10

【 0 0 2 1 】

< 第 1 の実施の形態 >

図 1 は、本発明の第 1 の実施の形態である液晶表示パネルの断面図である。尚、図 1 においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。また図 2 は、図 1 に示した TFT アレイ基板 1 上に形成される各種電極等の平面図である。

【 0 0 2 2 】

図 1 において、液晶表示パネル 100 a は、透明な第 1 基板の一例を構成する TFT アレイ基板 1 と、これに対向配置される透明な第 2 基板の一例を構成する対向基板 2 とを備えている。TFT アレイ基板 1 は、例えば石英基板からなり、対向基板 2 は、例えばガラス基板からなる。

20

【 0 0 2 3 】

TFT アレイ基板 1 には、図 2 に示すように、マトリクス状に複数の透明な画素電極 11 が設けられており、図 1 に示すようにその上側には、ラビング処理等の所定の配向処理が施された配向膜 12 が設けられている。画素電極 11 は例えば、ITO 膜（インジウム・ティン・オキサイド膜）などの透明導電性薄膜からなる。また配向膜 12 は例えば、ポリイミド薄膜などの有機薄膜からなる。

【 0 0 2 4 】

他方、対向基板 2 には、その全面に渡って共通電極 21 が設けられており、その下側には、ラビング処理等の所定の配向処理が施された配向膜 22 が設けられている。共通電極 21 は例えば、ITO 膜などの透明導電性薄膜からなる。また配向膜 22 は、ポリイミド薄膜などの有機薄膜からなる。

30

【 0 0 2 5 】

TFT アレイ基板 1 には、図 1 及び図 2 に示すように、複数の画素電極 11 に夫々隣接する位置に、複数の画素電極 11 を夫々スイッチング制御する、スイッチング素子の一例としての複数の TFT 30 が設けられている。

【 0 0 2 6 】

対向基板 2 には、更に、ブラックマトリクス 23 が、TFT 30 に対向する所定領域に設けられている。このようなブラックマトリクスは、Cr（クロム）やNi（ニッケル）などの金属材料や、カーボンやTi（チタン）をフォトレジストに分散した樹脂ブラックなどの材料から作られ、TFT 30 の p-Si（ポリシリコン）層 32 に対する遮光の他に、コントラストの向上、色材の混色防止などの機能を有する。

40

【 0 0 2 7 】

このように構成され、画素電極 11 と共通電極 21 とが対面するように配置された TFT アレイ基板 1 と対向基板 2 との間には、後述のシール剤 52（図 4 及び図 5 参照）により囲まれた空間に液晶が封入され、液晶層 50 が形成される。液晶層 50 は、画素電極 11 からの電界が印加されていない状態で配向膜 12 及び 22 により所定の配向状態を採る。液晶層 50 は、例えば一種又は数種類のネマティック液晶を混合した液晶からなる。シール剤 52 は、二つの基板 1 及び 2 をそれらの周辺で張り合わせるための接着剤である。

【 0 0 2 8 】

50

TFT30に夫々対向する位置においてTFTアレ基板1と複数のTFT30との間には、高融点金属からなる遮光層3aが夫々設けられている。該遮光層3aが夫々重なる位置においてTFTアレ基板1と遮光層3aとの間には、多結晶シリコン層4aが夫々設けられている。更に、遮光層3aと複数のTFT30との間には、第1層間絶縁層41が設けられている。第1層間絶縁層41は、TFT30を構成するp-Si層32を遮光層3aから電氣的絶縁するために設けられるものである。更に、第1層間絶縁層41は、TFTアレ基板1の全面に形成されることにより、TFT30のための下地膜としての機能をも有する。即ち、TFTアレ基板1の表面の研磨時における荒れや、洗浄後に残る汚れ等でTFT30の特性の劣化を防止する機能を有する。

【0029】

本実施の形態では特に、このように遮光層3aは高融点金属からなるにも拘わらず、多結晶シリコン層4aを介して石英基板等のTFTアレ基板1上に形成されるため、遮光層3aとTFTアレ基板1との熱的相性の悪さが緩和されている。より具体的には、高温環境と常温環境とに置かれた場合でも、遮光層3aとTFTアレ基板1との熱膨張率等の物理的性質の差に起因して発生する両者間の応力を、両者間に介在する多結晶シリコン層4aにより緩和し得る。このため、遮光層3aに歪みが生じたりクラックが入ったり、或いは、TFTアレ基板1、多結晶シリコン層4b、TFT30の各構成要素などに歪みが生じたり、クラックが入ってしまう事態を、前述した従来技術(特開平9-127497号公報等)を用いた場合と比較して、かなり良く阻止し得る。この結果、遮光層3aの遮光性や信頼性は格段に向上することとなり、TFT30のスイッチング特性などのトランジスタ特性を改善することが出来る。

【0030】

第1層間絶縁層41は、例えば、NSG(ノンドープトシリケートガラス)、PSG(リンシリケートガラス)、BSG(ボロンシリケートガラス)、BPSG(ボロンリンシリケートガラス)などの高絶縁性ガラス又は、酸化シリコン膜等からなる。

【0031】

遮光層3aは、例えば、Ti(チタン)、Cr(クロム)、W(タングステン)、Ta(タンタル)、Mo(モリブデン)及びPd(鉛)などの高融点金属からなる。より好ましくは、Ti、Cr、W、Ta、Mo及びPdのうちの少なくとも一つを含む金属シリサイド(例えば、タングステンシリサイドWSi)からなる。このように金属シリサイドから構成すると、即ち、シリコンを遮光層の材料に含ませると、多結晶シリコン層4aや、シリコンを含んでなる第1層間絶縁層41との熱的相性が良くなる。より具体的には、高温環境と常温環境とに置かれた場合でも、遮光層3aと多結晶シリコン層4aや第1層間絶縁層41との間で、熱膨張率等の物理的性質の差に起因して発生する応力が更に緩和される。

【0032】

これらの結果、本実施の形態によれば、遮光層3aに歪みが生じたりクラックが入ったり、或いは、TFTアレ基板1、第1層間絶縁層41、TFT30の各構成要素等に歪みが生じたり、クラックが入ってしまう事態を更に効果的に回避し得る。このため、遮光層3aのクラックから戻り光の一部がTFT30のチャネルに入射することや、遮光層3a等の歪みやクラックにより、その後のTFTの形成工程に悪影響を及ぼすことを効果的に阻止できる。従って、本第1の実施の形態によれば、TFT30のトランジスタ特性が改善され、最終的には、液晶表示パネル100aにより、高コントラストで色付きの良い高画質の画像を表示することが可能となる。

【0033】

更に第1の実施の形態では、前述した従来技術(特開平9-127497号公報等)と比べて、次の見地からもTFT30のトランジスタ特性が改善されている。即ち、前述した従来技術の場合には、多結晶シリコン層4aが存在しないため、高融点金属からなる遮光層3aをエッチング除去した後に、TFT30の下地となる第1層間絶縁層41が形成され、その上にTFT30が形成されることになる。ここで、本願発明者らの研究に

よれば、高融点金属からなる遮光層 3 a をエッチング除去した後は、石英基板等の T F T アレイ基板 1 の表面が荒れ、最終的にはその上方に形成される T F T 3 0 の特性が劣化することが知られている。ここで、第 1 の実施の形態では、多結晶シリコン層 4 a と T F T アレイ基板 1 との間に界面が存在すると共に、T F T アレイ基板 1 と遮光層 3 a とでは間に界面が存在しない層構造を採用しているため、遮光層 3 a 及び多結晶シリコン層 4 a をエッチング除去した後も、T F T アレイ基板 1 の表面が比較的荒れないで済む。従って、第 1 の実施の形態によれば、T F T 3 0 のトランジスタ特性がより改善される。

【0034】

尚、遮光層 3 a は、図示しないコンタクトホールを介して所定の配線を経て、接地されているか又は定電位源に接続されている。このため、遮光層 3 a の電位が変化することにより、T F T 3 0 のスイッチング特性等に悪影響を及ぼすことがない。但し、遮光層 3 a は電氣的に浮遊していてもよいし、或いは、遮光層 3 a を後述の蓄積容量（図 3 参照）用の配線として使用することも可能である。

【0035】

図 1 に示すように、T F T 3 0 は、ゲート電極 3 1（走査電極）、ゲート電極 3 1 から電界によりチャネルが形成される p - S i 層 3 2、ゲート電極 3 1 と p - S i 層 3 2 とを絶縁するゲート絶縁層 3 3、p - S i 層 3 2 に形成されたソース領域 3 4、ソース電極 3 5（信号電極）、及び p - S i 層 3 2 に形成されたドレイン領域 3 6 を備えている。ドレイン領域 3 6 には、複数の画素電極 1 1 のうちの対応する一つが接続されている。ソース領域 3 4 及びドレイン領域 3 6 は後述のように、p - S i 層 3 2 に対し、n 型又は p 型のチャネルを形成するかに応じて所定濃度の n 型用又は p 型用のドーパントをドーピングすることにより形成されている。n 型チャネルの T F T は、動作速度が速いという利点があり、p 型チャネルの T F T は、p 型チャネルを形成するのが容易であるという利点がある。ソース電極 3 5（信号電極）は、画素電極 1 1 と同様に I T O 膜等の透明導電性薄膜から構成してもよいし、A l 等の金属膜や金属シリサイドなどの不透明な薄膜から構成してもよい。また、ゲート電極 3 1、ゲート絶縁層 3 3 及び第 1 層間絶縁層 4 1 の上には、ソース領域 3 4 へ通じるコンタクトホール 3 7 及びドレイン領域 3 6 へ通じるコンタクトホール 3 8 が夫々形成された第 2 層間絶縁層 4 2 が形成されている。このソース領域 3 4 へのコンタクトホール 3 7 を介して、ソース電極 3 5（信号電極）はソース領域 3 4 に電氣的接続されている。更に、ソース電極 3 5（信号電極）及び第 2 絶縁層 4 2 の上には、ドレイン領域 3 6 へのコンタクトホール 3 8 が形成された第 3 層間絶縁層 4 3 が形成されている。このドレイン領域 3 6 へのコンタクトホール 3 8 を介して、画素電極 1 1 はドレイン領域 3 6 に電氣的接続されている。前述の画素電極 1 1 は、このように構成された第 3 層間絶縁層 4 3 の上面に設けられている。

【0036】

ここで、一般には、チャネルが形成される p - S i 層 3 2 は、光が入射すると p - S i が有する光電変換効果により光電流が発生してしまい T F T 3 0 のトランジスタ特性が劣化するが、本実施の形態では、対向基板 2 には各 T F T 3 0 に夫々対向する位置に複数のブラックマトリクス 2 3 が形成されているので、入射光が直接に p - S i 層 3 2 に入射することが防止される。更にこれに加えて又は代えて、ゲート電極 3 1 を上側から覆うようにソース電極 3 5（信号電極）を A l 等の不透明な金属薄膜から形成すれば、ブラックマトリクス 2 3 と共に又は単独で、p - S i 層 3 2 への入射光（即ち、図 1 で上側からの光）の入射を効果的に防ぐことが出来る。

【0037】

図 2 の平面図に示すように、以上のように構成された画素電極 1 1 は、T F T アレイ基板 1 上にマトリクス状に配列され、各画素電極 1 1 に隣接して T F T 3 0 が設けられており、また画素電極 1 1 の縦横の境界に夫々沿ってソース電極 3 5（信号電極）及びゲート電極 3 1（走査電極）が設けられている。尚、図 2 は、説明の都合上、画素電極 1 1 のマトリクス状配列等を簡略化して示すためのものであり、実際の各電極は層間絶縁層の間や上をコンタクトホール等を介して配線されており、図 1 から分かるように 3 次元的により

10

20

30

40

50

複雑な構成を有している。

【0038】

図1には示されていないが、図3に示すように、画素電極11には蓄積容量70が夫々設けられている。この蓄積容量70は、より具体的には、p-Si層32と同一工程により形成されるp-Si層32'、ゲート絶縁層33と同一工程により形成される絶縁層33'、ゲート電極31と同一工程により形成される蓄積容量電極（容量線）31'、第2及び第3層間絶縁層42及び43、並びに第2及び第3層間絶縁層42及び43を介して蓄積容量電極31'に対向する画素電極11の一部から構成されている。このように蓄積容量70が設けられているため、デューティ比が小さくても高詳細な表示が可能とされる。尚、蓄積容量電極（容量線）31'は、図2に示すように、TFTアレイ基板1の面上においてゲート電極（走査電極）31と平行に設けられている。また前述のように、遮光層3を蓄積容量70の配線として利用することも可能である。

10

【0039】

以上のように構成された液晶表示パネル100の全体構成を図4及び図5を参照して説明する。尚、図4は、TFTアレイ基板1をその上に形成された各構成要素と共に対向基板2の側から見た平面図であり、図5は、対向基板2を含めて示す図4のH-H'断面図である。

【0040】

図4において、TFTアレイ基板1の上には、シール剤52がその縁に沿って設けられており、その内側に並行して対向基板2の周辺見切り53が規定されている。シール剤52の外側の領域には、X側駆動用ドライバ回路101及び実装端子102がTFTアレイ基板1の一辺に沿って設けられており、Y側駆動用ドライバ回路104が、この一辺に隣接する2辺に沿って設けられている。更にTFTアレイ基板1の残る一辺には、複数の配線105が設けられている。また、シール剤52の四隅には、TFTアレイ基板1と対向基板2との間で電氣的導通をとるための導通剤からなる銀点106が設けられている。そして、図5に示すように、図4に示したシール剤52とほぼ同じ輪郭を持つ対向基板2が当該シール剤52によりTFTアレイ基板1に固着されている。

20

【0041】

X側駆動用ドライバ回路101及びY側駆動用ドライバ回路104は配線によりソース電極35（信号電極）及びゲート電極31（走査電極）に夫々電氣的接続されている。X側駆動用ドライバ回路101には、図示しない制御回路から即時表示可能な形式に変換された表示信号が入力され、Y側駆動用ドライバ回路104がパルス的にゲート電極31（走査電極）に順番にゲート電圧を送るのに合わせて、X側駆動用ドライバ回路101は表示信号に応じた信号電圧をソース電極35（信号電極）に送る。本実施の形態では特に、TFT30はp-Si（ポリシリコン）タイプのTFTであるので、TFT30の形成時に同一工程で、X側駆動用ドライバ回路101及びY側駆動用ドライバ回路104を形成することも可能であり、製造上有利である。

30

【0042】

尚、X側駆動用ドライバ回路101及びY側駆動用ドライバ回路104をTFTアレイ基板1の上に設ける代わりに、例えばTAB（テープオートメイトボンディング基板）上に実装された駆動用LSIに、TFTアレイ基板1の周辺部に設けられた異方性導電フィルムを介して電氣的及び機械的に接続するようにしてもよい。

40

【0043】

また、図1から図5には示されていないが、対向基板2の投射光が入射する側及びTFTアレイ基板1の投射光が出射する側には夫々、例えば、TN（ツイステッドネマティック）モード、STN（スーパーTN）モード、D-STN（ダブル-STN）モード等の動作モードや、ノーマリーホワイトモード/ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の方角で配置される。

【0044】

次に以上のように構成された本実施の形態の動作について図1から図5を参照して説明

50

する。

【 0 0 4 5 】

先ず、制御回路から表示信号を受けた X 側駆動用ドライバ回路 1 0 1 は、この表示信号に応じたタイミング及び大きさで信号電圧をソース電極 3 5 (信号電極) に印加し、これと並行して、 Y 側駆動用ドライバ回路 1 0 4 は、所定タイミングで電極 3 1 (走査電極) にゲート電圧をパルスの順次印加し、 T F T 3 0 は駆動される。これにより、ゲート電圧がオンとされた時点でソース電圧が印加された T F T 3 0 においては、ソース領域 3 4、 p - S i 層 3 2 に形成されたチャネル及びドレイン領域 3 6 を介して画素電極 1 1 に電圧が印加される。そして、この画素電極 1 1 の電圧は、ソース電圧が印加された時間よりも例えば 3 桁も長い時間だけ蓄積容量 7 0 (図 3 参照) により維持される。

10

【 0 0 4 6 】

このように画素電極 1 1 に電圧が印加されると、液晶層 5 0 におけるこの画素電極 1 1 と共通電極 2 1 とに挟まれた部分における液晶の配向状態が変化し、ノーマリーホワイトモードであれば、電圧が印加された状態で入射光がこの液晶部分を通過不可能とされ、ノーマリーブラックモードであれば、電圧が印加された状態で入射光がこの液晶部分を通過可能とされ、全体として液晶表示パネル 1 0 0 a からは表示信号に応じたコントラストを持つ光が出射する。

【 0 0 4 7 】

特に本実施の形態では、 T F T 3 0 の下側には、遮光層 3 a が多結晶シリコン層 4 a に重ねて設けられているので、前述のように戻り光による悪影響が低減されるため、 T F T 3 0 のトランジスタ特性が改善されており、最終的には、液晶表示パネル 1 0 0 a により、高コントラストで色付きの良い高画質の画像を表示することが可能となる。

20

【 0 0 4 8 】

次に、このように遮光層 3 a が多結晶シリコン層 4 a に重ねて設けられている構成により、 T F T 3 0 のトランジスタ特性がどの程度改善されたかについて図 6 及び図 7 を参照して、検討を加える。図 6 は、図 1 に示した液晶表示パネル 1 0 0 a についてのトランジスタ特性試験の結果を示す。これに対し、図 7 は、図 1 に示した液晶表示パネル 1 0 0 a の構成から、多結晶シリコン層 4 a を除外した構成を有する比較例についてのトランジスタ特性試験の結果を示す。尚、図 6 及び図 7 において、横軸には、ゲート電極に印加するゲート電圧を示し、縦軸にはその際に流れるドレイン電流を示す。また、ソース・ドレイン電圧として 1 5 V 及び 4 V の 2 種類の状態について、夫々試験結果が示されている。

30

【 0 0 4 9 】

図 6 と図 7 とを比較すると、 T F T アレイ基板 1 上に先ず多結晶シリコン層 4 a を形成して、これに重ねて遮光層 3 a を設けた本実施の形態が、 T F T アレイ基板 1 の上に直接遮光層 3 a を形成した場合よりも遥かにトランジスタのスイッチング特性が改善されていることが分かる。

【 0 0 5 0 】

尚、図 7 に示した比較例の場合でも、遮光層 3 a を全く設けることなく、戻り光の影響をそのまま受けた例と比較すると、 T F T のスイッチング特性は改善されている。

【 0 0 5 1 】

40

次に、第 1 の実施の形態の液晶表示パネル 1 0 0 a の製造プロセスについて図 8 及び図 9 を参照して説明する。

【 0 0 5 2 】

先ず図 8 の工程 (1) に示すように、石英基板、ハードガラス等の T F T アレイ基板 1 を用意する。ここで、好ましくは N₂ (窒素) 等の不活性ガス雰囲気且つ約 1 0 0 0 の高温でアニール処理し、後に実施される高温プロセスにおける T F T アレイ基板 1 に生じる歪みが少なくなるように前処理しておく。このように処理された T F T アレイ基板 1 の全面に減圧 C V D 法等により多結晶シリコン層を形成し、更に、スパッタリング法、 C V D 法等により好ましくは T i 、 C r 、 W 、 T a 、 M o 及び P d などの高融点金属の金属シリサイド等からなる遮光層を多結晶シリコン層の全面に形成する。その後フォトリソグラ

50

フィ工程及びエッチング工程により、これらの基板全面に形成された多結晶シリコン層及び遮光層をTFT30を形成する予定の領域にのみ残して、多結晶シリコン層4a及び遮光層3aを形成する。この際、多結晶シリコン層4aの層厚としては、約500～2000（オングストローム）が好ましい。500より薄いと、高融点金属からなる遮光層3aを設けることに起因して生じる応力を緩和する効果が実用上低くなり、また2000より厚くても、応力を緩和する効果がそれ程高まらない他方で、多結晶シリコン層4a自体を形成するための時間やコストの上昇を招くと共に後にTFT30を形成する第1層間絶縁層41の段差が大きくなり過ぎてTFT30の形成が困難になる。また、遮光層3aの層厚としては、約1000～3000が好ましく、更に約1500～2500がより好ましい。1000より薄いと遮光の効果（例えば、1/1000程度の透過率）が十分に得られず、また3000より厚いと、TFT30の形成工程における高温環境と常温環境とにおける熱応力の発生が大きくなり過ぎ、加えて遮光層3a自体を形成するための時間やコストの上昇を招くと共に後にTFT30を形成する第1層間絶縁層41の段差が大きくなり過ぎてTFT30の形成が困難になる。更に遮光層3aの厚さが約1500～2500であれば、良好な遮光性が得られると共に、段差の問題も実用上殆ど生じないで済む。遮光層3a及び多結晶シリコン層4aは、少なくともTFT30のp-Si層32のうちチャンネル形成用の領域、ソース領域34及びドレイン領域36をTFTアレイ基板1の裏面から見て覆うように形成される。

【0053】

尚、上述の多結晶シリコン層4aをエッチングしてから遮光層3aを形成するようにしてもよい。但し、本実施の形態では、基本的に多結晶シリコン層4aに重ねて遮光層3aを形成すればよいので、両者の外形を正確にアラインメントし、且つ工程数を減らすためには、上述のように両者のエッチングをまとめて行うのが有利である。

【0054】

次に図8の工程(2)に示すように、遮光層3aの上に、例えば、常圧又は減圧CVD法等によりTEOS（テトラ・エチル・オルソ・シリケート）ガス、TEB（テトラ・エチル・ボートレート）ガス、TMOP（テトラ・メチル・オキシ・フォスレート）ガス等を用いて、NSG、PSG、BSG、BPSGなどのシリケートガラス膜、窒化膜や酸化シリコン膜等からなる第1層間絶縁層41を形成する。第1層間絶縁層41の層厚は、約500～8000が好ましい。或いは、熱酸化膜を形成した後、更に減圧CVD法等により高温酸化シリコン膜（HTO膜）や窒化膜を約500の比較的薄い厚さに堆積し、厚さ約2000の多層構造を持つ第1層間絶縁層41を形成してもよい。更に、このようなシリケートガラス膜に重ねて又は代えて、SOG（スピンオンガラス：紡糸状ガラス）をスピンコートして平坦な膜を形成してもよく、又はCMP処理を施してもよい。このように、第1層間絶縁層41の上面をスピンコート処理又はCMP処理により平坦化しておけば、後に上側にTFT30を形成し易いという利点を得られる。

【0055】

尚、第1層間絶縁層41に対し、約900のアニール処理を施すことにより、汚染を防ぐと共に平坦化してもよい。

【0056】

次に図8の工程(3)に示すように、第1層間絶縁層41の上に、約450～550、好ましくは約500の比較的低温環境中で、流量約400～600cc/minのモノシランガス、ジシランガス等を用いた減圧CVD（例えば、圧力約20～40PaのCVD）により、a-Si（アモルファスシリコン）膜を形成する。その後、窒素雰囲気中で、約600～700にて約1～10時間、好ましくは、4～6時間のアニール処理を施すことにより、p-Si（ポリシリコン）膜を約500～2000の厚さ、好ましくは約1000の厚さとなるまで固相成長させる。この際、nチャンネル型のTFT30を作成する場合には、Sb（アンチモン）、As（砒素）、P（リン）などのV族元素のドーパントを僅かにイオン注入等によりドーブする。また、TFT30をpチャンネル型とする場合には、Al（アルミニウム）、B（ボロン）、Ga（ガリウム）、In（インジ

10

20

30

40

50

ウム)などのIII族元素のドーパントを僅かにイオン注入等によりドーブする。尚、a-Si膜を経ないで、減圧CVD法等によりp-Si膜を直接形成しても良い。或いは、減圧CVD法等により堆積したp-Si膜にシリコンイオンを打ち込んで一旦、非晶質化(アモルファス化)し、その後アニール処理等により再結晶化させてp-Si膜を形成しても良い。

【0057】

次に図8の工程(4)に示すように、p-Si層32を約900~1300の温度、好ましくは約1000の温度により熱酸化することにより、約300の比較的薄い厚さの熱酸化膜を形成し、更に減圧CVD法等により高温酸化シリコン膜(HTO膜)や窒化膜を約500の比較的薄い厚さに堆積し、多層構造を持つゲート絶縁層33を形成する。この結果、p-Si層32の厚さは、約300~1500の厚さ、好ましくは約350~450の厚さとなり、ゲート絶縁層33の厚さは、約200~1500の厚さ、好ましくは約300の厚さとなる。このように高温熱酸化時間を短くすることにより、特に8インチ程度の大型ウエーハを使用する場合に熱によるそりを防止することができる。但し、p-Si層32を熱酸化することのみにより、単一層構造を持つゲート絶縁層33を形成してもよい。

10

【0058】

次に図8の工程(5)に示すように、p-Si層32上にゲート絶縁層33を介して、減圧CVD法等によりp-Siを堆積した後、ゲートマスクを用いたフォトリソグラフィ工程、エッチング工程等により、ゲート電極31(走査電極)を形成する。

20

【0059】

但し、ゲート電極31(走査電極)を、p-Si層ではなく、Al等の金属膜又は金属シリサイド膜から形成してもよいし、若しくはこれらの金属膜又は金属シリサイド膜とp-Si膜を組み合わせて多層に形成してもよい。この場合、ゲート電極31(走査電極)を、ブラックマトリクス23が覆う領域の一部又は全部に対応する遮光膜として配置すれば、金属膜や金属シリサイド膜の持つ遮光性により、ブラックマトリクス23の一部又は全部を省略することも可能となる。この場合特に、対向基板2とTFTアレイ基板1との貼り合わせずれによる画素開口率の低下を防ぐことが出来る利点がある。

【0060】

次に図9の工程(6)に示すように、TFT30をLDD(Lightly Doped Drain Structure)構造を持つnチャネル型のTFTとする場合、p型のp-Si層32に、先ずソース領域34及びドレイン領域36のうちチャネル側に夫々隣接する一部を構成する低濃度ドーブ領域を形成するために、ゲート電極31を拡散マスクとして、PなどのV族元素のドーパントを低濃度で(例えば、Pイオンを $1 \sim 3 \times 10^{13} / \text{cm}^2$ のドーズ量にて)ドーブし、続いて、ゲート電極31よりも幅の広いマスクでレジスト層をゲート電極31上に形成した後、同じくPなどのV族元素のドーパントを高濃度で(例えば、Pイオンを $1 \sim 3 \times 10^{15} / \text{cm}^2$ のドーズ量にて)ドーブする。また、TFT30をpチャネル型とする場合、n型のp-Si層32に、ソース領域34及びドレイン領域36を形成するために、BなどのIII族元素のドーパントを用いてドーブする。このようにLDD構造とした場合、ショートチャネル効果を低減できる利点が得られる。尚、このように低濃度と高濃度の2段階に分けて、ドーブを行わなくても良い。例えば、低濃度のドーブを行わずに、オフセット構造のTFTとしてもよく、ゲート電極31をマスクとして、Pイオン、Bイオン等を用いたイオン注入技術によりセルフアライン型のTFTとしてもよい。

30

40

【0061】

これらの工程と並行して、nチャネル型p-SiTFT及びpチャネル型p-SiTFTから構成されるCMOS(相補型MOS)構造を持つX側駆動用ドライバ回路101及びY側駆動用ドライバ回路104をTFTアレイ基板1上の周辺部に形成する。このように、TFT30はp-SiTFTであるので、TFT30の形成時に同一工程で、X側駆動用ドライバ回路101及びY側駆動用ドライバ回路104を形成することができ、製造

50

上有利である。

【 0 0 6 2 】

次に図 9 の工程 (7) に示すように、ゲート電極 3 1 (走査電極) を覆うように、例えば、常圧又は減圧 C V D 法や T E O S ガス等を用いて、N S G、P S G、B S G、B P S G などのシリケートガラス膜、窒化膜や酸化シリコン膜等からなる第 2 層間絶縁層 4 2 を形成する。第 2 層間絶縁層 4 2 の層厚は、約 5 0 0 0 ~ 1 5 0 0 0 が好ましい。そして、ソース領域 3 4 及びドレイン領域 3 6 を活性化するために約 1 0 0 0 のアニール処理を 2 0 分程度行った後、ソース電極 3 1 (信号電極) に対するコンタクトホール 3 7 を、反応性エッチング、反応性イオンビームエッチング等のドライエッチングにより形成する。この際、反応性エッチング、反応性イオンビームエッチングのような異方性エッチングにより、コンタクトホール 3 7 を開口した方が、開口形状をマスク形状とほぼ同じにできるという利点がある。但し、ドライエッチングとウエットエッチングとを組み合わせると開口すれば、コンタクトホール 3 7 をテーパ状にできるので、配線接続時の断線を防止できるという利点が見られる。また、ゲート電極 3 1 (走査電極) を図示しない配線と接続するためのコンタクトホールも、コンタクトホール 3 7 と同一の工程により第 2 層間絶縁層 4 2 に開ける。

10

【 0 0 6 3 】

次に図 9 の工程 (8) に示すように、第 2 層間絶縁層 4 2 の上に、スパッタリング処理等により、A 1 等の低抵抗金属や金属シリサイド等を、約 1 0 0 0 ~ 5 0 0 0 の厚さに堆積し、更にフォトリソグラフィ工程、ウエットエッチング工程等により、ソース電極 3 5 (信号電極) を形成する。

20

【 0 0 6 4 】

この場合、ソース電極 3 5 (信号電極) を、ブラックマトリクス 2 3 が覆う領域の一部又は全部に対応する遮光膜として配置すれば、A 1 等の金属膜や金属シリサイド膜の持つ遮光性により、ブラックマトリクス 2 3 の一部又は全部を省略することも可能となる。この場合特に、対向基板 2 と T F T アレイ基板 1 との貼り合わせずれによる画素開口率の低下を防ぐことが出来る利点がある。

【 0 0 6 5 】

次に図 9 の工程 (9) に示すように、ソース電極 3 5 (信号電極) 上を覆うように、例えば、常圧又は減圧 C V D 法や T E O S ガス等を用いて、N S G、P S G、B S G、B P S G などのシリケートガラス膜、窒化膜や酸化シリコン膜等からなる第 3 層間絶縁層 4 3 を形成する。第 3 層間絶縁層 4 3 の層厚は、約 5 0 0 0 ~ 1 5 0 0 0 が好ましい。或いは、このようなシリケートガラス膜に代えて又は重ねて、有機膜や S O G (スピンオンガラス) をスピンコートして平坦な膜を形成してもよく、又は C M P 処理を施してもよい。

30

【 0 0 6 6 】

更に、画素電極 1 1 とドレイン領域 3 6 とを電氣的接続するためのコンタクトホール 3 8 を、反応性エッチング、反応性イオンビームエッチング等のドライエッチングにより形成する。この際、反応性エッチング、反応性イオンビームエッチングのような異方性エッチングにより、コンタクトホール 3 8 を開口した方が、開口形状をマスク形状とほぼ同じにできるという利点が見られる。但し、ドライエッチングとウエットエッチングとを組み合わせると開口すれば、コンタクトホール 3 8 をテーパ状にできるので、配線接続時の断線を防止できるという利点が見られる。

40

【 0 0 6 7 】

次に図 9 の工程 (1 0) に示すように、第 3 層間絶縁層 4 3 の上に、スパッタリング処理等により、I T O 膜等の透明導電性薄膜を、約 5 0 0 ~ 2 0 0 0 の厚さに堆積し、更にフォトリソグラフィ工程、ウエットエッチング工程等により、画素電極 1 1 を形成する。尚、当該液晶表示パネル 1 0 0 a を反射型の液晶表示装置に用いる場合には、A 1 等の反射率の高い不透明な材料から画素電極 1 1 を形成してもよい。

【 0 0 6 8 】

続いて、画素電極 1 1 の上にポリイミド系の配向膜の塗布液を塗布した後、所定のプレ

50

ティルト角を持つように且つ所定方向でラビング処理を施すこと等により、図 1 に示した配向膜 1 2 が形成される。

【 0 0 6 9 】

他方、図 1 に示した対向基板 2 については、ガラス基板等が先ず用意され、この上において複数の T F T 3 0 に夫々対応した位置にブラックマトリクス 2 3 が、例えば金属クロムをスパッタリングした後、フォトリソグラフィ工程、エッチング工程を経て形成される。尚、ブラックマトリクス 2 3 は、C r や N i などの金属材料の他、カーボンや T i をフォトレジストに分散した樹脂ブラックなどの材料から形成してもよい。その後、対向基板 2 の全面にスパッタリング処理等により、I T O 等の透明導電性薄膜を、約 5 0 0 ~ 2 0 0 0 の厚さに堆積することにより、共通電極 2 1 を形成する。更に、共通電極 2 1 の全面にポリイミド系の配向膜の塗布液を塗布した後、所定のプレティルト角を持つように且つ所定方向でラビング処理を施すこと等により、配向膜 2 2 が形成される。

10

【 0 0 7 0 】

最後に、上述のように各層が形成された T F T アレイ基板 1 と対向基板 2 とは、配向膜 1 2 及び 2 2 が対面するようにシール剤 5 2 により張り合わされ、真空吸引等により、両基板間の空間に、例えば複数種類のネマティック液晶を混合してなる液晶が吸引されて、液晶層 5 0 が形成される。

【 0 0 7 1 】

尚、図 3 に示した蓄積容量 7 0 については、p - S i 層 3 2 ' を上述の p - S i 層 3 2 と同一工程により第 1 層間絶縁層 4 1 上に形成し、その上に絶縁層 3 3 ' を上述のゲート絶縁層 3 3 と同一工程により形成し、更にその上に蓄積容量電極（容量線）3 1 ' をゲート電極 3 1 と同一工程により形成すれば良い。

20

【 0 0 7 2 】

以上の製造プロセスにより、図 1 に示した液晶表示パネル 1 0 0 a が完成する。

【 0 0 7 3 】

< 第 2 の実施の形態 >

図 1 0 は、本発明の第 2 の実施の形態である液晶表示パネルの断面図である。尚、図 1 0 においては、図 1 の場合と同様に、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や部材毎に縮尺を異ならしめてある。また、図 1 0 において、図 1 と同様の構成要素については同様の参照符号を付し、その説明は省略する。

30

【 0 0 7 4 】

図 1 0 において、液晶表示パネル 1 0 0 b は、図 1 に示した第 1 の実施の形態における遮光層 3 a 及び多結晶シリコン層 4 a の代わりに、その積層順序が逆転している遮光層 3 b と多結晶シリコン層 4 b を備えており、その他の構成については、第 1 の実施の形態と同様である。また、第 2 の実施の形態の液晶表示パネル 1 0 0 b の製造プロセスについても第 1 の実施の形態のそれとほぼ同じであり、遮光層と多結晶シリコン層との成膜順序が逆になる点異なる。

【 0 0 7 5 】

即ち、図 1 0 において、T F T アレイ基板 1 の上には、遮光層 3 b が形成されており、これに重ねて多結晶シリコン層 4 b が形成されている。そして、第 1 層間絶縁層 4 1 は、この多結晶シリコン層 4 b 上に形成されている。遮光層 3 b は、第 1 の実施の形態の場合と同様に、例えば、T i 、C r 、W 、T a 、M o 及び P d のうちの少なくとも一つを含む金属シリサイドからなる。このように金属シリサイドから構成すると、多結晶シリコン層 4 b や、シリコンを含んでなる石英基板等からなる T F T アレイ基板 1 との熱的相性が良くなる。より具体的には、高温環境と常温環境とに置かれた場合でも、遮光層 3 b と多結晶シリコン層 4 b や T F T アレイ基板 1 との間で、熱膨張率等の物理的性質の差に起因して発生する応力が更に緩和される。

40

【 0 0 7 6 】

これらの結果、第 2 の実施の形態によれば、遮光層 3 b に歪みが生じたりクラックが入ったり、或いは、T F T アレイ基板 1 、T F T 3 0 の各構成要素、第 1 層間絶縁層 4 1 等

50

に歪みが生じたり、クラックが入ってしまう事態を効果的に回避し得る。このため、遮光層 3 b のクラックから戻り光の一部が T F T 3 0 のチャンネルに入射することや、遮光層 3 b 等の歪みやクラックにより、その後の T F T の形成工程に悪影響を及ぼすことを効果的に阻止できる。従って、本実施の形態によれば、T F T 3 0 のトランジスタ特性が改善され、最終的には、液晶表示パネル 1 0 0 b により、より高画質の画像を表示することが可能となる。

【 0 0 7 7 】

第 2 の実施の形態では特に、以下図 1 1 及び図 1 2 を参照して説明するように多重反射を阻止し得る。

【 0 0 7 8 】

即ち、図 1 1 に示すように第 1 実施の形態によれば、一方で、入射光は複数の矢印 L_1 で示すように、ブラックマトリクス 2 3 やソース電極 3 5 を構成する A 1 等からなる金属膜などにより遮光されるためチャンネル形成用の p - S i 層 3 2 に入射することはない。他方で、T F T アレイ基板 1 の側から入射した戻り光が、遮光層 3 a の形成されていない領域から、複数の矢印 L_2 で示すように、第 1 層間絶縁層 4 1 に入射する。このように入射した戻り光の一部が、特に反射率の高いソース電極 3 5 (信号電極) の下面、第 1 層間絶縁層 4 1 の上面、第 2 層間絶縁層 4 2 等により反射される結果、このような第 1 層間絶縁層 4 1 等で反射又は多重反射した戻り光が、最終的には遮光層 3 a の上面 (p - S i 層 3 2 に対向する面) やソース電極 3 5 (信号電極) の下面で反射され、チャンネル形成用の p - S i 層 3 2 に入射してしまう。従って、第 1 の実施の形態によれば、使用環境等によっ

10

20

【 0 0 7 9 】

これに対し、図 1 2 に示すように本第 2 の実施の形態によれば、このようなソース電極 3 5 (信号電極) 、第 1 層間絶縁層 4 1 等で反射又は多重反射した戻り光が、最終的には遮光層 3 b の上面 (p - S i 層 3 2 に対向する面) に設けられた多結晶シリコン層 4 b で吸収されるので、チャンネル形成用の p - S i 層 3 2 に入射する戻り光を低減し得る。従って、第 2 の実施の形態によれば、戻り光による T F T 3 0 のスイッチング特性等の劣化を阻止できる。

【 0 0 8 0 】

以上説明した各実施の形態における液晶表示パネル 1 0 0 a 又は 1 0 0 b は、カラー液晶プロジェクタに適用されるため、3 つの液晶表示パネル 1 0 0 a が R G B 用のライトバルブとして夫々用いられ、各パネルには夫々 R G B 色分解用のダイクロイックミラーを介して分解された各色の光が入射光として夫々入射されることになる。従って、各実施の形態では、対向基板 2 に、カラーフィルタは設けられていない。しかしながら、液晶表示パネル 1 0 0 a 又は 1 0 0 b においてもブラックマトリクス 2 3 の形成されていない画素電極 1 1 に対向する所定領域に R G B のカラーフィルタをその保護膜と共に、対向基板 2 上に形成してもよい。このようにすれば、液晶プロジェクタ以外の直視型や反射型のカラー液晶テレビなどのカラー液晶表示装置に本実施の形態の液晶表示パネルを適用できる。

30

【 0 0 8 1 】

各実施の形態の液晶表示パネル 1 0 0 a 又は 1 0 0 b では、従来と同様に入射光を対向基板 2 の側から入射することとしたが、遮光層 3 a 又は 3 b が存在するので、T F T アレイ基板 1 の側から入射光を入射し、対向基板 2 の側から出射するようにしても良い。即ち、このように液晶表示パネル 1 0 0 a 又は 1 0 0 b を液晶プロジェクタに取り付けても、チャンネル形成用の p - S i 層 3 2 に光が入射することを防ぐことが出来、高画質の画像を表示することが可能である。

40

【 0 0 8 2 】

各実施の形態の液晶表示パネル 1 0 0 a 又は 1 0 0 b において、T F T アレイ基板 1 側における液晶分子の配向不良を抑制するために、第 3 層間絶縁層 4 3 の上に更に平坦化膜をスピンコート等で塗布してもよく、又は C M P 処理を施してもよい。

【 0 0 8 3 】

50

各実施の形態から明らかなように、遮光層の上側及び下側に多結晶シリコン層を夫々設ける構成を採ることも可能である。この場合には特に、これら全体の層厚が厚くなるという短所があるが、第1層間絶縁層の上面を平坦化すること等により、この短所は補える。

【0084】

また、各実施の形態では、液晶表示パネル100a又は100bのスイッチング素子は、正スタガ型又はコプラナー型のp-Si TFTであるとして説明したが、逆スタガ型のTFTやa-Si TFT等の他の形式のTFTに対しても、戻り光がチャネル形成用の半導体層に入射するのを阻止するという課題の下に、各種の形態での応用が可能である。

【0085】

更に、各実施の形態の液晶表示パネル100a又は100bにおいては、一例として液晶層50をネマティック液晶から構成したが、液晶を高分子中に微小粒として分散させた高分子分散型液晶を用いれば、配向膜12及び22、並びに前述の偏光フィルム、偏光板等が不要となり、光利用効率が高まることによる液晶表示パネルの高輝度化や低消費電力化の利点を得られる。更に、画素電極11をA1等の反射率の高い金属膜から構成することにより、液晶表示パネル100a又は100bを反射型液晶表示装置に適用する場合には、電圧無印加状態で液晶分子がほぼ垂直配向されたSH（スーパーホメオトロピック）型液晶などを用いても良い。更にまた、液晶表示パネル100a又は100bにおいては、液晶層50に対し垂直な電界（縦電界）を印加するように対向基板2の側に共通電極21を設けているが、液晶層50に平行な電界（横電界）を印加するように一対の横電界発生用の電極から画素電極11を夫々構成する（即ち、対向基板2の側には縦電界発生用の電極を設けることなく、TFTアレイ基板1の側に横電界発生用の電極を設ける）ことも可能である。このように横電界を用いると、縦電界を用いた場合よりも視野角を広げる上で有利である。その他、各種の液晶材料（液晶相）、動作モード、液晶配列、駆動方法等に本実施の形態を適用することが可能である。

【0086】

本発明の液晶表示パネルによれば、高融点金属からなる遮光層は、スイッチング素子に対向する位置に設けられており、多結晶シリコン層は、遮光層に重なる位置において遮光層とスイッチング素子との間に設けられているので、第1基板の側から入射した戻り光などの光が、多重反射光として遮光層の上側まで達したとしても、スイッチング素子に達することを阻止できるので、この光によるスイッチング素子のスイッチング特性の劣化を低減できる。

【0087】

また、シリコンを含む遮光層と、多結晶シリコン層や石英基板からなる第1基板との熱的相性が良いので、遮光層に歪みが生じたりクラックが入ったり、或いは、第1基板、スイッチング素子の各構成要素、層間絶縁層等に歪みが生じたり、クラックが入ってしまう事態をより効果的に回避し得る。

【0088】

また、スイッチング素子の形成工程における高温環境と常温環境とにおける熱応力を、多結晶シリコン層により十分に緩和出来、十分な遮光効果を得つつ、層間絶縁層上に比較的容易にスイッチング素子を作成できる。

【0089】

また、平坦な層間絶縁層の上側に、スイッチング素子を容易に形成することができ、容易な製造工程を通してスイッチング素子のスイッチング特性をより改善できる。

【図面の簡単な説明】

【0090】

【図1】第1の実施の形態の液晶表示パネルの構成を示す断面図である。

【図2】図1の液晶表示パネルを構成するTFTアレイ基板の平面図である。

【図3】図1の液晶表示パネルを構成する蓄積容量の断面図である。

【図4】図1の液晶表示パネルの全体構成を示す平面図である。

【図5】図1の液晶表示パネルの全体構成を示す断面図である。

10

20

30

40

50

【図 6】本実施の形態の液晶表示パネルに設けられた T F T の特性を示す特性図である。

【図 7】比較例としての液晶表示パネルに設けられた T F T の特性を示す特性図である。

【図 8】図 1 の液晶表示パネルの製造プロセスを順を追って示す工程図（その 1）である。

【図 9】図 1 の液晶表示パネルの製造プロセスを順を追って示す工程図（その 2）である。

【図 10】第 2 の実施の形態の液晶表示パネルの構成を示す断面図である。

【図 11】第 1 の実施の形態の液晶表示パネルにおける戻り光による多重反射光の経路を示す断面図である。

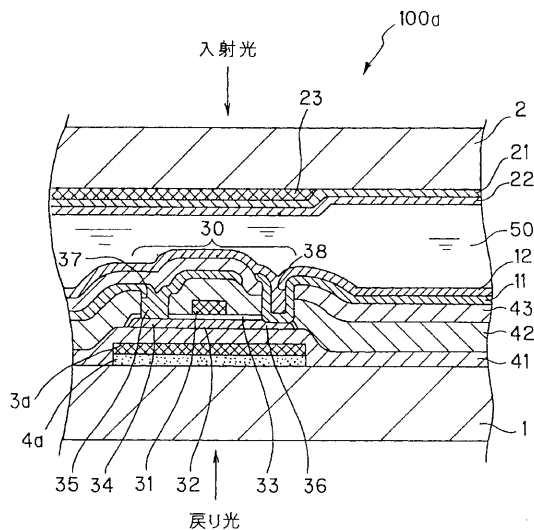
【図 12】第 2 の実施の形態の液晶表示パネルにおける戻り光による反射光の経路を示す断面図である。

【符号の説明】

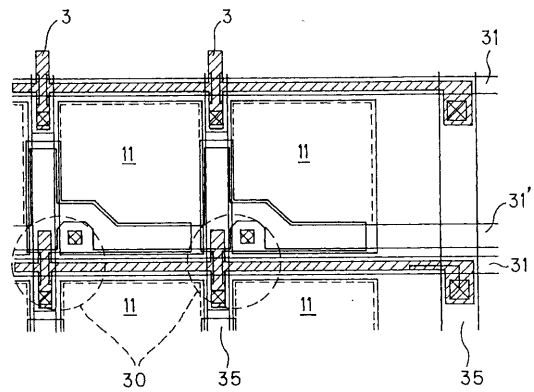
【0091】

1 ... T F T アレイ基板、2 ... 対向基板、3 a , 3 b ... 遮光層、4 a , 4 b ... 多結晶シリコン層、11 ... 画素電極、12 ... 配向膜、21 ... 共通電極、22 ... 配向膜、23 ... ブラックマトリクス、30 ... T F T、31 ... ゲート電極、32 ... p - S i 層、33 ... ゲート絶縁層、34 ... ソース領域、35 ... ソース電極（信号電極）、36 ... ドレイン領域、37 , 38 ... コンタクトホール、41 ... 第 1 層間絶縁層、42 ... 第 2 層間絶縁層、43 ... 第 3 層間絶縁層、50 ... 液晶層、52 ... シール剤、100 a , 100 b ... 液晶表示パネル、101 ... X 側駆動用ドライバ回路、102 ... 実装端子、104 ... Y 側駆動用ドライバ回路。

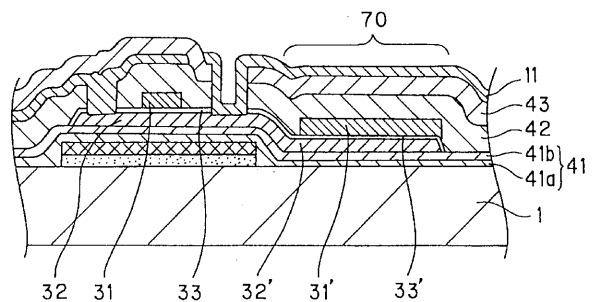
【図 1】



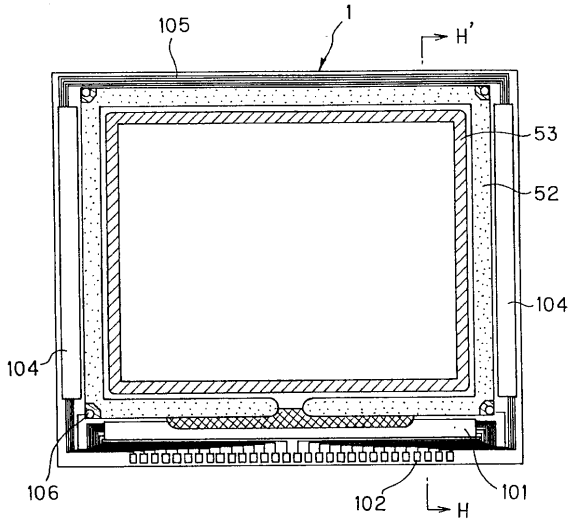
【図 2】



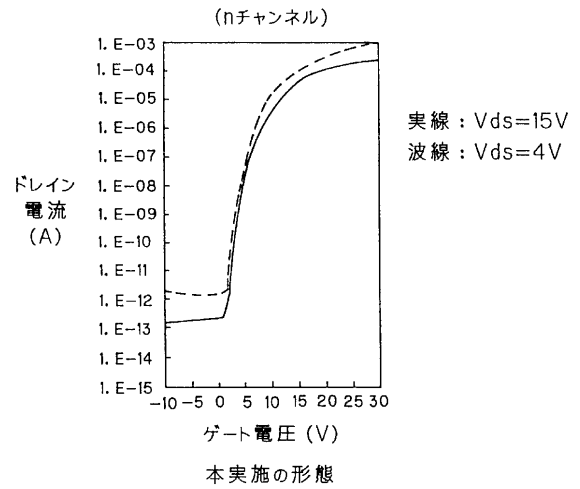
【図 3】



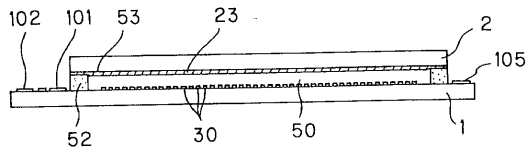
【図 4】



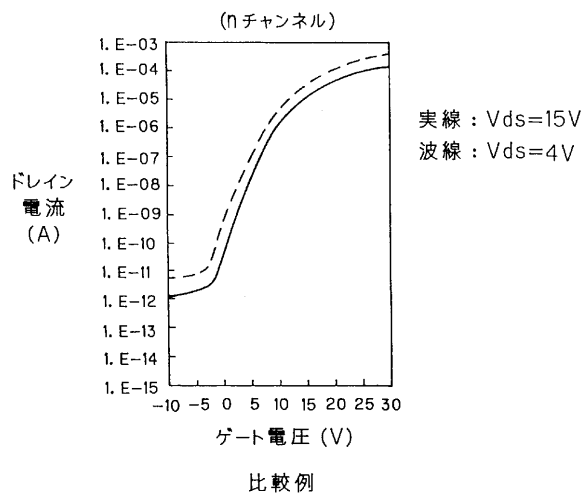
【図 6】



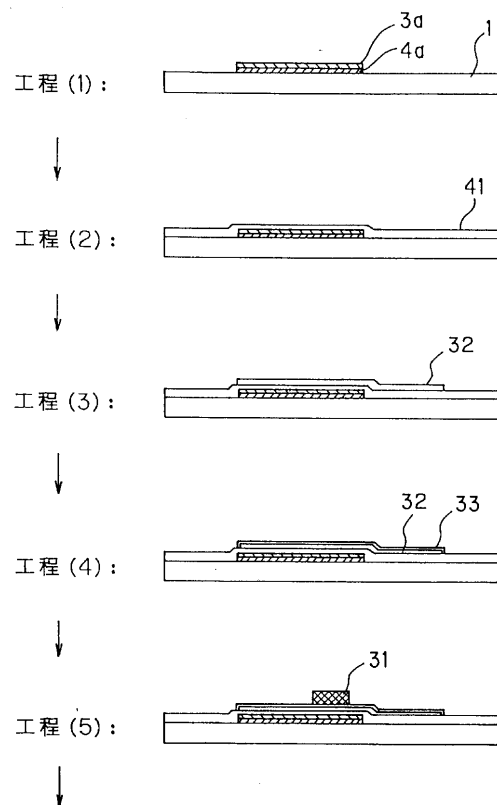
【図 5】



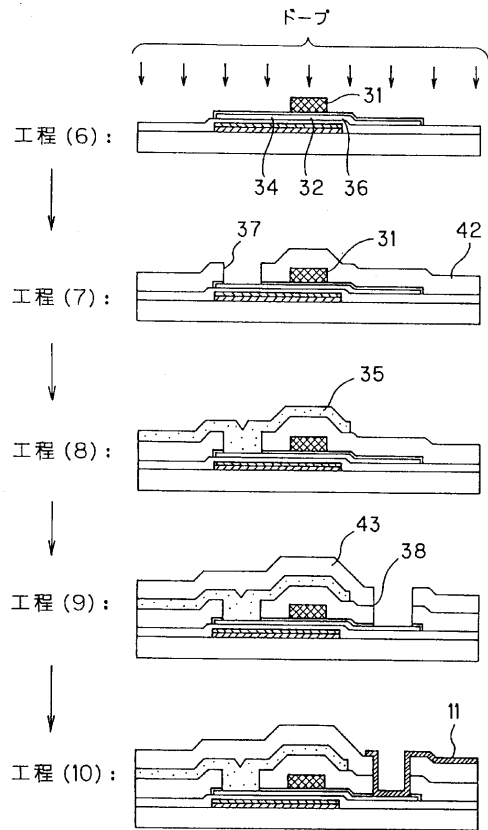
【図 7】



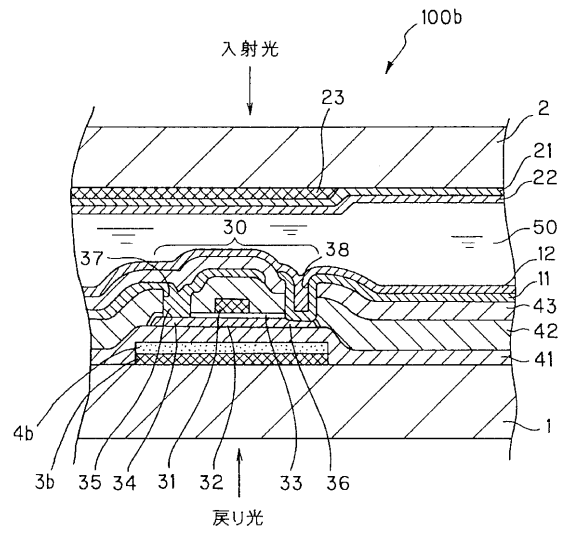
【図 8】



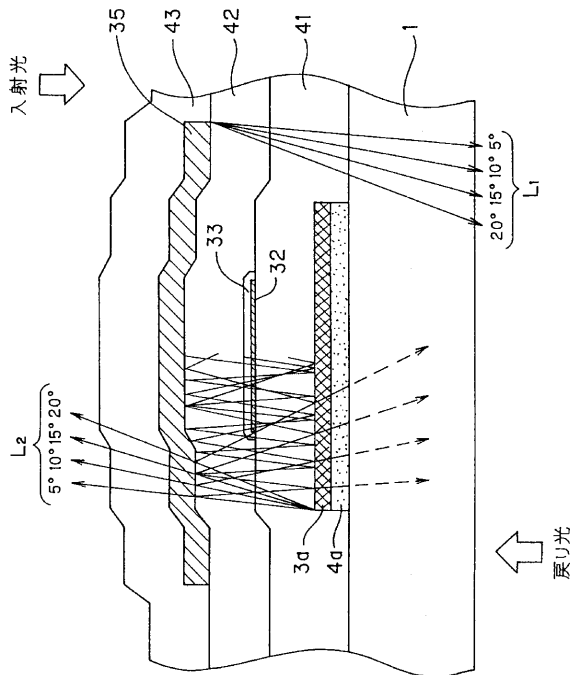
【図 9】



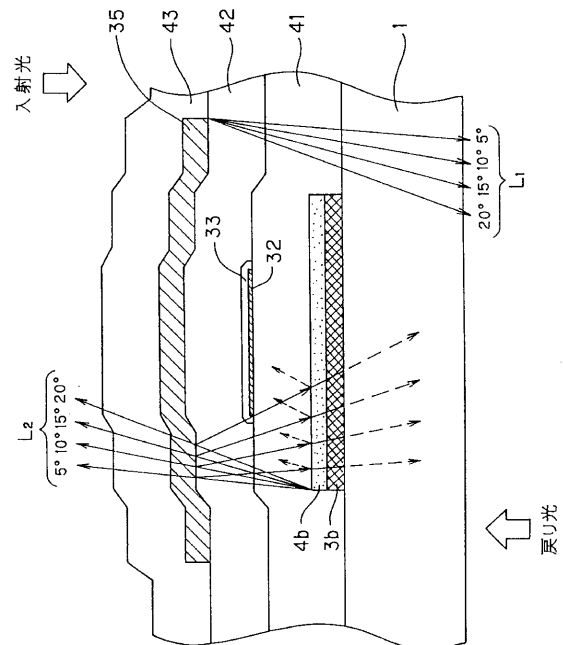
【図 10】



【図 11】



【図 12】



【手続補正書】

【提出日】平成19年12月10日(2007.12.10)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

一対の第 1 及び第 2 基板の間に液晶が挟持されてなる液晶表示パネルであって、
前記第 1 基板上に、ソース電極と、該ソース電極に電氣的接続されたスイッチング素子と、該スイッチング素子に対応して設けられた画素電極とを備え、
前記スイッチング素子の半導体層と前記第 1 基板との間には、該半導体層の少なくともチャンネル領域を前記第 1 基板側から覆うように遮光層が設けられており、
前記遮光層は、前記ソース電極と交差する方向に延在しており、前記ソース電極が延在する方向に形成された第 1 突出部と、該第 1 突出部とは反対側に形成された第 2 突出部とを有することを特徴とする液晶表示パネル。

【請求項 2】

前記第 1 及び第 2 の突出部は、前記ソース電極と重なるように形成されてなることを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 3】

前記遮光層は、高融点金属からなり、前記遮光層と前記第 1 基板との間に、多結晶シリコン層が形成されていることを特徴とする請求項 1 又は 2 に液晶表示パネル。

【請求項 4】

前記第 1 基板は、石英基板であり、
前記高融点金属は、Ti、Cr、W、Ta、Mo 及び Pd のうちの少なくとも一つを含む金属シリサイドであることを特徴とする請求項 3 に記載の液晶表示パネル。

【請求項 5】

前記遮光層は、1000 から 3000 の層厚を持ち、前記多結晶シリコン層は、500 から 2000 の層厚を持つことを特徴とする請求項 3 又は 4 に記載の液晶表示パネル。

【請求項 6】

前記遮光層と前記スイッチング素子との間に設けられた層間絶縁層を備え、
前記層間絶縁層は、前記スイッチング素子が設けられる面がスピンコート処理又は CMP (Chemical Mechanical Polishing) 処理により平坦化されていることを特徴とする請求項 1 から 5 のいずれか一項に記載の液晶表示パネル。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正の内容】

【0010】

本発明の液晶表示パネルは上記課題を解決するために、一対の第 1 及び第 2 基板の間に液晶が挟持されてなる液晶表示パネルであって、前記第 1 基板上に、ソース電極と、該ソース電極に電氣的接続されたスイッチング素子と、該スイッチング素子に対応して設けられた画素電極とを備え、前記スイッチング素子の半導体層と前記第 1 基板との間には、該半導体層の少なくともチャンネル領域を前記第 1 基板側から覆うように遮光層が設けられており、前記遮光層は、前記ソース電極と交差する方向に延在しており、前記ソース電極が延在する方向に形成された第 1 突出部と、該第 1 突出部とは反対側に形成された第 2 突出部とを有することを特徴とする。

また、前記第 1 及び第 2 の突出部は、前記ソース電極と重なるように形成されてなることを特徴とする。

また、前記遮光層は、高融点金属からなり、前記遮光層と前記第 1 基板との間に、多結晶シリコン層が形成されていることを特徴とする。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

また、前記遮光層は、1000 から 3000 の層厚を持ち、前記多結晶シリコン層は、500 から 2000 の層厚を持つことを特徴とする。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

また、前記遮光層と前記スイッチング素子との間に設けられた層間絶縁層を備え、前記層間絶縁層は、前記スイッチング素子が設けられる面がスピンコート処理又はCMP (Chemical Mechanical Polishing) 処理により平坦化されていることを特徴とする。

フロントページの続き

(72)発明者 岩野 英明

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

Fターム(参考) 2H092 GA12 GA25 JA24 JA28 JA36 JB51 JB54 NA01 PA06 PA09

专利名称(译)	液晶显示面板		
公开(公告)号	JP2008077111A	公开(公告)日	2008-04-03
申请号	JP2007310013	申请日	2007-11-30
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	岡野勝一 山崎康二 岩野英明		
发明人	岡野 勝一 山▲崎▼ 康二 岩野 英明		
IPC分类号	G02F1/1362		
FI分类号	G02F1/1362 G02F1/1368		
F-TERM分类号	2H092/GA12 2H092/GA25 2H092/JA24 2H092/JA28 2H092/JA36 2H092/JB51 2H092/JB54 2H092/NA01 2H092/PA06 2H092/PA09 2H192/AA24 2H192/BC31 2H192/CB02 2H192/CC05 2H192/DA12 2H192/DA44 2H192/EA04 2H192/EA13 2H192/EA15 2H192/EA22 2H192/EA34 2H192/EA67 2H192/FA73 2H192/FB02 2H192/GA43 2H192/GD02 2H192/JB02		
代理人(译)	須澤 修 宮坂和彦		
其他公开文献	JP4434271B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过TFT驱动改善对来自TFT下侧的光束的光屏蔽性能和有源矩阵驱动系统的液晶显示面板中的TFT的开关特性。

ŽSOLUTION：液晶显示面板（100b）设置有插入在一对第一和第二基板（1,2）之间的液晶（50），以矩阵形状设置在第一基板上的像素电极（11）和TFT（30）执行像素电极的切换控制，其中在第一基板和TFT之间在与TFT相对的位置处形成由高熔点金属构成的遮光层（3b）和多晶硅层（4b）形成为叠加在遮光层上。Ž

