

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2007-225746
(P2007-225746A)

(43) 公開日 平成19年9月6日(2007.9.6)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H089
G09G 3/20 (2006.01)	G09G 3/20 660V	2H093
G02F 1/133 (2006.01)	G09G 3/20 631V	5C006
	G09G 3/20 621F	5C080
	G09G 3/20 612U	
審査請求 未請求 請求項の数 8 O L (全 15 頁) 最終頁に続く		

(21) 出願番号	特願2006-44819 (P2006-44819)	(71) 出願人	000002325
(22) 出願日	平成18年2月22日 (2006.2.22)		セイコーインスツル株式会社
			千葉県千葉市美浜区中瀬 1 丁目 8 番地
		(74) 代理人	100079212
			弁理士 松下 義治
		(72) 発明者	星野 雅文
			千葉県千葉市美浜区中瀬 1 丁目 8 番地 セイコーインスツル株式会社内
		(72) 発明者	金子 直裕
			千葉県千葉市美浜区中瀬 1 丁目 8 番地 セイコーインスツル株式会社内
		F ターム (参考)	2H089 KA19 QA16 RA10 TA07
			2H093 NA07 NA47 NA51 NC28 NC65
			ND06 ND12 ND32
			5C006 AC02 BB12 FA12
			最終頁に続く

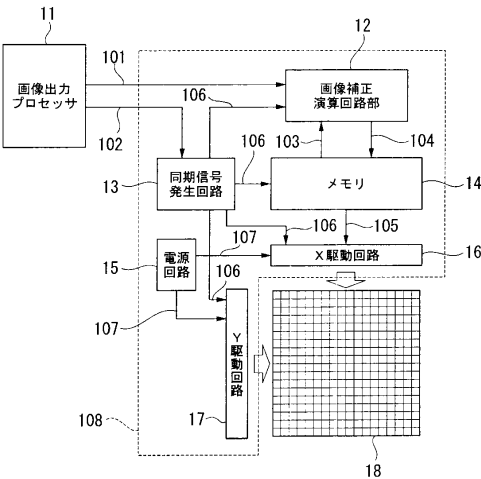
(54) 【発明の名称】 液晶表示回路

(57) 【要約】

【課題】 単純マトリクス型の液晶表示装置の応答特性を改善し、動画表示における画質を向上させる液晶表示回路を提供する。

【解決手段】 複数の走査電極と複数のデータ電極とが互いに交差するように配置され、走査及びデータ両電極の交差部に対応して画素がマトリクス状に配列された表示パネル部を有する単純マトリクス型表示装置の駆動制御回路であり、1画面分のデータを記憶するメモリ部と、現フレームの画像データとメモリ部に記憶された直前のフレームの比較画像データとから表示用駆動データを生成する演算回路部とを有し、演算回路部が、現フレームの画像データと比較画像データとの画素毎の差分が設定値以上あった場合、予め設定された補正値を、現フレームの画像データに対して加減算し、表示用駆動データとし出力するとともに、この表示用駆動データを比較画像データとしてメモリ部に記憶させる。

【選択図】 図 1



【特許請求の範囲】

【請求項 1】

複数の走査電極と複数のデータ電極とが互いに交差するように配置され、前記走査及びデータ両電極の交差部に対応して画素がマトリクス状に配列された表示パネル部を有する単純マトリクス型表示装置の駆動制御回路であり、

1 画面分のデータを記憶するメモリ部と、

現フレームの画像データと前記メモリ部に記憶された直前のフレームの比較画像データとから表示用駆動データを生成する演算回路部とを有し、

前記演算回路部が、前記現フレームの画像データと前記比較画像データとの画素毎の差分が設定値以上あった場合、予め設定された補正値を、現フレームの画像データに対して加減算し、表示用駆動データとし出力するとともに、この表示用駆動データを比較画像データとして前記メモリ部に記憶させることを特徴とする液晶表示回路。 10

【請求項 2】

前記補正値の絶対値が、差分と比較する設定値の絶対値より小さいことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記演算回路部が、内部記憶部にフレーム周期毎に、対応するフレーム周期にて測定された最適な補正値を記憶しており、外部からのフレーム周期の設定により、設定されたフレーム周期に対応する値として、前記内部記憶部から読み出して、表示用駆動データの生成を行うことを特徴とする請求項 1 または請求項 2 に記載の液晶表示回路。 20

【請求項 4】

前記表示パネル部に温度測定手段がさらに設けられ、前記演算回路部が温度測定手段の測定結果である温度データに応じて、フレーム周期毎に記憶された補正係数から、前記温度データに対応した補正係数を選択して、表示用駆動データの生成を行うことを特徴とする請求項 3 に記載の液晶表示回路。

【請求項 5】

前記設定値および補正値は、可変可能なレジスタに保存され、設定値を外部から任意に設定することを特徴とする請求項 1 から請求項 4 のいずれかに記載の液晶表示回路。

【請求項 6】

前記演算回路部が、外部からの制御データにより、補正係数を用いた表示用駆動データの演算処理をするモードと、演算処理をしない通常モードとを切り替えるモード設定レジスタを有することを特徴とする請求項 1 から請求項 5 のいずれかに記載の液晶表示回路。 30

【請求項 7】

前記単純マトリクス型表示装置は、STN 液晶を用いたことを特徴とする請求項 1 から請求項 6 のいずれかに記載の液晶表示回路。

【請求項 8】

前記駆動制御の駆動方法は、線順次選択またはマルチライン選択であることを特徴とする請求項 1 から請求項 7 のいずれかに記載の液晶表示回路。 40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、情報機器に用いる液晶表示装置の液晶表示パネルの駆動を行う液晶表示回路に係わり、単純マトリックス構造を有する LCD（液晶表示デバイス）パネルの駆動電圧に補正値を加えて駆動補償する駆動制御回路に関する。

【背景技術】

【0002】

単純マトリックス構造を持つ液晶表示装置の駆動方法として、線順次駆動方法とマルチライン駆動方法（以下、MLA 駆動法）がある。以下、図面を参照してこの方式を説明す 50

る。

液晶の駆動方法は非特許文献 1 の第 6 章第 2 節に記載されているように、電圧平均化法によるマルチプレックス駆動が知られている。

図 2 は単純マトリックス型の液晶素子等を電圧平均化法により、マルチプレックス駆動する場合の従来の駆動方法の一例を示す印加電圧波形図である。また、図 3 は単純マトリックス型液晶素子の平面視の構成を示す概念図である。（図 2，図 4，図 6，図 7 は、縦軸が信号レベルであり、横軸が時刻を示している。）

【0003】

図 2 の符号 2 1 及び 2 2 は、それぞれ図 3 に示す走査電極 Y 1・3 1 及び Y 2・3 2 に印加する電圧波形を示している。また、図 2 の符号 2 3 及び 2 4 は、それぞれ図 3 に示す信号電極 X 1・3 4 及び X 2・3 5 に印加する電圧波形であり、同符号 2 5 は図 3 の走査電極 Y 1・3 1 と信号電極 X 2・3 5 とが交差する画素に印加される電圧波形を示している。

本実施形態は走査電極 Y 1，Y 2，…，Y n を、1 ラインずつ順次選択して走査電圧を印加すると共に、その選択された走査電極上の各画素がオンかオフかによって、それに応じた信号電圧を各信号電極 X 1，X 2，…，X m に印加することによって駆動するものである。

【0004】

また、線順次駆動方法として、低消費電力が可能な駆動法としてスマート・アドレッシング駆動方法（以下、S A 駆動法）がある。図 4 に S A 駆動法の一例を示す電圧波形であり、電圧平均化法と S A 駆動法は、いずれも各行電極を順次 1 本ずつ選択し、選択されるタイミングに合わせて全列電極に ON/OFF に相当するデータ信号を与えるものであるが、隣り合うフレームのコモンの非選択レベルが前者では異なり、後者では同様である。

図 4 の符号 4 1，4 2 はそれぞれ図 3 の走査電極 Y 1・3 1 及び Y 2・3 2 に印加する電圧波形であり、同図 4 は図 3 の信号電極 X 2・3 5 に印加する電圧波形であり、同符号 4 4 は図 3 の走査電極 Y 1・3 1 と信号電極 X 2・3 5 とが交差する画素に印加される合成電圧波形を示している。

図 2 の符号 2 5 及び図 4 の符号 4 4 の両者ともに、交差した合成波形は同様の波形となる。

【0005】

一方、M L A 駆動法は、複数ライン同時選択法とも呼ばれるものであり、複数の行電極（走査電極）を同時に選択することにより、各画素の駆動の高周波数化を図り、電圧平均化法で問題となるフレーム応答現象の抑制と駆動電圧とを低く抑えることが可能とすることにより、低消費電力化が可能である。ここで、複数の行電極を同時に選択しながら、かつ各画素を独立に表示させるようにするため、M L A 駆動法には独特の工夫が採用されている。

上記 M L A 駆動法の工夫とは、直交関数の組により表される複数の行信号を、選択時間毎に組順次で行電極群に印加する組順次走査を行うと共に、直交関数の組と選ばれた画素データの組との積和演算を逐次行い、その結果に応じた電圧レベルを有する列信号を前記組順次走査に同期して前記選択時間中に列電極群に印加するという手法である（例えば、特許文献 1、2 参照）。

【0006】

以下に、上記マルチプレックス駆動を利用して液晶表示素子に画像表示する場合について具体的に図面を参照して説明する。

図 5 は画像を液晶素子に表示する場合に用いる駆動制御回路を示すブロック図である。例えば、液晶表示素子 1 8 のドットごとに画像を表示する場合、画像出力プロセッサ 1 1 は、L C D コントローラ 1 0 8 に対して、液晶表示素子 1 8 に表示する画像データ 1 0 1 を転送する。

画像出力プロセッサ 1 1 は、上記画像データ 1 0 1 をシリアル通信またはパラレル通信により高速転送する。

10

20

30

40

50

【0007】

LCDコントローラ108は、データ信号105を生成し、X駆動回路16へ転送する。X駆動回路16は、電源回路15から定電圧が供給され適切な駆動波形を、液晶表示素子18の列電極へ印加する。このとき、LCDコントローラ108は、走査信号106をY駆動回路17へ転送する。

Y駆動回路17は、電源回路15から定電圧が供給され適切な走査駆動波形を液晶表示素子18の行電極へ印加する。

【0008】

上述した動作がLCDコントローラ108において同期しながら駆動されることにより、X駆動回路16及びY駆動回路17各々により印加される波形の合成駆動波形が液晶表示素子18の各画素に対して印加され、画像として表示される。 10

上記合成駆動波形は、図2の走査電極Y1・31と信号電極X2・35との各々の波形による合成電極電圧波形25と同様な波形を示す。

通常1枚(1フレーム)の画像を表示する場合、画像出力プロセッサ11が常に出力制御を行う場合と、LCDコントローラ108が1枚分の画像を保存する記憶素子(メモリ14)を有し、画像を参照しながら信号を駆動回路へ一定期間毎に出力する。

【0009】

一般的には、環境光としての蛍光灯等の干渉を避けるために、70Hz程度の周期で行われている。低粘度の液晶材料や狭ギャップにした液晶表示素子の場合には、フレーム応答という課題があるため、表示周期を70Hz~300Hzにする場合もある。 20

また、1枚以上の連続した画像を表示する(動画を表示する)場合、画面の切り換わりまでに印加を完了する必要がある。

通常の動画表示の場合、1秒間に10枚以上の表示を行うと違和感なく動画として表示することができる。

【0010】

例えば、1秒間に10枚のフレームを連続して表示する場合は、表示100msec毎に表示が切り換わる(フレーム周期が100msec)。

また、1秒間に20枚のフレームを連続して表示する場合は、50msec毎に表示が切り換わる。同様に、1秒間に30枚のフレームを連続して表示する場合は33msec毎に表示が切り換わる。 30

ここで、1秒間に60枚のフレームの連続表示までは、1画面書き換える周波数が70Hz程度でも問題なく出力することが可能である。

【0011】

したがって、90°ねじれのTN液晶にTFE素子を具備した液晶表示素子においては、画素の液晶の配向変化の応答速度が速いため、30msec程度であれば問題なく、画像を表示することが可能であり、残像も発生しないスムーズな動画表示が可能である。

しかしながら、液晶表示素子が単純マトリックス型の液晶のねじれが180°~270°あるスーパーネマティック液晶(STN)の場合、液晶の配向変化の応答速度が遅く、画像の切り換えに十分に追従しない場合もあり、連続画像を表示した場合残像が発生しぼやけた動画表示にみえてしまう。 40

【0012】

このような場合は、液晶材料の低粘度化や狭Gapにすることにより高速化が可能であり、画像の切り換わり期間内に応答が完了すれば残像が発生せずスムーズな動画表示が可能である。

【特許文献1】特開平06-27907号公報

【特許文献2】特開2000-19482号公報

【非特許文献1】日本学術振興会第142委員会編「液晶デバイスハンドブック」

【発明の開示】

【発明が解決しようとする課題】

【0013】

しかしながら、上述した従来例においては、連続した画像を表示する際、各画素における全ON、全OFFの応答が次の画面へ切り換わるまでに完了したとしても、実際の動画表示する場合、残像が発生してしまうことである。

すなわち、連続した画像の切り換わり期間内において、画素の液晶層の光学特性（例えば透過率）を完全に変化させることは、表示画像によっては困難な場合がある。例えば、透過率25%の黒色表示の状態から、透過率75%の中間色表示の状態まで変化させるため、0%から100%の応答速度より比較的長い時間を要してしまう。

【0014】

このため、残像が発生してしまい、動画がスムーズに見ることができない。この理由としては、液晶の応答速度が電界強度に比例するため、中間階調から中間階調へ切り換わる応答は、電界強度が低くなるために、0%から100%の応答速度に比較して遅くなる傾向にある。

本発明は、このような事情に鑑みてなされたもので、単純マトリックス構造を有するLCDパネルの駆動電圧に補正值を加えて駆動補償することにより中間階調の応答速度を高速化する駆動制御回路を提供することにある。

【課題を解決するための手段】

【0015】

本発明の液晶表示回路は、複数の走査電極と複数のデータ電極とが互いに交差するように配置され、前記走査及びデータ両電極の交差部に対応して画素がマトリクス状に配列された表示パネル部を有する単純マトリクス型表示装置の駆動制御回路であり、1画面分のデータを記憶するメモリ部と、現フレームの画像データと前記メモリ部に記憶された直前のフレームの比較画像データとから表示用駆動データを生成する演算回路部とを有し、前記演算回路部が、前記現フレームの画像データと前記比較画像データとの画素毎の差分が設定値以上あった場合、予め設定された補正值を、現フレームの画像データに対して加減算し、表示用駆動データとし出力するとともに、この表示用駆動データを比較画像データとして前記メモリ部に記憶させることを特徴とする。

【0016】

本発明の液晶表示回路は、前記補正值の絶対値が、差分と比較する設定値の絶対値より小さいことを特徴とする。

本発明の液晶表示回路は、前記演算回路部が、内部記憶部にフレーム周期毎に、対応するフレーム周期にて測定された最適な補正值を記憶しており、外部からのフレーム周期の設定により、設定されたフレーム周期に対応する値として、前記内部記憶部から読み出して、表示用駆動データの生成を行うことを特徴とする。

【0017】

本発明の液晶表示回路は、前記表示パネル部に温度測定手段がさらに設けられ、前記演算回路部が温度測定手段の測定結果である温度データに応じて、フレーム周期毎に記憶された補正係数から、前記温度データに対応した補正係数を選択して、表示用駆動データの生成を行うことを特徴とする。

本発明の液晶表示回路は、前記設定値および補正值は、可変可能なレジスタに保存され、設定値を外部から任意に設定することを特徴とする。

【0018】

本発明の液晶表示回路は、前記演算回路部が、外部からの制御データにより、補正係数を用いた表示用駆動データの演算処理をするモードと、演算処理をしない通常モードとを切り替えるモード設定レジスタを有することを特徴とする。

本発明の液晶表示回路は、前記単純マトリクス型表示装置は、STN液晶を用いたことを特徴とする。

本発明の液晶表示回路は、前記駆動制御の駆動方法は、線順次選択またはマルチライン選択であることを特徴とする。

【0019】

また、本発明は、1画面分のデータを記憶するメモリ部と現フレームの画像データとメ

10

20

30

40

50

メモリ部に記憶された画像データから表示用駆動データを生成する演算回路部を有し、前記演算回路部は、前記現フレームの画像データとメモリ部に記憶された画像データの画素ごとの差分が設定値以上あった場合に補正値を現フレームの画像データに加減算した値を前記メモリ部に記憶させることである。

言い換えると、画像出力プロセッサから1画素分のデータが送られてくると、メモリ部の書き込む位置のデータを先に読み出し、両データの差分が設定値より大きくプラスの場合は一定の補正値を加え、マイナスの場合は引いた値を新しいデータとし、小さかった場合は加減算しない値を新しいデータとして前記メモリ部の読み出した位置に書き込むことを繰り返して1画面分のデータ転送をおこなう。

したがって、常に補正された画像データが記憶されるため、設定値に対して補正値が大きいと、演算時に表示用駆動データが回路のビット数を超えて、急激に値が変化する発振を防ぐために、前記設定値より前記補正値が小さいことが必要条件となる。

【0020】

また、本発明の液晶表示回路は、従来のLCDコントローラドライバに対して、上述した演算回路部を加え、メモリ部として、LCDコントローラドライバに内臓されているメモリを用いることを特徴とする。

これにより、本発明の液晶表示回路は、LCDコントローラドライバに内臓させることができ、1つのICでの構成が可能である。

【0021】

また、本発明の液晶表示回路は、前記設定値および補正値は、可変可能なレジスタに保存されることを特徴とする。

これにより、本発明の液晶表示回路は、前記設定値と前記補正値をレジスタを用いて可変可能にすることができる。外部からの調整及び制御も可能である。

【発明の効果】

【0022】

以上説明したように、本発明の液晶表示回路は、画像データを補正する演算回路部を用い、補正値により表示用駆動データを算出することにより、透過率25%の黒表示状態から、透過率75%の中間調表示に変化させた場合などの階調間において、画像の変化する応答速度を、透過率0%黒表示から透過率100%へ変化させた時とほぼ同等にすることが可能となり、動画表示を行っても残像が発生しなくスムーズに表示することができる。

【0023】

また、本発明の液晶表示回路は、静止画を表示する場合には、通常モードに切り替えて、1回転送するか、もしくは演算処理モードで2回同じ画像を転送することにより演算処理をしていない画像を表示させることができる。

また、本発明の液晶表示回路は、液晶パネルを駆動するLCDコントローラドライバに搭載されたメモリを用いるため、IC（集積回路）のチップ面積を小さくでき、製造コストを従来と同様に生産することができる。

【発明を実施するための最良の形態】

【0024】

以下、本発明の一の実施形態による液晶表示回路を図面を参照して説明する。図1は同実施形態の構成例を示すブロック図である。従来例（図5）と異なる点は、補正値により画像データを補正する演算を行う画像補正演算回路部12が設けられたことと、メモリ14内に直前のフレームにて表示された各画素の画像データが、比較画像データ103として記憶されていることである。第1の実施形態と同様な構成については、同一の符号を付し、説明を省略する。

この図において、画像出力プロセッサ11は、連続した画像データ101を画像補正演算回路部12、タイミング信号102を同期信号発生回路13へ入力する。

電源回路15は、定電圧電源線107を介して、X駆動回路16及びY駆動回路17に対して駆動のための電圧を供給している。また、本実施形態の液晶表示パネル18にはSTN液晶が用いられている。

【0025】

画像補正演算回路部12は、メモリ14に保存されている画像データ103（直前のフレームの対応する位置の画素の画像データ、比較画像データ）を読み出し、入力される画像データ101と比較／判断を行い、補正処理後のデータ104（表示用駆動データ）を、メモリ14における各画素の対応するアドレス位置に保存する（比較した比較データ103を読み出した位置に重ね書きする）。

すなわち、画像補正演算回路部12は、画像データ101が画素単位にて入力されると、メモリ14から対応する位置の画素の記憶画像データ103を読み出し、入力された画像データ101との差分を取る。

【0026】

ここで、画像補正演算回路部12は、設定値レジスタに記憶されている設定値を読み出し、差分の絶対値が設定されている設定値を超えるか否かを検出し、差分の絶対値が設定値を超えていた場合、補正值を用いた補正処理を画像データ101に対して行い、一方、差分の絶対値が設定値以下である場合、画像データ101に対する補正処理を行わない。この設定値は、利用者が表示パネルに表示される画像の画質を見て、例えば、サンプルの動画像を見つつ調整して、適時、好みに合わせて設定値レジスタに記憶させておく。

この設定値レジスタは書き換え可能であり、利用者が変更しない場合、工場出荷じにおける作業員のテスト結果により、見やすい表示となるよう調整された設定値が記憶されている。

【0027】

また、上記補正值は、フレーム周期及び温度によって、液晶の配向測度を変化させるために調整する必要があるため、フレーム周期毎に温度特性に応じて測定された値、すなわち、フレーム周期及び温度に対応した最適値として、メモリ14内部に記憶されている。このため、液晶パネル部18には、図示しない温度測定手段が設けられ、温度を測定して温度データとして、画像補正演算回路部12に出力している。

これにより、画像補正演算回路部12は、利用者が入力するフレーム周期に対応した補正值群から、入力される温度データに対応した補正值を選択して読み出し、画像データ101の補正演算の処理を行う。

【0028】

また、補正值は、上記設定値（の絶対値）に対して小さな値、すなわち設定値未満に設定されている。例えば、画像データの階調度が256階調の場合、設定値が「4」である場合、補正值は「3」、「1」小さい値に設定されている（設定値から「1」減算した数値を補正值としている）。このため、外部から利用者が設定値を変更する場合、設定値の下限値が工場出荷時の数値となり、それ以下には設定できないようになっている。補正值は、設定値に対応して補正する構成としても良いし、補正值は変更しないようにしてもよい。

【0029】

また、画像補正演算回路部12は、上記差分の絶対値が設定値以上であることを検出したとき、差分が正の値か負の値かを検出し、正の値であることを検出した場合、補正值を画像データ101に加算し、加算結果を表示用駆動データとして出力し、一方、負の値であることを検出した場合、画像データ101から補正值を減算して、減算結果を表示用駆動データとして出力する。

このとき、画像補正演算回路部12は、算出した表示用駆動データ104をメモリ14の対応する画素の位置のアドレスに対し、記憶画像データ103として記憶させる。

【0030】

また、画像補正演算回路部12は、外部からの制御データにより、補正係数を用いた表示用駆動データの演算処理をする補正処理モードと、演算処理をしない通常のモードとを切り替えるモード設定レジスタを有している。

すなわち、画像補正演算回路部12は、モード設定レジスタが補正処理モードと通常のモードとのいずれかの設定かを検出し、補正処理モードであることを検出すると、上述し

10

20

30

40

50

てきたような画像データ101の補正処理を行い、一方、通常モードであることを検出すると補正しないまま画像データ101をメモリ14へ書き込む。

【0031】

上述した構成において、同期発生回路13は、X駆動回路16に記憶されている表示用駆動データ104を表示データ105として読み出し、X駆動回路16へ出力し、Y駆動回路17で走査電極線に対して走査信号が出力されるタイミングで、X駆動回路16の対応するデータ電極線へそれぞれ表示データ105を出力して、表示パネル18の各画素の表示駆動処理を行う。

また、上述した構成は、同期発生回路13の出力する同期信号106に同期して、Y駆動回路17が1本の走査電極配線に走査信号を順次出力する線順次選択の構成としても良いし、また複数の走査電極配線に対して同時に走査信号を出力するマルチライン選択の構成としても良い。

【0032】

以下に、上述した構成の動作を示す。例えば、単純マトリックス駆動の階調表示を行う際、例えば5万6千536色表示の場合は、赤32階調、緑64階調、青32階調の階調度表現が可能である。この階調度の情報を有する画像データは、赤5bit、緑6bit、青5bitのトータル16bitで構成されている。

したがって、画像補正演算回路部12は、補正值を用いた補正処理の演算を、各色画素ごとに処理する構成が好ましい(RGBの各色成分毎に補正值が設定されている)。画像出力プロセッサ11は、上記画像データ101を、シリアルまたはパラレル通信によっても転送可能であり、タイミング信号102と同期しながら転送している。

【0033】

画像データ101が16bitの場合、たとえば透過率25%の暗いグレー画像データを、赤及び青のデータがそれぞれ32階調あるうちの8階調目、緑は16階調目とする。

透過率75%の明るいグレー画像データを32階調あるうちの24階調目と48階調目とする。透過率25%の画像データ12は16進数で4108hとなる。ここで、上記画像データ101の構造は、上位16から12bitまでの5bit分を赤色データ、11bitから6bitまでの6bit分を緑色データ、5bitから下位1bitまでの5bit分を青データとして16進数で表す。

【0034】

透過率75%の画像データ12は、16進数でC618hとなる。通常1画素を0%から100%へ画像変化させた場合、画像データ101は、0000hからFFFFFFh、100%から0%へ画像を変化させた場合FFFFFFhから0000hへ切り換えが行われる。

また、25%から75%へ画像を変化させた場合、画像データ101は4208hからC618hへまたその逆はC618hから4208hへ切り換えが行われる。

上述した動作が秒間10回以上で連続的におこなわれると、画像として点滅したように見える。

【0035】

ちなみに、この透過率変化した時間を応答速度とよぶ。応答速度は、全非選択波形を印加した時の透過率を0%レベル、全選択波形を印加したときの透過率を100%レベルと規格し、レベル10%～レベル90%の透過率変化時間をTon、レベル90%からレベル10%の透過率変化時間をToffと定義する。

同様に透過率25%をレベル0%、透過率75%をレベル100%として透過率変化時間を定義する。通常応答速度は全選択波形から全非選択波形へ切り換わるTonと全非選択波形から全選択波形への切り換わりToffで定義されるが、実際の連続した画像は中間階調も多く使われており、たとえば透過率25%から透過率75%の応答速度は透過率0%から透過率100%より遅くなる。この原因は電界強度が低くなるためと考えられる。

【0036】

10

20

30

40

50

一般的な応答速度の理論式を下記に示す。

$$T_{off} = \gamma_1 d^2 / (\pi K)$$

$$T_{on} = \gamma_1 / [\varepsilon_0 \Delta \varepsilon (E^2 - (\pi^2 K / d^2))]$$

$$K = K_{11} + [K_{33} + 2(\gamma - 1)K_{22}] (\phi_t / \pi)$$

$$\gamma = 2\pi d / p_0 \phi_t$$

ここで、 ϕ_t はツイスト角度、 p_0 は液晶のダイレクターのねじれ配向の固有ピッチ、 K は液晶の弾性定数、 γ_1 は回転粘度、 d はGap (LCDパネルの隙間の厚さ)を表す。

したがって上記式から、階調から階調への応答速度は液晶の立ち上がり時に有効な電圧強度が低くなるため極めて遅くなる傾向になると考えられている。

【0037】

したがって、中間階調の応答速度を速める為には、電圧強度 E_2 を大きくする必要がある。電界強度を大きくする方法として分割数を少なくし実効値差を大きくするか、または予定実効値以上の電圧印加を強制的に行うかのいずれかが考えられる。

前者の場合は、表示情報量が減ってしまうため、例えば、分割数が半分の場合はX電極駆動回路16の列配線の数に倍にする方法、または同じX電極駆動回路16を2個用意して同時に駆動することで情報量を維持する必要があるため、回路規模が増大して製造コストが高価になる。

一方、後者では、画像の加工を行うだけで簡単に高速化が可能であり、既存の液晶モジュールを利用することが可能である。

【0038】

次に、この後者の方法である強制的に高い実効値の印加について説明する。

透過率0%から透過率100%へ変化する際の応答速度は、液晶表示装置のLCDパネル隙間の厚さ(ギャップ)やツイストによるが、実験結果によるとギャップ5 μ m、ツイスト角度240度で低粘度液晶を利用した場合立ち上がり T_{on} は55msec、 T_{off} は70msecでトータル125msecになる。しかし透過率25%から透過率75%へ変化させたとき T_{on} は125msec、 T_{off} 95msecでトータル230msecまで遅くなり約1.85倍遅くなっていることがわかる。

【0039】

たとえば、秒間20枚の連続表示をする場合(フレーム周期:50msecの場合)、画像補正演算回路部12は、直前の画面の記憶画像データ103と、現画面の画像データ101とを比較して差分を計算し、この差分が4階調を超える場合、現画面のデータに3階調(設定値から「1」を減算した値)を足したデータを書き込む、4階調以下の場合はそのまま加工せずに表示させる。

ここで、図6、図7に前記内容の波形を示す。図6は従来の駆動による電圧波形を示し、XとYの交差部波形61において、全画面で中間階調25%の選択波形62から現画面の75%の中間階調選択波形63に切り換わるタイミングの全体像の波形である。また、連続表示なので、次画面は現画面と同じデータが送られ、現画面と同じ波形になる。

【0040】

一方、図7は本発明の画像補正演算回路部12を用いて、補正值を用いて補正し、表示用駆動データ104を算出したものであり、前画面の記憶画像データ103と現画面の画像データ101とを比較し、算出した差分が4階調以上ある場合の全体像の波形である。

比較すると判るように、図6と比べ現画面では、送られてきた画像データに対し3階調分高い波形が印加されている。次画面では、現画面と次画面の画像データに差がないので補正していない75%の中間階調選択波形63となっている。

【0041】

前記のような補正を行った表示駆動用データの波形を、液晶パネル18の各画素に印加して画像表示を行った場合、従来駆動に比較して本発明の駆動の方が高速に応答することが実験で確かめられている。秒間20枚で画像データを転送し、液晶の駆動周波数が70Hzの場合、現画面の画像データ101が転送されてから、次画面の画像データが転送される間に約3.5フレームあり、3回もしくは4回選択され補正された表示駆動用データ

10

20

30

40

50

が書き込まれる。透過率 25% から透過率 75% へ変化させたとき前記条件で補正した場合、Ton 80 msec、Toff 70 msec、トータル 150 msec となり、補正しないときの 230 msec に比べ 80 msec 改善できた。

【0042】

上記方法を液晶表示装置のドット毎に行い、メモリ 14 に書き込まれるデータは変化量が設定値よりも大きなため補正されたドットと、変化量が設定値より小さなため補正されないドット（画素）が混在している。動画の場合、連続して画像データ 101 が画像出力プロセッサ 11 から送られてくるので、表示内容の動きが止まった時点で、どのドット（画素）も差分が設定値以下になり正規の画像が液晶パネル 18 に表示される。このように、補正された画像データ 103 は、正規の画像データ 101（入力された画像データ）とは違っているが、応答速度が追従していないため、補正された補正值分の画像データは視認されず（配向変化の測度向上のみに使用されるため）に、残像のないスムーズな動画として見ることができる。

10

【0043】

図 8 に従来と本発明の光学的応答速度測定結果を示す。図 8 において、縦軸が光強度であり、横軸が時刻を示している。通常駆動した場合の光強度 83 を平均化した光強度 84 の応答速度時間 86 に比べて、本発明実施形態による駆動方法で行った光強度 81 を平均化した光強度 82 の応答速度 85 の方が速くなる。現画面の期間において、画像データとして通常（入力された画像データ）より高い実効値を加えると、光強度振幅が大きくなって応答速度が速くなっていることが確認できる。

20

【産業上の利用可能性】

【0044】

LCD コントローラドライバに画像補正演算回路部 12 を挿入することにより、画素における液晶の配向変化の応答が遅い単純マトリックス型液晶装置においても、連続する動画表示で残像なくスムーズに見えることが可能であり、また LCD コントローラドライバに内蔵されているメモリを用いることにより低コストで動画表示が実現できる。

【0045】

なお、図 1 における画像補正演算回路部 12 の機能を実現するためのプログラムをコンピュータ読み取り可能な記録媒体に記録して、この記録媒体に記録されたプログラムをコンピュータシステムに読み込ませ、実行することにより画像データの補正処理を行ってもよい。なお、ここでいう「コンピュータシステム」とは、OS や周辺機器等のハードウェアを含むものとする。また、「コンピュータシステム」は、ホームページ提供環境（あるいは表示環境）を備えた WWW システムも含むものとする。また、「コンピュータ読み取り可能な記録媒体」とは、フレキシブルディスク、光磁気ディスク、ROM、CD-ROM 等の可搬媒体、コンピュータシステムに内蔵されるハードディスク等の記憶装置のことをいう。さらに「コンピュータ読み取り可能な記録媒体」とは、インターネット等のネットワークや電話回線等の通信回線を介してプログラムが送信された場合のサーバやクライアントとなるコンピュータシステム内部の揮発性メモリ（RAM）のように、一定時間プログラムを保持しているものも含むものとする。

30

【0046】

また、上記プログラムは、このプログラムを記憶装置等に格納したコンピュータシステムから、伝送媒体を介して、あるいは、伝送媒体中の伝送波により他のコンピュータシステムに伝送されてもよい。ここで、プログラムを伝送する「伝送媒体」は、インターネット等のネットワーク（通信網）や電話回線等の通信回線（通信線）のように情報を伝送する機能を有する媒体のことをいう。また、上記プログラムは、前述した機能の一部を実現するためのものであっても良い。さらに、前述した機能をコンピュータシステムにすでに記録されているプログラムとの組み合わせで実現できるもの、いわゆる差分ファイル（差分プログラム）であっても良い。

40

【図面の簡単な説明】

【0047】

50

- 【図 1】 本発明の一実施形態による液晶表示回路の構成例を示すブロック図である。
 【図 2】 従来の液晶表示回路による液晶表示を駆動波形を示す波形図である。
 【図 3】 単純マトリックス型液晶素子の平面視の構造を示す概念図である。
 【図 4】 S A 駆動における駆動波形を示す波形図である。
 【図 5】 従来例における液晶表示回路の構成を示すブロック図である。
 【図 6】 従来の液晶表示回路による液晶表示パネルの駆動波形を示す波形図である。
 【図 7】 本実施形態の液晶表示回路による液晶表示パネルの駆動波形を示す波形図で
 【図 8】 本実施形態の液晶表示回路による液晶表示パネルの光学応答速度を示す波形図で
 ある。

【符号の説明】

10

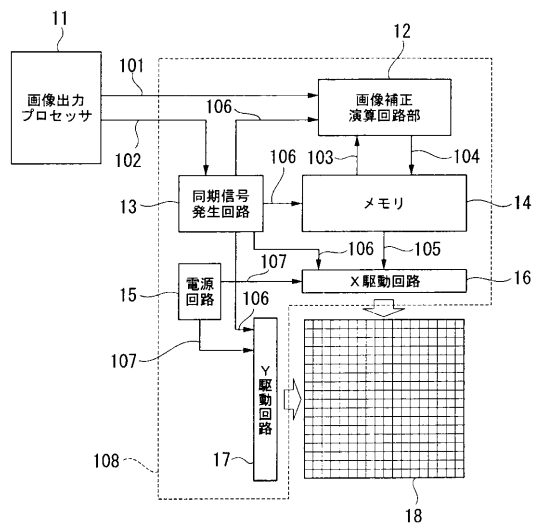
【0048】

- 1 1 … 画像出力プロセッサ
- 1 2 … 画像補正演算回路部
- 1 3 … 同期信号発生回路
- 1 4 … メモリ
- 1 5 … 電源回路
- 1 6 … X 駆動回路
- 1 7 … Y 駆動回路
- 1 8 … 液晶表示素子
- 1 0 1 … 画像データ
- 1 0 2 … タイミング信号
- 1 0 3 … 記憶画像データ（メモリ 1 4 に保存されている直前のフレームの画像データ）
- 1 0 4 … 表示用駆動データ（補正後の画像データ）
- 1 0 5 … 表示データ（データ信号）
- 1 0 6 … 同期信号
- 1 0 7 … 定電圧電源線
- 1 0 8 … L C D コントローラ
- 2 1 … 通常駆動の Y 1 走査電極電圧波形
- 2 2 … 通常駆動の Y 2 走査電極電圧波形
- 2 3 … 通常駆動の X 1 信号電極電圧波形
- 2 4 … 通常駆動の X 2 信号電極電圧波形
- 2 5 … 通常駆動の Y 1 と X 2 の合成電極電圧波形
- 3 1 … Y 1 の電極
- 3 2 … Y 2 の電極
- 3 3 … Y n の電極
- 3 4 … X 1 の電極
- 3 5 … X 2 の電極
- 3 6 … X n の電極
- 4 1 … S A 駆動の Y 1 走査電極波形
- 4 2 … S A 駆動の Y 2 走査電極波形
- 4 3 … S A 駆動の X 2 走査電極波形
- 4 4 … S A 駆動の Y 1 と X 2 の合成電極電圧波形
- 6 1 … X 1 と Y 1 交差部の合成電極電圧波形
- 6 2 … 透過率 2 5 % の階調波形
- 6 3 … 透過率 7 5 % の階調波形
- 7 1 … X 1 と Y 1 交差部の合成電極電圧波形
- 7 2 … 透過率 7 5 % + 3 レベル上げたときの階調波形
- 8 1 … 本発明の光強度
- 8 2 … 本発明した駆動の光強度の平均値
- 8 3 … 通常駆動した光強度

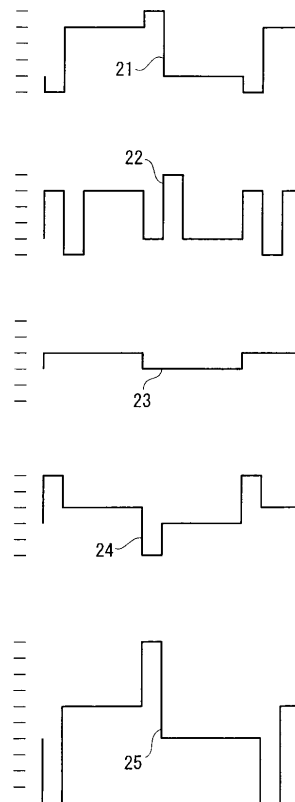
50

- 8 4 … 通常駆動した光強度の平均値
 8 5 … 発明した駆動の応答速度時間
 8 6 … 通常駆動の応答速度時間

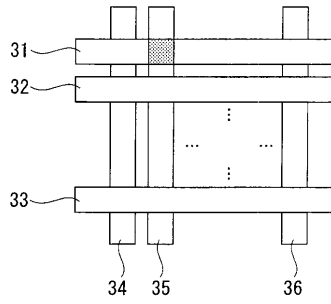
【図 1】



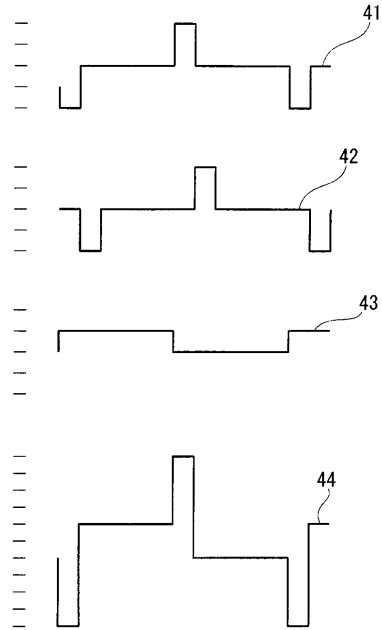
【図 2】



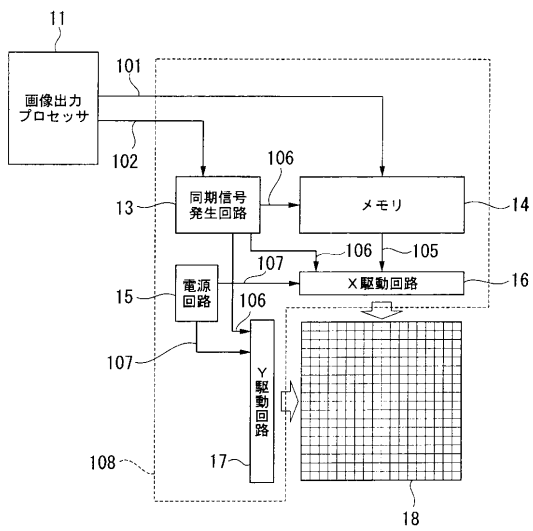
【図 3】



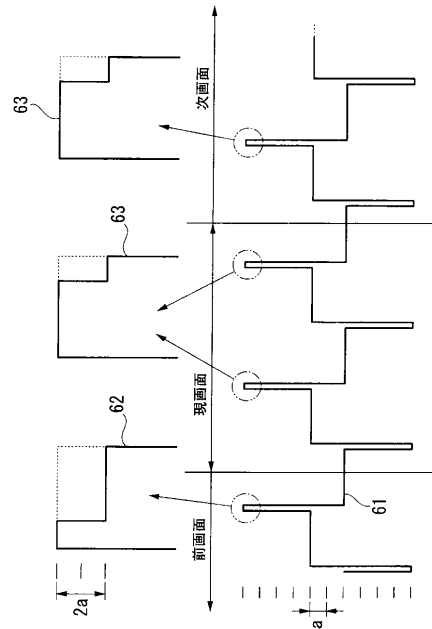
【図 4】



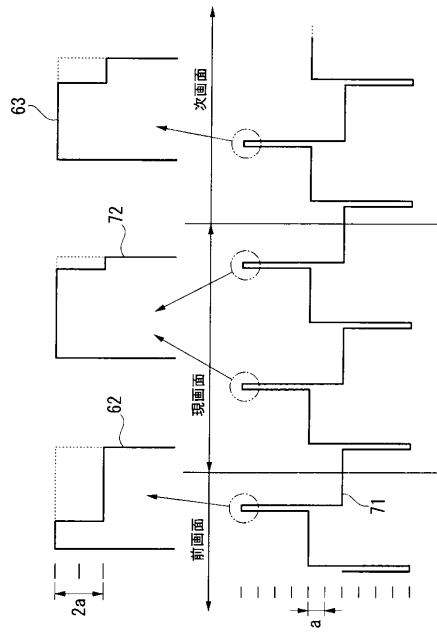
【図 5】



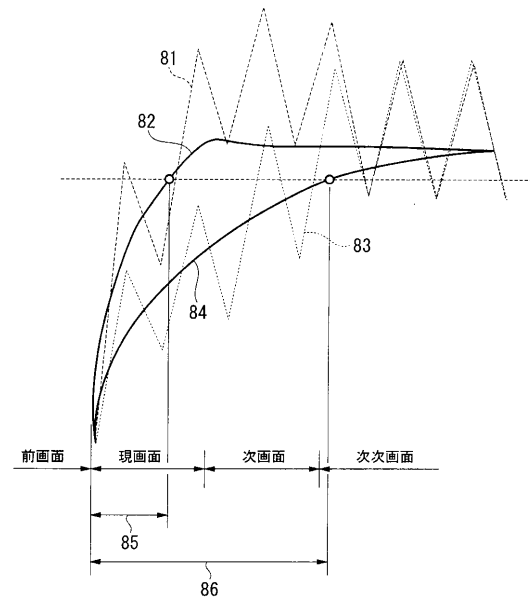
【図 6】



【図 7】



【図 8】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 2 F 1/133 5 0 5

G 0 2 F 1/133 5 4 5

G 0 2 F 1/133 5 0 0

Fターム(参考) 5C080 AA10 BB05 DD02 DD08 EE19 FF09 JJ02 JJ04 JJ05 KK02

专利名称(译)	液晶表示回路		
公开(公告)号	JP2007225746A	公开(公告)日	2007-09-06
申请号	JP2006044819	申请日	2006-02-22
[标]申请(专利权)人(译)	精工电子有限公司		
申请(专利权)人(译)	精工电子有限公司		
[标]发明人	星野雅文 金子直裕		
发明人	星野 雅文 金子 直裕		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
FI分类号	G09G3/36 G09G3/20.660.V G09G3/20.631.V G09G3/20.621.F G09G3/20.612.U G02F1/133.505 G02F1/133.545 G02F1/133.500		
F-TERM分类号	2H089/KA19 2H089/QA16 2H089/RA10 2H089/TA07 2H093/NA07 2H093/NA47 2H093/NA51 2H093/NC28 2H093/NC65 2H093/ND06 2H093/ND12 2H093/ND32 5C006/AC02 5C006/BB12 5C006/FA12 5C080/AA10 5C080/BB05 5C080/DD02 5C080/DD08 5C080/EE19 5C080/FF09 5C080/JJ02 5C080/JJ04 5C080/JJ05 5C080/KK02 2H189/CA35 2H189/HA16 2H189/JA08 2H189/LA08 2H193/ZB43 2H193/ZD21 2H193/ZH40		
代理人(译)	松下善治		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种液晶显示电路，其改善简单的矩阵型液晶显示装置的响应特性，并改善运动图像显示中的图像质量。具有显示面板单元的简单矩阵，在该显示面板单元中，多个扫描电极和多个数据电极彼此交叉布置，并且在与扫描电极和数据电极两者的交叉点相对应的矩阵中布置像素。是一种显示设备的驱动控制电路，从存储单元生成显示驱动数据，该存储单元存储一个屏幕的数据，当前帧的图像数据以及存储在该存储单元中的前一帧的比较图像数据。当当前帧的图像数据与每个像素的比较图像数据之间的差等于或大于设定值时，运算电路单元具有在当前帧的图像数据中预先设置的校正值。另一方面，进行加减运算并作为显示驱动数据输出，并且将该显示驱动数据作为比较图像数据存储在存储部中。[选型图]图1

