

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-140453

(P2007-140453A)

(43) 公開日 平成19年6月7日(2007.6.7)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/13357 (2006.01)	GO2F 1/13357	2H091
HO1L 33/00 (2006.01)	HO1L 33/00 N	5F041
GO9F 9/00 (2006.01)	HO1L 33/00 M	5G435
	GO9F 9/00 348Z	
	GO9F 9/00 336F	
審査請求 未請求 請求項の数 22 O L (全 32 頁) 最終頁に続く		

(21) 出願番号 特願2006-111502 (P2006-111502)
 (22) 出願日 平成18年4月14日 (2006.4.14)
 (31) 優先権主張番号 特願2005-301119 (P2005-301119)
 (32) 優先日 平成17年10月17日 (2005.10.17)
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 502356528
 株式会社 日立ディスプレイズ
 千葉県茂原市早野3300番地
 (74) 代理人 100100310
 弁理士 井上 学
 (72) 発明者 田中 俊明
 茨城県日立市大みか町七丁目1番1号
 株式会社日立製作所
 日立研究所内
 (72) 発明者 金子 浩規
 茨城県日立市大みか町七丁目1番1号
 株式会社日立製作所
 日立研究所内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

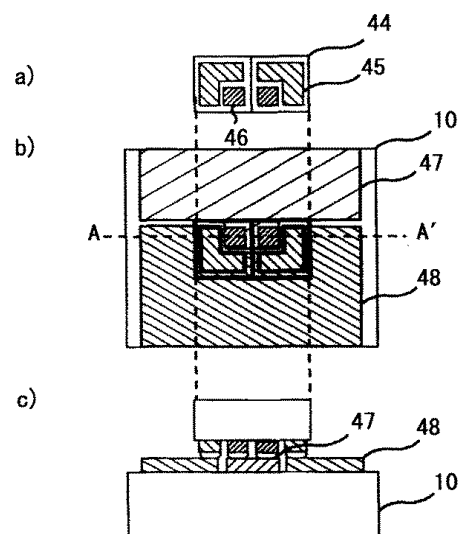
(57) 【要約】 (修正有)

【課題】 高効率の素子特性と大型化による高輝度を実現し、簡易実装を適用できるようにして、高歩留まりでかつ低コストで対応できる素子や配線基板及び実装構成を実現する。

【解決手段】 液晶パネルと、光学系と、光源とを有する液晶表示装置であって、前記光源は、正極電極と負極電極の少なくとも一方を複数個有する発光素子と、前記正極電極と負極電極の各領域にそれぞれ電気的に対応させてフリップチップ実装する配線とを有することを特徴とする液晶表示装置。

【選択図】 図23

図 23



【特許請求の範囲】

【請求項 1】

液晶パネルと、
光学系と、
光源とを有する液晶表示装置であって、

前記光源は、正極電極と負極電極の少なくとも一方を複数個有する発光素子と、前記正極電極と負極電極の各領域にそれぞれ電氣的に対応させて実装する配線とを有することを特徴とする液晶表示装置。

【請求項 2】

請求項 1 に記載の液晶表示装置において、

10

前記発光素子が有する正極電極又は負極電極は、同一基板上で分割された最小単位の発光素子が有する、一つの正極電極又は一つの負極電極の集合体として構成されることを特徴とする液晶表示装置。

【請求項 3】

請求項 2 に記載の液晶表示装置において、前記発光素子は、正極電極及び負極電極が最小単位の発光素子が有する一つの正極電極と一つの負極電極の集合体として構成されることにより、最小単位の発光素子を複数個足し合わせた光強度を有することを特徴とする液晶表示装置。

【請求項 4】

請求項 2 に記載の液晶表示装置において、前記最小単位の発光素子が有する一つの正極電極と一つの負極電極は、前記配線に複数個並列的に実装されることを特徴とする液晶表示装置。

20

【請求項 5】

請求項 1 に記載の液晶表示装置において、前記光源は前記発光素子の発光波長に対して透明である基板を有することを特徴とする液晶表示装置。

【請求項 6】

請求項 2 に記載の液晶表示装置において、前記発光素子は前記配線により複数個直列的に実装されることを特徴とする液晶表示装置。

【請求項 7】

請求項 2 に記載の液晶表示装置において、前記最小単位の発光素子が、正極電極又は負極電極が集合するように周期的に配列されていることを特徴とする液晶表示装置。

30

【請求項 8】

請求項 7 に記載の液晶表示装置において、前記最小単位の発光素子は、2 個又は 3 個又は 4 個ごとに周期的に配列されていることを特徴とする液晶表示装置。

【請求項 9】

請求項 2 に記載の液晶表示装置において、前記配線は金属基板上に絶縁層を介して配置し、前記発光素子は絶縁耐圧が 1 k V 以上であることを特徴とする液晶表示装置。

【請求項 10】

請求項 2 に記載の液晶表示装置において、前記配線はセラミック基板上に絶縁層を介して配置し、前記発光素子は絶縁耐圧が 1 k V 以上であることを特徴とする液晶表示装置。

40

【請求項 11】

請求項 2 に記載の液晶表示装置において、前記発光素子は、黄色蛍光体と青色発光ダイオード素子を樹脂で封止した構成である白色発光素子であるか、又は緑色と赤色の蛍光体と青色発光ダイオード素子を樹脂で封止した構成である白色発光素子であるか、又は青色と緑色と赤色の発光ダイオード素子からなる三原色光源を樹脂で封止した構成である白色発光素子であることを特徴とする液晶表示装置。

【請求項 12】

請求項 2 に記載の液晶表示装置において、前記光源を携帯電話用やパーソナルコンピュータ用或いはテレビ用の液晶ディスプレイのバックライトとして用いることを特徴とする

50

液晶表示装置。

【請求項 1 3】

請求項 1 に記載の液晶表示装置において、前記発光素子は前記配線にフリップチップ実装することを特徴とする液晶表示装置。

【請求項 1 4】

請求項 2 に記載の液晶表示装置において、前記最小単位の発光素子が有する一つの正極電極と一つの負極電極は、前記配線に複数個並列的に実装され、かつ並列回路を形成することを特徴とする液晶表示装置。

【請求項 1 5】

基板と、前記基板上に配置する複数の配線と、前記配線に接続され、正極電極及び負極電極を有する複数の発光素子とを有し、前記複数の発光素子は二以上の発光素子ごとに正極電極又は負極電極が集合するようパターン形成されたことを特徴とする光源。 10

【請求項 1 6】

前記パターン形成された二以上の発光素子ごとに、前記配線にパターン接続されることを特徴とする請求項 1 5 に記載の光源。

【請求項 1 7】

前記発光素子は前記配線にフリップチップ実装されることを特徴とする請求項 1 5 に記載の光源。

【請求項 1 8】

前記パターン形成された二以上の発光素子ごとに前記配線に直列接続されると共に、前記パターン形成を構成する発光素子は前記配線に並列接続されることを特徴とする請求項 1 5 に記載の光源。 20

【請求項 1 9】

前記パターン形成された発光素子は、2 個又は 3 個又は 4 個の発光素子で構成されることを特徴とする請求項 1 5 に記載の光源。

【請求項 2 0】

請求項 1 5 に記載の光源と、液晶パネルとを有する液晶表示装置。

【請求項 2 1】

前記発光素子は前記配線にワイヤボンディング実装されることを特徴とする請求項 1 に記載の光源。 30

【請求項 2 2】

前記発光素子は前記配線にワイヤボンディング実装されることを特徴とする請求項 1 5 に記載の光源。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は液晶表示装置に関する。

【背景技術】

【0 0 0 2】

液晶表示装置では、従来冷陰極管を用いてバックライト光源としていたが、近年半導体発光ダイオード（LED）素子をバックライト光源に適用したモジュールが液晶テレビ用に開発されてきている。既に、携帯電話用の小型液晶パネルには、青色半導体発光ダイオード素子と黄色蛍光体を組み合わせた白色光源がバックライトとして用いられている。しかしながら、中型及び大型液晶表示パネルには、赤緑青三原色の LED 素子を搭載し、独立に制御して高画質で色表示性能を向上させることが可能な LED バックライトモジュールが必要となる。 40

【0 0 0 3】

バックライトモジュールを構成する際には、できるだけ消費電力を低減するために、効率の高い LED 素子を実装することが重要である。バックライトに搭載される LED 素子 50

の形態は、金ワイヤによりボンディング実装する素子構成よりも、拡がりを大きくとり透明基板から光量を大きく取り出せるフェイスダウンでフリップチップ実装する素子構成が有利となっている。フリップチップ素子では、ワイヤボンディング素子よりも光学的に2倍近くの発光効率を有するものの、電気的には素子内の電流密度分布に偏りがあるため、発光強度の分布が一様でなくなるという課題を有していた。このため、各方向に均一な発光強度をもち目標通りの高輝度を達成するには改善が必要であった。

【0004】

またワイヤボンディング実装による素子についても、電気的に均一な電流密度分布を達成する改善が必要であり、かつ発光効率を向上させる形状や光取り出し構造の対策が必要であった。

10

【0005】

従来の技術では、公知例の特許文献1や2に示すように、発光ダイオード素子内における電流分布を均一にするため、電極形状の工夫や電流拡散層を適用して課題を解決する試みがなされている。また、特許文献3では、フリップチップ素子の実装において、電極間の電気的なショートを避け、高歩留まりで確実な実装を実現するために絶縁膜を電極間に設けることが試みられている。特許文献4では、一個のLED素子内に電気的に分離された複数の動作領域を一体に形成し、それぞれを表面電極パターンにより電気的に接続することがダイボンディングやワイヤボンディングの工程を減らしコストを低減する手法として述べられている。特許文献5及び6では、LED素子を精度よく配線基板に実装するために、配線パターンを工夫する手法や基板にアライメントマーク形状を工夫して導入する手法について述べられている。

20

【0006】

【特許文献1】吉氏 俊揮他，特開2004-363572号公報

【特許文献2】竹内 良一他，特開2002-151739号公報

【特許文献3】森 正樹他，特開平5-13816号公報

【特許文献4】小池 正好他，特開平10-107316号公報

【特許文献5】田村 誓志他，特開2004-235441号公報

【特許文献6】瀬戸本龍海他，特開2004-207655号公報

【発明の開示】

【発明が解決しようとする課題】

30

【0007】

本発明は、LED素子を光源として搭載したLEDバックライトモジュールと液晶パネルからなる液晶表示装置に関する内容であり、上記のこれまで知られている技術では解決できていなかったバックライトとしてのLED素子の高効率化と大型化を両立し、フリップチップ実装を例にとり、配線実装を容易に行うことが可能な実装構成を提供する内容である。

【0008】

従来、フリップチップ実装用のLED素子では、高輝度を実現するために大型化を図ろうとすると、電極の面積が拡大して正極から負極へ均一な電流密度分布を実現するのが困難であり、上記櫛型電極や格子状電極などの従来技術を適用しても十分には改善できないという課題を有していた。このため、素子の大型化を図ると、発光効率が減少してしまう状況であり、素子の大型化大面積化と発光効率はトレードオフの関係にあった。このことは、ワイヤボンディング実装用のLED素子においても同様である。

40

【0009】

また、小型のLED素子ではフリップチップ実装を行うには、高精細な配線パターンが必要であり高精度の実装技術を要するため、高コストの工程を適用した高精細な配線基板を準備する要請があった。このため、素子の大型化により、電極パターンを拡大することにより、下地の配線パターンを裕度が大きく簡易実装が可能となるようにしなければならない。

【0010】

50

本発明では、これらの背反する要請条件を満足させる構成を提供し、従来技術では達成できなかった高効率の素子特性と大型化による高輝度を実現し、簡易実装を適用できるようにして、高歩留まりでかつ低コストで対応できる素子や配線基板及び実装構成を実現することを目的としている。

【課題を解決するための手段】

【0011】

本発明において、液晶表示装置のバックライト光源であるLED素子の発光効率の維持向上に対する手段及び簡易実装や低コスト化のために工夫した構成について以下に述べる。

【0012】

本発明では、液晶表示装置のバックライトモジュールに搭載するLED素子において、素子の発光効率を維持向上した配線実装を実現することにより、バックライトモジュールの消費電力を低減することができる。従来のLED素子ではサイズを大きくすると、素子内における電流密度の不均一性が増大し、電流密度に対する輝度や光出力が低下するので、サイズの小さい素子よりも発光効率が相対的に小さくなる。またサイズの小さい素子に対して、大電流を通して高輝度高出力を得ようとする、高い電流密度による発熱や高いキャリア密度による再結合確率の減少に基づいて、素子の発光効率の低下がもたらされる。これらのため、サイズの小さい素子の発光効率を維持しながら、大面積大型化することによる高輝度高出力の特性が得られるようにすることが重要な課題となる。

【0013】

これを実現するために、本発明ではサイズの小さな素子の電流密度を変化させないように、発光層の面積を変えず電極の大きさ形状を変えずに、周期的な素子の配置及び電極の配置だけを目的の所望の配置に転換することにより、素子面積を大型化することを考案した。

【0014】

まずLED素子の観点から見てみる。本内容では、所定の発光層及び電極構成を有するサイズの小さい素子を周期的に有するウエハから、周期的に形成された最小単位のサイズの素子を切り出すのではなく、所望の電極配置とするべく、中心対称である電極配置となるようにして、最小単位の素子サイズの整数倍を有するサイズの大きな素子を作り出す工夫を行った。電極パターンを転換修正して中心対称の電極パターン配置できるようにすれば、正負電極の領域を区別して、大型化した素子を実装できることが判る。上記手段は、最小単位の発光領域を並列接続によって大型のLED素子を構成する内容となり、素子を大型化する手段となる。これに従って、大型化する素子サイズは最小単位の素子サイズの整数倍に大きくすることが可能である。主として最小単位の2倍、3倍及び4倍の大きさが有効となる。このようにすれば、最小単位の素子における電流密度の均一性や発光効率は維持できるので、最小単位の2倍、3倍及び4倍と大きくしていても、素子サイズに依存した形の発光効率の低下は生じない。また、素子サイズを大きくすると、それにしたって電極面積は大きくなり、通常電極面積に依存して不均一になる電流密度に関しても、本内容によると最小単位の素子サイズにおける電流密度の不均一性からは増大しないことになる。

【0015】

本内容では、最小単位の領域を並列接続によって大型のLED素子を作り出すことになるが、構成する最小単位の発光領域における発光効率は同様に確保できるので、大型化しても効率が低下しないという利点がある。通常、LED素子では大型化するとそれに従って電極面積が大きくなり、上記のように電流密度の不均一性が増大し、電流密度の小さい領域が拡大してしまう問題が生じる。このため、通常の大素子では小型素子に比べて、発光効率を維持することが難しい状況にある。また通常、小型素子に大電流を印加して高出力高輝度を得ようとしても、ジュール熱の発生や電流密度に起因したキャリア密度の飽和により、発光効率は低下していくことになる。これに対して、本内容では、小型素子を最小単位として並列接続した構成をとっている、小型素子の発光効率は構成上確保で

10

20

30

40

50

きかつ大型化することにより高出力高輝度の特性が図れることになる。本内容では、大型化する場合でも、最小単位となる小型素子に印加電流を分散できるので、低電流側での発光効率を活用できる特徴がある。即ち、小型素子の低電流側では相対的に良好な発光効率を有しているので、それらを並列接続している大型素子では大電流まで発光効率を良好に保つことができる効果がある。原理的には、大型素子を最小単位の素子の整数倍としたときに、倍数が大きいほど大電流まで発光効率を良好に保つことができる可能性がある。

【0016】

さらに、最小単位の素子サイズの中に構成された正極と負極をそれぞれ集合体として一つの領域に集約するようにすれば、最小単位の素子の整数倍とした大きな素子においても、正極と負極の領域をそれぞれ等価的に大型化できる。その上に、それぞれの集合体に極性を合わせて接続を図れば、実装における電氣的な導通をとることは可能となる。大きな素子のそれぞれ正極と負極の各領域に対して、電氣的な接続をとることにより、各最小単位となるLED素子を一つのダイオード素子として、並列回路とした接続が可能となる。これにより、これまで一つの最小単位の素子に対して、大電流を流して高輝度を得ることが必要な状況下においても、並列回路中において電流を各素子に等価分散して、一つの最小単位の素子あたりでは印加電流を低減でき、適用した整数倍の素子サイズに相当する整数分の一にまでそれぞれの素子では印加電流を抑え込むことも可能となる。即ち、一つの素子で定格を上回る印加電流が必要とされる場合でも、本内容の構成により大型化した素子では、一つの最小単位のサイズでは定格の印加電流に設定することが可能である。これにより、定格の動作条件下で使用し定格の光出力や輝度になるので、一つ一つの構成単位であるLED素子の信頼性を向上し大型化した素子の信頼性も確保できることになる。

【0017】

また、本内容の構成とすることにより、基本となる一つの最小単位の素子を製品として開発しておくことにより、大型化する手法は次のように工程を簡略化できるので容易になる。通常、新規に大型化する素子を開発するには、いくつかの工程においてホトマスクやホトリソグラフィの条件を変更し、かつエッチング工程の条件も変更する必要があるため、さらには工程や条件に依存する信頼性を形成した素子に対して保証する必要があるため、信頼性を確保するのに膨大な開発のための時間を要することになる。しかしながら、本内容では作製工程における各条件は変更する必要がなく、基本的に電極用のホトマスクパターンを修正するだけで対応できる。実際においても、電極パターンを変更する際に必要な周辺の工程のホトマスクを修正するだけで対応できるので、工程の条件や管理については全く同様に対処できることが利点である。これにより、工程の簡易修正により十分対応できるので、新規に大型化する素子の開発に比べて、低コストの素子に仕上げるができる。本内容では、素子を大型化する上で、相対的にコストのかからない工程と、電極面積を大型化することによる簡易フリップチップ実装を実現することが可能となる。ワイヤボンディング実装においても、同様の効果が期待できる。

【0018】

次に実装の観点から見てみる。本内容では、小さい素子では実装歩留りや実装制度の面で困難であったフリップチップ実装を容易にすることができる。本内容の素子において、最小単位の領域に構成された正極と負極は領域が分離された形状であっても、それぞれ集合体としてそれぞれ接続できるようにして等価的に拡大できることに基づいている。素子の電氣的な接続は、素子の電極面積を増大することにより歩留まりよく確保できることになる。即ち、従来の小型素子は約0.3mm角の小さな素子の中に最小電極は約0.1mm角の形状であるのに対して、最小単位の整数倍に素子サイズを大きくすると、最小電極の面積でも2倍、3倍及び4倍へと増大することができる。これに沿って、基板の配線パターンも素子の電極面積に相応して拡大させることができるため、フリップチップ実装が容易になる。特に素子の電極にAuや半田のバンプを形成した場合に、下地の配線基板に精度よくフリップチップ実装することが可能となる。また分離した正極や負極をそれぞれ等価的に面積の大きな電極として対応できるので、メッキなどのバンプを基板配線側に形成しても素子の電氣的な接続は十分に確保できる。素子の電極面積を増大することにより配線

パターンの拡大ができることは、小型素子では高速にかつ歩留まりよく対応できなかったフリップチップ実装の問題点を克服できることにつながる。 bumps を介して素子を基板配線に実装接続する際に、素子側或いは配線側のアライメントを通して、高速で確実なフリップチップ実装が高い歩留まりで実現可能となる。これにより、本内容により大型化した素子は、発光効率や高出力高輝度の特性を向上するだけでなく、素子を高歩留りで信頼性のよいフリップチップ実装に導くことができるので、実装素子やパッケージ或いはモジュールのコスト低減に対する効果にもつながる。

【0019】

本発明を実施するための具体的な手段としては以下のものがある。

【0020】

本発明の実施形態の1つとして、液晶パネルと、光学系と、光源とを有する液晶表示装置であって、前記光源は、正極電極と負極電極の少なくとも一方を複数個有する発光素子と、前記正極電極と負極電極の各領域にそれぞれ電気的に対応させてフリップチップ実装する配線とを有する構成をとる。1ワイヤ実装型や2ワイヤ型のワイヤボンディング実装する素子においても、同様の構成をとることが可能である。

【0021】

また、前記発光素子が有する正極電極及び負極電極は、最小単位の発光素子が有する一つの正極電極と一つの負極電極の集合体として構成される構成をとる。また、前記発光素子は、正極電極及び負極電極が最小単位の発光素子が有する一つの正極電極と一つの負極電極の集合体として構成されることにより、最小単位の発光素子を複数個足し合わせた光強度を有する構成をとる。また、前記最小単位の発光素子が有する一つの正極電極と一つの負極電極は、前記配線に複数個並列的に実装される構成をとる。また、前記光源は前記発光素子の発光波長に対して透明である基板を有する構成をとる。また、前記発光素子は前記配線により複数個直列的に実装される構成をとる。また、前記最小単位の発光素子が、正極電極又は負極電極が集合するように周期的に配列されている構成をとる。また、前記最小単位の発光素子は、2個又は3個又は4個ごとに周期的に配列されている構成をとる。また、前記配線は金属基板上又はセラミック基板上に絶縁層を介して配置し、前記発光素子は絶縁耐圧が1kV以上である構成をとる。また、前記発光素子は、黄色蛍光体と青色発光ダイオード素子を樹脂で封止した構成である白色発光素子であるか、又は緑色と赤色の蛍光体と青色発光ダイオード素子を樹脂で封止した構成である白色発光素子であるか、又は青色と緑色と赤色の発光ダイオード素子からなる三原色光源を樹脂で封止した構成である白色発光素子である構成をとる。

【0022】

更に、前記の液晶表示装置においては、前記光源を携帯電話用やパーソナルコンピュータ用或いはテレビ用の液晶ディスプレイのバックライトとして用いることもできる。

【0023】

本発明の他の実施形態として、基板と、前記基板上に配置する複数の配線と、前記配線に接続され、正極電極及び負極電極を有する複数の発光素子とを有し、前記複数の発光素子は二以上の発光素子ごとに正極電極又は負極電極が集合するようパターン形成された構成をとる。

【0024】

また、前記パターン形成された二以上の発光素子ごとに、前記配線にパターン接続される構成をとる。また、前記発光素子は前記配線にフリップチップ実装される構成をとる。1ワイヤ実装型や2ワイヤ型のワイヤボンディング実装する素子においても同様の構成をとる。

【0025】

また、前記パターン形成された二以上の発光素子ごとに前記配線に直列接続されると共に、前記パターン形成を構成する発光素子は前記配線に並列接続される構成をとる。また、前記パターン形成された発光素子は、2個又は3個又は4個の発光素子で形成される構成をとる。

10

20

30

40

50

【0026】

更に、前記の光源と、液晶パネルとを有する液晶表示装置の構成をとる。

【発明の効果】

【0027】

本発明では、液晶表示装置に対してLED素子を光源とするバックライトモジュールの消費電力を低減できる効果がある。これは、LED素子の電流密度分布の均一性を低下させることなくサイズを大きくすることにより高輝度化するとともに、フリップチップ実装により透明基盤側から光を取り出すことができ、ワイヤボンディング実装の素子に比べて発光効率を2倍近く向上できることに基づく。電流効率や電力効率が2倍近くに向上できると、同じ輝度を保つのに対して消費電力を低減できる。或いは効率を向上できると、より少ないLED素子を搭載するだけで同じ輝度を達成できるので、LED素子の個数を減らして消費電力を低減できる特徴がある。ワイヤボンディング実装する素子においても、本発明の構成をとることにより、従来に比べて効率の改善と消費電力の低減が期待できる。

10

【0028】

また実装の点においては、簡易実装が可能となり、実装歩留りを向上できる効果がある。これは、素子のサイズを大きくすることにより電極パターンを大きくでき、対称性のよい電極パターン上に形成したバンプを配線パターンにバランスよく位置合わせることができるためである。相対的に小さい面積の素子に比べて、位置合わせ精度を改善することにより、熱圧着或いは超音波圧着を用いたフリップチップ実装の歩留りを改善することができた。

20

【0029】

さらに、光源となる発光ダイオード素子のサイズを大きくして新規に電極パターンを開発する場合に比べて、製品化されている小型面積の素子用いて複数個の電極を有する大型面積の素子とした方が明らかに低コスト化に有利となる。これは、既に製品化されている小型の素子では、電極形成の技術や電極パターンが製品技術までに高められており、歩留りと信頼性が十分に高められているために、工程の条件出しや素子形状の安定性があるためである。本発明では、電極パターンの周期性に必要なマスクを変えるだけで、全く同じ工程の条件を適用できる。これにより、高い工程歩留りと実装歩留りを維持できることになる。

30

【0030】

全体として、上記の素子の発光効率を向上させることにより、低消費電力化と低コストを両立させることが可能である。高い工程歩留りと実装歩留りを実現できることと新規な素子構成を必要としないため、相対的に低コストで素子を形成することも可能となる。

【発明を実施するための最良の形態】

【0031】

以下に、本発明を実施するための最良の形態を述べる。

【実施例1】

【0032】

図1から図30を用いて、本発明の一実施例を以下に説明する。

40

【0033】

本発明の内容は、主として発光ダイオード素子の構成と実装形態における特徴を示すものである。本発明の実施例における発光ダイオード素子を実装搭載する、テレビ用液晶表示装置の断面構成を図1に示す。バックライトモジュール筐体1上に、発光ダイオードユニット素子2を搭載するモジュールを構成する。発光ダイオード素子から出射されたバックライト光線3は、拡散板4、正プリズムシート5、拡散フィルム6、下部偏光板7、TV用薄膜トランジスタ及び液晶パネル8、上部偏光板9を透過して液晶パネル表示装置を照明することになる。

【0034】

上記液晶パネル表示装置を構成するバックライトモジュールに、本実施例の発光ダイオ

50

ード素子の構成と実装形態が組み込まれている。図2と図3には、バックライトモジュール筐体1とその上に搭載される発光ダイオードユニット素子2の断面と上面の構成を示す。配線基板となるユニット素子を電氣的に接続し、さらに外部の制御回路を接続することにより、本発明のバックライトモジュールを動作駆動できる。また配線基板或いは外部の制御回路において、発光ダイオード素子の信頼性を保つためにツェナーダイオード等を用いた保護回路を組み込むことは有効である。このバックライトモジュールを構成する光源は、図4と図5の例に示すユニット構造が周期的に繰り返された構成をとる。バックライトモジュールは、液晶パネルの大きさが変わっても、図4と図5に示すユニット構造を繰り返して構成する周期数と配列を対応させて、どの大きさにも対応したバックライトモジュールを構成することができる。

10

【0035】

図4と図5に示すユニット構造は、絶縁層付金属基板或いはセラミック基板或いはガラス基板10上に、発光ダイオード素子を搭載するセルパッケージ11を設けることにより構成される。このセルパッケージは、図6と図7に示す上面と断面からなる。セルパッケージは、まず素子配線基板12上に、各発光ダイオード素子用の配線13を設け、金バンプ14を介して、青色発光ダイオード素子15、緑色発光ダイオード素子16、緑色発光ダイオード素子17、赤色発光ダイオード素子18をフリップチップ実装し、その後反射板19を設け、透明樹脂20で封止することにより形成される。図8には、別の形態である発光ダイオード素子の実装封止形態を示す。図8において、発光ダイオード素子周辺の実装形態以外は、図7に示すセルパッケージと同様である。図8では、まず各発光ダイオード素子15、16、17、18をそれぞれ土台となる、基板或いはサブマウント或いは支持体21上の配線22に対して、金バンプ14を介して実装搭載しておき、次に透明樹脂或いは微粒子含有樹脂23により封止した個別実装素子を作製しておく。この個別実装素子を図7に示すセルパッケージに搭載して、図7と同様にして別のセルパッケージとすることもできる。このような個別実装素子を作製しておくことは、次の二つの特徴効果がある。一つには、個別に実装してあることにより、各発光ダイオード素子に特性の分布ばらつきが生じていても、各素子の特性を検査により分別し把握しておくことにより、特性の分布を管理して各素子を振り分けることができる。即ち、バックライトモジュールにおいて、各素子を特性レベルに応じて、輝度及び色度を考慮して、照明度や色調を液晶パネル表示装置全体で調整した分配が可能となる。液晶パネル中央部を輝度が高く色調を精度よく調合した素子により配列し、液晶パネル周辺部に特性のランクの低い素子により構成するという配分ができる。このような素子の配置や配分を要求される照明度や色調の仕様に応じて設計管理ができることになる。二つめとして、個別に実装する際に、素子を封止する透明樹脂において、屈折率の高い樹脂を使用するか、或いは屈折率の高い微粒子を導入した樹脂を使用することにより、各素子からの光取り出し効率を向上させることができる。これにより、各素子自体では外部に取り出すことができていなかった素子内部の発光成分を取り出すことができるので、素子の外部量子効率を向上させることができる効果がある。

20

30

【0036】

本実施例の発光ダイオード素子における特徴を以下に説明する。まず図9と図10に示すように、発光ダイオード素子の断面構成は従来と同様であり、フリップチップ実装が可能な素子構成をとる。図9に示すのは、青色或いは緑色の発光ダイオード素子の断面である。通常、サファイア単結晶基板或いはGaN単結晶基板24上に、GaNバッファ層25、GaN層26、n型GaN/AlGaN超格子層27、n型GaN/AlGaNガイド層28、InGaN/GaN/AlGaN多重量子井戸発光層29、p型GaN/AlGaNガイド層30、p型GaN/AlGaN超格子層31、p型GaN/AlGaN層32、p型GaN層33を結晶成長し、その後ホトリソグラフィのリフトオフと電極蒸着によりp側正極電極34を設ける。その後、ホトリソグラフィとエッチング工程により、層7までエッチング加工し、次に厚膜のn側負極電極35を設ける。これにより、フリップチップ実装に適用できる、高さがそろっている正極電極34と負極電極35を設

40

50

ける。青色と緑色の発光ダイオード素子は、InGa_N/Ga_N/AlGa_N多重量子井戸発光層29におけるInGa_N量子井戸層のIn組成を主として調整することにより達成することができる。また図10には、赤色の発光ダイオード素子の断面を示す。通常、作製工程において、最終工程で透明基板或いはGaP基板となる基板36に対して、作製工程の途中で貼り合わせることになる次の半導体層を設けることにより素子が作製される。結晶成長では、p型AlGaInP層37、p型GaInP/AlGaInP層38、GaInP/AlGaInP多重量子井戸発光層39、n型AlGaInP層40、n型GaInP/AlGaInP層41を形成し、その後ホトリソグラフィのリフトオフと電極蒸着によりn側負極電極42を設ける。その後、ホトリソグラフィとエッチング工程により、層38までエッチング加工し、次に厚膜のp側正極電極43を設ける。これにより、フリップチップ実装に適用できる、高さがそろっている負極電極42と正極電極43を設ける。上記により、赤色発光ダイオード素子が作製される。

10

【0037】

上記各発光ダイオード素子において、断面構造の結晶層や基板に関して従来と同様な構成とする。しかしながら、電極構成やパターンについては以下のような構成を特徴とする。従来の素子における電極構成とパターンについて、図11と図12を用いて説明する。図11には、小面積である例として、0.3mm四方のサイズを有する素子において、図12には、大面積の例として、1mm四方サイズを有する素子において、下地となる発光ダイオード素子の半導体層44に対して設ける正極電極45及び負極電極46の電極パターンを示す。これらの素子では、電極パターンが異なり、それぞれの素子において、電流が素子全体にできるだけ均一に保てるように電極パターンと配置がなされている。しかしながら、大面積の素子では、発光領域の面積を増大させる電極構成と均一な電流を得るための電極構成とが相反して、トレードオフの関係にある。このため、大面積の素子では、小面積の素子よりも、相対的に不均一な電流分布となり、発光効率は大面積の素子の方が低下するという状況にある。発光領域の面積は大きいため、電流密度は小さくなり、より大きな電流を流すことができることになり、効率は低下するが高輝度は達成できることになる。他方、一つの素子辺りの輝度は相対的に小さくなるが、発光効率が低い条件下で動作させるには、小面積の素子の方が有利である。この状況について図13を用いて説明する。図13は、小面積と大面積の素子において、相対的な光出力と印加電流の関係を計算した例を示した結果である。小面積の素子では、低い電流の動作条件、例えば図13では100mA以下では効率がよく高出力で高輝度が得られている。他方、高い電流の動作条件、例えば図13では100mA以上において、小面積の素子は放熱性が十分ではなく効率が低下して、大面積の素子に特性上逆転している。このような状況を考慮すると、小面積の素子をできるだけ低い電流の動作条件下で使用し、発光効率を高く保つことが、より低消費電力でバックライトモジュールを駆動できることになる。また発光効率が高い動作条件下で使用できるので、実装する素子の数を適切に設定でき最小限に抑えることができる。このことはより低消費電力とともに、低コスト技術となり低コストのバックライトモジュールを構成できることに貢献できることになる。即ち、発光効率の高い素子を設計し最小限の素子数により、素子を配置構成したバックライトモジュールは低消費電力と低コストの両立化を図ることが可能となる。

20

30

40

【0038】

そこで本発明の実施例における、発光ダイオード素子の電極構成とパターンについて、以下に詳細を述べる。図14は、従来技術における発光ダイオード素子を形成してあるウエハ上の電極構成とパターンを示し、図15には、本発明実施例における発光ダイオード素子ウエハ上の電極構成とパターンを示す。各素子の構成最小単位は、小面積用の電極構成とパターンを示している。本実施例では、小面積の素子における各電極パターンと配置を図15のように構成した。図9と図10に示される素子の断面における結晶層の構成は全く同様である。図15では、電極配置構成を正極電極及び負極電極をそれぞれ集めた形を構成しており、正極電極及び負極電極の集合体を形成できるようになっている。正極電極及び負極電極の集合体の中心から見ると、点対称の電極配置となっていることが見てと

50

れる。上記のように電極を集合体として形成できることは、フリップチップ実装を行う際に、小面積の素子で障害となっていた実装精度を緩和することができる。即ち、小面積の素子の実装で必要とされた高精細な配線パターンが必要でなくなり、配線を半導体プロセス技術を適用しなくても、印刷技術等の簡易な配線形成技術が適用できることになるので、スルーボットや実装歩留りが向上する効果がある。これらのことは、低コストでモジュールを形成できることに集約でき、バックライトモジュールを低価格で形跡できる低コスト化技術に対して貢献する。またこのように構成することは、それぞれの電極パターンを作製する際に、ホトリソグラフィとエッチング工程のマスクパターンを修正するだけで対応できる。そのほかは、全く従来技術と同様の工程を経て作製することが可能であるので、特に肯定的に困難な支障はない。

10

【0039】

次に、図15の電極構成を有するウェハからチップを切り出す際に、チップサイズを以下に示すような種類にして素子を構成することができる。図16や図17では、小面積の発光領域2つ分で構成した素子が構成できている、電極の配置はそれぞれの形になり、それらに応じた配線基板により実装対応ができることになる。また図13、図19及び図20では、小面積の発光領域4つ分で構成した素子が構成できている、電極の配置はそれぞれの形になり、それらに応じた配線基板により実装対応ができることになる。ここで、図21と図22において、発光領域が一つ分で従来の小面積に相当する素子に対して、発光領域がそれぞれ2つ分と4つ分の素子における電流や消費電力に依存した相対光出力を調べた計算結果を示し、素子の発光効率について相対比較を行ってみる。図21及び図22において、発光領域が一つ分である従来の素子において光出力が飽和するレベルでは、発光領域がそれぞれ2つ分と4つ分の素子の光出力が飽和しておらず、動作電流及び消費電力ともに、約半分以下に低減できていることが見出される。例えば、動作電流が従来の素子で100mAのとき、発光領域が2つ分と4つ分の素子では、同じ光出力を得るにはそれぞれ70mA、63mAで達成できることになる。即ち、それぞれ動作電流において、30%及び36%低減できる効果がある。このことは消費電力の低減効果にもつながる。このことから、小面積の素子を用いて、発光領域を増大させていくことは、電流分布を均一に保ちながら、発光効率を向上できる手法として有効であることが見出される。また光出力の飽和レベルを改善し、高出力で高輝度の素子を達成できる。上記動作電流の低減できる効果や高出力を達成できる効果の割合としては、従来の素子から発光領域を2つ分にしたときに大きな値で得られ、非常に有効な手段と構成であることが判る。

20

30

【0040】

さらに、本発明の実施例におけるそれぞれの素子をフリップチップ実装する実装形態について説明する。図23、図24は、発光領域が2つ分の素子における配線基板とフリップチップ実装搭載する形態について示し、図25、図26及び図27と図28は、発光領域が4つ分の素子における配線基板とフリップチップ実装搭載する形態について示している。それぞれの素子は、負極電極用配線47と正極用配線48に相対して、フリップチップ実装搭載されている。この際、基板配線は印刷技術で形成できる範囲のパターン幅となっており、フリップチップ実装が簡易に対応できている。さらにバンプを素子の電極側に形成することにより、実装精度に裕度をもって対処でき、スルーボットや実装歩留りを向上することが可能である。例えば実装がより困難となる電極の孤立パターンを構成するような場合でも、図27において示されるように、素子の負極電極46が集合体として相対的に広い面積を有するので、フリップチップ実装する領域は配線と対応でき、基板上面でも配線をとることができることになり、また図28において示されるように、基板にヴィアホールを空け基板裏面へ負極電極に対する配線を設けることが可能となってくる。このため、フリップチップ実装の対応にバリエーションと実装裕度が生じるとともに、図28のように基板面と垂直に電極と配線をとることにより、基板や筐体への放熱性を向上させることにも貢献するので有効である。

40

【0041】

上記に示した従来素子の場合と、発光領域の広い素子に対して、ユニット構造である図

50

4 及び図 5 のダイオード素子の等価回路で見てみる。図 4 及び図 5 において、各発光ダイオード素子を直列に接続して動作させる場合には、図 29 に示したようなダイオードの等価回路になる。図 29 (a) に示す従来素子では 4 つの素子が直列に接続されている状態であるのに対し、発光領域が 2 つ分及び 4 つ分の素子ではそれぞれ図 29 (b) 及び (c) に相当する等価回路となる。図 29 (a) (b) (c) において、ユニット構造に対して同じ定電流で動作させた時には、発光領域が 2 つ分及び 4 つ分の素子ではそれぞれ各発光領域に流れる電流が $1/2$ 及び $1/4$ になることに相当する。このため、一つあたりの発光領域にはより低い電流が印加されることになるので、発光効率が相対的に向上することになる。このことの効果は、図 21 と図 22 で述べた通りである。しかしながら、発光領域を増加させることになるので、実効的に素子の数を増大させることにつながる。実効的な素子の数から見た効果について説明する。図 30 には、従来素子の面積で換算した素子の実効的な数を横軸にとり、消費電力を縦軸にとって計算した結果を実線で示す。これらの計算結果の中で、例えば従来素子を 500 個使用してバックライトモジュールを構成したときには、素子の平均した動作電流が 100 mA であるとする、発光効率の向上を考慮して、発光領域が 2 つ分の素子では 70 mA の動作電流になり、発光領域が 4 つ分の素子では 63 mA の動作電流になる。このことは、発光領域が 2 つ分の素子では消費電力が約 30% 低減でき、発光領域が 4 つ分の素子では消費電力が約 40% 低減できることに相当する。このように、発光領域が 2 つ分の素子や発光領域が 4 つ分の素子では、実効的な素子数を増やして素子サイズを増大することにより、動作電流や消費電力を低減できるとみなされるものの、図 12 のように素子構成や電極構成を全く変更して素子サイズを大きくする場合に比べて、発光効率を高く保てる点で有利であり必要最小限の素子面積で構成できることで有効であるといえる。さらに実装精度を緩和し、スルーボットや歩留り向上を図れるので、電気的特性の安定性と放熱特性の改善など、性能向上と低コストの両立を図る優位な技術となる。図 30 において、発光領域が 2 つ分の素子や発光領域が 4 つ分の素子では、発光効率が向上でき低電流動作となる効果と、素子の配置配列を光学設計により最適化することにより、素子数を実効的に低減することに対して適用することができるので、本発明の実施例では素子数低減と低コスト化技術に対して有効となり得る。

【0042】

本実施例の発光ダイオード素子構成と実装形態は、小型テレビ用から大型テレビ用の液晶パネル表示装置だけでなく、パーソナルコンピュータ用液晶パネルのバックライト光源やカーナビゲーションのバックライト光源にも適用できる。

【実施例 2】

【0043】

本発明の他実施例について、図 31 により説明する。実施例 1 のようにして、発光ダイオード素子ウエハから切り出す形状は任意の形状で対応できる。配線基板は、切り出した発光ダイオード素子の電極パターン構成に合わせて構成すれば適用できる。例えば、図 31 (a) (b) (c) のように、発光ダイオード素子ウエハから切り出す周期を大きくして、大面積の発光ダイオード素子とすることができる。特別に、大きな素子用に電極構成やプロセス工程を変更することは必要がない。即ち、小面積の素子用に電極構成とプロセス工程を対応させておけば、小面積の素子から大面積の素子まで同一ウエハから形成できることになる。サイズの小さな素子や大きな素子は、用途に応じて使い分けることで対応させることができる。同一ウエハからの素子サイズにより、用途の対応や開拓が可能となる。

【0044】

さらに、図 32 (a) (b) (c) に示すように、発光ダイオード素子ウエハから切り出す形状は三角形やひし形や十字形相当の形状にも形成できる。このため、新規な用途に形状を合わせて、対応させることができる。同一ウエハからの素子形状により、用途の対応や開拓が可能となる。

【0045】

本実施例の発光ダイオード素子構成と実装形態は、通常の液晶パネル表示装置だけでな

く、文字やモニタ用などにおいて新規の表示装置にも適用できる。

【実施例 3】

【0046】

本発明の他実施例について、図 33 から図 39 を用いて説明する。

【0047】

本実施例において、携帯電話用の液晶パネル表示装置を構成するバックライト光源を形成する。バックライト光源に適用する発光ダイオード素子は、基本的に実施例 1 で説明した素子の電極パターンを構成することとフリップチップ実装することを前提としている。携帯電話用の液晶パネル表示装置は、図 33 のように示される。液晶パネル画素 49 に対して、本発明の発光ダイオードユニット素子 50 を光源とするバックライトモジュールを構成し、フィルム配線 51 と駆動回路 52 を通してバックライトを動作させる。図 34 と図 35 には、本発明の発光ダイオード素子パッケージ 53 を配線及びフィルム上に搭載して、バックライト光線 55 を導光板 56 に通して液晶パネル表示装置を照明する構成を示す。バックライト光線 55 が、逆プリズムシート 57, 拡散フィルム 58, 下部偏光板 59, 携帯電話用薄膜トランジスタ及び液晶パネル 60, 上部偏光板 61 を透過することにより、携帯電話用液晶パネル表示装置を構成する。本実施例の発光ダイオードユニット素子は、図 36 と図 37 の上面と断面に示される構成である。発光ダイオード素子のセルパッケージは、図 38 と図 39 に示される構成をとる。セルパッケージ構成は、実施例 1 の図 7 及び図 8 と同様であるが、青色発光ダイオード素子に対して、黄色蛍光体などからなる蛍光体を含有させた樹脂 62 を追加させて構成している。これにより白色発光ダイオード素子を構成することができる。或いは、発光ダイオード素子に対して、青色、緑色及び赤色の 3 原色の発光ダイオード素子を実装して、実施例 1 と同様な構成とすることも可能である。実施例 1 において説明したように、素子を封止する透明樹脂において、屈折率の高い樹脂を使用するか、或いは屈折率の高い微粒子を導入した樹脂を使用することにより、各素子からの光取り出し効率を向上させることもできる。これにより、素子の外部量子効率を向上させることができる効果がある。

【0048】

本実施例においても、実施例 1 で説明した同様な効果を見出すことができる。即ち、性能向上の点では、素子の発光効率を向上させることにより、動作電流と消費電力を低減できる。さらに実装精度を緩和し、スルーピットや歩留り向上を図れるので、電気的特性の安定性と放熱特性の改善など、性能向上と低コストの両立を図る優位な技術となる。また、素子の配置配列を光学設計により最適化することにより、素子数を実効的に低減することにも有効であり、素子数低減と低コスト化技術に対して効果的である。

【0049】

本実施例の発光ダイオード素子構成と実装形態は、携帯電話用の液晶パネル表示装置だけでなく、情報通信機器の表示装置や小型及び超小型表示装置のバックライト光源にも適用できる。

【実施例 4】

【0050】

本発明の他実施例について、図 40 を用いて説明する。

【0051】

本実施例では、従来技術で用いられてきた砲弾型の発光ダイオードパッケージを構成する。バックライト光源に適用する発光ダイオード素子は、基本的に実施例 1 で説明した素子の電極パターンを構成することとフリップチップ実装することを前提としている。砲弾型のパッケージでは、リードフレーム 63 において素子から出射した発光成分を反射させるカップ形状反射板に形成しておき、両側のリードフレームに素子をフリップチップ実装し、その後透明樹脂 64 を砲弾型の形状に金型を用いて形成する。本素子は、白色発光ダイオード素子とすることもでき、或いは発光ダイオード素子に対して、青色、緑色及び赤色の 3 原色の発光ダイオード素子を実装して構成することもできる。実施例 1 において説明したように、素子を封止する透明樹脂において、屈折率の高い樹脂を使用するか、或い

は屈折率の高い微粒子を導入した樹脂を使用することにより、各素子からの光取り出し効率を向上させることもできる。これにより、素子の外部量子効率を向上させることができる効果がある。

【0052】

本実施例においても、実施例1で説明した同様な効果を見出すことができる。即ち、性能向上の点では、素子の発光効率を向上させることにより、動作電流と消費電力を低減できる。さらに実装精度を緩和し、スループットや歩留り向上を図れるので、電気的特性の安定性と放熱特性の改善など、性能向上と低コストの両立を図る優位な技術となる。また、素子の配置配列を光学設計により最適化することにより、素子数を実効的に低減することにも有効であり、素子数低減と低コスト化技術に対して効果的である。

10

【0053】

本実施例において、青色、緑色及び赤色の3原色の発光ダイオード素子、或いは青色、緑色二つ及び赤色の3原色の発光ダイオード素子を同一の砲弾型透明樹脂に封止して小型の砲弾型発光ダイオード素子を作製し、多数の砲弾型発光ダイオード素子を集積することにより、直接光源画素とした大画面のディスプレイ装置とすることができる。

【0054】

本実施例の発光ダイオード素子構成と実装形態は、文字や標示及び掲示用の表示装置だけでなく、情報通信機器の表示装置、本実施例の発光ダイオードを直接光源画素として集積した大型や超大型のテレビ用途のディスプレイ装置としても適用できる。

【実施例5】

20

【0055】

図41から図67を用いて、本発明の他実施例を以下に説明する。

【0056】

本発明の内容は、実施例1から4で示した内容と同様であるが、発光ダイオード素子はワイヤボンディング実装とその構成における特徴を示すものである。LED素子をワイヤ実装する本実施例のセルパッケージ断面を図41と図42示す。パッケージ構成は、実施例1で示した構成であるが、図41に示すように、LED素子が導電型の基板上に作製され素子の上下方向に導通がとれる場合には、Auワイヤ66の一本による実装により、配線基板との接続がなされる。図42に示すように、LED素子の基板が導電型ではない場合には、Auワイヤ66を2本用いてワイヤボンディング実装を行い、LED素子の上側

30

【0057】

以下の内容説明では、図42で示した2ワイヤ実装型のLED素子を用いて、本実施例内容を説明する。図43には、2ワイヤによりワイヤボンディング実装を行う従来技術による電極パターンと素子構成を示す。これに対して、図44には、本実施例における2ワイヤによりそれぞれの極性に対応させた実装を行うLED素子の構成と電極パターンについて示してある。ここで、LED素子の基板68上に、図に示す半導体層を設け、透明電極69と正極電極70を形成し、その後リソグラフィとエッチング加工に引き続いて、負極電極71を形成する。図44では、図43の従来のLED素子における電極配置を左右反転させて線対称に2つの素子を同一基板68上に構成した形となっている。ここで、左側と右側の領域では、正極電極と負極電極がそれぞれ一対ずつ設けられた構成となっており、電氣的にアイソレーションされて分離されている。即ち、左側と右側の領域におけるそれぞれの発光層はアイソレーション溝により分離されており、かつそれらの発光層に導通し駆動するための電極も電氣的に分離されている。この素子に対しては、それぞれの正極電極70に対して配線基板へワイヤボンディング実装し、それぞれの負極電極71に対して配線基板へワイヤボンディング実装する。それぞれの正極電極70と負極電極71をそれぞれ対応する一つの配線にワイヤボンディング実装して並列回路とし並列動作させる。これにより、左側と右側の発光層には、図43の従来素子の場合に比べて、同じ電圧の印加において半分の電流で動作させることになる。このため、電力としては約半分のレベルで駆動している。発光出力は、発光領域が2倍の面積を有するので、光量としては同

40

50

等以上の強度が実現できる。即ち、図 4 4 の素子では、同じ電圧の印加により発光効率が向上させることが可能である。発光効率が低下しない範囲において、同一基板上で発光層を複数個集積化する或いは複数個に分割することによって、並列駆動による発光効率の向上が期待できる。

【0058】

素子実装の観点において、ワイヤボンディング実装を簡略化させることが考えられる。図 4 5 では、図 4 4 の LED 素子において、負極電極 7 1 を共通化させることにより、負極電極へのワイヤの数を一本で実装できる。また、図 4 6 では、図 4 4 の LED 素子において、正極電極 7 0 と負極電極 7 1 の両方を共通化させることにより、両電極へのワイヤ数をそれぞれ一本で実装することができる。

10

【0059】

並列駆動による発光効率向上のため、図 4 7 では、図 4 3 の従来 LED 素子に比べて、同一基板上で発光層を 4 個集積化する場合に相当する構成を示している。上記と同様に、図 4 8 では、図 4 7 の LED 素子において、負極電極 7 1 を共通化させることにより、負極電極へのワイヤの数を半分に減らして二本で実装するようにできる。また、図 4 9 では、図 4 7 の LED 素子において、正極電極 7 0 と負極電極 7 1 の両方を共通化させることにより、両電極へのワイヤ数を低減させてそれぞれ二本で実装することができる。図 5 0 では、LED 素子の面積は図 4 7 と同様であるが、同一基板上で発光層を横方向に 4 個集積化した形になっており、基板配線の形状に合わせた形をとっている。上記と同様に、図 5 1 では、図 5 0 の LED 素子において、負極電極 7 1 を共通化させることにより、負極電極へのワイヤの数を半分に減らして一本或いは二本で実装するようにできる。また、図 5 2 では、図 5 0 の LED 素子において、正極電極 7 0 と負極電極 7 1 の両方を共通化させることにより、両電極へのワイヤ数を低減させてそれぞれ一本或いは二本で実装することができる。

20

【0060】

LED 素子の電極構成に関しては、配線基板の形状や光源の用途に応じて変えることが可能であり、本実施例の LED 素子の形状や構成は必要に応じて設計対応できる。図 5 3 の LED 素子では、正極電極 7 0 及び負極電極 7 1 とともに、素子の対角部に位置するのではなく、発光層の各辺に位置して中央部に対向するように設けている。同一基板上で発光層を横方向に 2 個集積化した形になっており、基板配線の形状に合わせた形をとっている。図 5 4 では、図 5 3 の LED 素子において、正極電極 7 0 と負極電極 7 1 の両方を共通化させることにより、両電極へのワイヤ数を低減させてそれぞれ一本或いは二本で実装することができる。図 5 5 では、同一基板上で発光層を横方向に 4 個集積化した形になっており、基板配線の形状に合わせた形をとっている。上記と同様に、図 5 6 では、図 5 5 の LED 素子において、正極電極 7 0 と負極電極 7 1 の両方を共通化させることにより、両電極へのワイヤ数を低減させてそれぞれ一本で実装することができる。

30

【0061】

同一基板上で発光層を複数個に分割することによっても、並列駆動による発光効率の向上が期待できる。図 5 7 及び図 5 8 では、従来素子を示す図 4 3 の発光層の領域を分割し、それぞれの電極をワイヤボンディング実装できる範囲の大きさとして、並列駆動させる実装構成とする。従来の LED 素子サイズ 0.3 mm 角や 0.2 mm 角であっても、極端に電流密度が高くない範囲で均一な電流分布を促進し、かつ極端な温度上昇を抑制する駆動条件において、領域の分割と並列駆動による発光効率の向上は可能である。他方、素子サイズが小さく発光層が小面積であるため、高輝度の特性向上は不十分となる。

40

【0062】

図 5 9 (a) (b) (c) には、それぞれ (a) 従来素子の上面図、(b) 配線基板上でのワイヤボンディング実装を示す上面図、(c) 配線基板上でペースト接着樹脂 7 2 を用いてダイボンディング実装してある構成を示す。図 6 0 (a) (b) (c) や図 6 1 (a) (b) (c) 及び図 6 2 (a) (b) (c) は、それぞれ (a) 本実施例の LED 素子を示す上面図、(b) 配線基板上でのワイヤボンディング実装を示す上面図、(c)

50

配線基板上でペースト接着樹脂 72 を用いてダイボンディング実装してある構成を示す。これらは、素子構成と電極構成を考慮して、また高原の用途に応じて、設計対応することができる。

【0063】

本実施例における LED 素子は、同一基板上で発光層を複数個集積化する或いは複数個分割する構成としているが、その際に発光層の分離と電氣的な分離に関して以下説明する。本実施例では、少なくとも発光層は同一基板上の各領域ごとに、物理的に分離されていることとしている。図 63 では、基板 36 上に設けられた、n 側半導体層 75 と発光層 74 と p 側半導体層 73 において、発光層 74 は負極電極 71 を設けるためにエッチング加工により分離されており、n 側半導体層 75 は横方向にはアイソレーション分離溝を設けることにより、左側と右側の領域は電氣的に分離された構成となっている。また、図 64 では、ワイヤボンディング実装を簡易にしてワイヤの本数を低減するために、n 側半導体層に蒸着する負極電極 71 を共通化している。このような実装構成は、素子の特性や構成、配線基板や高原の用途に応じて、設計仕様とすることができる。

10

20

【0064】

本実施例における LED 素子の特性に関して、以下に評価結果の例を示す。同一基板上に発光領域の面積を変化させて、電流注入による発光強度の測定を行い評価した結果を図 65 に示す。図 66 には、投入した電力量とともに発光強度を測定し評価した結果を示す。従来の素子に比べて、本素子での特性は発光領域のサイズに応じて、発光領域が 2 倍及び 3 倍となるに従って、それぞれ約 1.25 倍及び約 1.5 倍と向上できていることが見出される。素子全体において、積分球による全光束量を増大させる効果がある。素子面積に従って同じ電流では電力量が低減できるので、発光効率についても改善を図ることが可能である。

【0065】

本実施例における RGB の各 LED 素子をパッケージ構成に実装することにより、独立に制御可能な白色光源を作製することができる。図 67 は、実施例 1 と同様に、一つのパッケージ構成に RGB の 4 素子をダイボンディング及びワイヤボンディングして実装した構成の上面図を示す。このパッケージを実施例 1 における図 4 や図 5 のユニット構成として集積し、さらに例えば図 3 の筐体構成及び図 1 のバックライト構成とする。これにより、液晶テレビやディスプレイ表示装置のバックライトモジュールを提供できる。

30

【0066】

本実施例の発光ダイオード素子構成と実装形態は、小型テレビ用から大型テレビ用の液晶パネル表示装置だけでなく、照明装置の光源として、またパーソナルコンピュータ用液晶パネルのバックライト光源やカーナビゲーションのバックライト光源にも適用できる。

【実施例 6】

【0067】

本発明の他実施例を図 68 により説明する。実施例 5 では、本発明の LED 素子を一つのパッケージにワイヤボンディング実装しているが、本実施例では RGB 素子一つ一つに合わせて、パッケージ構成をとるように設定する。これにより、各 LED 素子によって、大きさや形状の異なる素子に対してパッケージの大きさや反射板のサイズや形状及び配線の幅や形状などを調整することが可能となってくる。このため、パッケージや配線に対する設計裕度がでてくるため、対応できる設計仕様や用途が広範囲に適用可能となる利点がある。

40

【0068】

本実施例の発光ダイオード素子構成と実装形態によっても、小型テレビ用から大型テレビ用の液晶パネル表示装置だけでなく、照明装置の光源として、またパーソナルコンピュータ用液晶パネルのバックライト光源やカーナビゲーションのバックライト光源にも適用できる。

【実施例 7】

【0069】

50

本発明の他実施例を図69により説明する。実施例1から5では、本発明のLED素子をパッケージに実装して、図3に示す筐体へ四角正方格子状にびっしりと搭載することを前提としているが、本実施例では、図69に示すように、筐体への搭載はパッケージを離散的に配置し千鳥状三角格子状に配列させるようにする。本実施例での筐体パッケージ配置では、より少ない個数のパッケージで構成でき、低消費電力と低コスト化が図れることになる。これは、本発明のLED素子により、同じ電力量による光量の向上及び発光効率の改善が期待できるので、筐体上へ搭載するパッケージの個数や配列の仕方を最小限で最適化した仕様で設定することができるようになるためである。さらに、バックライトしての輝度や色の均一性を達成するために、光拡大の光学的な設計が相対的に容易にできるようになる。光学シートやレンズの設計により、さらにパッケージの個数を低減できる効果が期待できる。これにより、さらに低消費電力と低コスト化が促進できる有利な点を有している。 10

【0070】

本実施例の発光ダイオード素子構成と実装形態によっても、小型テレビ用から大型テレビ用の液晶パネル表示装置だけでなく、照明装置の光源として、またパーソナルコンピュータ用液晶パネルのバックライト光源やカーナビゲーションのバックライト光源にも適用できる。

【産業上の利用可能性】

【0071】

本発明内容は、発光効率の高い高出力高輝度の白色光源や、大型液晶テレビ用の液晶表示装置や携帯電話やパソコン用などの中小型液晶表示装置に対するバックライトモジュール及びバックライト光源として適用できる。 20

【図面の簡単な説明】

【0072】

【図1】本発明の発光ダイオード素子バックライトモジュールを用いたテレビ用液晶パネル表示装置の断面図。

【図2】本発明の発光ダイオード素子を用いたバックライトモジュールの断面図。

【図3】本発明の発光ダイオード素子を用いたバックライトモジュールの上面図。

【図4】本発明の発光ダイオード素子を搭載するユニット素子を示す上面図。

【図5】本発明の発光ダイオード素子を搭載するユニット素子を示す断面図。 30

【図6】本発明の発光ダイオード素子を搭載するセルパッケージを示す上面図。

【図7】本発明の発光ダイオード素子を搭載するセルパッケージを示す断面図。

【図8】本発明の発光ダイオード素子を搭載する別のセルパッケージを示す断面図。

【図9】発光ダイオード青色或いは緑色素子の構成における結晶層の断面図。

【図10】発光ダイオード赤色素子の構成における結晶層の断面図。

【図11】従来技術における小面積の発光ダイオード素子の電極パターンを示す上面図。

【図12】従来技術における大面積の発光ダイオード素子の電極パターンを示す上面図。

【図13】発光ダイオード素子の大きさに依存する相対光出力と電流の関係を示す図。

【図14】従来技術における小面積の発光ダイオード素子ウエハにおける電極パターン配列を示す上面図。 40

【図15】本発明の発光ダイオード素子ウエハにおける電極パターン配列を示す上面図。

【図16】本発明の発光ダイオード素子における電極パターン配列を示す上面図。

【図17】本発明の発光ダイオード素子における別の電極パターン配列を示す上面図。

【図18】本発明の発光ダイオード素子における別の電極パターン配列を示す上面図。

【図19】本発明の発光ダイオード素子における別の電極パターン配列を示す上面図。

【図20】本発明の発光ダイオード素子における別の電極パターン配列を示す上面図。

【図21】発光ダイオード素子における発光領域の面積に依存した相対光出力と電流の関係を示す上面図。

【図22】発光ダイオード素子における発光領域の面積に依存した相対光出力と消費電力の関係を示す上面図。 50

【図 2 3】 a) 本発明の電極パターン配列構成を有する発光ダイオード素子を示す上面図。 b) 本発明の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された発光ダイオード素子を示す上面図。 c) 本発明の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された発光ダイオード素子を示す断面図。

【図 2 4】 a) 本発明の別の電極パターン配列構成を有する発光ダイオード素子を示す上面図。 b) 本発明の別の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された発光ダイオード素子を示す上面図。 c) 本発明の別の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された発光ダイオード素子を示す断面図。

10

【図 2 5】 a) 本発明の別の電極パターン配列構成を有する発光ダイオード素子を示す上面図。 b) 本発明の別の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された発光ダイオード素子を示す上面図。 c) 本発明の別の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された発光ダイオード素子を示す断面図。

【図 2 6】 a) 本発明の別の電極パターン配列構成を有する発光ダイオード素子を示す上面図。 b) 本発明の別の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された発光ダイオード素子を示す上面図。 c) 本発明の別の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された発光ダイオード素子を示す断面図。

20

【図 2 7】 a) 本発明の別の電極パターン配列構成を有する発光ダイオード素子を示す上面図。 b) 本発明の別の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された発光ダイオード素子を示す上面図。 c) 本発明の別の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された発光ダイオード素子を示す断面図。

【図 2 8】 a) 本発明の別の電極パターン配列構成を有する発光ダイオード素子を示す上面図。 b) 本発明の別の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された発光ダイオード素子を示す上面図。 c) 本発明の別の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された発光ダイオード素子を示す断面図。

30

【図 2 9】 a) 発光ダイオード 1 素子を 4 組直列配列した回路図。 b) 発光ダイオード 2 素子を並列にして 4 組直列配列した回路図。 c) 発光ダイオード 4 素子を並列にして 4 組直列配列した回路図。

【図 3 0】 発光領域に依存した発光ダイオード素子を用いたバックライトモジュールの消費電力と小面積を有する素子に換算した総素子数の関係を示す図。

【図 3 1】 a) 本発明における別の大面積を有する発光ダイオード素子の電極パターン配列を示す上面図。 b) 本発明における別の大面積を有する発光ダイオード素子の電極パターン配列を示す上面図。 c) 本発明における別の大面積を有する発光ダイオード素子の電極パターン配列を示す上面図。

【図 3 2】 a) 本発明における別の形状を有する発光ダイオード素子の電極パターン配列を示す上面図。 b) 本発明における別の形状を有する発光ダイオード素子の電極パターン配列を示す上面図。 c) 本発明における別の形状を有する発光ダイオード素子の電極パターン配列を示す上面図。

40

【図 3 3】 本発明の発光ダイオード素子バックライトモジュールを用いた携帯電話用液晶パネル表示装置の上面図。

【図 3 4】 本発明の発光ダイオード素子バックライトモジュールを示す上面図。

【図 3 5】 本発明の発光ダイオード素子バックライトモジュールを用いた携帯電話用液晶パネル表示装置の断面図。

【図 3 6】 本発明の発光ダイオード素子を実装搭載する別のユニット素子を示す上面図。

【図 3 7】 本発明の発光ダイオード素子を実装搭載する別のユニット素子を示す断面図。

50

【図 3 8】本発明の発光ダイオード素子を実装搭載する別のセルパッケージを示す断面図。

【図 3 9】本発明の発光ダイオード素子を実装搭載する別のセルパッケージを示す断面図。

【図 4 0】本発明の発光ダイオード素子を実装搭載する砲弾型パッケージを示す断面図。

【図 4 1】本発明の 1 ワイヤ実装型発光ダイオード素子を搭載するセルパッケージを示す断面図。

【図 4 2】本発明の 2 ワイヤ実装型発光ダイオード素子を搭載するセルパッケージを示す断面図。

【図 4 3】従来の 2 ワイヤ極性対応実装型発光ダイオード素子における電極パターン例を示す上面図。 10

【図 4 4】本発明の 2 ワイヤ極性対応実装型発光ダイオード素子における電極パターンを示す上面図。

【図 4 5】本発明の 2 ワイヤ極性対応実装型発光ダイオード素子における別の電極パターンを示す上面図。

【図 4 6】本発明の 2 ワイヤ極性対応実装型発光ダイオード素子における別の電極パターンを示す上面図。

【図 4 7】本発明の 2 ワイヤ極性対応実装型発光ダイオード素子における別の電極パターンを示す上面図。

【図 4 8】本発明の 2 ワイヤ極性対応実装型発光ダイオード素子における別の電極パターンを示す上面図。 20

【図 4 9】本発明の 2 ワイヤ極性対応実装型発光ダイオード素子における別の電極パターンを示す上面図。

【図 5 0】本発明の 2 ワイヤ極性対応実装型発光ダイオード素子における別の電極パターンを示す上面図。

【図 5 1】本発明の 2 ワイヤ極性対応実装型発光ダイオード素子における別の電極パターンを示す上面図。

【図 5 2】本発明の 2 ワイヤ極性対応実装型発光ダイオード素子における別の電極パターンを示す上面図。

【図 5 3】本発明の 2 ワイヤ極性対応実装型発光ダイオード素子における別の電極パターンを示す上面図。 30

【図 5 4】本発明の 2 ワイヤ極性対応実装型発光ダイオード素子における別の電極パターンを示す上面図。

【図 5 5】本発明の 2 ワイヤ極性対応実装型発光ダイオード素子における別の電極パターンを示す上面図。

【図 5 6】本発明の 2 ワイヤ極性対応実装型発光ダイオード素子における別の電極パターンを示す上面図。

【図 5 7】本発明の 2 ワイヤ極性対応実装型発光ダイオード素子における別の電極パターンを示す上面図。

【図 5 8】本発明の 2 ワイヤ極性対応実装型発光ダイオード素子における別の電極パターンを示す上面図。 40

【図 5 9】a) 従来の電極パターン配列構成を有する 2 ワイヤ極性対応実装型発光ダイオード素子を示す上面図。b) 従来素子の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された 2 ワイヤ極性対応実装型発光ダイオード素子を示す上面図。c) 従来素子の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された 2 ワイヤ極性対応実装型発光ダイオード素子を示す断面図。

【図 6 0】a) 本発明の電極パターン配列構成を有する 2 ワイヤ極性対応実装型発光ダイオード素子を示す上面図。b) 本発明素子の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された 2 ワイヤ極性対応実装型発光ダイオード素子を示す上面図。c) 本発明素子の電極パターン配列構成に対する配線パターンを有する配 50

線基板とその上に実装搭載された２ワイヤ極性対応実装型発光ダイオード素子を示す断面図。

【図６１】 a) 本発明の別の電極パターン配列構成を有する２ワイヤ極性対応実装型発光ダイオード素子を示す上面図。 b) 本発明素子の別の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された２ワイヤ極性対応実装型発光ダイオード素子を示す上面図。 c) 本発明素子の別の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された２ワイヤ極性対応実装型発光ダイオード素子を示す断面図。

【図６２】 a) 本発明の別の電極パターン配列構成を有する２ワイヤ極性対応実装型発光ダイオード素子を示す上面図。 b) 本発明素子の別の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された２ワイヤ極性対応実装型発光ダイオード素子を示す上面図。 c) 本発明素子の別の電極パターン配列構成に対する配線パターンを有する配線基板とその上に実装搭載された２ワイヤ極性対応実装型発光ダイオード素子を示す断面図。

【図６３】 本発明における電氣的アイソレーション分離溝を有する２ワイヤ極性対応実装型発光ダイオード素子を示す断面図。

【図６４】 本発明における発光層の分離溝を有する２ワイヤ極性対応実装型発光ダイオード素子を示す断面図。

【図６５】 本発明における電氣的アイソレーション分離溝を有する２ワイヤ極性対応実装型発光ダイオード素子の発光領域サイズに依存した発光強度電流特性を示す図。

【図６６】 本発明における電氣的アイソレーション分離溝を有する２ワイヤ極性対応実装型発光ダイオード素子の発光領域サイズに依存した発光強度電力特性を示す図。

【図６７】 本発明の２ワイヤ極性対応実装型発光ダイオード素子を搭載するセルパッケージを示す上面図。

【図６８】 本発明の２ワイヤ極性対応実装型発光ダイオード素子を搭載するセルパッケージを示す上面図。

【図６９】 本発明の発光ダイオード素子を搭載するセルパッケージを配列したバックライト筐体を示す断面図。

【符号の説明】

【００７３】

１…バックライトモジュール筐体、２，５０…発光ダイオードユニット素子、３，５５…バックライト光線、４…拡散板、５…正プリズムシート、６，５８…拡散フィルム、７，５９…下部偏光板、８…ＴＶ用薄膜トランジスタ及び液晶パネル、９，６１…上部偏光板、１０…絶縁層付金属基板或いはセラミック基板或いはガラエポ基板、１１…発光ダイオード素子を搭載するセルパッケージ、１２…素子配線基板、１３，２２…配線、１４…金バンプ、１５…青色発光ダイオード素子、１６，１７…緑色発光ダイオード素子、１８…赤色発光ダイオード素子、１９…反射板、２０，６４…透明樹脂、２１…基板或いはサブマウント或いは支持体、２３…透明樹脂或いは微粒子含有樹脂、２４…サファイア単結晶基板或いはＧａＮ単結晶基板、２５…ＧａＮバッファ層、２６…ＧａＮ層、２７…ｎ型ＧａＮ／ＡｌＧａＮ超格子層、２８…ｎ型ＧａＮ／ＡｌＧａＮガイド層、２９…ＩｎＧａＮ／ＧａＮ／ＡｌＧａＮ多重量子井戸発光層、３０…ｐ型ＧａＮ／ＡｌＧａＮガイド層、３１…ｐ型ＧａＮ／ＡｌＧａＮ超格子層、３２…ｐ型ＧａＮ／ＡｌＧａＮ層、３３…ｐ型ＧａＮ層、３４，４３，４５，７０…正極電極、３５，４２，４６，７１…負極電極、３６…透明基板或いはＧａＰ基板、３７…ｐ型ＡｌＧａＩｎＰ層、３８…ｐ型ＧａＩｎＰ／ＡｌＧａＩｎＰ層、３９…ＧａＩｎＰ／ＡｌＧａＩｎＰ多重量子井戸発光層、４０…ｎ型ＡｌＧａＩｎＰ層、４１…ｎ型ＧａＩｎＰ／ＡｌＧａＩｎＰ層、４４…発光ダイオード半導体層、４７…負極電極用配線、４８…正極電極用配線、４９…携帯電話用液晶パネル画素、５１…フィルム配線、５２…駆動回路、５３…発光ダイオード素子パッケージ、５４…配線及びフィルム、５６…導光板、５７…逆プリズムシート、６０…携帯電話用薄膜トランジスタ及び液晶パネル、６２…蛍光体含有樹脂、６３…リードフレーム、６４…砲弾

10

20

30

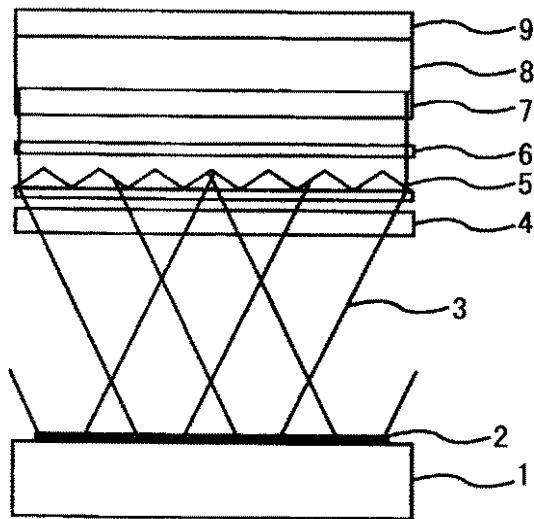
40

50

型封止樹脂、65…1ワイヤ実装型発光ダイオード素子、66…Auワイヤ、67…2ワイヤ型発光ダイオード素子、68…発光ダイオード素子基板、69…透明電極、72…ペースト接着樹脂、73…p側半導体層、74…半導体発光層、75…n側半導体層、76…バックライト筐体、77…セルパッケージ。

【図1】

図 1



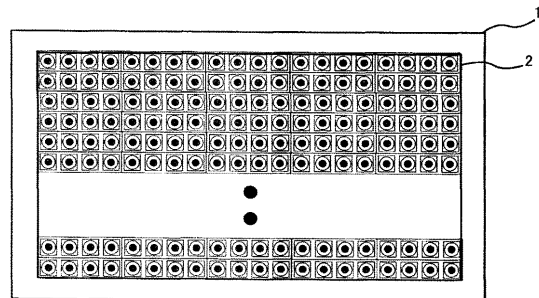
【図2】

図 2



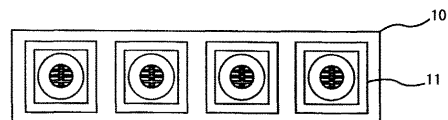
【図3】

図 3



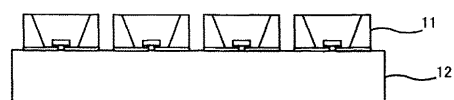
【図4】

図 4

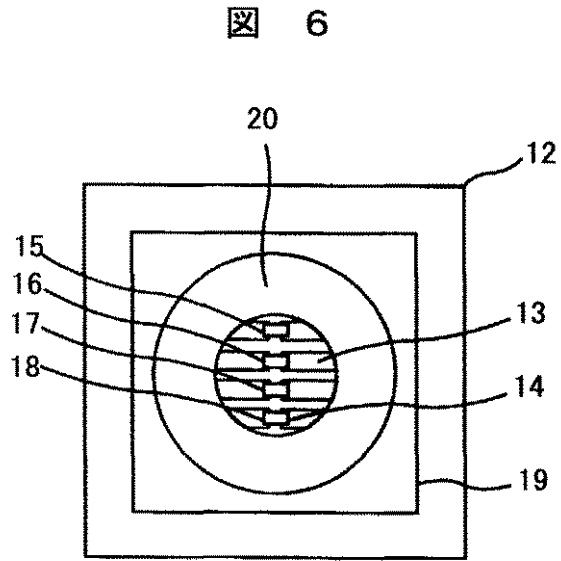


【図5】

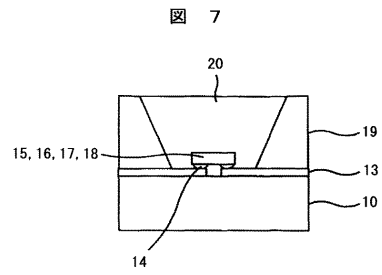
図 5



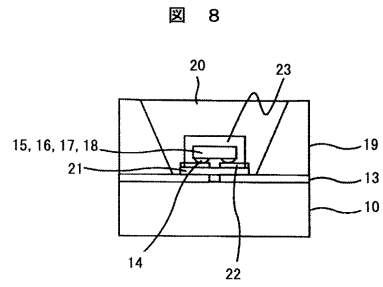
【図 6】



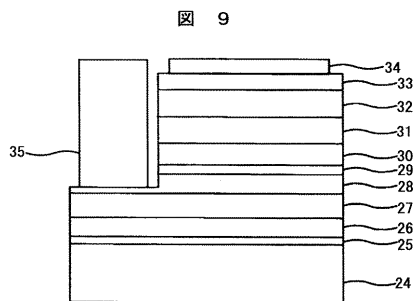
【図 7】



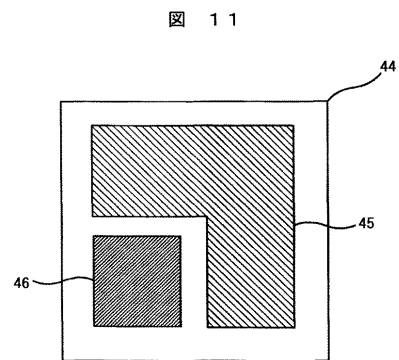
【図 8】



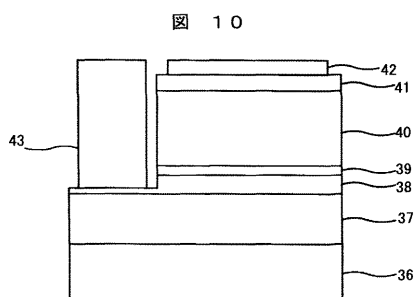
【図 9】



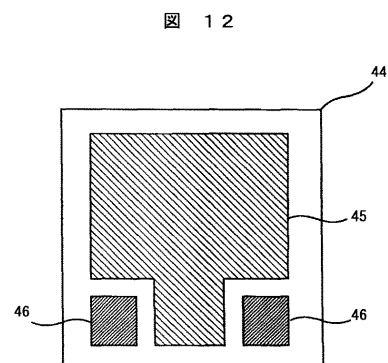
【図 11】



【図 10】

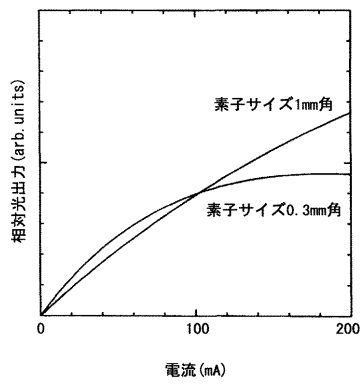


【図 12】



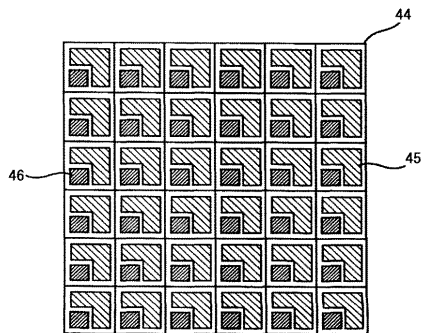
【図 13】

図 13



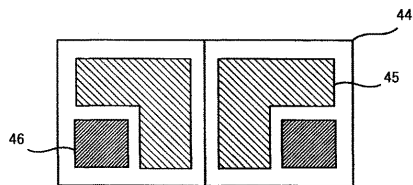
【図 14】

図 14



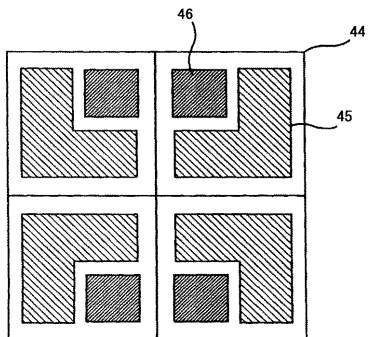
【図 17】

図 17



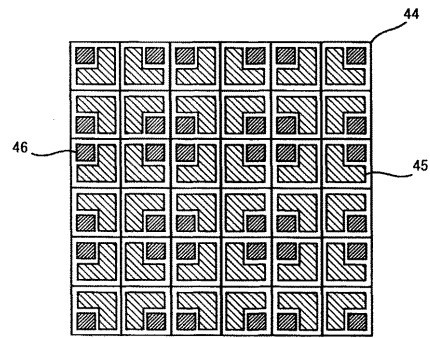
【図 18】

図 18



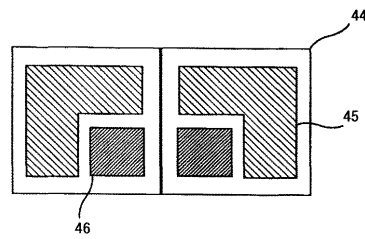
【図 15】

図 15



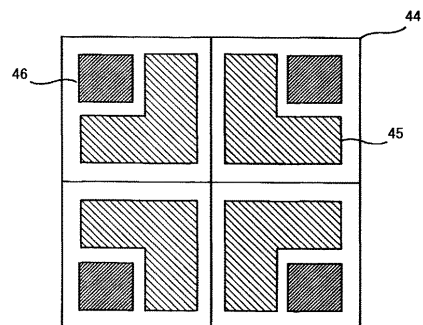
【図 16】

図 16



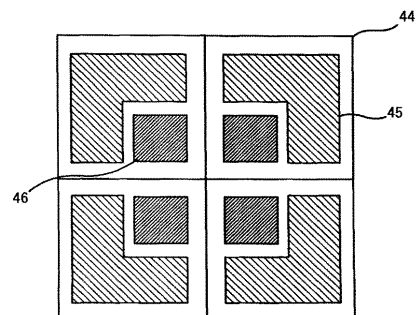
【図 19】

図 19



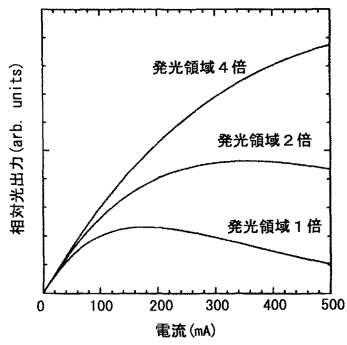
【図 20】

図 20



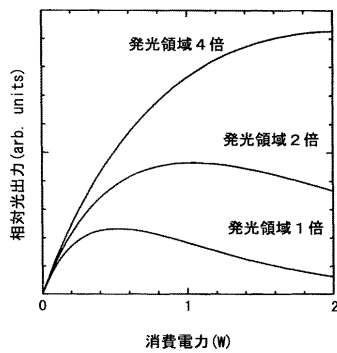
【図 2 1】

図 2 1



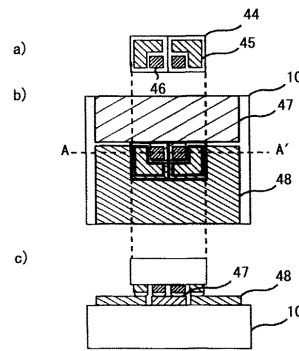
【図 2 2】

図 2 2



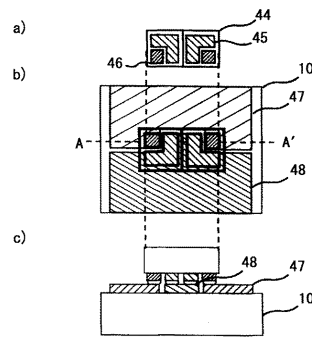
【図 2 3】

図 2 3



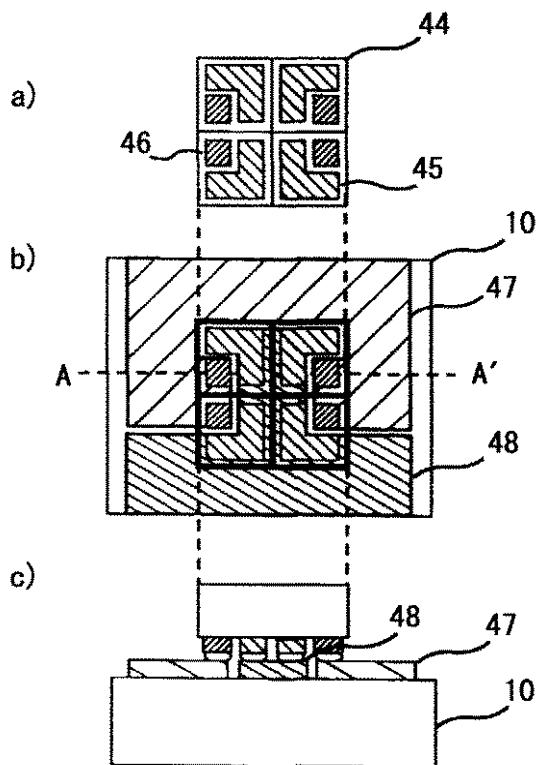
【図 2 4】

図 2 4



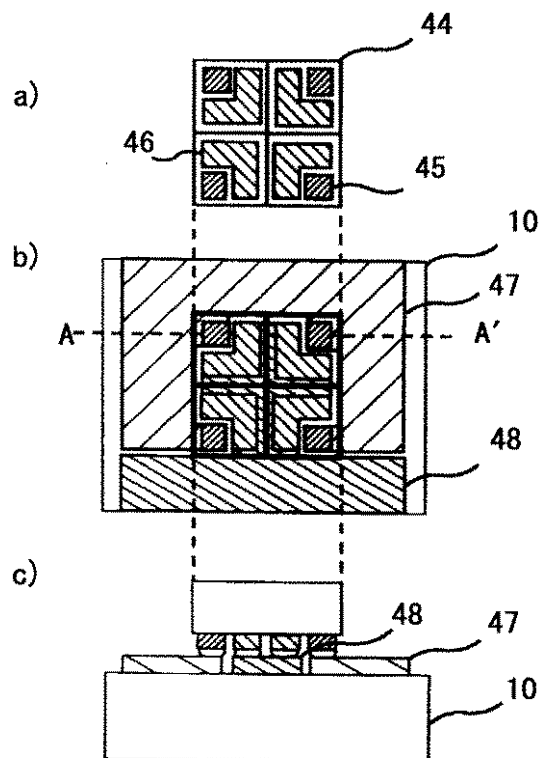
【図 2 5】

図 2 5



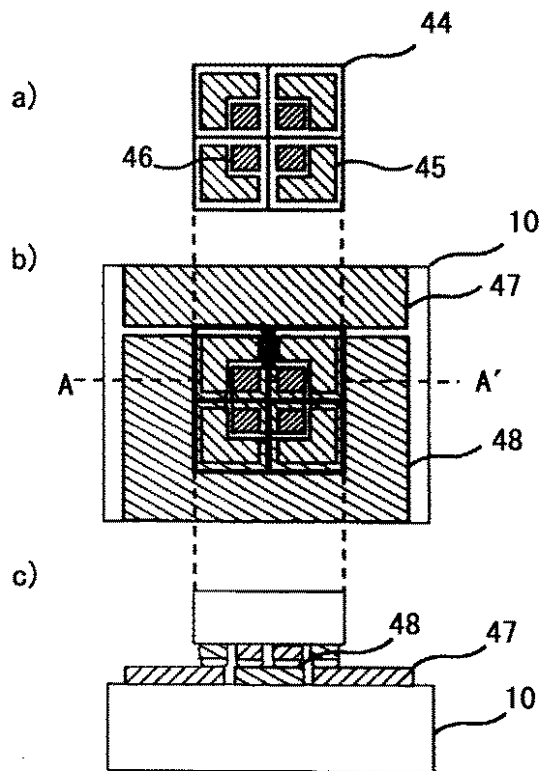
【図 2 6】

図 2 6



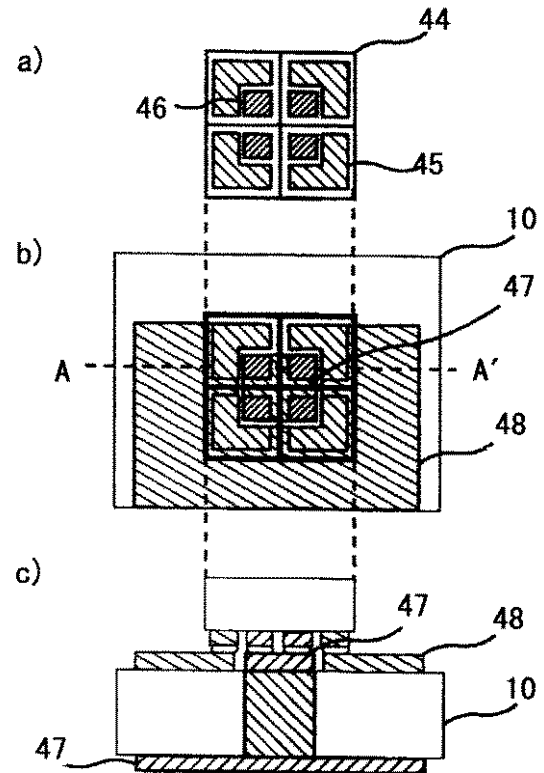
【図 27】

図 27



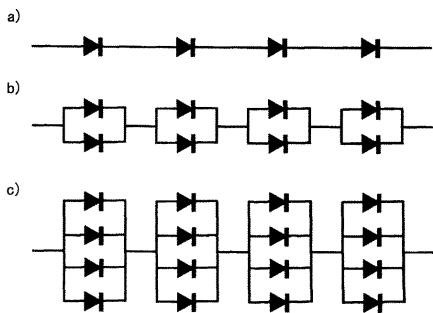
【図 28】

図 28



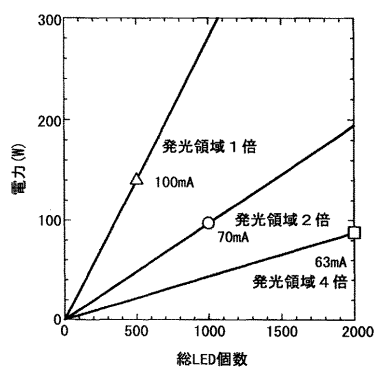
【図 29】

図 29



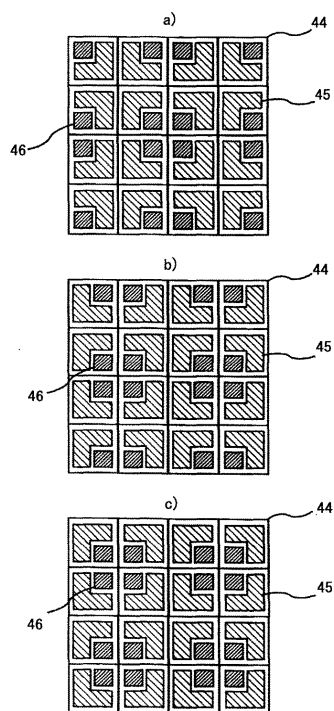
【図 30】

図 30



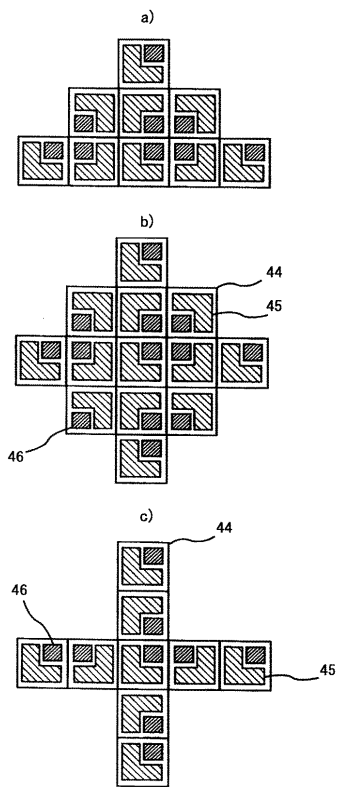
【図 31】

図 31



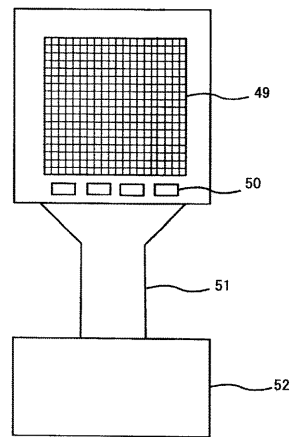
【図 3 2】

図 3 2



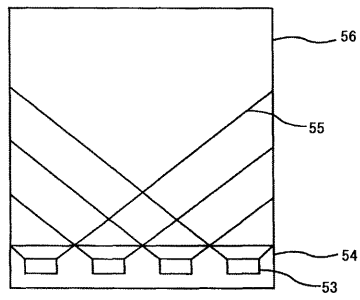
【図 3 3】

図 3 3



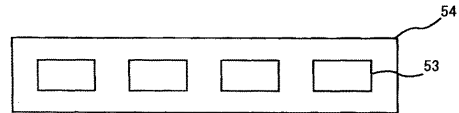
【図 3 4】

図 3 4



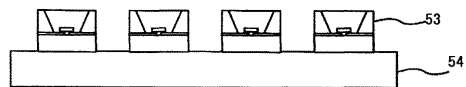
【図 3 6】

図 3 6



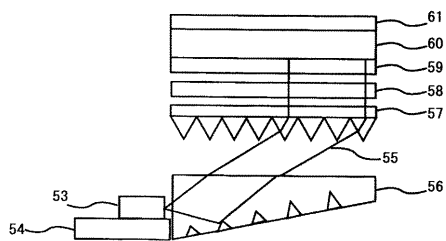
【図 3 7】

図 3 7



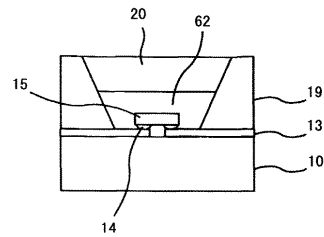
【図 3 5】

図 3 5



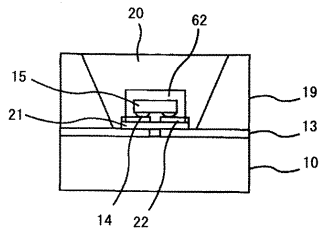
【図 3 8】

図 3 8



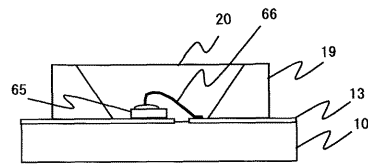
【図 39】

図 39



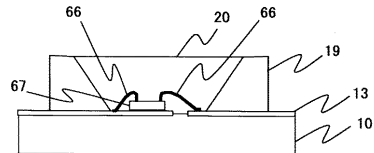
【図 41】

図 41



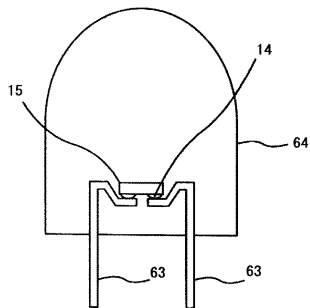
【図 42】

図 42



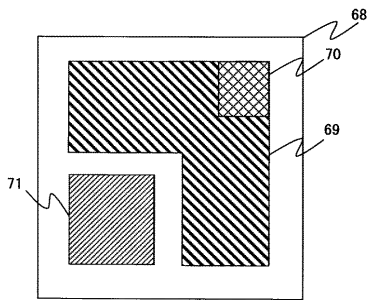
【図 40】

図 40



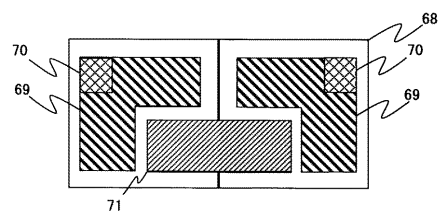
【図 43】

図 43



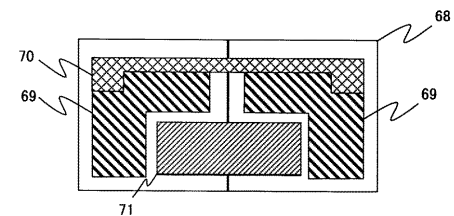
【図 45】

図 45



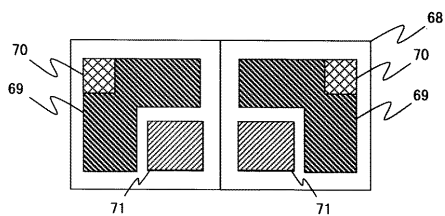
【図 46】

図 46



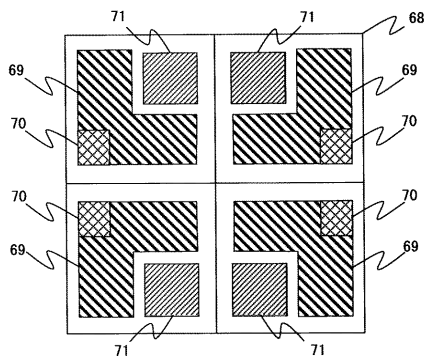
【図 44】

図 44



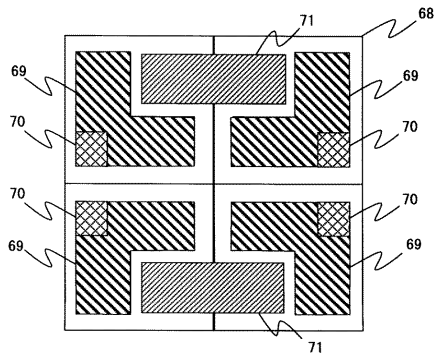
【図 4 7】

図 4 7



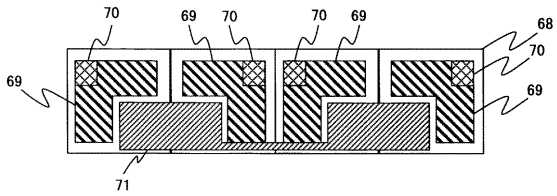
【図 4 8】

図 4 8



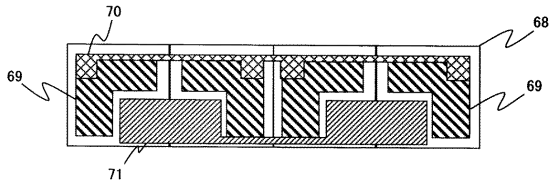
【図 5 1】

図 5 1



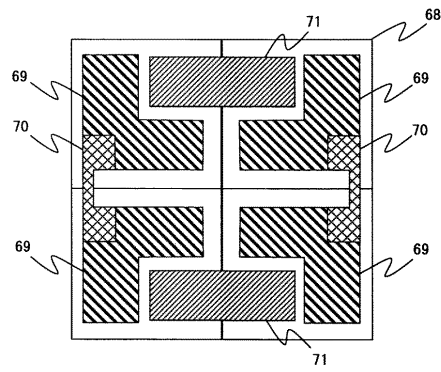
【図 5 2】

図 5 2



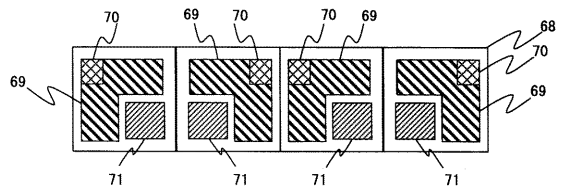
【図 4 9】

図 4 9



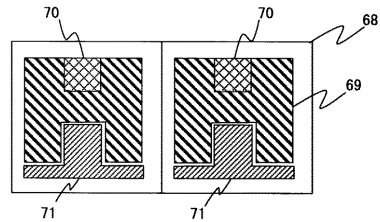
【図 5 0】

図 5 0



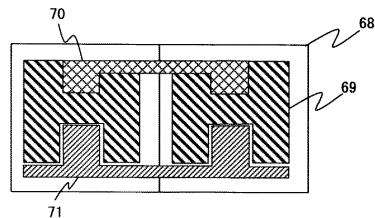
【図 5 3】

図 5 3



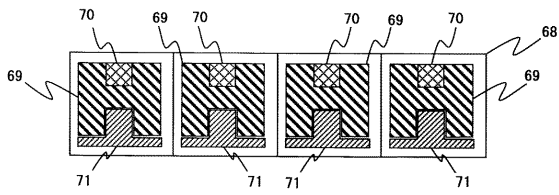
【図 5 4】

図 5 4



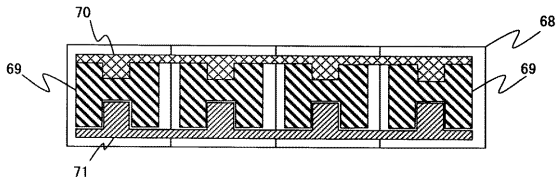
【図 5 5】

図 5 5



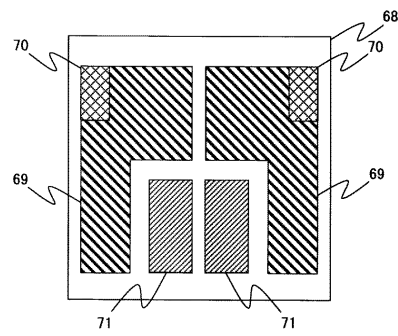
【図 5 6】

図 5 6



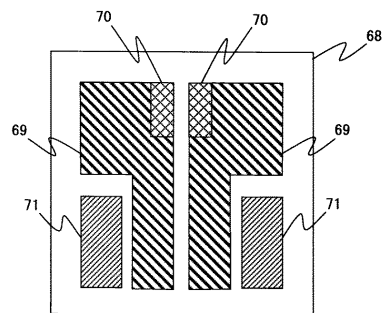
【図 5 7】

図 5 7



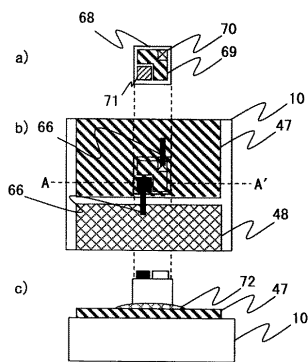
【図 5 8】

図 5 8



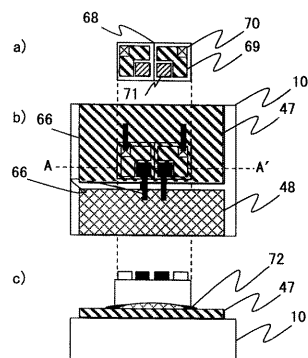
【図 5 9】

図 5 9



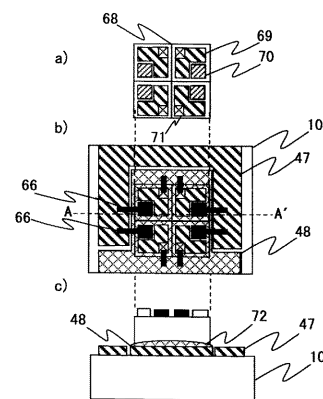
【図 6 0】

図 6 0



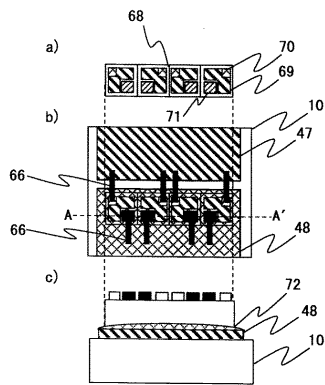
【図 6 1】

図 6 1



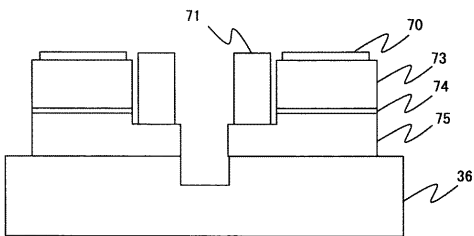
【図 6 2】

図 6 2



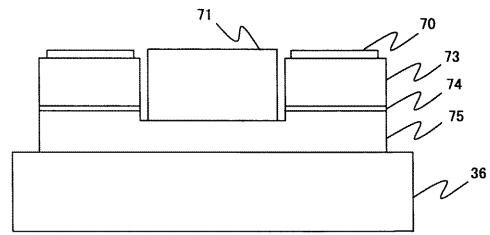
【図 6 3】

図 6 3



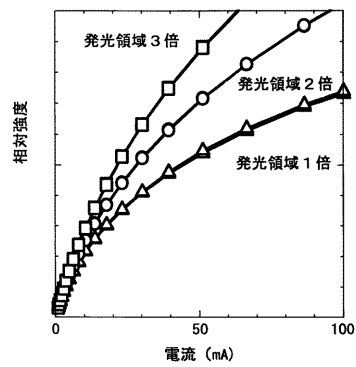
【図 6 4】

図 6 4



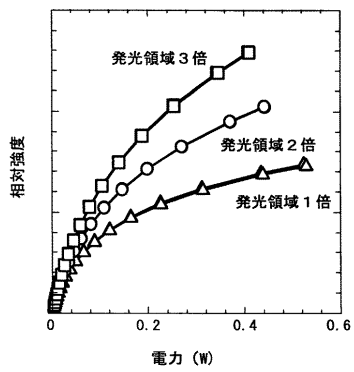
【図 6 5】

図 6 5



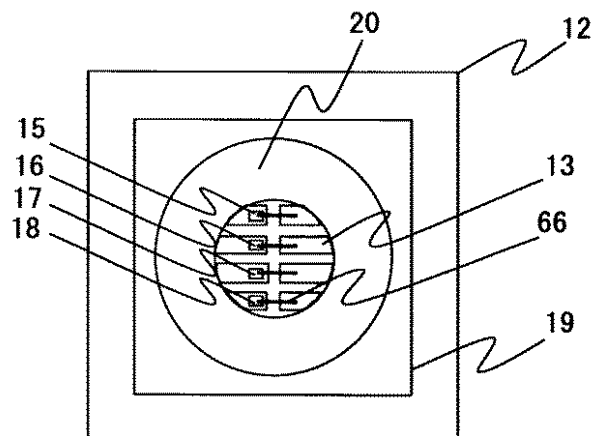
【図 6 6】

図 6 6



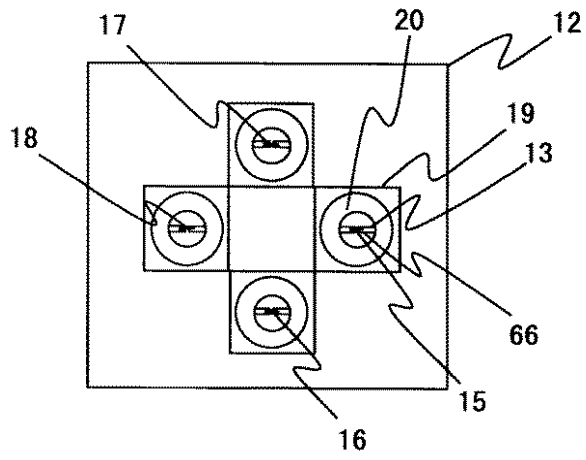
【図 6 7】

図 6 7



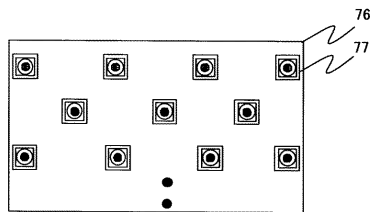
【図 68】

図 68



【図 69】

図 69



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 F 9/00 3 3 6 J

(72)発明者 檜山 郁夫

茨城県日立市大みか町七丁目 1 番 1 号

株式会社日立製作所日立研究所内

F ターム (参考) 2H091 FA21Z FA32Z FA45Z FD03 FD11 LA12 LA16 LA30

5F041 DA09 DA14 DA20 DA43 EE25 FF11

5G435 AA03 AA17 BB12 EE26 EE27 EE43 FF11

专利名称(译)	液晶表示装置		
公开(公告)号	JP2007140453A	公开(公告)日	2007-06-07
申请号	JP2006111502	申请日	2006-04-14
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	田中俊明 金子浩規 檜山郁夫		
发明人	田中 俊明 金子 浩規 檜山 郁夫		
IPC分类号	G02F1/13357 H01L33/00 G09F9/00 H01L33/50 H01L33/56 H01L33/62		
CPC分类号	G02F1/133603 G02F2001/133612 H01L25/0753 H01L33/38 H01L33/62 H01L2224/16225 H01L2224/16245 H01L2224/45144 H01L2224/48465 H01L2924/181		
FI分类号	G02F1/13357 H01L33/00.N H01L33/00.M G09F9/00.348.Z G09F9/00.336.F G09F9/00.336.J H01L33/00.400 H01L33/00.410 H01L33/00.424 H01L33/00.440 H01L33/48 H01L33/50 H01L33/56 H01L33/62		
F-TERM分类号	2H091/FA21Z 2H091/FA32Z 2H091/FA45Z 2H091/FD03 2H091/FD11 2H091/LA12 2H091/LA16 2H091/LA30 5F041/DA09 5F041/DA14 5F041/DA20 5F041/DA43 5F041/EE25 5F041/FF11 5G435/AA03 5G435/AA17 5G435/BB12 5G435/EE26 5G435/EE27 5G435/EE43 5G435/FF11 2H191/FA42Z 2H191/FA52Z 2H191/FA85Z 2H191/FD03 2H191/FD31 2H191/LA13 2H191/LA21 2H191/LA40 2H391/AA03 2H391/AA15 2H391/AB05 2H391/AB14 2H391/AB21 2H391/AC04 2H391/AC13 2H391/AC23 2H391/AD37 2H391/AD46 2H391/CA24 2H391/CA34 5F142/AA02 5F142/AA23 5F142/AA34 5F142/AA86 5F142/BA02 5F142/BA14 5F142/BA24 5F142/BA32 5F142/BA34 5F142/CA02 5F142/CA03 5F142/CA11 5F142/CB01 5F142/CB03 5F142/CB14 5F142/CB17 5F142/CB18 5F142/CC03 5F142/CD02 5F142/CD44 5F142/CD47 5F142/CE03 5F142/CG03 5F142/CG14 5F142/DA02 5F142/DA12 5F142/DB14 5F142/DB15 5F142/DB16 5F142/DB18 5F142/EA34 5F142/GA11		
代理人(译)	井上 学		
优先权	2005301119 2005-10-17 JP		
其他公开文献	JP4856463B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了实现一种元件，布线板和安装结构，该元件，布线板和安装结构可以由于尺寸增大而实现高效的元件特性和高亮度，并且可以应用于简单的安装，并且可以应对高产量和低成本。一种液晶显示装置，包括液晶面板，光学系统和光源，其中，所述光源包括具有正极和负极中的至少一个以及正极和负极的发光元件。一种液晶显示装置，包括：在每个区域中电倒装芯片安装的布线。[选择图]图23

图 23

