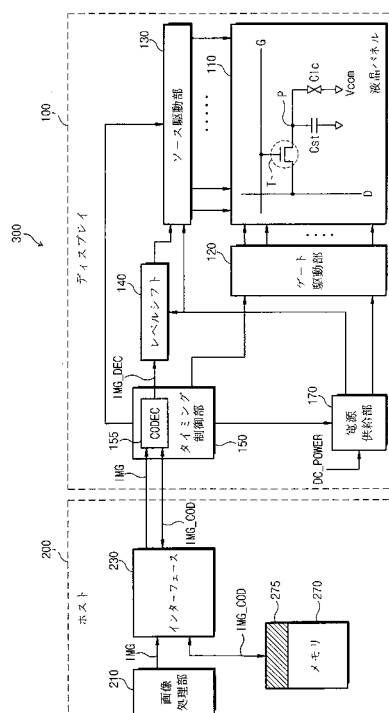




【特許請求の範囲】

【請求項 1】

画像信号を発生し、外部から提供される圧縮画像信号を貯蔵するホストと、
前記ホストから提供される画像信号を圧縮して前記圧縮画像信号を発生し、前記圧縮画像信号を前記ホストに提供する液晶ディスプレイ装置と、を含み、

前記液晶ディスプレイ装置は前記ホストに貯蔵されている圧縮画像信号を読み出して前記圧縮画像信号を復元し、前記復元された画像信号を表示することを特徴とする情報処理システム。

【請求項 2】

前記ホストは、

10

前記画像信号を発生する画像処理部と、

前記画像信号を前記液晶ディスプレイ装置に送り、前記液晶ディスプレイ装置から前記圧縮画像信号を受信するインターフェースと、

前記液晶ディスプレイ装置から受信された前記圧縮画像信号を貯蔵するメモリと、を含み、

前記メモリに貯蔵された前記圧縮画像信号は前記インターフェースを通じて前記液晶ディスプレイ装置に送られることを特徴とする請求項 1 に記載の情報処理システム。

【請求項 3】

前記メモリのデータ貯蔵空間のうちの少なくとも一領域が前記液晶ディスプレイ装置のフレームメモリ領域として割り当てられることを特徴とする請求項 2 に記載の情報処理システム。

20

【請求項 4】

前記液晶ディスプレイ装置は、

前記画像信号を圧縮して前記メモリに貯蔵し、前記メモリに貯蔵された前記圧縮画像信号を受信して前記画像信号を復元するタイミング制御部と、

前記復元された画像信号に対応するデータ電圧を発生する駆動部と、

前記データ電圧に応答して前記画像信号を表示する液晶パネルと、を含むことを特徴とする請求項 2 に記載の情報処理システム。

【請求項 5】

前記タイミング制御部、前記駆動部、及び前記液晶パネルは、システムオンガラス技術及びシステムオンプラスチック技術のうちのいずれか一つに基づいて同一の基板上に形成されることを特徴とする請求項 4 に記載の情報処理システム。

30

【請求項 6】

前記タイミング制御部は前記画像信号を圧縮し、前記圧縮画像信号の圧縮を解除する CODEC を含むことを特徴とする請求項 4 に記載の情報処理システム。

【請求項 7】

前記駆動部は、

前記復元された画像信号の電圧レベルを増幅するレベルシフトと、

前記タイミング制御部の制御に응答して前記液晶パネルの各ゲートラインを活性化させるゲート駆動部と、

40

前記タイミング制御部の制御に응答して前記レベルシフトの出力に対応するデータ電圧を発生し、前記データ電圧を前記液晶パネルの各データラインに出力するソース駆動部と、を含むことを特徴とする請求項 4 に記載の情報処理システム。

【請求項 8】

表示される画像信号を発生し、前記発生された画像信号を圧縮して前記圧縮画像信号を内部に具備されたメモリに貯蔵するホストと、

前記ホストから前記貯蔵された圧縮画像信号を受け入れて復元し、前記復元された画像信号を表示する液晶ディスプレイ装置と、を含むことを特徴とする情報処理システム。

【請求項 9】

前記ホストは、

50

前記表示される画像信号を発生する画像処理部と、
前記画像信号を圧縮するエンコーダと、
前記メモリに貯蔵された前記圧縮画像信号を前記液晶ディスプレイ装置に送るインターフェースと、を含むことを特徴とする請求項 8 に記載の情報処理システム。

【請求項 10】

前記メモリは、データ貯蔵空間のうちの少なくとも一領域が前記液晶ディスプレイ装置のフレームメモリ領域として割り当てられることを特徴とする請求項 9 に記載の情報処理システム。

【請求項 11】

前記液晶ディスプレイ装置は、
前記メモリに貯蔵された前記圧縮画像信号を受信して前記画像信号を復元するタイミング制御部と、
前記復元された画像信号に対応するデータ電圧を発生する駆動部と、
前記データ電圧に応答して前記画像信号を表示する液晶パネルと、を含むことを特徴とする請求項 9 に記載の情報処理システム。

【請求項 12】

前記タイミング制御部、前記駆動部、及び前記液晶パネルは、システムオンガラス技術及びシステムオンプラスチック技術のうちのいずれか一つに基づいて同一の基板上に形成されることを特徴とする請求項 11 に記載の情報処理システム。

【請求項 13】

前記タイミング制御部は前記圧縮画像信号の圧縮を解除するデコーダを含むことを特徴とする請求項 11 に記載の情報処理システム。

【請求項 14】

前記駆動部は、
前記復元された画像信号の電圧レベルを増幅するレベルシフトと、
前記タイミング制御部の制御に응答して前記液晶パネルの各ゲートラインを活性化させるゲート駆動部と、
前記タイミング制御部の制御に응答して前記レベルシフトの出力に対応するデータ電圧を発生し、前記データ電圧を前記液晶パネルの各データラインに出力するソース駆動部と、を含むことを特徴とする請求項 11 に記載の情報処理システム。

【請求項 15】

画像信号を発生し、圧縮画像信号を貯蔵するためのメモリを具備し、前記圧縮画像を出力するホスト部と、
前記圧縮画像信号を利用して画像を表示する液晶ディスプレイ装置部と、を含み、
前記液晶ディスプレイ装置部は、
前記ホスト部から入力された前記画像信号を圧縮して前記メモリに貯蔵し、前記メモリに貯蔵されている前記圧縮画像信号を読み出して復元するタイミング制御部と、
前記復元された画像信号に対応するデータ電圧を発生する駆動部と、
前記データ電圧に응答して前記画像信号を表示する液晶パネルと、を含み、
前記タイミング制御部、前記駆動部、及び前記液晶パネルは同一の基板上に形成されることを特徴とする液晶ディスプレイ装置。

【請求項 16】

前記タイミング制御部、前記駆動部、及び前記液晶パネルは、システムオンガラス技術及びシステムオンプラスチック技術のうちのいずれか一つに基づいて同一の基板上に形成されることを特徴とする請求項 15 に記載の液晶ディスプレイ装置。

【請求項 17】

前記タイミング制御部は前記入力された画像信号を圧縮し、前記圧縮画像信号の圧縮を解除するCODECを含むことを特徴とする請求項 15 に記載の液晶ディスプレイ装置。

【請求項 18】

前記外部メモリの少なくとも一領域が前記液晶ディスプレイ装置部のフレームメモリ領

10

20

30

40

50

域として割り当てられることを特徴とする請求項 15 に記載の液晶ディスプレイ装置。

【請求項 19】

前記駆動部は、
前記復元された画像信号の電圧レベルを増幅するレベルシフトと、
前記タイミング制御部の制御に応答して前記液晶パネルの各ゲートラインを活性化させるゲート駆動部と、
前記タイミング制御部の制御に応答して前記レベルシフトの出力に対応するデータ電圧を発生し、前記データ電圧を前記液晶パネルの各データラインに出力するソース駆動部と、を含むことを特徴とする請求項 15 に記載の液晶ディスプレイ装置。

【請求項 20】

画像信号を発生し、前記画像信号を圧縮して前記圧縮画像信号を内部に具備されたメモリに前記圧縮画像信号を貯蔵するホスト部と、
前記圧縮画像信号を利用して画像を表示する液晶ディスプレイ装置部と、を含み、
前記液晶ディスプレイ装置部は、
前記メモリから圧縮画像信号を受け入れて前記圧縮画像信号を表示される画像信号として復元するタイミング制御部と、
前記復元された画像信号に対応するデータ電圧を発生する駆動部と、
前記データ電圧に응答して前記画像信号を表示する液晶パネルと、を含み、
前記タイミング制御部、前記駆動部、及び前記液晶パネルは同一の基板上に形成されることを特徴とする液晶ディスプレイ装置。

【請求項 21】

前記タイミング制御部、前記駆動部、及び前記液晶パネルは、システムオンガラス技術及びシステムオンプラスチック技術のうちのいずれか一つに基づいて同一の基板上に形成されることを特徴とする請求項 20 に記載の液晶ディスプレイ装置。

【請求項 22】

前記タイミング制御部は前記圧縮画像信号の圧縮を解除するデコーダを含むことを特徴とする請求項 20 に記載の液晶ディスプレイ装置。

【請求項 23】

前記外部メモリの少なくとも一領域が前記液晶ディスプレイ装置部のフレームメモリ領域として割り当てられることを特徴とする請求項 20 に記載の液晶ディスプレイ装置。

【請求項 24】

前記駆動部は、
前記復元された画像信号の電圧レベルを増幅するレベルシフトと、
前記タイミング制御部の制御に응答して前記液晶パネルの各ゲートラインを活性化させるゲート駆動部と、
前記タイミング制御部の制御に응答して前記レベルシフトの出力に対応するデータ電圧を発生し、前記データ電圧を前記液晶パネルの各データラインに出力するソース駆動部と、を含むことを特徴とする請求項 20 に記載の液晶ディスプレイ装置。

【請求項 25】

ホストから現在入力された画像信号を圧縮する段階と、
前記圧縮画像信号を前記ホストに具備されたメモリに貯蔵する段階と、
前記メモリから前記圧縮画像信号をローディングする段階と、
前記メモリからローディングされた以前の圧縮画像信号を復元する段階と、
前記復元された画像信号をディスプレイする段階と、を含むことを特徴とする液晶ディスプレイ装置の駆動方法。

【請求項 26】

前記外部メモリの少なくとも一領域が液晶ディスプレイ装置のフレームメモリ領域として割り当てられることを特徴とする請求項 25 に記載の液晶ディスプレイ装置の駆動方法。

【請求項 27】

ホストに具備されたメモリから圧縮画像信号を受け入れる段階と、
前記圧縮画像信号を復元する段階と、
前記復元された画像信号をディスプレイする段階と、を含むことを特徴とする液晶ディスプレイ装置の駆動方法。

【請求項 28】

前記外部メモリの少なくとも一領域が液晶ディスプレイ装置のフレームメモリ領域として割り当てられることを特徴とする請求項 27 に記載の液晶ディスプレイ装置の駆動方法。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明はディスプレイ装置、それを具備した情報処理システム、及びその駆動方法に係り、より具体的には、同一の回路基板に多数の回路を集積した液晶ディスプレイ装置、それを具備した情報処理システム、及びその駆動方法に関する。

【背景技術】

【0002】

情報化社会の発展に伴い、ディスプレイ装置に対する要求も多様な形態に増加しており、これに応じて、LCD (Liquid Crystal Display Device、液晶ディスプレイ装置)、PDP (Plasma Display Panel)、ELD (Electro Luminescent Display)、VFD (Vacuum Fluorescent Display) などの多様な種類の平板ディスプレイ装置が研究されている。

20

そのうち、優れた画質、軽量、薄型、及び低電力の特徴とによって、モバイル機器用ディスプレイ装置として LCD が多用されている。

【0003】

一方、先端デジタル情報通信時代に進入することによって、軽量、薄型、及び一体化された情報処理システムを実現するための新しい技術が要求されている。

このような要求を満足させるために、ディスプレイ装置を含んだすべての部品を一つの基板上に集積化するシステムオンガラス (System On Glass、SOG)、またはシステムオンプラスチック (System On Plastic、SOP) 技術が活発に研究されている。

30

SOG 技術 (または SOP 技術) は、音声、ディスプレイ、情報処理、記憶空間、入出力、通信回路などの様々な種類の機能素子及び回路を硝子基板 (またはプラスチック基板) 上に集積化することに関する技術である。

【0004】

現在用いられているシリコン半導体技術は、高価格かつ不透明なシリコンウェーハ上に回路を実現しなければならないので、大面積電子装置 (Large area electronics devices) に応用し難いという短所がある。

一方、SOG 技術は硝子 (または透明なプラスチック) などの多様かつ低価格な基板上に半導体回路及びシステムを直接実現することができるので、大面積電子装置への応用が容易であり、装置・機器の軽薄簡素化及び透明性、基板の柔軟性、低価格などの長所を提供することができる。

40

【0005】

SOG 技術が適用された代表的な例として、TFT-LCD (Thin Film Transistor Liquid Crystal Display) が挙げられる。

SOG TFT-LCD の場合、液晶パネルと、その駆動回路 (例えば、ゲート駆動部、ソース駆動部など) が全部ガラス基板上に形成される。

【0006】

TFT-LCD は、ホストから伝送された画像データをディスプレイするディスプレイ装置として、基本的に 1 つ以上のフレームデータを貯蔵することができるフレームメモリ

50

を要する。

一般的に、フレームメモリはソース駆動部内に具備されるが、ガラス基板上にソース駆動部を集積する時、フレームメモリまで全部集積すると、基板のサイズが増加するという問題がある。

特に、ディスプレイ装置の解像度の増加により、フレームメモリの容量も徐々に増加する傾向にあるので、必要なメモリの容量を減らすことができ、より効率的なメモリ管理を実行することができる新しい方案が要求されている。

【発明の開示】

【発明が解決しようとする課題】

【0007】

本発明の目的は、チップサイズ、従って基板サイズを全体として低減したディスプレイ装置、それを具備した情報処理システム、及びその駆動方法を提供することにある。

【課題を解決するための手段】

【0008】

上述の課題を解決するためになされた本発明に係る情報処理システムは、画像信号を発生し、外部から提供される圧縮画像信号を貯蔵するホストと、前記ホストから提供される画像信号を圧縮して前記圧縮画像信号を発生し、前記圧縮画像信号を前記ホストに提供する液晶ディスプレイ装置を含み、前記液晶ディスプレイ装置は前記ホストに貯蔵されている圧縮画像信号を読み出して前記圧縮画像信号を復元 (decoding) し、前記復元された画像信号を表示することを含むことを特徴とする。

【0009】

好ましい実施形態において、前記ホストは前記画像信号を発生する画像処理部と、前記画像信号を前記液晶ディスプレイ装置に送り、前記液晶ディスプレイ装置から前記圧縮画像信号を受信するインターフェースと、前記液晶ディスプレイ装置から受信された前記圧縮画像信号を貯蔵するメモリと、を含み、前記メモリに貯蔵された前記圧縮画像信号が前記インターフェースを通じて前記液晶ディスプレイ装置に送られることを特徴とする。

好ましい実施形態において、前記メモリのデータ貯蔵空間のうちの少なくとも一領域が前記液晶ディスプレイ装置のフレームメモリ領域として割り当てられることを特徴とする。

好ましい実施形態において、前記液晶ディスプレイ装置は前記画像信号を圧縮して前記メモリに貯蔵し、前記メモリに貯蔵された前記圧縮画像信号を受信して前記画像信号を復元するタイミング制御部と、前記復元された画像信号に対応するデータ電圧を発生する駆動部と、前記データ電圧に応答して前記画像信号を表示する液晶パネルと、を含むことを特徴とする。

好ましい実施形態において、前記タイミング制御部、前記駆動部、及び前記液晶パネルは、システムオンガラス技術及びシステムオンプラスチック技術のうちのいずれか一つに基づいて同一の基板上に形成されることを特徴とする。

好ましい実施形態において、前記タイミング制御部は前記画像信号を圧縮し、かつ前記圧縮画像信号の圧縮を解除するCODECを含むことを特徴とする。

好ましい実施形態において、前記駆動部は、前記復元された画像信号の電圧レベルを増幅するレベルシフトと、前記タイミング制御部の制御に応答して前記液晶パネルの各ゲートラインを活性化させるゲート駆動部と、前記タイミング制御部の制御に応答して前記レベルシフトの出力に対応するデータ電圧を発生し、前記データ電圧を前記液晶パネルの各データラインに出力するソース駆動部と、を含むことを特徴とする。

【0010】

上述の課題を解決するためになされた本発明に係る情報処理システムは、表示される画像信号を発生し、前記発生された画像信号を圧縮して前記圧縮画像信号を内部に具備されたメモリに貯蔵するホストと、前記ホストから前記貯蔵された圧縮画像信号を受け入れて復元し、前記復元された画像信号を表示する液晶ディスプレイ装置を含むことを特徴とす

10

20

30

40

50

る。

【0011】

好ましい実施形態において、前記ホストは前記表示される画像信号を発生する画像処理部と、前記画像信号を圧縮するエンコーダと、前記メモリに貯蔵された前記圧縮画像信号を前記液晶ディスプレイ装置に送るインターフェースと、を含むことを特徴とする。

好ましい実施形態において、前記メモリは、データ貯蔵空間のうちの少なくとも一領域が前記液晶ディスプレイ装置のフレームメモリ領域として割り当てられることを特徴とする。

好ましい実施形態において、前記液晶ディスプレイ装置は前記メモリに貯蔵された前記圧縮画像信号を受信して前記画像信号を復元するタイミング制御部と、前記復元された画像信号に対応するデータ電圧を発生する駆動部と、前記データ電圧に応答して前記画像信号を表示する液晶パネルと、を含むことを特徴とする。

好ましい実施形態において、前記タイミング制御部、前記駆動部、及び前記液晶パネルは、システムオンガラス技術及びシステムオンプラスチック技術のうちのいずれか一つに基づいて同一の基板上に形成されることを特徴とする。

好ましい実施形態において、前記タイミング制御部は前記圧縮画像信号の圧縮を解除するデコーダを含むことを特徴とする。

好ましい実施形態において、前記駆動部は前記復元された画像信号の電圧レベルを増幅するレベルシフトと、前記タイミング制御部の制御に応答して前記液晶パネルの各ゲートラインを活性化させるゲート駆動部と、前記タイミング制御部の制御に応答して前記レベルシフトの出力に対応するデータ電圧を発生し、前記データ電圧を前記液晶パネルの各データラインに出力するソース駆動部と、を含むことを特徴とする。

【0012】

上述の課題を解決するためになされた本発明に係る液晶ディスプレイ装置は、画像信号を発生し、圧縮画像信号を貯蔵するためのメモリを具備し、前記圧縮画像を出力するホスト部と、前記圧縮画像信号を利用して画像を表示する液晶ディスプレイ装置部と、を含み、前記液晶ディスプレイ装置部は、前記ホスト部から入力された前記画像信号を圧縮して前記メモリに貯蔵し、前記メモリに貯蔵されている前記圧縮画像信号を読み出して復元するタイミング制御部と、前記復元された画像信号に対応するデータ電圧を発生する駆動部と、前記データ電圧に応答して前記画像信号を表示する液晶パネルと、を含み、前記タイミング制御部、前記駆動部、及び前記液晶パネルは同一の基板上に形成されることを特徴とする。

【0013】

好ましい実施形態において、前記タイミング制御部、前記駆動部、及び前記液晶パネルは、システムオンガラス技術及びシステムオンプラスチック技術のうちのいずれか一つに基づいて同一の基板上に形成されることを特徴とする。

好ましい実施形態において、前記タイミング制御部は前記入力された画像信号を圧縮し、かつ前記圧縮画像信号の圧縮を解除するCODECを含むことを特徴とする。

好ましい実施形態において、前記外部メモリの少なくとも一領域が前記液晶ディスプレイ装置部のフレームメモリ領域として割り当てられることを特徴とする。

好ましい実施形態において、前記駆動部は前記復元された画像信号の電圧レベルを増幅するレベルシフトと、前記タイミング制御部の制御に応答して前記液晶パネルの各ゲートラインを活性化させるゲート駆動部と、前記タイミング制御部の制御に応答して前記レベルシフトの出力に対応するデータ電圧を発生し、前記データ電圧を前記液晶パネルの各データラインに出力するソース駆動部と、を含むことを特徴とする。

【0014】

上述の課題を解決するためになされた本発明に係る液晶ディスプレイ装置は、画像信号を発生し、前記画像信号を圧縮して前記圧縮画像信号を内部に具備されたメモリに前記圧縮画像信号を貯蔵するホスト部と、前記圧縮画像信号を利用して画像を表示する液晶ディスプレイ装置部と、を含み、前記液晶ディスプレイ装置部は、前記メモリから圧縮画像信

10

20

30

40

50

号を受け入れて前記圧縮画像信号を表示される画像信号として復元するタイミング制御部と、前記復元された画像信号に対応するデータ電圧を発生する駆動部と、前記データ電圧に応答して前記画像信号を表示する液晶パネルと、を含み、前記タイミング制御部、前記駆動部、及び前記液晶パネルは同一の基板上に形成されることを特徴とする。

【0015】

好ましい実施形態において、前記タイミング制御部、前記駆動部、及び前記液晶パネルは、システムオンガラス技術及びシステムオンプラスチック技術のうちのいずれか一つに基づいて同一の基板上に形成されることを特徴とする。

好ましい実施形態において、前記タイミング制御部は前記圧縮画像信号の圧縮を解除するデコーダを含むことを特徴とする。

10

好ましい実施形態において、前記外部メモリの少なくとも一領域が前記液晶ディスプレイ装置のフレームメモリ領域として割り当てられることを特徴とする。

好ましい実施形態において、前記駆動部は前記復元された画像信号の電圧レベルを増幅するレベルシフトと、前記タイミング制御部の制御に応答して前記液晶パネルの各ゲートラインを活性化させるゲート駆動部と、前記タイミング制御部の制御に応答して前記レベルシフトの出力に対応するデータ電圧を発生し、前記データ電圧を前記液晶パネルの各データラインに出力するソース駆動部と、を含むことを特徴とする。

【0016】

上述の課題を解決するためになされた本発明に係る液晶ディスプレイ装置の駆動方法は、ホストから現在入力された画像信号を圧縮する段階と、前記圧縮画像信号を前記ホストに具備されたメモリに貯蔵する段階と、前記メモリから前記圧縮画像信号をローディングする段階と、前記メモリからローディングされた以前の圧縮画像信号を復元する段階と、前記復元された画像信号をディスプレイする段階と、を含むことを特徴とする。

20

【0017】

好ましい実施形態において、前記外部メモリの少なくとも一領域が液晶ディスプレイ装置のフレームメモリ領域として割り当てられることを特徴とする。

上述の課題を解決するためになされた本発明に係る液晶ディスプレイ装置の駆動方法は、ホストに具備されたメモリから圧縮画像信号を受け入れる段階と、前記圧縮画像信号を復元する段階と、前記復元された画像信号をディスプレイする段階と、を含むことを特徴とする。

30

好ましい実施形態において、前記外部メモリの少なくとも一領域が液晶ディスプレイ装置のフレームメモリ領域として割り当てられることを特徴とする。

【0018】

上述の課題を解決するためになされた本発明の請求項1に係る情報処理システムは、画像信号を発生するホストと、前記画像信号を圧縮し、かつ前記圧縮された画像信号から前記画像信号を復元して表示する液晶ディスプレイ装置と、を含むことを特徴とする。

【発明の効果】

【0019】

本発明による液晶ディスプレイ装置は、その内部に別途のフレームメモリを具備せず、ホストに具備されているメモリの一領域をフレームメモリ領域として割り当てて用いる。

40

その際、液晶ディスプレイ装置とホストとの間に送受信される画像信号は圧縮された形態を有するので、伝送データ量も低減される。

その結果、液晶ディスプレイ装置とこれを具備した情報処理システムの全体としてのチップサイズ、従って基板サイズが低減される。

このようにして本発明によれば、SOG技術に基づいてディスプレイ装置、それを具備した情報処理システムのチップサイズ、従って基板サイズを全体として最小化すると共に、そのようなディスプレイ装置の駆動方法を提供することができる。

【発明を実施するための最良の形態】

【0020】

以下、本発明に係る実施形態を添付の図を参照して詳細に説明する。

50

本発明の液晶ディスプレイ装置は、複数個の回路素子を一つの基板に集積することができるＳＯＧ技術またはＳＯＰ技術に基づいて構成される。

前記液晶ディスプレイ装置は、その内部に別途のフレームメモリを具備せず、ホストに具備されているメモリの一領域をフレームメモリ領域として割り当てて用いる。

その際、液晶ディスプレイ装置とホストとの間に送受信される画像信号は圧縮された形態を有するので、液晶ディスプレイ装置とこれを具備した情報処理システムの全体チップサイズが減り、伝送データ量も減る。

【実施例１】

【００２１】

図１は本発明の望ましい実施形態に係る情報処理システム３００の概略的な構成を示す斜視図である。 10

図１を参照すれば、情報処理システム３００は大きくディスプレイ装置１００と、ホスト２００に区別される。

ディスプレイ装置１００は、ＳＯＧ（Ｓｙｓｔｅｍ　Ｏｎ　Ｇｌａｓｓ）またはＳＯＰ（Ｓｙｓｔｅｍ　Ｏｎ　Ｐｌａｓｔｉｃ）技術を適用して構成される。

ＳＯＧ技術によれば、液晶パネル１１０を含めた複数個の駆動回路、例えばゲート駆動部１２０、ソース駆動部１３０、レベルシフト１４０、タイミング制御部１５０、及び電源供給部１７０は全部液晶パネル１１０と同一の基板（すなわち、同一のガラス基板）上に形成されることができる。

図１ではモバイル機器のディスプレイ装置として多用されている液晶ディスプレイ装置の構成を示す。 20

【００２２】

本発明に係るディスプレイ装置１００は、その内部に別途のフレームメモリを具備せず、ホスト２００に具備されているメモリ２７０の一領域をフレームメモリ領域２７５として割り当てて用いる。

フレームメモリ領域２７５に貯蔵される画像データは圧縮されたデータ形態を有する。

したがって、ディスプレイ装置１００の全体のチップサイズが減り、さらに情報処理システム３００の全体チップサイズが減る。

また、ディスプレイ装置１００とホストとの間に送受信される画像データが圧縮された形態を有するので、全体チップサイズが減り、伝送データ量も減る。 30

【００２３】

情報処理システム３００で実行しようとする情報処理機能と画像処理機能は実質的にホスト２００で実行される。

ホスト２００で処理された結果（特に、画像処理結果）はディスプレイ装置１００を通じてディスプレイされる。

後述するように、ホスト２００で処理された処理結果は直ちにディスプレイ装置１００を通じてディスプレイされず、フレームメモリ領域２７５に圧縮された形態で貯蔵されてからディスプレイされる。

その理由は、周知のように、ホスト２００で処理された処理結果のディスプレイ周波数は実際のディスプレイ装置で要求されるディスプレイ周波数より低いので、そのマッチングのためにフレームメモリ（またはフレームメモリに相当するメモリ）を要するからである。 40

フレームメモリ領域２７５はディスプレイ装置１００のフレームメモリとしての機能を実行する。

フレームメモリ領域２７５はホスト２００に具備されているメモリであれば、その種類に拘らずフレームメモリ領域２７５として割り当てることができる。

【００２４】

一方、本発明ではディスプレイ装置１００として液晶ディスプレイ装置を例としてあげて説明しているが、これは本発明が適用される一例に過ぎない。

本発明は例えば、ＡＭＯＬＥＤ（Ａｃｔｉｖｅ　Ｍａｔｒｉｘ　Ｏｒｇａｎｉｃ　Ｌｉ 50

ght Emitting Diode)のように液晶ディスプレイ装置と類似(または同一)の駆動方式を有する多様な種類の平板ディスプレイ装置にも適用可能である。

この外にも、本発明に係るディスプレイ装置100は、HMD(Head Mounted Display)のように、身体に着用可能なディスプレイ(Wearable Display)装置と、データ伝送と表示が可能な個人携帯端末機(PDA-phone)、デジタルスチールカメラ、DSC、指紋認識機、自動車航法装置CNS、電子ブック、電子ペーパーなどのディスプレイ装置にも適用可能である。

【0025】

図2は図1に示したSOGディスプレイ装置100及びこれを具備した情報処理システム300の構成を示すブロック図である。

10

【0026】

図2を参照すれば、ホスト200は画像処理部210、インターフェース230、及びメモリ270を含む。

画像処理部210はディスプレイ装置100にディスプレイされるべき画像信号IMGを発生する機能を実行する。

画像処理部210で処理される画像処理アルゴリズムは情報処理システム300の特性に応じて多様な形態に構成することができる。

インターフェース230はホスト200とディスプレイ装置100との間で画像信号IMG、後述する画像信号IMG_CODと、制御信号と、を送受信する機能を実行する。

メモリ270はホスト200側で処理されるべきデータと処理されたデータを貯蔵する機能を実行する。

20

メモリ270はホスト200の主記憶装置及び補助記憶装置を全部含み、どんな種類のメモリでも、メモリ270の一領域をフレームメモリ領域275として割り当てることができる。

割り当てられたフレームメモリ領域275はディスプレイ装置100のフレームメモリであるかのように用いられる。

フレームメモリ領域275にはディスプレイ装置100のタイミング制御部150によって圧縮された画像信号IMG_CODが貯蔵される。

【0027】

ディスプレイ装置100は液晶パネル110、ゲート駆動部120、ソース駆動部130、レベルシフト140、タイミング制御部150、及び電源供給部170を含む。

30

これらの、ディスプレイ装置100を構成する機能ブロックは全部同一のガラス基板上に形成される。

【0028】

液晶パネル110は共通電極を有する上部基板と、画素電極Pを有する下部基板から構成され、上部及び下部基板の間には液晶が注入される。

下部基板には、さらに、複数個のゲートラインGが一定の間隔を置いて配列される。

そして、前記ゲートラインGと直交する方向に複数個のデータラインDが一定の間隔を置いて配列される。

そして、ゲートラインGとデータラインDの交差領域には、薄膜トランジスタTがマトリックス形態で配列される。

40

それぞれの薄膜トランジスタはそれぞれの画素に対応する。

液晶パネル110の一つの画素に対する等価回路は、一つの薄膜トランジスタTに液晶充電容量である液晶キャパシタンスC_{lc}と画素充電容量であるストレージキャパシタンスC_{st}が並列に連結された形態に示すことができる。

そして、液晶パネル110の背面には、均一な光源を提供するバックライト(図示しない)が形成される。

バックライトの光源としてはCCFL(Cold Cathode Fluorescent Lamp)が主に用いられる。

【0029】

50

タイミング制御部 150 は、ホスト 200 から印加された画像信号 I M G と、水平及び垂直同期信号、そしてクロック信号に应答して、画面を再生するのに適するタイミングでゲート駆動部 120 及びソース駆動部 130 に、ディスプレイされるべきデータ、クロック信号、及びデータを出力する。

タイミング制御部 150 の内部には C O D E C (C o d e r - D e c o d e r) 155 が具備される。

C O D E C 155 はホスト 200 から印加された画像信号 I M G を圧縮する機能と、圧縮された画像信号の圧縮を解除して元々の画像信号 I M G を復元する機能と、を実行する。

その際、圧縮が解除された（即ち、復元された）画像 I M G _ D E C は実質的にホスト 200 から印加された画像信号 I M G と同一である。 10

【0030】

具体的には、C O D E C 155 はホスト 200 から印加された画像信号 I M G を圧縮して、圧縮された結果 I M G _ C O D をホスト 200 のインターフェース 230 に送る。

圧縮された画像信号 I M G _ C O D はインターフェース 230 を通じてメモリ 270 のフレームメモリ領域 275 に一旦貯蔵される。

一方、前記圧縮された画像信号 I M G _ C O D はディスプレイの際、C O D E C 155 にローディングされて圧縮が解除される。

圧縮が解除された画像信号 I M G _ D E C はディスプレイのためにレベルシフト 140 に伝達される。 20

その際、圧縮が解除された画像信号 I M G _ D E C は動画を再生するのに適した周波数（例えば、1 秒に 30 フレーム以上）でディスプレイされる。

ホスト 200 で画像処理を実行して画像信号 I M G を発生する過程と、C O D E C 155 で画像信号 I M G を圧縮する過程と、C O D E C 155 で圧縮された画像信号 I M G _ C O D の圧縮を解除する一連の過程は、それぞれパイプライン方式で実行されて処理時間及び信号遅延を最小化する。

【0031】

レベルシフト 140 はタイミング制御部 150 の C O D E C 155 から画像信号 I M G _ D E C を受け入れて、前記画像信号 I M G _ D E C の電圧レベルを増幅してソース駆動部 130 に出力する。 30

ゲート駆動部 120 はタイミング制御部 150 の制御に应答して液晶パネル 110 の各ゲートライン G にゲート駆動パルスを印加して、各ゲートライン G を順次に活性化させる。

ソース駆動部 130 はタイミング制御部 150 の制御に应答してレベルシフト 140 の出力に対応するデータ電圧を発生する。

そして、それぞれのデータライン D にデータ電圧を印加する。

ソース駆動部 130 の内部回路はチップ製造会社により少しずつ差があるが、一般に、ディスプレイされるべき、デジタルデータタイプの画像信号（すなわち、レベルシフト 140 の出力）を順にシフトするシフトレジスタと、デジタルデータタイプの画像信号をアナログ電圧値に変換するデジタル - アナログコンバータ D A C と、変換されたアナログ電圧値をデータライン D に出力するソースドライバ出力回路と、を含む。 40

タイミング制御部 150 からアナログ電圧値を液晶パネル 110 に提供することを命ずるクロック信号が入力されると、ソースドライバ出力部はデータライン D を駆動し、ターンオンされた薄膜トランジスタ T を通じて液晶キャパシタ C l c に画像信号を印加する。

【0032】

電源供給部 170 は、外部またはホスト 200 から直流電源 D C _ P O W E R が供給されて液晶ディスプレイ装置 100 を動作させるのに必要な複数個の内部駆動電圧を発生する。

液晶ディスプレイ装置 100 で用いられる内部駆動電圧としては、電源電圧 V d d 、ゲートオン電圧 V g h 、ゲートオフ電圧 V g l 、ガンマ基準電圧 V e r f 、及び共通電圧 V 50

comなどがある。

電源供給部170は、好ましくはDC/DCコンバータで構成される。

【0033】

図3は図2に示したディスプレイ装置100の駆動方法を示すフローチャートである。

【0034】

図3を参照すれば、本発明に係るディスプレイ装置100では、最初にホスト200から画像信号IMGが入力され(S1500段階)、入力された画像信号IMGが圧縮される(S1510段階)。

その際、入力された画像信号IMGに対する圧縮はタイミング制御部150の内部に具備されたCODEC 155により実行される。

次に、ディスプレイ装置100は1510段階で圧縮された画像信号IMG__CODをホスト200に具備されているメモリ270の一領域(すなわち、フレームメモリ領域275)に貯蔵する(S1520段階)。

圧縮された画像信号IMG__CODが貯蔵されるメモリ270のフレームメモリ領域275はディスプレイ装置100のフレームメモリであるかのようにディスプレイ装置100によって制御される。

次に、ディスプレイ装置100はホスト200のメモリ270から圧縮された画像信号IMG__CODをローディングし(S1530段階)、ローディングされた画像信号IMG__CODの圧縮を解除する(S1540段階)。

その際、圧縮された画像信号IMG__CODに対する圧縮解除も、タイミング制御部150の内部に具備されたCODEC 155により実行される。

最後に、圧縮が解除された画像信号IMG__DECはディスプレイ装置100に具備された液晶パネル110を通じてディスプレイされる(S1550段階)。

【0035】

上述のように、本発明に係るディスプレイ装置100は、SOG技術によって、液晶パネル110を含めた複数個の駆動回路、例えばゲート駆動部120、ソース駆動部130、レベルシフト140、タイミング制御部150、及び電源供給部170は全部液晶パネル110と同一の基板(すなわち、同一のガラス基板)上に形成される。

前記ディスプレイ装置100は、ディスプレイ装置100内に別途のフレームメモリを具備せず、ホスト200に具備されているメモリ270の一領域をフレームメモリ領域275として割り当てて用いる。

フレームメモリ領域275に貯蔵される画像データは圧縮されたデータ形態を有する。

したがって、ディスプレイ装置100の全体としてのチップサイズが減り、さらに情報処理システム300の全体としてのチップサイズが減る。

また、ディスプレイ装置100とホストとの間に送受信される画像データが圧縮された形態を有するので、伝送されるデータ量も減る。

その結果、情報処理システム全体としての基板サイズが減る。

【0036】

以上、本実施例では、ディスプレイ装置100がSOG技術(またはSOP)技術を用いて構成される場合に対して説明した。

しかし、ホスト200もSOG技術を適用して単一基板上に構成することができ、場合によっては情報処理システム300の全体を単一基板上に構成することもできる。

このようにホスト200と情報処理システム300をSOG技術によって単一基板上に構成する場合でも、本実施例の特徴はそのまま発現可能である。

したがって、要するメモリのサイズが減ってチップ全体のサイズが減り、伝送されるデータ量も減る。

さらに、単一基板化によって、インターフェース230とタイミング制御部の合体が可能になり、両者を連結していたコネクタ及びコネクタ配線が不要になる。

その結果、情報処理システム全体としての基板サイズがさらに減る。

【実施例2】

10

20

30

40

50

【 0 0 3 7 】

図 4 は本発明の他の実施形態に係る S O G ディスプレイ装置 1 0 0 ' 及びこれを具備した情報処理システム 3 0 0 ' の構成を示すブロック図である。

【 0 0 3 8 】

図 4 に示した S O G ディスプレイ装置 1 0 0 ' 及びこれを具備した情報処理システム 3 0 0 ' は、上記実施例 1 (図 2) に示した S O G ディスプレイ装置 1 0 0 及びこれを具備した情報処理システム 3 0 0 と比べると、画像信号 I M G を圧縮する機能ブロックの配置を除き、他のブロックは同一の構成を有する。

したがって、同一の機能を実行するブロックに対しては同一の参照符号を付加して、これに対する詳細の説明は省略する。

10

【 0 0 3 9 】

図 4 を参照すれば、ホスト 2 0 0 ' はディスプレイ装置 1 0 0 ' に圧縮された画像信号 I M G _ C O D を直接提供するように、画像処理部 2 1 0 とインターフェース 2 3 0 との間にエンコーダ 2 2 0 を含む。

エンコーダ 2 2 0 は画像処理部 2 1 0 から発生された画像信号 I M G を受け入れて、これを圧縮する。

エンコーダ 2 2 0 で圧縮された画像信号 I M G _ C O D はインターフェース 2 3 0 を経てメモリ 2 7 0 のフレームメモリ領域 2 7 5 に貯蔵される。

そして、フレームメモリ領域 2 7 5 に貯蔵された圧縮画像信号 I M G _ C O D は再びインターフェース 2 3 0 を経てタイミング制御部 1 5 0 ' のデコーダ 1 5 7 に入力される。

20

ここで、エンコーダ 2 2 0 は画像処理部 2 1 0 内に具備されることもでき、図 4 に示したように、別途のブロックで構成されることもできる。

【 0 0 4 0 】

ディスプレイ装置 1 0 0 ' はホスト 2 0 0 ' のフレームメモリ領域 2 7 5 に貯蔵された圧縮画像信号 I M G _ C O D を直接ローディングして、これをディスプレイする。

このために、ディスプレイ装置 1 0 0 ' はタイミング制御部 1 5 0 ' 内にデコーダ 1 5 7 を具備する。

デコーダ 1 5 7 はホスト 2 0 0 ' から伝送された圧縮画像信号 I M G _ C O D の圧縮を解除してレベルシフト 1 4 0 に送る。

【 0 0 4 1 】

30

図 4 に示したディスプレイ装置 1 0 0 ' は図 2 に示したディスプレイ装置 1 0 0 と同様に、その内部に別途のフレームメモリを具備せず、ホスト 2 0 0 ' に具備されているメモリ 2 7 0 の一領域をフレームメモリ領域 2 7 5 として割り当てて用いる。

したがって、ディスプレイ装置 1 0 0 ' 及びこれを具備した情報処理システム 3 0 0 ' 全体のチップサイズが減り、伝送データ量も減る。

【 0 0 4 2 】

図 5 は図 4 に示したディスプレイ装置 1 0 0 ' の駆動方法を示すフローチャートである。

【 0 0 4 3 】

図 5 を参照すれば、本発明に係るディスプレイ装置 1 0 0 ' は、最初にホスト 2 0 0 ' から圧縮された画像信号 I M G _ C O D が入力される (S 1 6 0 0 段階) 。

40

ここで、入力された圧縮画像信号 I M G _ C O D はホスト 2 0 0 ' に具備されたエンコーダ 2 2 0 によって発生される。

圧縮画像信号 I M G _ C O D はホスト 2 0 0 ' に具備されているメモリ 2 7 0 の一領域 (すなわち、フレームメモリ領域 2 7 5) に一旦貯蔵された後、ディスプレイ装置 1 0 0 ' にローディングされる。

その際、圧縮された画像信号 I M G _ C O D が貯蔵されるメモリ 2 7 0 のフレームメモリ領域 2 7 5 はディスプレイ装置 1 0 0 ' のフレームメモリのようにディスプレイ装置 1 0 0 ' によって制御される。

【 0 0 4 4 】

50

続いて、ディスプレイ装置 100 は入力された圧縮画像信号 I M G _ C O D の圧縮を解除する (S 1 6 4 0 段階)。

ここで、圧縮された画像信号 I M G _ C O D に対する圧縮解除動作はタイミング制御部 150 ' の内部に具備されているデコーダ 157 により実行される。

最後に、圧縮が解除された画像信号 I M G _ D E C はディスプレイ装置 100 ' に具備された液晶パネル 110 を通じてディスプレイされる (S 1 6 5 0 段階)。

【 0 0 4 5 】

上述したように、本発明に係るディスプレイ装置 100 ' は S O G 技術に従って単一ガラス基板上に形成される。

そして、ディスプレイ装置 100 ' の内部には別途のフレームメモリが具備されず、ホスト 200 に具備されているメモリ 270 の一領域をフレームメモリ領域 275 として割り当てて用いる。

フレームメモリ領域 275 に貯蔵される画像データは圧縮されたデータ形態を有する。

したがって、ディスプレイ装置 100 の全体としてのチップサイズが減り、さらに情報処理システム 300 の全体としてのチップサイズが減る。

また、ディスプレイ装置 100 とホストとの間に送受信される画像データが圧縮された形態を有するので、伝送データ量も減る。

【 0 0 4 6 】

一方、本発明では S O G 技術によって形成されたディスプレイ装置 100 、 100 ' として、液晶ディスプレイ装置が例示されたが、これは本発明が適用される一例に過ぎない。

本発明は、液晶ディスプレイ装置の外にも、 P D P 、 E L D 、 L E D (L i g h t E m i t t i n g D i o d e) ディスプレイ、 V F D などのように液晶ディスプレイ装置と同一 (または類似) な駆動方式を有する他のディスプレイ装置でも全部適用可能である。

また、本発明は特に、軽量、薄型、及び低電力の特性を要求するモバイル装置に適する。

しかし、本発明はモバイル機器だけでなく、多様な種類の固定式ディスプレイ装置にも全部適用可能である。

【 0 0 4 7 】

以上のように図面と明細書で最適の実施形態を開示した。

ここで特定の用語を用いたが、これはただ本発明を説明するための目的として用いたものであり、意味限定や特許請求の範囲に記載した本発明の範囲を制限するために用いたものではない。

したがって、本技術分野の通常の知識を持った者であれば、今後多様な変形及び他の実施形態が可能であろう。

したがって、本発明の真正な技術的保護範囲は上記の実施例に限定されず、特許請求の範囲の技術的思想によって決められなければならない。

【図面の簡単な説明】

【 0 0 4 8 】

【図 1】本発明の望ましい実施形態 (実施例 1) に係る情報処理システムの概略的な構成を示す斜視図である。

【図 2】図 1 に示したディスプレイ装置及びこれを具備した情報処理システムの構成を示すブロック図である。

【図 3】図 2 に示したディスプレイ装置の駆動方法を示すフローチャートである。

【図 4】本発明の他の実施形態 (実施例 2) に係るディスプレイ装置及びこれを具備した情報処理システムの構成を示すブロック図である。

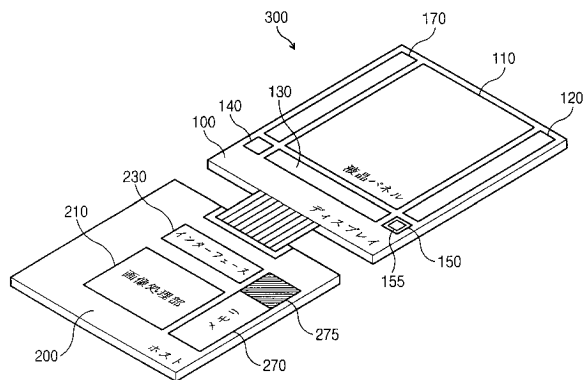
【図 5】図 4 に示したディスプレイ装置の駆動方法を示すフローチャートである。

【符号の説明】

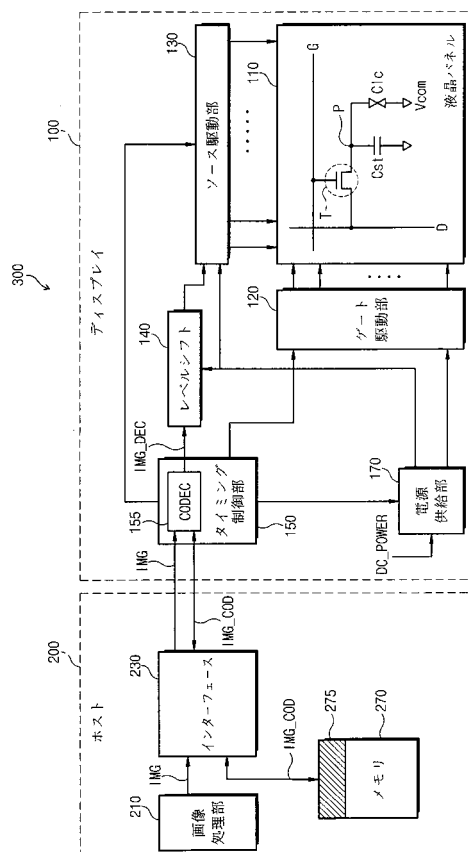
【 0 0 4 9 】

- 1 0 0 ディスプレイ装置
- 1 1 0 液晶パネル
- 1 2 0 ゲート駆動部
- 1 3 0 ソース駆動部
- 1 4 0 レベルシフト
- 1 5 0 タイミング制御部
- 1 5 5 C O D E C
- 1 5 7 デコーダ
- 1 7 0 電源供給部
- 2 0 0 ホスト
- 2 1 0 画像処理部
- 2 2 0 エンコーダ
- 2 3 0 インターフェース
- 2 7 0 メモリ
- 2 7 5 フレームメモリ領域
- 3 0 0 情報処理システム

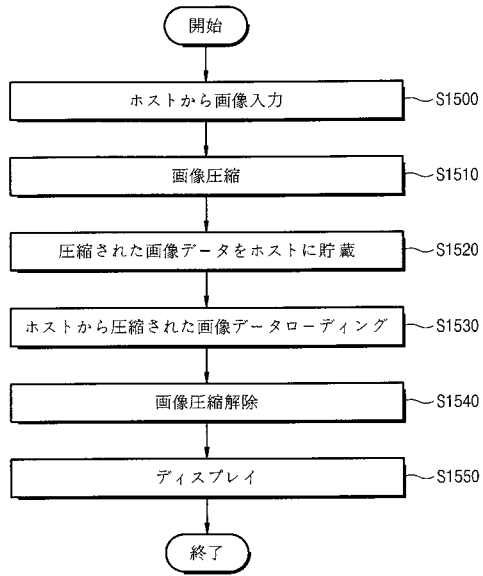
【図 1】



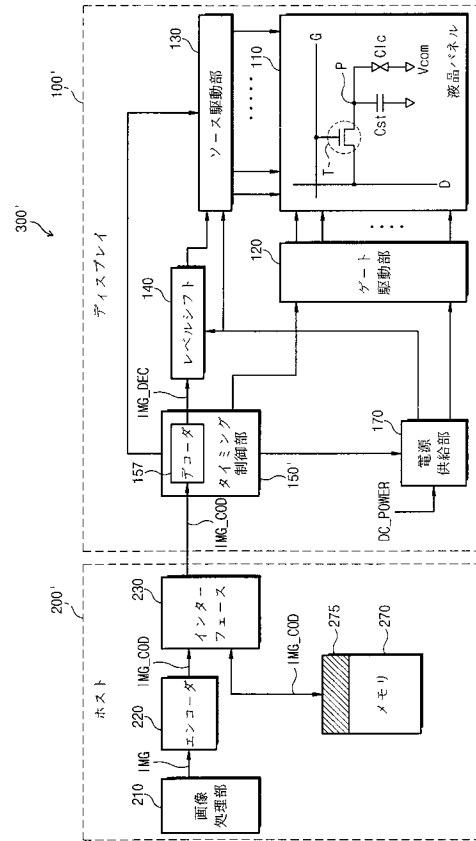
【図 2】



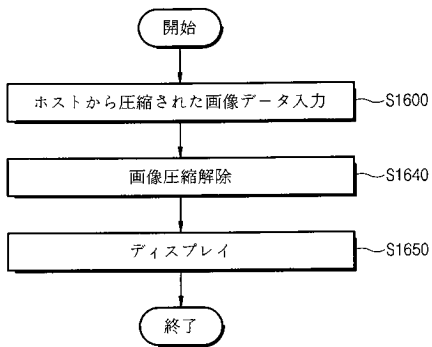
【図 3】



【図 4】



【図 5】



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
G 0 6 F 3/153 (2006.01)	G 0 9 G 3/20 6 3 2 B	5 C 0 8 0
	G 0 9 G 3/20 6 3 1 B	
	G 0 2 F 1/1345	
	G 0 2 F 1/133 5 5 0	
	G 0 6 F 3/153 3 3 3 A	
	G 0 6 F 3/153 3 3 6 A	

(72)発明者 金 雄 植
大韓民国 京畿道 水原市 靈通区 網浦洞 ヌルブルン ビョクサン アパート 1 1 6 - 1 7 0 4

(72)発明者 崔 弼 模
大韓民国 ソウル特別市 冠岳区 奉川 1 1 洞 1 6 5 1 - 3 番地 1 0 3 号

(72)発明者 朴 泰 炯
大韓民国 京畿道 龍仁市 豊徳川 2 洞 ソンウ ヒョンデ アパート シンジョン マウル 8 0 7 - 1 8 0 2

(72)発明者 宋 錫 天
大韓民国 京畿道 水原市 靈通区 靈通洞 ハアングル マウル 1 団地アパート 1 2 5 - 1 2 0 1

(72)発明者 李 相 勳
大韓民国 ソウル特別市 冠岳区 奉川洞 1 6 5 4 - 9 パインヒル オフィステル 4 0 1 号

(72)発明者 朴 根 佑
大韓民国 ソウル特別市 江南区 開浦 4 洞 シヨン アパート 1 2 - 5 0 7

F ターム(参考) 2H092 GA59 JA24 NA25 PA01 PA06
2H093 NA16 NC05 NC29 NC34 ND42 NE07
5B069 AA02 BC00 LA00 LA08
5C006 AF03 AF04 AF26 BB16 BC02 BC20 BF02 BF16 FA41 FA44
5C058 AA06 AB06 BA35 BB25
5C080 AA06 AA10 BB05 DD22 FF11 GG10 GG11 GG15 GG17 JJ02
JJ06 JJ07

专利名称(译)	液晶显示装置		
公开(公告)号	JP2007025659A5	公开(公告)日	2009-08-13
申请号	JP2006182564	申请日	2006-06-30
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	孟ホソク 文國哲 金雄植 崔弼模 朴泰炯 宋錫天 李相勳 朴根佑		
发明人	孟 ホソク 文 國 哲 金 雄 植 崔 弼 模 朴 泰 炯 宋 錫 天 李 相 勳 朴 根 佑		
IPC分类号	G09G3/36 H04N5/66 G09G3/20 G02F1/1345 G02F1/133 G06F3/153		
CPC分类号	G02F1/13306 G06F3/147 G09G3/20 G09G3/3648 G09G5/39 G09G2310/0289 G09G2340/02 G09G2360/125		
FI分类号	G09G3/36 H04N5/66.102.B G09G3/20.612.P G09G3/20.631.R G09G3/20.633.H G09G3/20.632.B G09G3/20.631.B G02F1/1345 G02F1/133.550 G06F3/153.333.A G06F3/153.336.A		
F-TERM分类号	2H092/GA59 2H092/JA24 2H092/NA25 2H092/PA01 2H092/PA06 2H093/NA16 2H093/NC05 2H093/NC29 2H093/NC34 2H093/ND42 2H093/NE07 5B069/AA02 5B069/BC00 5B069/LA00 5B069/LA08 5C006/AF03 5C006/AF04 5C006/AF26 5C006/BB16 5C006/BC02 5C006/BC20 5C006/BF02 5C006/BF16 5C006/FA41 5C006/FA44 5C058/AA06 5C058/AB06 5C058/BA35 5C058/BB25 5C080/AA06 5C080/AA10 5C080/BB05 5C080/DD22 5C080/FF11 5C080/GG10 5C080/GG11 5C080/GG15 5C080/GG17 5C080/JJ02 5C080/JJ06 5C080/JJ07 2H193/ZA04		
优先权	1020050063398 2005-07-13 KR		
其他公开文献	JP2007025659A		

摘要(译)

本发明提供一种液晶显示装置及其驱动方法，该液晶显示装置能够减小芯片尺寸，因此能够降低基板尺寸整体，提供具备该液晶显示装置的信息处理系统。解决方案：配备有本发明的显示装置的信息处理系统包括：主机，用于产生图像信号;以及用于通过压缩图像信号来显示图像并从压缩的图像信号恢复图像信号的液晶显示装置。期望主机中包括的存储器的一个区域被分配为帧存储器区域，并且显示装置使用玻璃上系统或塑料技术系统来实现。因此，随着在显示装置和主机之间传输的图像信号被压缩，整个显示装置的芯片尺寸减小，并且还减少了传输数据量。 2

