

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-257999

(P2005-257999A)

(43) 公開日 平成17年9月22日(2005.9.22)

(51) Int.Cl.⁷

G02F 1/133

G02F 1/137

G09G 3/20

G09G 3/36

F I

G02F 1/133 560

G02F 1/133 545

G02F 1/133 575

G02F 1/137

G09G 3/20 621A

テーマコード (参考)

2H088

2H093

5C006

5C080

審査請求 未請求 請求項の数 15 O L (全 22 頁) 最終頁に続く

(21) 出願番号 特願2004-68720 (P2004-68720)

(22) 出願日 平成16年3月11日 (2004.3.11)

(71) 出願人 592196282

ナノックス株式会社

福島県福島市岡島字長岬6-7

(74) 代理人 100086645

弁理士 岩佐 義幸

(72) 発明者 北岡 正樹

福島県福島市岡島字長岬6-7 ナノックス株式会社内

(72) 発明者 嶋原 秀勝

福島県福島市岡島字長岬6-7 ナノックス株式会社内

(72) 発明者 芳賀 重光

福島県福島市岡島字長岬6-7 ナノックス株式会社内

最終頁に続く

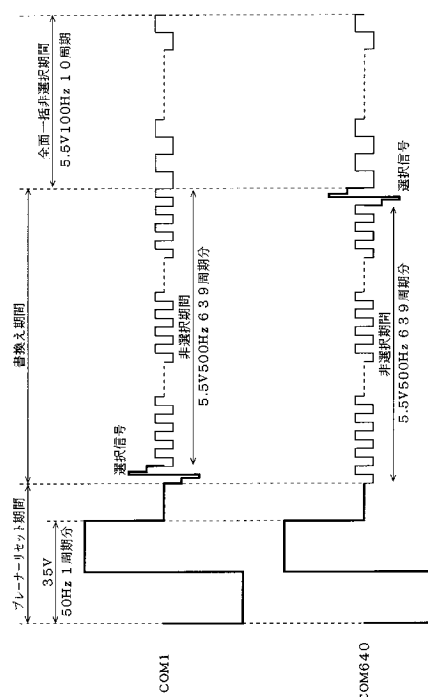
(54) 【発明の名称】 液晶表示素子およびその駆動方法

(57) 【要約】

【課題】書換え速度を速くしても、表示ムラの生じない駆動方法を提供する。

【解決手段】リセット信号を全ての画素を構成する液晶に印加して、全画素をプレーナー状態にするリセット期間と、選択信号をコモン選択電極上の画素を構成する液晶に印加して表示状態を選択し、また非選択信号をコモン非選択信号上の画素を構成する液晶に印加する書換え動作を繰り返すことで全ての画素を構成する液晶の表示状態を書換える書換え期間と、非選択信号を全ての画素を構成する液晶に印加して、全画素を非選択状態に維持する全面一括非選択維持期間とを有する。

【選択図】図10



【特許請求の範囲】

【請求項 1】

ガラス基板表面に設けられたコモン電極群と、前記ガラス基板と対向配置された他方のガラス基板表面に前記コモン電極群の方向に対して直交する方向に設けられたセグメント電極群と、前記コモン電極群とセグメント電極群の間に介在するコレステリック相を示す液晶とによりマトリックス状に画素が構成され、前記画素に電圧を印加しないときに、プレーナー状態、フォーカルコニック状態、またはそれらの中間状態からなる表示状態が液晶のメモリー性により維持される液晶表示素子に対して、前記コモン電極およびセグメント電極に印加する電圧の差により前記画素に電圧を印加する液晶表示素子の駆動方法であって、

10

全てのコモン電極にコモンリセット信号を、全てのセグメント電極にデータリセット信号を印加して、これらの信号の差からなるリセット信号を全ての画素を構成する液晶に印加して、全画素をプレーナー状態にするリセット期間と、

あるコモン電極をコモン選択電極に選び、その他のコモン電極をコモン非選択電極に選び、コモン選択電極にコモン選択信号を印加し、同時にコモン非選択電極にコモン非選択信号を印加し、コモン選択信号に同期してセグメント電極にデータ信号を印加し、コモン選択信号とデータ信号の差からなる選択信号をコモン選択電極上の画素を構成する液晶に印加して表示状態を選択し、またコモン非選択信号とデータ信号との差からなる非選択信号をコモン非選択信号上の画素を構成する液晶に印加する書換え動作を行い、その後次のコモン電極をコモン選択電極を選んで前記書換え動作を行い、この書換え動作を繰り返すことで全ての画素を構成する液晶の表示状態を書換える書換え期間と、

20

全てのコモン電極に第 2 のコモン非選択信号を、全てのセグメント電極に第 2 のデータ信号を印加して、これらの信号の差からなる第 2 の非選択信号を全ての画素を構成する液晶に印加して、全画素を非選択状態に維持する全面一括非選択維持期間と、を有することを特徴とする液晶表示素子の駆動方法。

【請求項 2】

前記全面一括非選択維持期間が 5 ~ 200 msec であることを特徴とする請求項 1 に記載の液晶表示素子の駆動方法。

【請求項 3】

前記第 2 の非選択信号と前記非選択信号がともに電圧パルスであって、前記第 2 の非選択信号の最大電圧が 0 V より大きく、前記非選択信号の最大電圧の 2 倍以下であることを特徴とする請求項 1 または 2 に記載の液晶表示素子の駆動方法。

30

【請求項 4】

前記第 2 の非選択信号と前記非選択信号がともに電圧パルスであって、前記第 2 の非選択信号の最小電圧が 0 V より小さく、前記非選択信号の最小電圧の 2 倍以上であることを特徴とする請求項 1 または 2 に記載の液晶表示素子の駆動方法。

【請求項 5】

前記第 2 の非選択信号と前記非選択信号がともに電圧パルスであって、それらの最大電圧値と最小電圧値のそれぞれが同じであることを特徴とする請求項 1 または 2 に記載の液晶表示素子の駆動方法。

40

【請求項 6】

前記第 2 の非選択信号と前記非選択信号がともに電圧パルスであって、前記第 2 の非選択信号の周波数が前記非選択信号の周波数以上、5 Hz 以下であることを特徴とする請求項 1 ~ 5 のいずれかに記載の液晶表示素子の駆動方法。

【請求項 7】

前記書換え期間の選択信号が電圧パルスであって、その 1 周期が 0.5 ~ 5 msec であることを特徴とする請求項 1 ~ 6 のいずれかに記載の液晶表示素子の駆動方法。

【請求項 8】

前記リセット期間において、全画素をプレーナー状態にするリセット信号を 30 V 以上の電圧パルス（高電圧パルス）とし、

50

書換え期間内において、画素をフォーカルコニック状態にするための選択信号を7～15Vの電圧パルス（低電圧パルス）とし、または画素をプレーナー状態にするための選択信号を16～28Vの範囲内の電圧パルス（中電圧パルス）とすることを特徴とする請求項1～7のいずれかに記載の液晶表示素子の駆動方法。

【請求項9】

ガラス基板表面に設けられたコモン電極群と、前記ガラス基板と対向配置された他方のガラス基板表面に前記コモン電極群の方向に対して直交する方向に設けられたセグメント電極群と、前記コモン電極群とセグメント電極群の間に介在するコレステリック相を示す液晶とによりマトリックス状に画素が構成され、前記画素に電圧を印加しないときに、プレーナー状態、フォーカルコニック状態、またはそれらの中間状態からなる表示状態が液晶のメモリー性により維持される液晶表示素子と、

前記液晶表示素子のコモン電極群にコモンリセット信号、コモン選択信号およびコモン非選択信号を出力するコモンドライバと、

前記セグメント電極群にデータリセット信号およびデータ信号を出力するセグメントドライバと、

前記コモンドライバおよびセグメントドライバを制御するコントローラとを備えるコレステリック液晶表示装置であって、

前記コントローラは、前記コモンドライバおよびセグメントドライバが前記液晶表示素子の画素に請求項1～8のいずれかに記載の駆動方法により電圧を印加するように制御することを特徴とするコレステリック液晶表示装置。

【請求項10】

前記コモンドライバは、0Vを含む4水準の電圧が出力でき、

前記セグメントドライバは、0Vを含む4水準の電圧が出力でき、

前記コモンドライバから出力する最大の電圧と、前記セグメントドライバから出力する最大の電圧が同じで、前記最大電圧を少なくとも2種類の電圧値に切り換える電圧切り換えスイッチをさらに備えることを特徴とする請求項9に記載のコレステリック液晶表示装置。

【請求項11】

前記コントローラは、リセット期間と書換え期間で印加する電圧パルスの最大電圧を切り換えるように、前記電圧切り換えスイッチを制御することを特徴とする請求項10に記載のコレステリック液晶表示装置。

【請求項12】

前記コントローラは、前記書換え期間と前記全面一括非選択維持期間で電圧パルスの最大電圧を切り換えるように、前記電圧切り換えスイッチを制御することを特徴とする請求項10または11に記載のコレステリック液晶表示装置。

【請求項13】

前記電極群の上にポリイミド系の垂直配向膜が被覆形成されていることを特徴とする請求項9～12のいずれかに記載のコレステリック液晶表示装置。

【請求項14】

前記コモン電極群とセグメント電極群の距離が3.5μm～6μmであることを特徴とする請求項13に記載のコレステリック液晶表示装置。

【請求項15】

前記画素を構成するコモン電極数が320以上であることを特徴とする請求項13または14のいずれかに記載のコレステリック液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示素子の駆動方法、特に、互いに対向状態で交差する複数のコモン電極と複数のセグメント電極とから液晶層に電圧波形を入力するようにしたコレステリック液晶表示素子の駆動方法に関する。

【背景技術】

【0002】

コレステリック相を示しメモリー性を有する液晶表示素子を駆動する方法が、特開平11-326871号公報に開示されている。この方法は、コモン電極とセグメント電極が交差する電極間の液晶に電圧を印加して、液晶の配列状態をリセット時にフォーカルコニック状態にする駆動方法である。このような駆動方法は、フォーカルコニックリセット法（FCR法）と呼ばれている。

【0003】

このフォーカルコニックリセット法は、全画素をフォーカルコニック状態にするリセット期間と、1行目から末行目までのコモン電極に、順次、選択信号電圧を印加する選択期間および非選択信号電圧を印加する維持期間とからなる書換え期間と、その後全ての画素に表示維持信号を印加する表示状態を保つ表示期間とを有している。 10

【0004】

このフォーカルコニックリセット法によれば、パルス電圧 - 視感反射率特性の特性カーブの形状（略S字型）は、書換え時間の大小によらず変わらず（崩れることなく）、すなわちプレーナー状態とフォーカルコニック状態での1行目と末行目におけるそれぞれの反射率はほぼ同じであって、一定のコントラスト表示が得られ、かつパネルの表示エリア全域に均一な表示を得ることが可能であるという魅力的な特徴を有する。

【0005】

また、特開平11-326871号公報には、全画素をプレーナー状態にするリセットする期間を設け、全画素をプレーナー状態にするリセット期間と、選択信号電圧を印加する選択期間と、非選択信号電圧を印加する非選択期間との3つの期間を備える液晶表示素子の駆動方法が開示されている。そして、選択期間においてプレーナー状態とフォーカルコニック状態の遷移域のパルス電圧を印加することにより、階調表示ができることが記載されている。 20

【0006】

この駆動方法は、リセット時に全画素をプレーナー状態にするので、プレーナーリセット法と呼ばれている。このプレーナーリセット法は、フォーカルコニック法に比較して、液晶の配列状態が、電極間距離（セルギャップ）の表示面全体での場所的な大小ムラや、液晶配向膜の表示面全体での表面状態の表示面の場所的なムラの影響を受けにくく、均一な表示を得やすいという液晶表示素子の製造上の観点から実用的な長所を有する。 30

【特許文献1】特開平11-326871号公報

【特許文献2】特開平11-344961号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

前述したフォーカルコニックリセット法は、以下のような問題点を有している。

（1）図1は、コレステリック液晶表示素子の、フォーカルコニックリセット法によるパルス電圧 - 視感反射率特性の一例である。フォーカルコニックリセット後、図2に示すパルス電圧（選択波形）を電極間に印加して、パルス電圧がコレステリック液晶表示素子の反射率に与える影響を調べた結果である。図2のパルス幅 t は、コモン電極へ出力される選択波形の長さ、すなわち、コモン電極1本の書換え速度に関係する。図2のパルス電圧の意味を理解するために、図3にコモン電極およびセグメント電極に印加する電圧波形の一例を示す。コモン電極に印加される電圧波形とセグメント電極に印加される電圧波形との差である合成波形が、液晶表示素子の両電極間に加えられる電圧波形となる。図2のパルス電圧は、合成波形である選択波形を示している。 40

【0008】

図4は、選択波形と非選択波形とが、 n 本目のコモン電極に印加されるパルス電圧のタイミングを示している。

【0009】

図3および図4によれば、あるコモン電極をコモン選択電極に選び、その他のコモン電 50

極をコモン非選択電極に選び、コモン選択電極にコモン選択信号を印加し、同時にコモン非選択電極にコモン非選択信号を印加し、コモン選択信号に同期してセグメント電極にデータ信号を印加し、コモン選択信号とデータ信号の差からなる選択信号をコモン選択電極上の画素を構成する液晶に印加して表示状態を選択し、またコモン非選択信号とデータ信号との差からなる非選択信号をコモン非選択電極上の画素を構成する液晶に印加する書換え動作を行い、その後次のコモン電極をコモン選択電極を選んで書換え動作を行い、この書換え動作を繰り返すことで全ての画素を構成する液晶の表示状態を書換える。

【0010】

書換え速度を速くしようとする、図2のパルス電圧を高くする必要がある。汎用のSTN (Super Twisted Nematic) ドライバを用いて駆動する場合、耐電圧の高いものでもその値が45V程度である。この電圧以下でプレーナ配向状態の反射率の高い、高コントラストの見やすい実用的な表示を得るためには、パルス幅 t (選択期間) を3msec以上に設定する必要がある、書換え速度が遅いという欠点を有していた。また、高い駆動電圧を出力できる専用ドライバを作製するには、液晶表示素子を駆動するのに高耐圧の専用駆動ICチップが必要になり、液晶表示装置のコスト増要因になっていた。

10

【0011】

(2) また、書換え速度を速くしていくと、図1の曲線の立ち上がりの傾斜がなだらかなり、非選択電圧を大きくする必要が生じる。非選択電圧を大きくすると、反射率の高いプレーナ配向状態が得られても、その後の非選択電圧の印加によって、反射率が損なわれることになる。このようなことを考慮してもパルス幅 t は3msec以上でなければならない。

20

【0012】

(3) パルス幅 t が短くなればなるほど、図1に示す曲線が温度によって変化しやすくなる。実際の液晶表示素子を考えた場合、温度補償を細かく行う必要がある。

【0013】

(4) 階調表示をSTNドライバで行うための波形を図5に示す。コモン電極に出力する選択波形、非選択波形は、図3に示した波形と同じであるが、セグメント電極に出力する波形に、階調用の波形が増える。階調用の波形は、データ波形Xとデータ波形Yを混合した形であり、この混合比率によって、階調表示の反射率の制御を行う。

【0014】

パネルの表示エリア全面に均一な階調表示を行うためには、パネルの電極間距離 (セルギャップ) の均一性、配向膜の表面状態の均一性を良好にしておく必要があるが、電子書籍、電子ペーパーなどの画素数が多い大型パネルの全面を均一にすることは、非常に難しいことであった。

30

【0015】

図6は、コレステリック液晶表示素子の、プレーナリセット法によるパルス電圧 - 視感反射率特性の一例である。プレーナリセット後、図2に示すパルス電圧を印加して、パルス電圧がコレステリック液晶表示素子の反射率に与える影響を調べた結果を示す。図2のパルス幅 t が、前述したように、コモン電極へ出力される選択波形の長さ、すなわち、コモン電極1本の書換え速度に関係する。

40

【0016】

図6より、書換え速度を速くするにしたがって、完全な (反射率の低い) フォーカルコニック配向を得ることが難しくなる。また、コントラストが良好な表示を得ることが難しくなる。この問題点をなくして違和感のない表示を得るためには、コモン電極1本あたりの書換え速度を10msec以上にする必要があった。

【0017】

液晶物質の種類やセルギャップや配向膜などの液晶表示素子の製造パラメータが定めれば、プレーナ状態の反射率はほぼ一定であるので、フォーカルコニック状態の反射率が増加する (図6で特性カーブのボトムが上昇する) ことは、プレーナ反射状態とフォーカルコニック透過状態での反射率の差が小さくなり、表示のコントラストが小さくなるこ

50

とを意味する。反射率の差が小さくなると、階調数が多いいわゆる高階調表示を実現しにくいという技術的問題点があった。

【 0 0 1 8 】

一方、プレーナリセット方式では、選択信号電圧のパルス電圧の周期 t を小さくして、書換え時間を小さく（書換え速度を大きく）すると、コモン電極数が大きい（表示画素数が大きくなる）液晶表示素子において、コモン電極の末行近くの画素について、図 6 に示すように、パルス電圧 - 視感反射率特性の特性カーブの形が維持されずに崩れ、フォーカルコニック状態の反射率が上昇してしまい、表示ムラが生じるという問題点があることが判明した。

【 0 0 1 9 】

本発明の目的は、書換え速度を速くしても、表示ムラの生じない駆動方法を提供することにある。

本発明の他の目的は、全面においてコントラストが良好な均一な階調表示を可能とする駆動方法を提供することにある。

【 0 0 2 0 】

本発明のさらに他の目的は、上記の駆動方法に適した液晶表示素子を提供することにある。

【課題を解決するための手段】

【 0 0 2 1 】

本発明の第 1 の態様は、ガラス基板表面に設けられたコモン電極群と、前記ガラス基板と対向配置された他方のガラス基板表面に前記コモン電極群の方向に対して直交する方向に設けられたセグメント電極群と、前記コモン電極群とセグメント電極群の間に介在するコレステリック相を示す液晶とによりマトリックス状に画素が構成され、前記画素に電圧を印加しないときに、プレーナ状態、フォーカルコニック状態、またはそれらの中間状態からなる表示状態が液晶のメモリー性により維持される液晶表示素子に対して、前記コモン電極およびセグメント電極に印加する電圧の差により前記画素に電圧を印加する液晶表示素子の駆動方法である。

【 0 0 2 2 】

本発明の駆動方法は、

全てのコモン電極にコモンリセット信号を、全てのセグメント電極にデータリセット信号を印加して、これらの信号の差からなるリセット信号を全ての画素を構成する液晶に印加して、全画素をプレーナ状態にするリセット期間と、

あるコモン電極をコモン選択電極に選び、その他のコモン電極をコモン非選択電極に選び、コモン選択電極にコモン選択信号を印加し、同時にコモン非選択電極にコモン非選択信号を印加し、コモン選択信号に同期してセグメント電極にデータ信号を印加し、コモン選択信号とデータ信号の差からなる選択信号をコモン選択電極上の画素を構成する液晶に印加して表示状態を選択し、またコモン非選択信号とデータ信号との差からなる非選択信号をコモン非選択信号上の画素を構成する液晶に印加する書換え動作を行い、その後次のコモン電極をコモン選択電極に選んで前記書換え動作を行い、この書換え動作を繰り返すことで全ての画素を構成する液晶の表示状態を書換える書換え期間と、

全てのコモン電極に第 2 のコモン非選択信号を、全てのセグメント電極に第 2 のデータ信号を印加して、これらの信号の差からなる第 2 の非選択信号を全ての画素を構成する液晶に印加して、全画素を非選択状態に維持する全面一括非選択維持期間と、を有している。

【 0 0 2 3 】

本発明は、プレーナリセット法による書換えを採用している。プレーナリセット法による書換えは、フォーカルコニック法に比較して、パネルの電極間距離（セルギャップ）や、配向膜の表面状態の影響を受けにくく、表示エリアに多少このようなムラがあっても、均一な階調表示が得られる利点を有する。しかし、表示容量が大きくなり、すなわちコモン電極数およびセグメント電極数が多くなると、コモン電極列の位置により反射率 -

10

20

30

40

50

印加電圧の表示特性が異なり、これにより表示ムラが生じる。特にこの表示ムラは、高速書換え時に顕著に生じる。

【0024】

また、プレーナリセットにすると、液晶の配向制御、基板間ギャップバラツキなどの液晶表示素子の特性の厳密な制御が必要でなくなる。

【0025】

また、本発明によれば、全面一括非選択維持期間を設けたので、表示特性がどの画素についても同じになり、表示ムラがなくなる。これにより、表示の均一性、高速書換え性を有する液晶が容易に得られる。

【0026】

全面一括非選択維持期間は、5 ~ 200 msec とするのが好ましい。5 msec 以下では充分でない。また、200 msec 以上では、書換え速度に影響する。例えば、コモン電極が320本の表示であれば、典型的な例として、下記の計算式で導かれる。

【0027】

20 msec (プレーナリセット期間: 50 Hz 1周期) + 2 msec (コモン選択波形の長さ) × 320 (500 Hz 320周期)

$$+ x \text{ msec} = 20 + 640 + x \text{ msec} \quad (0.88 \text{ 秒})$$

$$x = 200 \text{ msec} \quad 660 \text{ msec} \text{ が } 880 \text{ msec} \text{ になる}$$

$$500 \text{ msec} \quad 660 \text{ msec} \text{ が } 1160 \text{ msec} \text{ になる}$$

実用的には1秒前後以下の書換え時間が要求されるが、本発明はこれを実現することができる。

【0028】

前記第2の非選択信号と前記非選択信号がともに電圧パルスであって、前記第2の非選択信号の最大電圧が0Vより大きく、前記非選択信号の最大電圧の2倍以下であることが好ましい。第2の非選択信号の電圧は、0Vでは効果がない。また、非選択信号の2倍以上では、せっかくプレーナ状態になった画素の反射率が低下する。すなわち、プレーナ状態およびフォーカル状態とも反射率が低下してくるので、明るさ、コントラスト共に低下し好ましくない。

【0029】

あるいは、前記第2の非選択信号と前記非選択信号がともに電圧パルスであって、前記第2の非選択信号の最小電圧が0Vより小さく、前記非選択信号の最小電圧の2倍以上であることが好ましい。

【0030】

あるいは、前記第2の非選択信号と前記非選択信号がともに電圧パルスであって、それらの最大電圧値と最小電圧値のそれぞれが同じであることが好ましい。

【0031】

第2の非選択の電圧と非選択信号の電圧とが同じでなければ、新たに電圧の切換えスイッチが必要になる。同じ電圧にすることにより切換えスイッチ機構が省ける。

【0032】

前記第2の非選択信号と前記非選択信号がともに電圧パルスであって、前記第2の非選択信号の周波数が前記非選択信号の周波数以上、5 Hz 以下であることが好ましい。第2の非選択信号が、非選択信号の周波数より小さいと、消費電流が大きくなるので望ましくない。5 Hz 以上では、全面一括非選択期間が長くなり(200 msec を超える)書換え時間が長くなる。

【0033】

前記書換え期間の選択信号が電圧パルスであって、その1周期が0.5 ~ 5 msec であることが好ましい。選択信号の1周期が、0.5 msec 以下(2000 Hz 以上)では、全面一括非選択期間を設けても、その効果が不完全でコントラストが小さい表示になってしまう。また、5 msec (200 Hz)を超えると、表示画素全体の書換えに時間が長くなるので実用上好ましくない。たとえばコモン電極が320本の表示では、5 msec

10

20

30

40

50

$e c \times 320 = 1.6$ 秒になる。

【0034】

前記リセット期間において、全画素をプレーナ状態にするリセット信号を30V以上の電圧パルス（高電圧パルス）とし、書換え期間内において、画素をフォーカルコニック状態にするための選択信号を7～15Vの電圧パルス（低電圧パルス）とし、または画素をプレーナ状態にするための選択信号を16～28Vの範囲内の電圧パルス（中電圧パルス）とするのが好ましい。さらに、 $2 \times$ （低電圧パルス）-5（中電圧パルス） $2 \times$ （低電圧パルス）とするのが好ましい。

【0035】

高速書換え状態を維持しつつ表示エリア全面に均一な表示を実現するために好適な条件が、この範囲である。 10

【0036】

本発明の第2の態様は、液晶表示装置である。本発明は、ガラス基板表面に設けられたコモン電極群と、前記ガラス基板と対向配置された他方のガラス基板表面に前記コモン電極群の方向に対して直交する方向に設けられたセグメント電極群と、前記コモン電極群とセグメント電極群の間に介在するコレステリック相を示す液晶とによりマトリックス状に画素が構成され、前記画素に電圧を印加しないときに、プレーナ状態、フォーカルコニック状態、またはそれらの中間状態からなる表示状態が液晶のメモリー性により維持される液晶表示素子と、前記液晶表示素子のコモン電極群にコモンリセット信号、コモン選択信号およびコモン非選択信号を出力するコモンドライバと、前記セグメント電極群にデータリセット信号およびデータ信号を出力するセグメントドライバと、前記コモンドライバおよびセグメントドライバを制御するコントローラとを備えるコレステリック液晶表示装置であって、前記コントローラは、前記コモンドライバおよびセグメントドライバが前記液晶表示素子の画素に前記駆動方法により電圧を印加するように制御することを特徴とする。液晶表示素子は、電極群の上にポリイミド系の垂直配向膜が被覆形成されているのが好ましい。 20

【0037】

水平配向膜の場合には、電圧波形印加後、外観（反射率）が一定になるまでに数secから数十secの時間を要する。また、階調表示を行うための条件設定の幅が非常に狭く、細かな階調表示が難しい。また、視野角が狭い。これに対して、垂直配向膜の場合は、このような問題がない。 30

【0038】

前記コモン電極群とセグメント電極群の距離は、 $3.5 \sim 6 \mu m$ であることが好ましい。 $3.5 \mu m$ 未満では液晶層の厚みが少なくなり、ブラッグ回折による反射が十分でなくなるので、プレーナ状態の反射率が小さくなり、コントラストが低下する。 $6 \mu m$ を超えると、フォーカルコニック状態で表示の白濁化が顕著になる。また駆動電圧が45Vを超えようになるので、低電圧駆動に対して好ましくない。

【発明の効果】

【0039】

本発明によれば、書換え期間の後に、全面一括非選択期間を設ける駆動方法により、表示ムラのない表示が可能となり、さらには全面においてコントラストが良好な均一な階調表示が可能となる。また本発明の液晶表示装置によれば、とりわけ大面積高精細の表示を行う場合、短時間で書換えを行っても均一な階調表示を実現することができる。 40

【発明を実施するための最良の形態】

【0040】

以下、本発明の実施例を、図面に基づいて説明する。

【実施例1】

【0041】

図7は、本発明が適用されるコレステリック液晶表示装置の構成を示す概略図である。コレステリック液晶表示装置は、コレステリック液晶を互いに対向状態で交差する複数の 50

コモン電極COM1, COM2, ...と複数のセグメント電極SEG1, SEG2, ...とでマトリクス駆動するコレステリック液晶表示素子10と、本発明の駆動方法で表示内容の書き込みを行う機構とを具備したものである。この機構は、コモンドライバ12, セグメントドライバ14, コントローラ16, 電源18により構成されている。

【0042】

コレステリック液晶表示素子10のコモン電極はコモンドライバ12の出力端子に接続され、セグメント電極はセグメントドライバ14の出力端子に接続されている。コントローラ16から与えられたデータに基づき、コモンドライバ12からコモン電極COM1, COM2, ...に、セグメントドライバ14からセグメント電極SEG1, SEG2, ...にそれぞれ電圧が印加される。液晶表示素子10の画素にはそれら電圧の差が印加される。

10

【0043】

図8は、本発明のコレステリック液晶表示素子10の概略図である。

【0044】

図8において、基板1としては、石英ガラス, アルミノ硅酸ガラス, アルミナ硼硅酸ガラス, 無アルカリガラス, SiO₂膜等のアルカリイオン溶出防止膜が形成されたソーダライムガラス、または、ポリエーテルスルホン, ポリエチレンテレフタレート等のプラスチックフィルム、またはポリカーボネート等のプラスチック基板が挙げられる。

【0045】

基板1に、電極2, 電気絶縁膜3および配向膜4をこの順に積層し、電極2を複数の直線状の電極にパターンニングし、透明基板を作る。このような2枚の透明基板を電極が交差するようにメインシール5で貼り合わせ、メインシールで仕切られたスペース内に、コレステリック液晶6を封じ込める。

20

【0046】

ここで、電極2としては、ITO (Indium Tin Oxide) が好適であるが、他にSnO₂などの導電性金属酸化物や、ポリピロールやポリアニン等の導電性樹脂などの導電性材料でも良い。

【0047】

電気絶縁膜3は、SiO₂, TiO₂等の絶縁材料が好適である。電気絶縁膜3は、対向する電極間のショートを防止するために設けるもので必ずしも必要ではない。

【0048】

配向膜4としては、垂直配向膜を使用する。ポリイミド樹脂が好適であるが、含珪素, 含フッ素, 含窒素系の表面改質剤や樹脂を使用しても良い。日産化学製SE-1211, SE-7511L, RN-1517や、東レダウコーニングシリコン社製AY43-021などが挙げられる。

30

【0049】

コレステリック液晶6は、正の誘電異方性を有するネマティック液晶と、10~50重量%のカイラル剤とからなるものが好適である。使用するネマティック液晶としては、特に限定しないが、その一例としてシアノビフェニル型, フェニルシクロヘキシル型, フェニルベンゾエート型, シクロヘキシルベンゾエート型, トラン型等の液晶が挙げられる。コレステリック液晶は、高分子マトリクス中に分散したものや、カプセル化したものでも良い。コレステリック液晶の選択反射波長は、可視域にあるものだけでなく、赤外域にあっても良い。

40

【0050】

観察側と反対側には、光吸収膜7を形成しても良い。光吸収膜の色については、特に限定はしないが、黒または青が好まれる。

【0051】

観察側の面には、液晶を紫外線劣化から守るために、紫外線カット機能を有するプラスチック板を置いて良い。また、反射防止機能, 防眩機能を有する光学フィルムを貼っても良い。

【0052】

50

本実施例の液晶表示素子の特徴は、電極群の上にポリイミド系の垂直配向膜が被覆形成されていることである。垂直配向膜の場合には、水平配向膜のように、電圧波形印加後、外観（反射率）が一定になるまでに数 sec から数十 sec の時間を要する、また、階調表示を行うための条件設定の幅が非常に狭く、細かな階調表示が難しい、また、視野角が狭いといったような問題がない。

【0053】

コレステリック液晶を挟んで対向する電極 2 は、コモン電極群とセグメント電極群であるが、これらコモン電極群とセグメント電極群の距離は、 $3.5 \sim 6 \mu\text{m}$ であることが好ましい。これは、 $3.5 \mu\text{m}$ 未満では液晶層の厚みが少なくなり、ブラッグ回折による反射が十分でなくなるので、プレーナ状態の反射率が小さくなり、コントラストが低下し、 $6 \mu\text{m}$ を超えると、フォーカルコニック状態で表示の白濁化が顕著になるからである。

10

【実施例 2】

【0054】

コレステリック液晶表示素子 10 として、 0.25 g のメルク社製ネマティック液晶 MDA-02-1174 と、 0.75 g のメルク社製コレステリック液晶 MDA-03-162 とを混合した液晶を使用して、図 8 に示すコレステリック液晶表示素子を作成した。液晶層の厚みは $4.5 \mu\text{m}$ である。図 8 中の配向膜 4 は、垂直配向膜である。また、観察面とは逆の面には、青色の印刷を施した。

【0055】

得られた液晶表示素子（コモン電極数 640，セグメント電極数 480）に、実際のマトリクス駆動を想定し、図 9 に示す電圧波形を順次印加し、表示画素のエリアの視感反射率を測定した。図 9 は、図面を簡単にするために 4 行 × 3 列の液晶表示素子のコモン電極列およびセグメント電極列に印加する電圧波形を示す。図 10 は、電極間に印加される合成波形の一例を示す。

20

【0056】

リセット期間には、全てのコモン電極にコモンリセット信号を、全てのセグメント電極にデータリセット信号を印加して、これらの信号の差からなるリセット信号を全ての画素を構成する液晶に印加して、全画素をプレーナ状態にするリセットする。

【0057】

書換え期間には、あるコモン電極をコモン選択電極に選び、その他のコモン電極をコモン非選択電極に選び、コモン選択電極にコモン選択信号を印加し、同時にコモン非選択電極にコモン非選択信号を印加し、コモン選択信号に同期してセグメント電極にデータ信号を印加し、コモン選択信号とデータ信号の差からなる選択信号をコモン選択電極上の画素を構成する液晶に印加して表示状態を選択し、またコモン非選択信号とデータ信号との差からなる非選択信号をコモン非選択信号上の画素を構成する液晶に印加する書換え動作を行い、その後次のコモン電極をコモン選択電極に選んで書換え動作を行い、この書換え動作を繰り返すことで全ての画素を構成する液晶の表示状態を書換える。

30

【0058】

全面一括非選択期間には、全てのコモン電極に第 2 のコモン非選択信号を、全てのセグメント電極に第 2 のデータ信号を印加して、これらの信号の差からなる第 2 の非選択信号を全ての画素を構成する液晶に印加して、全画素を非選択状態に維持する。

40

【0059】

以上の駆動方法において、図 10 に示す電圧波形では、以下のような駆動条件に設定した。

【0060】

プレーナリセット条件： 35 V ， 20 msec （ 50 Hz ）1 周期

書換え条件：

印加した電圧波形の周波数は、 500 Hz ， 640 周期

電圧の設定は、：フォーカルコニック用 12 V （ V_2 に相当）

プレーナ用： 23 V （ V_0 に相当）

50

非選択波形：5.5V（（V0 - V2）/ 2に相当）

全面一括非選択条件：5.5V，100Hz，0～30周期（0～300ms）可変

書換え期間の非選択信号と全面一括非選択期間の第2の非選択信号の電圧とは、同じ5.5Vとしている。

【0061】

書換え期間終了後、全面一括非選択波形を印加した時間と、液晶表示素子の640本目コモン電極近傍の画素の光学特性の関係を図11，図12に示す。図11は視感反射率を、図12はコントラストを示す。

【0062】

選択波形が印加された後の全面一括非選択期間が長くなると、

- ・プレーナの反射率は、19%でありほとんど変化しない。
- ・フォーカルコニックの反射率が低下する。飽和値は6.3%である。
- ・結果として、コントラストが向上する。

16階調を行おうとすると、一つの階調表示を行ったときに、表示エリア全体の反射率のばらつきを、

$$(\text{プレーナ反射率} - \text{フォーカルコニック反射率}) / (16 - 1)$$

以内に抑えることが必要であるとすると、このパネルの場合には、

$$6.3 + (19 - 6.3) / 15 = 7.1 (\%)$$

であり、フォーカルコニックの反射率を7.1%以下にまで抑えなくてはならない。

【0063】

図10に示す電圧波形を印加して、COM No. とフォーカルコニック反射率の関係を調べた結果を図13に示す。図中の時間（ms）は、最後のCOM電極（COM640）に選択波形が印加された後、続いて印加した全面一括非選択電圧の印加時間を示している（0msは、比較例である）。

【0064】

図13より、選択波形が印加された後に、全面一括非選択波形を約10ms印加することによって、プレーナの反射率を7.1%以下にすることができる。すなわち、全面一括非選択電圧を10ms追加することによって、表示エリア全面に均一な階調表示を得ることが可能であると言える。

【0065】

本実施例では、コモンドライバおよびセグメントドライバにSTNドライバICを使用した実際の液晶表示装置を考慮した場合、プレーナリセット期間と、書換え期間の間で、図14に示す電圧切換えスイッチ20を設け、リセット期間と書換え期間で印加する電圧パルスの最大電圧を切換えるのがよい。図14において、プレーナリセット側の電圧を35Vとし、書換え側の電圧を23Vと設定する。V0 = 23Vのとき、V1 = 17.5V，V2 = 12V，V3 = 11V，V4 = 5.5V，V5 = 0Vとなるように、抵抗R1，R2，R3，R4，R5を設定する。STNドライバICを用いたコモンドライバおよびセグメントドライバは、共に0Vを含む4水準の電圧が出力できる。プレーナリセットには、コモン側もセグメント側も出力はV0とV5の2水準のみである。

【0066】

なお、電圧切換えスイッチ20は、図7に示したコントローラ16により制御される。

【0067】

本実施例では、書換え期間の非選択信号と全面一括非選択期間の第2の非選択信号の電圧が同じである5.5Vとしたが、全面一括非選択期間を設けることによって、他の表示特性が劣化しない。同様の効果があれば、第2の非選択信号の電圧，周波数やその入力タイミングなどは、制限されない。

【0068】

例えば、電圧については、第2の非選択信号の最大電圧を0Vより大きく、書換え期間の非選択信号の最大電圧の2倍以下としている。これは0Vであれば、書換えが終了する

10

20

30

40

50

最後のコモン電極周辺のフォーカルコニック状態の画素の反射率を小さく維持する効果がなく、また、書換え期間の非選択信号の最大電圧の2倍を超えると、選択信号が印加されてプレーナー状態となった画素の反射率が低下するためである。このように全面一括非選択期間の第2の非選択信号の電圧を、書換え期間の非選択信号の電圧を異なる値にする場合には、STNドライバICに図15に示したような電圧切換えスイッチ22を設けるのが良い。もちろん、図15に示す電圧切換えスイッチを設けて、プレーナーリセットの電圧設定で第2の非選択信号を出力してもかまわない。

【0069】

なお、電圧切換えスイッチ22は、図7に示したコントローラ16により制御される。

【0070】

また、書換え期間と、全面一括非選択期間との間に、0V区間を設けても良いし、全面一括非選択期間終了後、第2、第3の全面一括非選択期間を設けてもかまわない。

【0071】

また、本実施例では、プレーナーリセットを35V、50Hzの電圧波形で実施しているが、表示エリア全面がプレーナー状態にリセットできるならば、電圧や周波数などの波形は、制限されない。リセット期間に0V区間を設けても良い。

【実施例3】

【0072】

コレステリック液晶表示素子10として、0.7gの大日本インキ化学工業社製ネマティック液晶RPD-84202に、0.2gのメルク社製カイラル剤CB-15と、0.1gの旭電化工業社製カイラル剤CNL-617Rとを混合して得たコレステリック液晶を使用して、図8に示すコレステリック液晶表示素子を作成した。液晶層の厚みは4.5μmである。図8中の配向膜4は、垂直配向膜である。また、観察面とは逆の面には、黒色の印刷を施した。

【0073】

得られたコモン電極数640、セグメント電極数(任意個数)の液晶表示素子に、図16に示す電圧波形を有するパルス電圧を印加し、表示エリアの視感反射率を測定した。駆動条件を下記のとおりである。

【0074】

プレーナーリセット条件：33V、10msec(100Hz)の波形が2周期分
書換え条件：

印加した電圧波形の周波数は500Hz(コモン選択信号が2msecの長さに相当)。

非選択波形：5.0V((V0-V2)/2に相当)

全面一括非選択条件：5.5V、100Hz10周期分(10msec)

なお、図16には、比較のために、全面一括非選択期間無しの電圧波形も示している。

【0075】

図16の選択期間に相当するパルス電圧と、液晶表示素子の640本目のコモン電極近傍の画素の光学特性とを図17に示す。全面一括非選択期間を設けることによって、プレーナー反射率に変化がないが、フォーカルコニック状態(特性曲線で谷の部分)の反射率が低い状態で維持されていることがわかる。すなわち、全面一括非選択期間を設けることによってコントラストが良好な表示を得ることができた。

【実施例4】

【0076】

実施例3と同じ液晶表示素子に、図18に示す電圧パルスを印加し、表示エリアの視感反射率を測定した。結果を図19に示す。書換え期間が終了した後全面一括非選択期間を追加することによって、書換えが開始されるコモン電極(COM1)周辺と書換えが終了するコモン電極(COM640)周辺で、光学特性にほとんど違いがないことがわかる。すなわち、書換え操作が開始される表示画素領域と書換え操作が終了する間際の表示画素領域とで、プレーナー状態およびフォーカルコニック状態の両状態について反射率がほぼ

10

20

30

40

50

同じであり、したがって表示特性が一定であり表示ムラない表示が、高速書換えにより得られた。

【 0 0 7 7 】

本実施例では、STN駆動用ドライバICを使用した実際の液晶表示装置を考慮した場合、プレーナーリセット期間と、書換え期間および全面非選択期間の間で、図15に示す電圧切換えスイッチ22を設けるのがよい。図15において、プレーナーリセット期間の電圧を33Vとし、書換え期間の電圧は、20～24Vが好適である。全面一括非選択期間の電圧は、書換え期間の電圧の1.1倍とする。図15中、上記書換え期間の電圧をV0とし、 $V1 = V0 - 5(V)$ 、 $V2 = V0 - 10(V)$ 、 $V3 = 10V$ 、 $V4 = 5V$ 、 $V5 = 0V$ となるように、抵抗R1、R2、R3、R4、R5を設定することによって、図18に示す電圧波形で駆動が可能である。

10

【 実施例 5 】

【 0 0 7 8 】

実施例3で作製した液晶表示素子に、図20、図21に示した電圧波形を印加して、階調表示を行い、視感反射率を測定した。図21は、図20の選択信号を拡大したものであり、階調1～階調16を実現する各選択信号の波形を示す。図21の波形において、期間p、qの比率を変えることによって、プレーナー配向(p=1、q=0)、フォーカルコニック配向(p=0、q=1)、およびその任意の中間状態を作り出した。

【 0 0 7 9 】

本実施例では、16階調精細表示を考慮して、プレーナー状態の反射率、フォーカルコニック状態の反射率を14分割した計16種類の選択信号について、各々書換え操作が開始されるコモン電極COM1近傍の画素と、書換え操作が終了間近となるコモン電極COM640付近の画素について視感反射率を測定した。表1に、本発明の全面一括非選択期間を設けた場合と設けない従来技術とを示す。

20

【 0 0 8 0 】

測定結果を表1に示す。

【 0 0 8 1 】

【表 1】

階調段階	コモン電極 No.	視感反射率 (%)	
		全面一括非選択無し	全面一括非選択有り
1 (プレーナー)	1	18.6	18.7
	640	19.0	18.8
2	1	17.7	17.7
	640	18.4	17.9
3	1	16.7	16.8
	640	17.8	16.8
4	1	15.7	15.6
	640	17.1	15.9
5	1	14.6	14.6
	640	16.5	15.0
6	1	13.6	13.7
	640	15.9	13.9
7	1	12.6	12.6
	640	15.4	12.8
8	1	11.6	11.7
	640	14.8	12.0
9	1	10.6	10.8
	640	14.2	10.9
10	1	9.7	9.8
	640	13.6	10.0
11	1	8.7	8.7
	640	13.1	9.1
12	1	7.7	7.7
	640	12.4	8.1
13	1	6.7	6.6
	640	11.7	7.0
14	1	5.7	5.8
	640	11.1	6.1
15	1	4.7	4.7
	640	10.5	5.2
16 (フォーカルコニック)	1	3.6	3.6
	640	9.9	4.1

10

20

30

40

【0082】

表 1 で示される通り、全面一括非選択期間を設けないと、特に階調段階がフォーカル状態に近い側（透過モードで）COM1 と COM640 で光学特性に顕著な違いが生じ、階調表示が大きく乱れるのに対し、全面一括非選択期間を設けた本発明の実施例では、1 ～ 640 番目の全コモン電極において、0.5% 以下であり、その違いがほとんどないことがわかった。

【0083】

プレーナーの反射率 18.8%、フォーカルコニックの反射率の飽和値 3.6% である場合に、16 階調を行おうとすると、一つの階調表示を行ったときに、表示エリア全体の

50

反射率のばらつきを、

$$(\text{プレーナー反射率} - \text{フォーカルコニック反射率}) / (16 - 1)$$

$$= (18.8 - 3.6) / 15 = 1 (\%)$$

以内に抑えることが必要である。表 1 の通り、全面一括非選択期間を設けることによって、各階調 COM 1 と COM 640 の差が 1 % 以内に抑えられており、表示画素全体について均一な階調表示ができることがわかる。すなわち表示ムラのない高階調表示が実施例により得られることがわかる。

【図面の簡単な説明】

【0084】

【図 1】コレステリック液晶表示素子の、フォーカルコニックリセット法によるパルス電圧 - 視感反射率特性の一例を示す図である。 10

【図 2】選択波形を示す図である。

【図 3】コモン電極およびセグメント電極に印加する電圧波形の一例を示す図である。

【図 4】選択波形と非選択波形とが、n 本のコモン電極に印加されるタイミングを示す図である。

【図 5】階調表示を STN ドライバで行うための波形を示す図である。

【図 6】コレステリック液晶表示素子の、プレーナリセット法によるパルス電圧 - 視感反射率特性の一例を示す図である。

【図 7】本発明が適用されるコレステリック液晶表示装置の構成を示す概略図である。

【図 8】本発明のコレステリック液晶表示素子の概略図である。 20

【図 9】4 行 × 3 列の液晶表示素子のコモン電極列およびセグメント電極列に印加する電圧波形を示す図である。

【図 10】電極間に印加される合成波形を示す図である。

【図 11】選択波形が印加された後に、全面一括非選択波形を印加した時間と、液晶表示素子の 640 本目コモン電極近傍の画素の反射率を示す図である。

【図 12】選択波形が印加された後に、全面一括非選択波形を印加した時間と、液晶表示素子の 640 本目コモン電極近傍の画素のコントラストを示す図である。

【図 13】図 10 に示す電圧波形を印加して、COM No. とフォーカルコニック反射率の関係を調べた結果を示す図である。

【図 14】電圧切換えスイッチを示す図である。 30

【図 15】電圧切換えスイッチを示す図である。

【図 16】電圧波形を示す図である。

【図 17】図 16 の選択期間に相当するパルス電圧と、液晶表示素子の 640 本目のコモン電極近傍の画素の光学特性とを示す図である。

【図 18】電圧波形を示す図である。

【図 19】図 18 に示す電圧パルスを印加し、表示エリアの視感反射率を測定した結果を示す図である。

【図 20】電圧波形を示す図である。

【図 21】階調用の選択信号の波形を示す図である。

【符号の説明】 40

【0085】

1 基板

2 電極

3 電気絶縁膜

4 配向膜

5 メインシール

6 コレステリック液晶

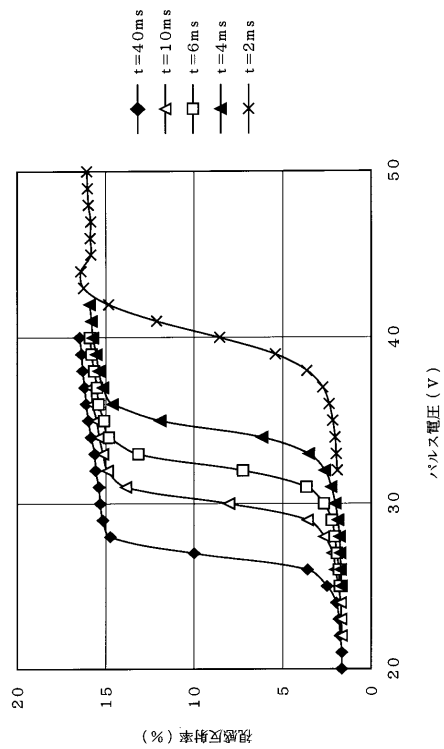
10 コレステリック液晶表示素子

12 コモンドライバ

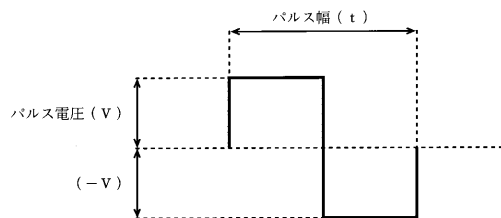
14 セグメントドライバ 50

1 6 コントローラ
 1 8 電源
 2 0 , 2 2 切換えスイッチ

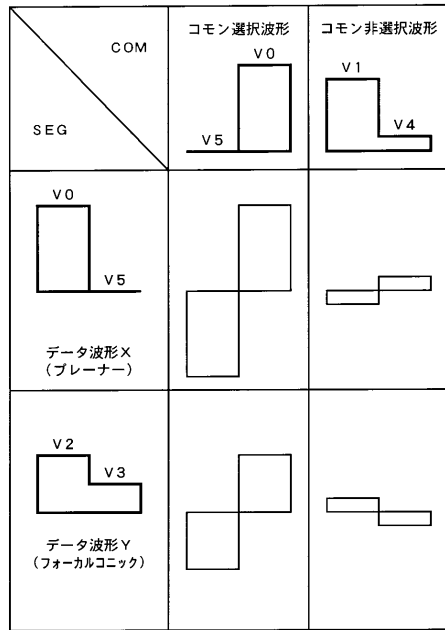
【図 1】



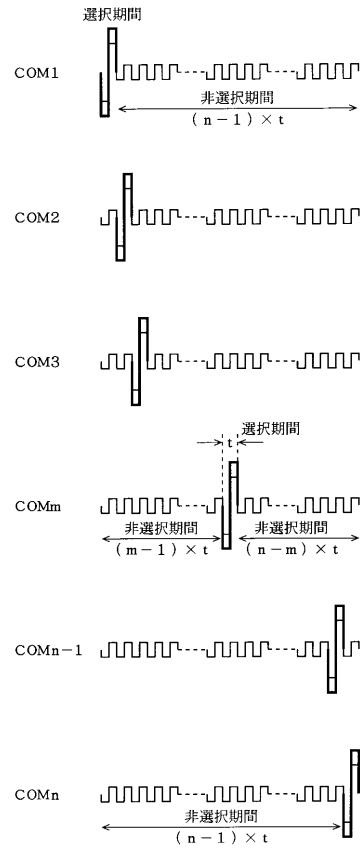
【図 2】



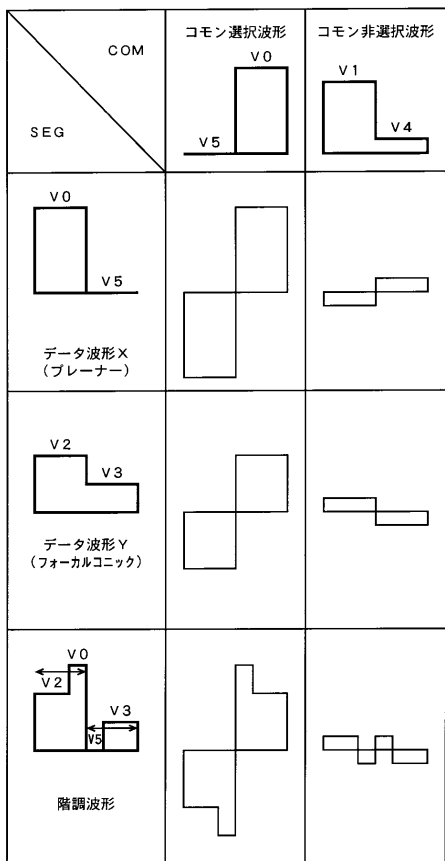
【図 3】



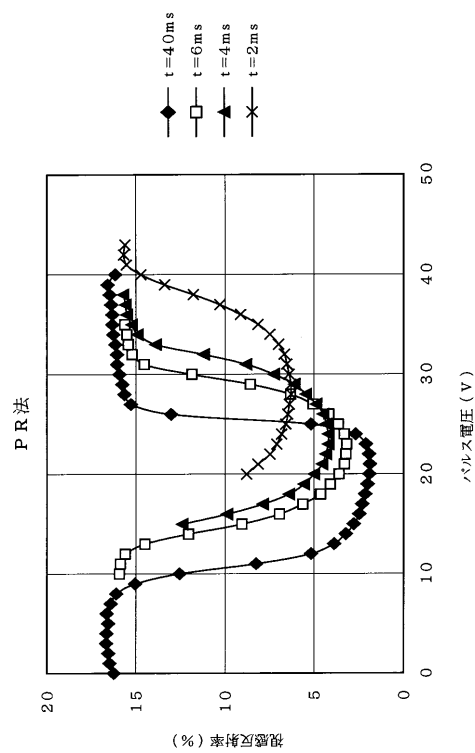
【図 4】



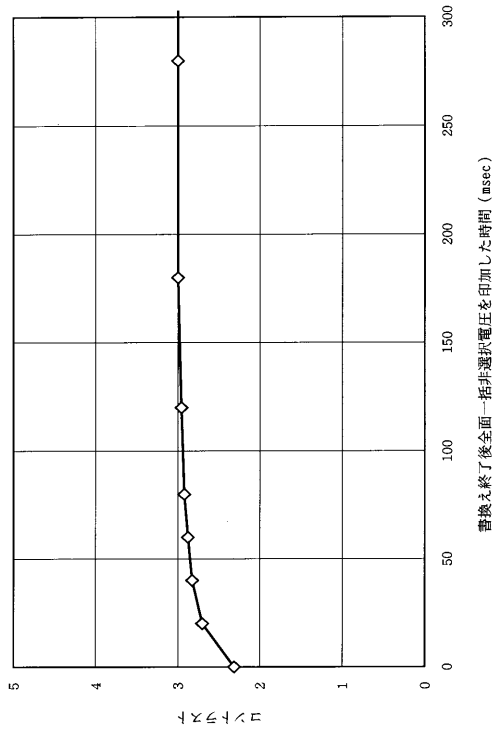
【図 5】



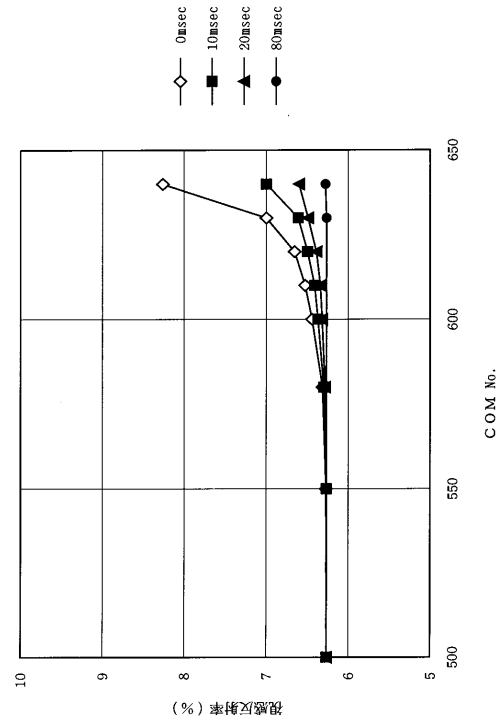
【図 6】



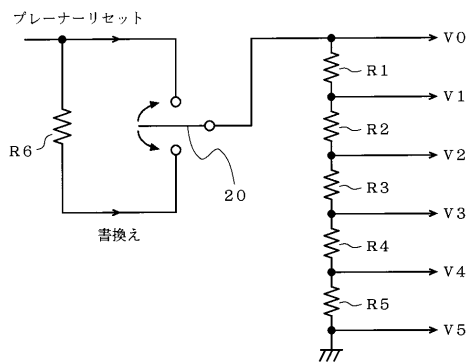
【図 12】



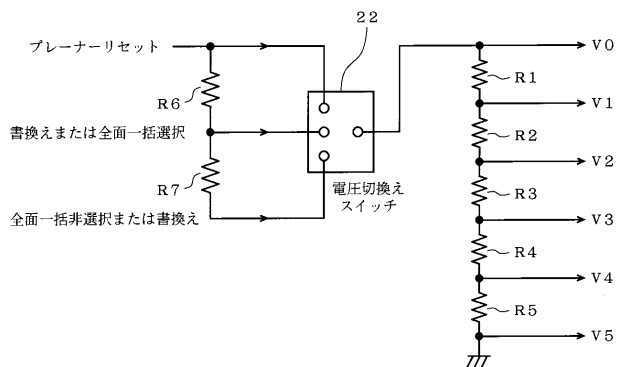
【図 13】



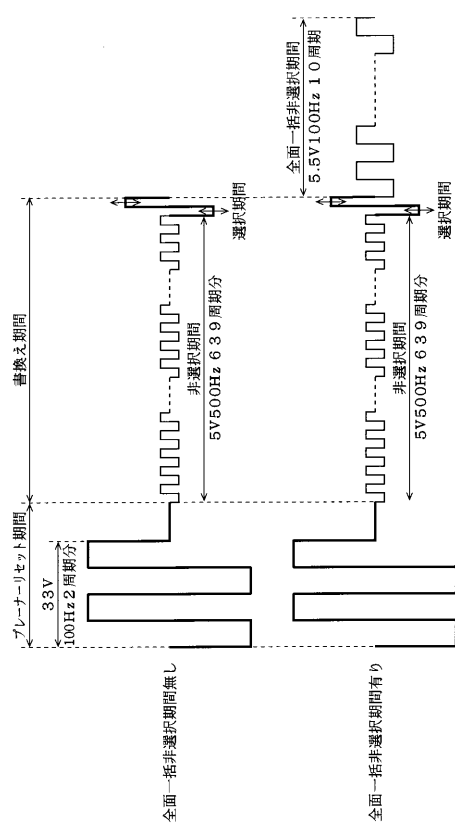
【図 14】



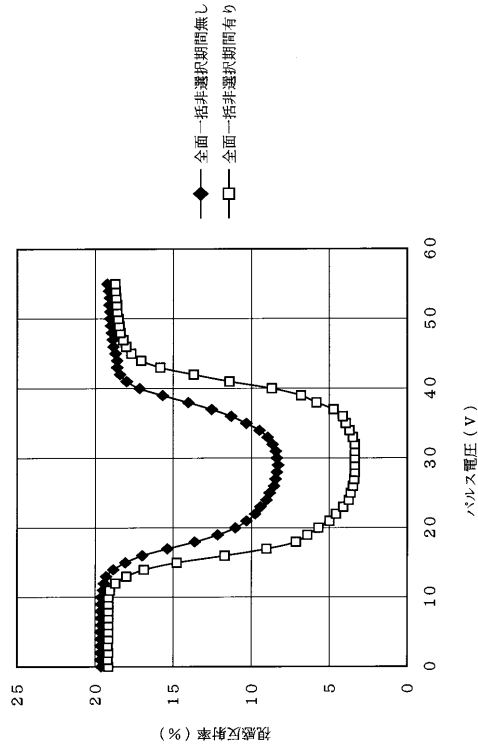
【図 15】



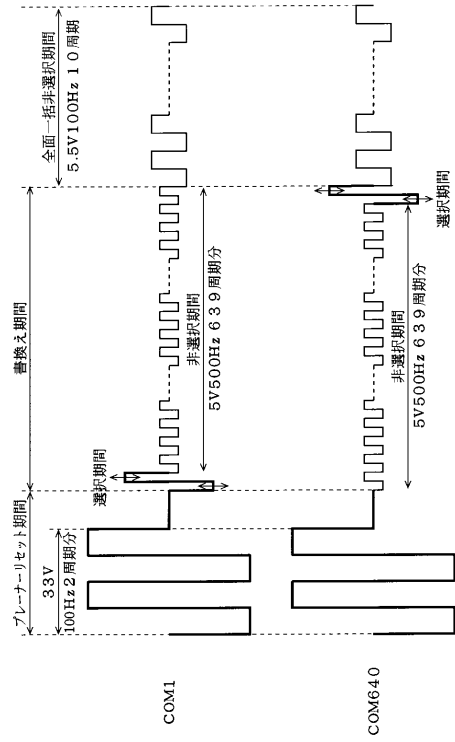
【図 16】



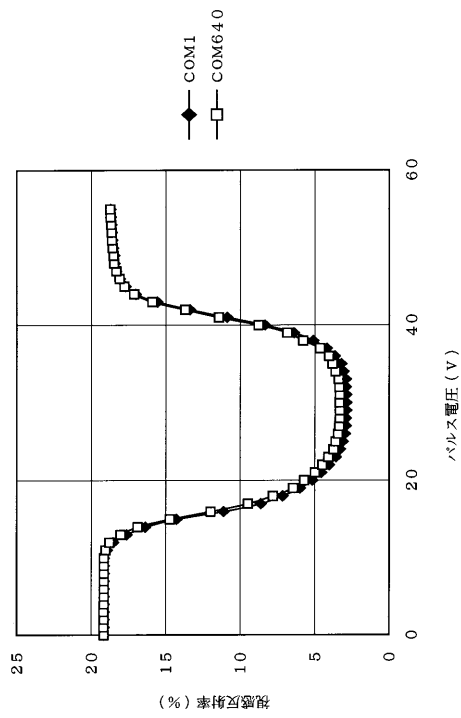
【図 17】



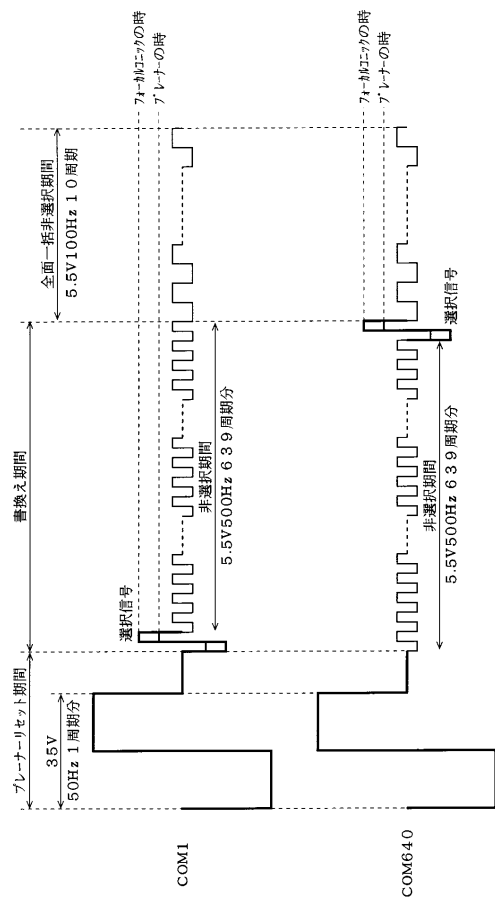
【図 18】



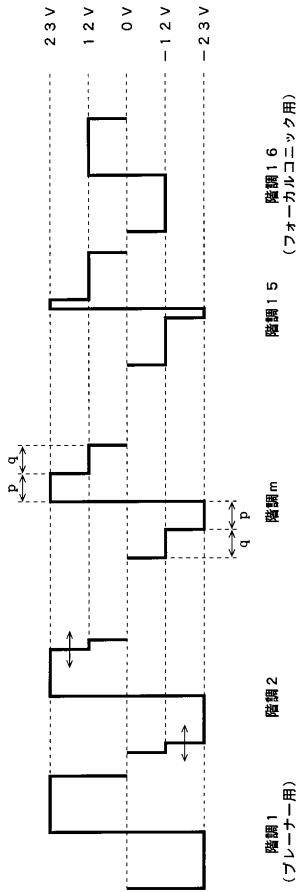
【図 19】



【図 20】



【図 2 1】



フロントページの続き

(51) Int.Cl.⁷

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 1 F
G 0 9 G	3/20	6 2 2 C
G 0 9 G	3/20	6 2 3 C
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 4 2 E
G 0 9 G	3/36	

F ターム(参考)	2H088	GA03	GA17	HA01	HA02	HA03	HA06	JA14	KA02	KA14	MA04
		MA10	MA13								
	2H093	NA12	NA31	NA43	NA52	NB03	NB09	NB10	NB13	NB14	NB22
		NC04	NC10	NC12	NC49	ND05	ND06	ND09	ND32	ND58	NE01
		NE03	NE04	NF14	NH12	NH13	NH14				
	5C006	AA02	AA16	AC15	AC18	AC24	AF33	AF42	AF43	AF51	BA11
		BA19	BB12	BB28	BF24	BF43	EB04	FA12	FA16	FA19	FA20
		FA22	FA46	FA51	FA54	FA55	FA56	GA02	GA03	GA04	
	5C080	AA10	BB05	DD05	DD07	DD08	DD20	DD24	DD27	EE29	FF12
		JJ02	JJ03	JJ04	JJ05						

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP2005257999A	公开(公告)日	2005-09-22
申请号	JP2004068720	申请日	2004-03-11
[标]申请(专利权)人(译)	NANOX		
申请(专利权)人(译)	ナノックス株式会社		
[标]发明人	北岡正樹 嶋原秀勝 芳賀重光		
发明人	北岡 正樹 嶋原 秀勝 芳賀 重光		
IPC分类号	G02F1/137 G02F1/133 G09G3/20 G09G3/36		
FI分类号	G02F1/133.560 G02F1/133.545 G02F1/133.575 G02F1/137 G09G3/20.621.A G09G3/20.621.F G09G3/20.622.C G09G3/20.623.C G09G3/20.642.A G09G3/20.642.E G09G3/36		
F-TERM分类号	2H088/GA03 2H088/GA17 2H088/HA01 2H088/HA02 2H088/HA03 2H088/HA06 2H088/JA14 2H088/KA02 2H088/KA14 2H088/MA04 2H088/MA10 2H088/MA13 2H093/NA12 2H093/NA31 2H093/NA43 2H093/NA52 2H093/NB03 2H093/NB09 2H093/NB10 2H093/NB13 2H093/NB14 2H093/NB22 2H093/NC04 2H093/NC10 2H093/NC12 2H093/NC49 2H093/ND05 2H093/ND06 2H093/ND09 2H093/ND32 2H093/ND58 2H093/NE01 2H093/NE03 2H093/NE04 2H093/NF14 2H093/NH12 2H093/NH13 2H093/NH14 5C006/AA02 5C006/AA16 5C006/AC15 5C006/AC18 5C006/AC24 5C006/AF33 5C006/AF42 5C006/AF43 5C006/AF51 5C006/BA11 5C006/BA19 5C006/BB12 5C006/BB28 5C006/BF24 5C006/BF43 5C006/EB04 5C006/FA12 5C006/FA16 5C006/FA19 5C006/FA20 5C006/FA22 5C006/FA46 5C006/FA51 5C006/FA54 5C006/FA55 5C006/FA56 5C006/GA02 5C006/GA03 5C006/GA04 5C080/AA10 5C080/BB05 5C080/DD05 5C080/DD07 5C080/DD08 5C080/DD20 5C080/DD24 5C080/DD27 5C080/EE29 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 2H193/ZA21 2H193/ZD22 2H193/ZD32 2H193/ZD34 2H193/ZE18 2H193/ZE20 2H193/ZF03 2H193/ZF22 2H193/ZF36 2H193/ZH40 2H193/ZP01 2H193/ZP03 2H193/ZP04 2H193/ZQ10 2H193/ZQ17		
其他公开文献	JP4313702B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种即使重写速度很高也能防止显示不均匀的驱动方法。解决方案：驱动方法具有复位周期，其中通过将复位信号施加到构成所有像素的液晶，使所有像素处于平面状态，重写周期，其中构成所有像素的液晶的显示状态是通过重复重写操作来重写，用于将选择信号施加到构成公共选择电极上的像素的液晶，以选择显示状态并将非选择信号施加到构成非选择信号上的像素的液晶和整个通过将非选择信号施加到构成所有像素的液晶，所有像素都保持在非选择状态，从而表面集体非选择状态保持周期。 Z

