

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A) (11)特許出願公開番号

特開2003 - 114662

(P2003 - 114662A)

(43)公開日 平成15年4月18日(2003.4.18)

(51) Int. Cl ⁷	識別記号	F I	テ-マコード* (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	550	G 0 2 F 1/133	5 C 0 0 6
G 0 9 G 3/20	612	G 0 9 G 3/20	612 J 5 C 0 5 8
	631		612 U 5 C 0 8 0
			631 D

審査請求 未請求 請求項の数 14 O L (全 13数) 最終頁に続く

(21)出願番号 特願2002 - 191398(P2002 - 191398)

(22)出願日 平成14年6月28日(2002.6.28)

(31)優先権主張番号 2001 - 54889

(32)優先日 平成13年9月6日(2001.9.6)

(33)優先権主張国 韓国(KR)

(71)出願人 599127667

エルジー フィリップス エルシーディー
カンパニー リミテッド

大韓民国 ソウル, ヨンドンポーク, ヨ
イドードン 20

(72)発明者 ハム, ヨン スン

大韓民国 キョンギ-ドー, アンヤン-シ
, ドンガン-ク, ホギエ 1-ドン 957
-5, 201号

(74)代理人 100109726

弁理士 園田 吉隆 (外1名)

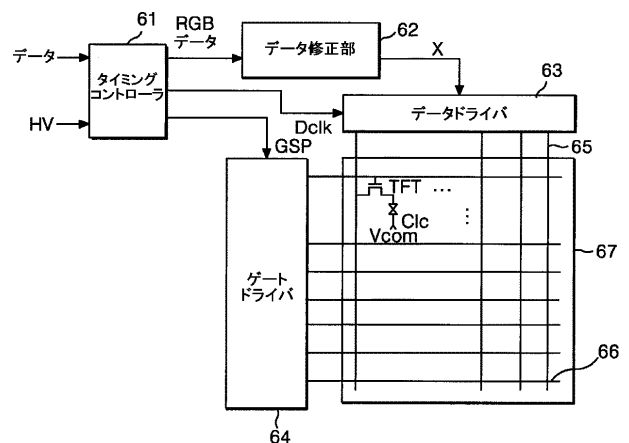
最終頁に続く

(54)【発明の名称】 液晶表示装置の駆動方法及び装置

(57)【要約】

【目的】本発明は画質を向上させるようにした液晶表示装置の駆動方法及び装置に関するものである。

【解決手段】本発明による液晶表示装置の駆動方法及び装置はソースデータのグレーレベル値と近背するグレーレベルを中心とする少なくとも2つの修正データを含む修正データバンドを導き出して、修正データバンド内で相互直交する2軸方向に第1及び第2近似を実施して修正データの間に位置する未設定された修正データを導き出してソースデータを修正する。



【特許請求の範囲】

【請求項1】少なくとも2つの修正データを設定する段階と、ソースデータのグレーレベル値と近接するグレーレベルを中心とする前記少なくとも2つの修正データを含む修正データバンドを導き出す段階と、前記修正データバンド内で互いに直交する2軸方向に第1及び第2近似演算を実施して前記修正データの中に位置する未設定の修正データを導き出して前記ソースデータを修正する段階を含むことを特徴とする液晶表示装置の駆動方法。

【請求項2】前記ソースデータを上位ビットと下位ビットに分割する段階と、前記上位ビットと下位ビットを1フレーム期間の間にそれぞれ遅延させる段階を更に含むことを特徴とする請求項1に記載の液晶表示装置の駆動方法。

【請求項3】前記修正データバンドを導き出す段階は、前記修正データが登録されたルックアップテーブルにより現在のフレームの上位ビットと前記遅延されたフレームの上位ビットを比較し、その比較結果により前記修正データバンドを導き出す段階を更に含むことを特徴とする請求項2に記載の液晶表示装置の駆動方法。

【請求項4】前記第1及び第2近似演算を実施する段階は、前記修正データバンド内の横軸に現在のフレームの下位ビットを利用して第1近似演算を実施することにより前記横軸上に存在する2つの第1近似値を導き出す段階と、前記2つの第1近似値の間の線上で直前のフレームの下位ビットを利用して第2近似演算を実施することにより前記未設定の修正データを導き出す段階を含むことを特徴とする請求項1に記載の液晶表示装置の駆動方法。

【請求項5】前記第1及び第2近似演算を実施する段階は、前記修正データバンド内の縦軸に直前のフレームの下位ビットを利用して第1近似演算を実施することにより前記縦軸上に存在する2つの第1近似値を導き出す段階と、前記2つの第1近似値の間の線上で現在のフレームの下位ビットを利用して第2近似演算を実施することにより前記未設定の修正データを導き出す段階を含むことを特徴とする請求項1に記載の液晶表示装置の駆動方法。

【請求項6】少なくとも2つの修正データが設定されており、ソースデータのグレーレベル値と近接するグレーレベルを中心とする前記少なくとも2つの修正データを含む修正データバンドを導き出すためのルックアップテーブルと、前記修正データバンド内で互いに直交する2軸方向に第1及び第2近似演算を実施することにより前記修正データの中に位置する未設定の修正データを導き出して前記ソースデータを修正する修正部とを具備することを特徴とする液晶表示装置の駆動装置。

【請求項7】前記ソースデータの上位ビットを遅延させる第1フレームメモリと、前記ソースデータの下部ビットを遅延させる第2フレームメモリとを更に具備するこ

とを特徴とする請求項6に記載の液晶表示装置の駆動装置。

【請求項8】前記修正データバンドは、前記修正データが登録されたルックアップテーブルにより遅延された上位ビットと遅延されていない上位ビットを比較し、その比較結果により導き出されることを特徴とする請求項7に記載の液晶表示装置の駆動装置。

【請求項9】前記修正部は、前記修正データバンド内の横軸に現在のフレームの下位ビットを利用して第1近似演算を実施することにより前記横軸上に存在する2つの第1近似値を導き出す第1近似演算部と、前記2つの第1近似値の間の線上で前記直前の下位ビットを利用して第2近似演算を実施することにより前記未設定の修正データを導き出す第2近似演算部とを具備することを特徴とする請求項6に記載の液晶表示装置の駆動装置。

【請求項10】前記修正部は、前記修正データバンド内の縦軸に前記直前のフレームの下位ビットを利用して第1近似演算を実施することにより前記縦軸上に存在する2つの第1近似値を導き出す第1近似演算部と、前記2つの第1近似値の間の線上で前記直前のフレームの下位ビットを利用して第2近似演算を実施することにより前記未設定の修正データを導き出す第2近似演算部とを具備することを特徴とする請求項6に記載の液晶表示装置の駆動装置。

【請求項11】前記修正部により修正されたデータを前記液晶表示装置に供給するためのデータドライバと、前記液晶表示装置にスキニング信号を供給するためのゲートドライバと、前記ソースデータを前記修正部に供給すると共に前記データドライバとゲートドライバを制御するためのタイミングコントローラとを更に具備することを特徴とする請求項6に記載の液晶表示装置の駆動装置。

【請求項12】前記ソースデータの上位ビットと前記ソースデータの下部ビットを遅延させる単一のフレームメモリを更に具備することを特徴とする請求項6に記載の液晶表示装置の駆動装置。

【請求項13】前記修正部は前記修正データバンド内の横軸に前記現在のフレームの下位ビットを利用して第1近似演算を実施することにより前記横軸上に存在する2つの第1近似値を導き出すと共に、前記2つの第1近似値の間の線上で前記直前のフレームの下位ビットを利用して第2近似演算を実施することにより前記未設定された修正データを導き出す単一の近似演算部とを具備することを特徴とする請求項6に記載の液晶表示装置の駆動装置。

【請求項14】画像を表示するための液晶表示パネルと、少なくとも2つの修正データが設定されており、ソースデータのグレーレベル値と近接するグレーレベルを中心とする前記少なくとも2つの修正データを含む修正データバンドを導き出すためのルックアップテーブル

と、前記修正データバンド内で互いに直交する2軸方向に第1及び第2近似演算を実施することにより前記修正データの間に位置する未設定の修正データを導き出して前記ソースデータを修正する修正部とを具備することを特徴とする液晶表示装置の駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置に関するもので、特に画質を向上させた液晶表示装置の駆動方法及び装置に関するものである。

【0002】

【従来の技術】通常、液晶表示装置はビデオ信号により液晶セルの光透過率を調節して画像を表示する。液晶セル毎にスイッチング素子が形成されたアクティブマトリックスタイプの液晶表示装置が動画を表示するのに適している。アクティブマトリックスタイプの液晶表示装置に使用されるスイッチング素子としては主に薄膜トランジスタ(以下、「TFT」という)が利用されている。

【0003】このような液晶表示装置は数式1及び2で分かるように、液晶に固有の粘性と弾性という特性によ

【数1】

$$\tau_{\gamma} \propto \frac{\gamma d^2}{\Delta \epsilon |V_a^2 - V_f^2|}$$

ここで、 γ 及び τ_{γ} は液晶に電圧が印加される際の上昇時間を、 V_a は印加電圧を、 V_f は液晶分子が傾斜運動を始めるフリーデリック遷移電圧(Freederick Transition Voltage)を、 d は液晶セルのセル・ギャップを、 K は液晶分子の回転粘度をそれぞれ意味する。

【数2】

$$\tau_f \propto \frac{\gamma d^2}{K}$$

ここで、 γ 及び f は液晶に印加された電圧がオフにされた後、液晶が弾性復元力により元の位置に復元される下降時間を、 K は液晶固有の弾性係数をそれぞれ意味する。

【0004】TNモードの液晶応答速度は液晶材料の物性とセル・ギャップにより調整することができるが、通常、上昇時間が20-80msであり下降時間が20-30msである。このような液晶の応答速度は動画の1フレーム期間(NTSC; 16.67ms)より長い

ため、図1のように、液晶セルに充電される電圧が所望の電圧に到達する前に次のフレームに進行することにより、動画で画面がかすむモーション・ブラーリング(Motion Blurring)現象が表れる。

【0005】図1に示すように、従来の液晶表示装置は動画を表示する際の応答速度が遅いことにより、1レベルでデータ(VD)レベルが変化するとき、それに対応す

る表示輝度(BL)が所望の輝度に到達せず、所望の色と輝度を表現できない。その結果、液晶表示装置には動画のモーション・ブラーリング現象が表れ、明暗比の低下により表示品質が劣化する。

【0006】このような液晶表示装置の遅い応答速度を解決するために、アメリカ特許第5,495,265号とPCT国際公開番号WO99/05567にはルックアップテーブルを利用してデータの変化の有無によりデータを修正する方法(以下、「高速駆動」という)が提案されている。この高速駆動方法は図2のような原理でデータを修正する。

【0007】図2に示すように、従来の高速駆動方法は、入力データ(VD)を修正して修正データ(MVD)を液晶セルに印加することにより所望の輝度(MBL)を得る。この高速駆動方法は、1フレーム期間中に入力データの輝度値に対応して所望の輝度を得られるように、データの変化の有無に基づき、数式1で $|V_a^2 - V_f^2|$ を大きくすることにより液晶の応答速度を加速させる。従って、高速駆動方法を利用する液晶表示装置は、液晶の遅い速度をデータ値の修正で補償することにより動画でモーション・ブラーリング現象を緩和させ、所望の色と輝度で画像を表示することができる。

【0008】さらに詳細には、高速駆動方法は直前のフレーム(Fn-1)と現在のフレーム(Fn)それぞれの最上位ビット・データ(MSB)を比較し、最上位ビット・データ(MSB)に変化があると、ルックアップテーブルから該当する修正データ(Mデータ)を選択して図3のように修正する。この高速駆動方法は、ハードウェアの実現の際にメモリの容量負担を減らすため、上位ビットだけを修正する。このように実現された高速駆動装置を図4に示す。

【0009】図4に示すように、従来の高速駆動装置は、上位ビット・バスライン(42)に接続されたフレームメモリ(43)と、上位ビット・バスライン(42)とフレームメモリ(43)の出力端子両方に接続されたルックアップテーブル(44)とを具備する。

【0010】フレームメモリ(43)は、上位ビット(MSB)を1フレーム期間の間保存し、保存されたデータをルックアップテーブル(44)に供給する。ここで、上位ビット(MSB)は8ビットのソース・データ(RGB)のうち上位4ビットに設定される。

【0011】ルックアップテーブル(44)は上位ビット・バスライン(42)から入力される現在のフレーム(Fn)の上位ビット(MSB)と、フレームメモリ(43)から入力される直前のフレーム(Fn-1)の上位ビット(MSB)を、下の表1または表2に当てはめ、該当する修正データ(Mデータ)を選択する。修正データ(Mデータ)は下位ビット・バスライン(41)からの下位ビット(LSB)と加算されて液晶表示装置に供給される。

【表1】

区分	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	0	2	3	4	5	6	7	9	10	12	13	14	15	15	15	15
1	0	1	3	4	5	6	7	8	10	12	13	14	15	15	15	15
2	0	0	2	4	5	6	7	8	10	12	13	14	14	15	15	15
3	0	0	1	3	5	6	7	8	10	11	13	14	14	15	15	15
4	0	0	1	2	4	6	7	8	9	11	12	13	14	15	15	15
5	0	0	1	2	3	5	7	8	9	11	12	13	14	15	15	15
6	0	0	1	2	3	4	6	8	9	10	12	13	14	15	15	15
7	0	0	1	2	3	4	5	7	9	10	11	13	14	15	15	15
8	0	0	1	2	3	4	5	6	8	10	11	12	13	15	15	15
9	0	0	1	2	3	4	5	6	7	9	11	12	13	14	15	15
10	0	0	1	2	3	4	5	6	7	8	10	12	13	14	15	15
11	0	0	1	2	3	4	5	6	7	8	9	11	12	14	15	15
12	0	0	1	2	3	4	5	6	7	8	9	10	12	14	15	15
13	0	0	1	2	3	3	4	5	6	7	8	10	11	13	15	15
14	0	0	1	2	3	3	4	5	6	7	8	9	11	12	14	15
15	0	0	0	1	2	3	3	4	5	6	7	8	9	11	13	15

【表2】

区分	0	16	32	48	64	80	96	112	128	144	160	176	192	208	224	240
0	0	32	48	64	80	96	112	144	160	192	208	224	240	240	240	240
16	0	16	48	64	80	96	112	128	160	192	208	224	240	240	240	240
32	0	0	32	64	80	96	112	128	160	192	208	224	240	240	240	240
48	0	0	16	48	80	96	112	128	160	176	208	224	240	240	240	240
64	0	0	16	48	64	96	112	128	144	176	192	208	224	240	240	240
80	0	0	16	32	48	80	112	128	144	176	192	208	224	240	240	240
96	0	0	16	32	48	64	96	128	144	160	192	208	224	240	240	240
112	0	0	16	32	48	64	80	112	144	160	176	208	224	240	240	240
128	0	0	16	32	48	64	80	96	128	160	176	192	224	240	240	240
144	0	0	16	32	48	64	80	96	112	144	176	192	208	224	240	240
160	0	0	16	32	48	64	80	96	112	128	160	192	208	224	240	240
176	0	0	16	32	48	64	80	96	112	128	144	176	208	224	240	240
192	0	0	16	32	48	64	80	96	112	128	144	160	192	224	240	240
208	0	0	16	32	48	48	64	80	96	112	128	160	176	208	240	240
224	0	0	16	32	48	48	64	80	96	112	128	144	176	192	224	240
240	0	0	0	16	32	48	48	64	80	96	112	128	144	176	208	240

表1及び表2において、左側列は直前のフレーム(F_{n-1})のデータ電圧(V_{D_{n-1}})であり、最上行は現在のフレーム(F_n)のデータ電圧(V_{D_n})である。表1は最上位の4ビット(2⁰、2¹、2²、2³)を10進数で表現したルックアップテーブルである。表2は8ビットのデータのうち最上位4ビットの加重値(2⁴、2⁵、2⁶、2⁷)を適用したルックアップテーブルである。しかし、従来的高速駆動方式は、上位ビットデータ(MSB)だけを比較するルックアップテーブルを利用して該ルックアップテーブルに登録された修正デ

ータ(Mデータ)を捜すため、ビデオデータの実際のグレーレベルと修正データ(Mデータ)の連続性がなくなったり、隣接した修正データ(Mデータ)の間にデータ・オーバーシュートが発生したりする。これにより、図5のように、実際に入力されるデータのグレーレベルと修正データのグレーレベルの間には、矢印で表したグレーレベル部分で修正データの値が乖離し、その分大きな輝度変化が発生する。このような問題を解決するためには、フレームメモリとルックアップテーブルのメモリ容量を大きくしてフルビット(8ビット)のソースデータ

を比較し、その結果選択されたフルビットの修正データを導き出すべきである。しかし、フルビットの比較はフレームメモリとルックアップテーブルのメモリ容量が大きくなり、その分回路の構成に必要なコストが増大するという別の問題点がある。例えば、8ビットのソースデータを比較して8ビットの修正データ(Mデータ)を選択するルックアップテーブルのメモリ容量は $65536 \times 8 = 524Kb$ である。

【0012】

【課題を解決するための手段】従って、本発明の目的は、画質を向上させた液晶表示装置の駆動方法及び装置を提供することである。

【0013】

【発明の構成及び作用】前記目的を達成するために、本発明による液晶表示装置の駆動方法は、少なくとも2つの修正データを設定する段階と、ソースデータのグレーレベル値と近接するグレーレベルを中心とする前記少なくとも2つの修正データを含む修正データバンドを導き出す段階と、修正データバンド内で互いに直交する2軸方向に第1及び第2近似演算を実施して前記2つの修正データ間に位置する未設定の修正データを導き出し、それにより前記ソースデータを修正する段階を含む。

【0014】本発明による液晶表示装置の駆動方法は、ソースデータを上位ビットと下位ビットに分割する段階と、上位ビットと下位ビットを1フレーム期間の間にそれぞれ遅延させる段階を更に含む。

【0015】本発明による液晶表示装置の駆動方法において、修正データバンドを導き出す段階は、前記修正データが登録されたルックアップテーブルで現在のフレームの上位ビットと前記遅延されたフレームの上位ビットを比較し、その比較結果により前記修正データバンドを導き出す段階を更に含む。

【0016】本発明による液晶表示装置の駆動方法において、第1及び第2近似演算を実施する段階は、修正データバンド内の横軸に現在の下位ビットを利用して第1近似演算を実施することで前記横軸上に存在する2つの第1近似値を導き出す段階と、2つの第1近似値の間の線上で直前の下位ビットを利用して第2近似演算を実施し、前記未設定の修正データを導き出す段階を含む。

【0017】本発明による液晶表示装置の駆動方法において、第1及び第2近似演算を実施する段階は、修正データバンド内の縦軸に直前の下位ビットを利用して第1近似演算を実施することにより前記縦軸上に存在する2つの第1近似値を導き出す段階と、2つの第1近似値の間の線上で現在の下位ビットを利用して第2近似演算を実施して前記未設定の修正データを導き出す段階を含む。

【0018】本発明による液晶表示装置の駆動装置は、少なくとも2つの修正データが設定されており、ソースデータのグレーレベル値と近接するグレーレベルを中心

とする前記少なくとも2つの修正データを含む修正データバンドを導き出すためのルックアップテーブルと、修正データバンド内で互いに直交する2軸方向に第1及び第2近似演算を実施することにより前記修正データ間に位置する未設定の修正データを導き出して前記ソースデータを修正する修正部とを具備する。

【0019】本発明による液晶表示装置の駆動装置は、ソースデータと上位ビットを遅延させる第1フレームメモリと、ソースデータの下位ビットを遅延させる第2フレームメモリとを更に具備する。

【0020】本発明による液晶表示装置の駆動装置において、修正データバンドは、前記修正データが登録されたルックアップテーブル内で遅延された上位ビットと遅延されていない上位ビットを比較し、その結果により導き出されることを特徴とする。

【0021】本発明による液晶表示装置の駆動装置において修正部は、前記修正データバンド内の横軸に現在の下位ビットを利用して第1近似演算を実施することにより前記横軸上に存在する2つの第1近似値を導き出す第1近似演算部と、前記2つの第1近似値の間の線上で前記直前の下位ビットを利用して第2近似演算を実施して前記未設定された修正データを導き出す第2近似演算部とを具備する。

【0022】本発明による液晶表示装置の駆動装置において修正部は、修正データバンド内の縦軸に前記直前の下位ビットを利用して第1近似演算を実施することにより前記縦軸上に存在する2つの第1近似値を導き出す第1近似演算部と、前記2つの第1近似値の間の線上で前記直前の下位ビットを利用して第2近似演算を実施して前記未設定された修正データを導き出す第2近似演算部とを具備する。

【0023】本発明による液晶表示装置の駆動装置は、修正部により修正されたデータを前記液晶表示装置に供給するためのデータドライバと、液晶表示装置にスキャン信号を供給するためのゲートドライバと、ソースデータを前記修正部に供給すると共に前記データドライバとゲートドライバを制御するためのタイミングコントローラとを更に具備する。

【0024】本発明による液晶表示装置の駆動装置は、ソースデータの上位ビットと前記ソースデータの下位ビットを遅延させる単一のフレームメモリとを更に具備することを特徴とする。

【0025】本発明による液晶表示装置の駆動装置において修正部は、前記修正データバンド内の横軸に前記現在の下位ビットを利用して第1近似演算を実施することで前記横軸上に存在する2つの第1近似値を導き出すと共に、2つの第1近似値の間の線上で前記直前の下位ビットを利用して第2近似演算を実施して前記未設定の修正データを導き出す単一の近似処理部とを具備する。

【0026】本発明による液晶表示装置の駆動装置は、

画像を表示するための液晶表示パネルと、少なくとも2つの修正データが設定されており、ソースデータのグレーレベル値と近接するグレーレベルを中心とする前記少なくとも2つの修正データを含む修正データバンドを導き出すためのルックアップテーブルと、修正データバンド内で互いに直交する2軸方向に第1及び第2近似演算を実施して前記修正データの間位置する未設定の修正データを導き出して前記ソースデータを修正する修正部とを具備する。

【0027】

【作用】本発明による液晶表示装置の駆動方法及び装置は、所定の大きさの修正データバンドを設定し、該修正データバンド内で近似演算を実施して修正データを選択する。

【0028】

【発明の実施態様】以下、図6乃至図15を参照して本発明の好ましい実施例を説明する。

【0029】図6に示すように、本発明による液晶表示装置の駆動装置は、データライン(65)とゲートライン(66)の交差部に液晶セル(C1c)を駆動するためのTFTが形成された液晶パネル(67)と、液晶パネル(67)のデータライン(65)にデータを供給するためのデータドライバ(63)と、液晶パネル(67)のゲートライン(66)にスキニングパルスを提供するためのゲート・ドライバ(64)と、デジタル・ビデオ・データと同期信号(HV)が供給されるタイミングコントローラ(61)と、タイミングコントローラ(61)とデータドライバ(63)の間に接続されて入力データ(RGBデータ)を修正するためのデータ修正部(62)とを具備する。

【0030】液晶パネル(67)は間に液晶が注入されて二枚のガラス基板からなり、その下部ガラス基板の上にデータライン(65)とゲートライン(66)が相互に直交するように形成される。データライン(65)とゲートライン(66)の交差部に形成されたTFTは、スキニングパルスに応じてデータライン(65)上の液晶セル(C1c)に電界の影響を及ぼさせる。このために、TFTのゲート電極はゲートライン(66)に接続され、ソース電極はデータライン(65)に接続される。そしてTFTのドレーン電極は液晶セル(C1c)の画素電極に接続される。

【0031】タイミングコントローラ(61)は図示しないデジタル・ビデオ・カードから供給されるデジタル・ビデオ・データを再整理する。タイミングコントローラ(61)により再整理されたデータ(RGBデータ)はデータ修正部(62)に供給される。

【0032】また、タイミングコントローラ(61)は入力される水平/垂直同期信号(HV)を利用してドットクロック(Dclk)、ゲート・スタート・パルス(GSP)、図示しないゲート・シフト・クロック(G

SC)、出力イネーブル/ディスエーブル信号などのタイミング制御信号と極性の制御信号を生成し、データドライバ(63)とゲートドライバ(64)を制御する。ドットクロック(Dclk)と極性制御信号はデータ・ドライバ(63)に供給され、ゲート・スタート・パルス(GSP)とゲート・シフト・クロック(GSC)はゲートドライバ(64)に供給される。

【0033】ゲートドライバ(64)はタイミングコントローラ(61)から供給されるゲート・スタート・パルス(GSP)とゲート・シフト・クロック(GSC)に応じてスキャンパルス、即ちゲート・ハイパルスを順次発生するシフト・レジスタと、スキャンパルスの電圧を液晶セル(C1c)の駆動に適合したレベルにシフトさせるためのレベル・シフトを含む。このスキャンパルスに応じてTFTはターン・オンされる。TFTがターン・オンされる際に、データライン(65)上のビデオ・データは液晶セル(C1c)の画素電極に供給される。

【0034】データドライバ(63)にはデータ修正部(62)により修正された赤(R)、緑(G)及び青(B)色の修正データ(RGBMデータ)が供給されると共に、タイミングコントローラ(61)からドットクロック(Dclk)が入力される。このデータドライバ(63)はドットクロック(Dclk)により赤(R)、緑(G)及び青(B)色の修正データ(RGBMデータ)をサンプリングした後、1ライン分ずつラッチする。このデータドライバ(63)によりラッチされたデータはアナログ・データに変換され、スキャン期間毎にデータライン(65)に供給される。データドライバ(63)は修正データに対応するガンマ電圧をデータライン(65)に供給することもできる。

【0035】データ修正部(62)は直前のフレーム(Fn-1)と現在のフレーム(Fn)の変化の有無によりルックアップテーブルを利用して現在入力されるデータ(RGBデータ)を修正する。また、データ修正部(62)は近似値を利用してルックアップテーブルに登録された修正データ間の微細な修正値を導き出して現在入力されたデータ(RGB)を修正する。ここで、ルックアップテーブルのデータ幅は上位ビット(MSB)のデータ幅と同じでないが、フルビット・ソースデータ(RGB)のデータ幅(8ビット)のように同じくすることが好ましい。

【0036】図7は本発明の第1実施例によるデータ修正部(62)を表す。

【0037】図7に示すように、本発明によるデータ修正部(62)は下位ビット(LSB)が入力される第1フレームメモリ(73A)と、上位ビット(MSB)が入力される第2フレームメモリ(73B)と、直前のフレームと(Fn)と現在のフレームの上位ビット(MSB)を比較して所定の大きさの修正データバンドを導き

出すためのルックアップテーブル(74)と、修正データバンド内でX軸(横軸)の値に関して第1近似演算を実施するための第1近似演算部(75)と、第1近似値の間のY軸(縦軸)上で第2近似演算を実施するための第2近似演算部(76)とを具備する。

【0038】第1フレームメモリ(73A)はタイミングコントローラ(61)の下位ビットバスライン(71)に接続され、タイミングコントローラ(61)から入力される下位ビット(LSB)を1フレーム期間の間に保存する。そして第1フレームメモリ(73A)はフ

レーム毎に保存された下位ビット(LSB)を第2近似演算部(76)に供給する。

【0039】第2フレームメモリ(73B)はタイミングコントローラ(61)の上位ビット・バスライン(7

$$VD_n < VD_{n-1} \text{ ---> } MVD_n < VD_n \text{ -----}$$

$$VD_n = VD_{n-1} \text{ ---> } MVD_n = VD_n \text{ -----}$$

関係式乃至において、VD_{n-1}は直前のフレームのデータ電圧、VD_nは現在のフレームのデータ電圧、そしてMVD_nは修正データ電圧をそれぞれ表す。

【0041】データ修正部(62)に入力されるソースデータが8ビットであり、ルックアップテーブル(7

*2)に接続され、タイミングコントローラ(61)から入力される上位ビット(MSB)を1フレーム期間の間に保存する。そして第2フレームメモリ(73B)はフレーム毎に保存された上位ビット(MSB)をルックアップテーブル(74)に供給する。

【0040】ルックアップテーブル(74)は、タイミングコントローラ(61)の上位ビット・バスライン(72)から入力される現在のフレーム(F_n)の上位ビット(MSB)と、フレームメモリ(73)から入力される直前のフレーム(F_{n-1})の上位ビット(MSB)を比較する。そして、ルックアップテーブル(74)は、比較結果により下の関係式乃至を満足する修正データから所定データの大きさの修正データバンド(a、b、c、d)を導き出す。

*4)に入力される上位ビットが4ビットである場合に、MVDックアップテーブル(74)に登録された修正データは下の表3のようである。

【表3】

区分	0	16	32	48	64	80	96	112	128	144	160	176	192	208	224	240	255
0	0	20	44	58	90	120	160	180	200	228	234	243	253	255	255	255	255
16	0	16	36	55	75	103	130	148	170	204	218	239	245	255	255	255	255
32	0	13	32	52	70	98	116	143	167	191	212	230	242	249	255	255	255
48	0	11	28	48	58	90	111	133	159	180	207	227	240	247	255	255	155
64	0	9	26	42	64	86	100	129	157	177	196	225	239	246	255	255	255
80	0	9	23	39	55	80	101	127	148	170	192	223	237	245	255	255	255
96	0	8	21	37	53	74	96	118	138	164	186	212	236	244	255	255	255
112	0	7	20	36	52	74	87	112	132	155	180	199	228	243	255	255	255
128	0	7	18	35	50	68	86	103	128	150	175	194	223	242	255	255	255
144	0	7	18	33	48	64	82	100	120	144	170	191	221	242	255	255	255
160	0	6	17	31	44	61	79	96	115	135	150	183	216	241	255	255	255
176	0	6	16	27	41	57	72	91	111	130	151	176	110	231	244	255	255
192	0	5	15	26	39	52	70	88	103	120	143	165	191	220	238	255	255
208	0	5	12	23	35	47	63	79	95	114	135	159	180	208	232	250	255
224	0	4	10	21	31	42	54	68	87	104	124	146	109	194	224	247	255
240	0	0	7	18	28	36	47	58	71	90	103	124	146	175	202	240	255
255	0	0	5	8	18	26	31	40	53	70	87	106	122	138	167	207	255

【0042】表3で分かるように、ルックアップテーブル(74)はソースデータ(RGB)のグレーレベルを17×17で比較し、その比較結果により関係式乃至を満足するように設定された8ビットの修正データを選択する。このルックアップテーブル(74)のメモリ容量は289×8=2,312ビットに過ぎないので、8ビット比較/8ビット修正データ誘導方式のルックアップテーブルの容量(524Kbs)に比べて小さくな

る。ここで、289は、ルックアップテーブル(74)に入力されるソースデータである現在のフレーム(F_n)と直前のフレーム(F_{n-1})の、17のグレーレベルの上位ビット(MSB)の積である。

【0043】このルックアップテーブル(74)内に登録されないソースデータ(RGB)のグレーレベル範囲、即ち、1~15、17~31、33~47、49~63、97~111、113~127、129~14

3、145～159、177～101、193～207、209～223、241～254のグレーレベルデータは、ルックアップテーブル(74)内に修正データとして設定されたグレーレベル値に最も近接している2つのグレーレベル間で近似演算を実施することで導き出される。これに比べて従来技術では、前記ルックアップテーブル(74)内に登録されていないソースデータ(RGB)のグレーレベル範囲は、ルックアップテーブルで選択された修正データに加算される下位ビット(LSB)により決定される。近似演算が実施される修正データバンドは、ソースデータ(RGB)のグレーレベル値と最も近接したグレーレベル値を有する水平及び垂直方向に隣接した修正データ間のデータ領域である。

【0044】第1近似演算部(75)は、ルックアップテーブル(74)から読み出した修正データバンド内で現在のフレーム(Fn)の下位ビット(LSB)にX軸方向に第1近似演算を実施して2つの第1近似値(A1、A2)を導き出す。

【0045】第2近似演算部(76)は、直前のフレーム(Fn-1)の下位ビット(LSB)を利用して第1近似値(A1、A2)の間のY軸の値に関して第2近似演算を実施して修正データ(X)を導き出す。

【0046】第1近似演算と第2近似演算の過程は図8のように進行する。

【0047】図8に示すように、まず第1及び第2フレームメモリ(73A、73B)によりそれぞれ遅延された直前のフレーム(Fn-1)の上位ビット(MSB)と下位ビット(LSB)を読み出し、現在のフレーム(Fn)の上位ビット(MSB)と下位ビット(LSB)を読み出す(S81及びS82段階)。このように読み出された現在のフレーム(Fn)と直前のフレーム(Fn-1)の上位ビット(MSB)を利用し、ルックアップテーブル(74)からソースデータ(RGB)に対応する修正データバンド(a、b、c、d)を導き出す(S83段階)。この修正データバンド(a、b、c、d)は、図9のように、ルックアップテーブル(74)にソースデータとして入力される上位ビット(MSB)の間のデータ範囲である。

【0048】第1近似演算部(75)は、修正データバンド(a、b、c、d)内で現在のフレーム(Fn)の下位ビット(LSB)値に第1近似演算を実施することにより、修正データバンド(a、b、c、d)内で垂直に対向する2つの第1近似値(A1、A2)を導き出す。この第1近似演算は、図9のように、修正データバンド(a、b、c、d)内でX軸の値に関して実施される。(S84段階)

【0049】第2近似演算部(76)は、修正データバンド(a、b、c、d)内で直前のフレーム(Fn-1)の下位ビット(LSB)値に第2近似演算を実施することにより、2つの第1近似値(A1、A2)の垂直

線上で修正データ(X)を導き出す。この第2近似演算は図9のように修正データバンド(a、b、c、d)内でY軸の値に関して実施される(S85段階)。

【0050】図10は本発明の第2実施例によるデータ修正部(62)を表す。

【0051】図10に示すように、本発明の第2実施例によるデータ修正部(62)は、下位ビット(LSB)が入力される第1フレームメモリ(103A)と、上位ビット(MSB)が入力される第2フレームメモリ(103B)と、直前のフレームと(Fn)と現在のフレームの上位ビット(MSB)を比較して所定の大きさの修正データバンドを導き出すためのルックアップテーブル(104)と、修正データバンド内でY軸(縦軸)の値に関して第1近似演算を実施するための第1近似演算部(105)と、第1近似値の間のX軸(横軸)上で第2近似演算を実施するための第2近似演算部(106)とを具備する。

【0052】第1フレームメモリ(103A)はタイミングコントローラ(61)の下位ビットバスライン(101)に接続されてタイミングコントローラ(61)から入力される下位ビット(LSB)を1フレーム期間の間に保存する。そして、第1フレームメモリ(103A)はフレーム毎に保存された下位ビット(LSB)を第1近似演算部(105)に供給する。

【0053】第2フレームメモリ(103B)は、タイミングコントローラ(61)の上位ビット・バスライン(102)に接続されてタイミングコントローラ(61)から入力される上位ビット(MSB)を1フレーム期間の間に保存する。そして第2フレームメモリ(103B)は、フレーム毎に保存された上位ビット(MSB)をルックアップテーブル(104)に供給する。

【0054】ルックアップテーブル(104)は、タイミングコントローラ(61)の上位ビット・バスライン(102)から入力される現在のフレーム(Fn)の上位ビット(MSB)と、フレームメモリ(103)から入力される直前のフレーム(Fn-1)の上位ビット(MSB)を比較する。そして、比較結果により、関係式乃至を満足するように設定された表3のような修正データが登録されたルックアップテーブル(104)により、修正データバンド(a、b、c、d)を導き出す。ルックアップテーブル(104)により導き出された修正データバンド(a、b、c、d)は第1近似演算部(105)に供給される。ルックアップテーブル(104)に登録された修正データを表3に示す。

【0055】表3のルックアップテーブル(104)に登録されないソースデータ(RGB)のグレーレベルデータは、修正データバンド内で実施される近似演算によりその修正値が決定される。

【0056】第1近似演算部(105)は、ルックアップテーブル(104)から導き出された修正データバン

ド(a、b、c、d)内で、直前のフレーム(F_{n-1})の下位ビット(LSB)のY軸の値に関して第1近似演算を実施して2つの第1近似値(B₁、B₂)を導き出す。

【0057】第2近似演算部(106)は、現在のフレーム(F_n)の下位ビット(LSB)を利用して第1近似値(B₁、B₂)の間のX軸の値に関して第2近似演算を実施して修正データ(X)を導き出す。

【0058】図11は本発明の第2実施例によるデータ修正部(62)により遂行される近似演算過程を段階的に表す。

【0059】図11に示すように、まず第1及び第2フレームメモリ(103A、103B)によりそれぞれ遅延された直前のフレーム(F_{n-1})の上位ビット(MSB)と下位ビット(LSB)と、現在のフレーム(F_n)の上位ビット(MSB)と下位ビット(LSB)を読みこむ(S111及びS112段階)。このように読みこまれた現在のフレーム(F_n)と直前のフレーム(F_{n-1})の上位ビット(MSB)を利用し、ルックアップテーブル(104)からソースデータ(RGB) 20 に対応する修正データバンド(a、b、c、d)を導き出す(S113段階)。この修正データバンド(a、b、c、d)は、図12のように、ルックアップテーブル(104)に入力されるソースデータの上位ビット(MSB)に対応する修正データ値に最も近接した四つの修正データバンド(a、b、c、d)をデータ範囲とする。

【0060】第1近似演算部(105)は、修正データバンド(a、b、c、d)内で現在のフレーム(F_n)の下位ビット(LSB)値に第1近似演算を実施することにより、修正データバンド(a、b、c、d)内の同じ垂直位置で対向する2つの第1近似値(B₁、B₂)を導き出す。この第1近似演算は、図12のように、修正データバンド(a、b、c、d)内でX軸の値に関して実施される(S114段階)。

【0061】第2近似演算部(106)は、修正データバンド(a、b、c、d)内で直前のフレーム(F_{n-1})の下位ビット(LSB)値に第2近似演算を実施することにより2つの第1近似値(B₁、B₂)を結ぶ線分の垂直線上で修正データ(X)を導き出す。この第2 40 近似演算は、図12のように、修正データバンド(a、b、c、d)内でY軸の値に関して実施される。(S115段階)

【0062】一方、図7と図10に図示された2つのフレームメモリ(73A、73B、103A、103B)は1つに統合することができる。図13は図7に図示されたフレームメモリ(73A、73B)が1つのフレームメモリ(73)に統合されたデータ修正部(62)を表す。図14は図10に図示されたフレームメモリ(103A、103B)が1つのフレームメモリ(103)*50

*に統合されたデータ修正部(62)を表す。また、第1近似演算と第2近似演算をそれぞれ実施する2つの近似演算部(75、76、105、106)は、図15のように1つに統合することもできる。

【0063】

【発明の効果】上述のように、本発明による液晶表示装置の駆動方法及び装置は、所定の大きさの修正データバンドを設定し、該修正データバンド内で近似演算を実施して修正データを選択する。その結果、本発明による液晶表示装置の駆動方法及び装置は、近似演算により選択された修正データが線形的に増減するように表れるので、修正データの間の不連続点がなくなり、その分画質が向上する。更に、本発明による液晶表示装置の駆動方法及び装置は、ルックアップテーブルに登録されない修正データを近似演算により導き出すことで、ルックアップテーブルメモリの大きさを減らすことができる。

【0064】以上説明した内容を通し、当業者であれば本発明の技術思想を逸脱しない範囲で多様な変更及び修正が可能であることが分かる。例えば、データ修正部は、ルックアップテーブル以外にもプログラムとこれを実行するためのマイクロプロセッサなどの異なる形態にすることもできる。また、本発明による技術的思想は、データ修正が必要なすべての分野、例えば、プラズマディスプレイ(PDP)、電界放出表示装置(FED)、エレクトロ・ルミネセンス表示装置(EL)などのデジタル平板表示装置などに適用することができる。従って、本発明の技術的な範囲は、明細書の詳細な説明に記載された内容に限定されず、特許請求の範囲によって定められる。

【図面の簡単な説明】

【図1】図1は通常の液晶表示装置におけるデータによる輝度変化を表す波形図である。

【図2】図2は従来的高速駆動方法におけるデータ修正による輝度変化の一例を表す波形図である。

【図3】図3は8ビットのデータで従来的高速駆動方法の一例を表す図面である。

【図4】図4は従来的高速の駆動装置を表すブロック図である。

【図5】図5は表2の修正データを表すグラフである。

【図6】図6は本発明の実施例による液晶表示装置の駆動装置を表すブロック図である。

【図7】図7は図6に図示されたデータ修正部の第1実施例を表すブロック図である。

【図8】図8は本発明の第1実施例による液晶表示装置の駆動方法を段階的に表すフローチャートである。

【図9】図9は本発明の第1実施例による液晶表示装置の近似演算過程を表す図面である。

【図10】図10は図6に図示されたデータ修正部の第2実施例を表すブロック図である。

【図11】図11は本発明の第2実施例による液晶表示

装置の駆動方法を段階的に表すフローチャートである。

【図12】図12は本発明の第2実施例による液晶表示装置の近似演算過程を表す図面である。

【図13】図13は図6に図示されたデータ修正部の第3実施例を表すブロック図である。

【図14】図14は図6に図示されたデータ修正部の第4実施例を表すブロック図である。

【図15】図15は図6に図示されたデータ修正部の第5実施例を表すブロック図である。

【符号の説明】

42、62：上位ビット・バスライン

43：フレームメモリ

*44、74、104：ルックアップテーブル

61：タイミングコントローラ

62：データ修正部

63：データドライバ

64：ゲートドライバ

65：データライン

66：ゲートライン

67：液晶パネル

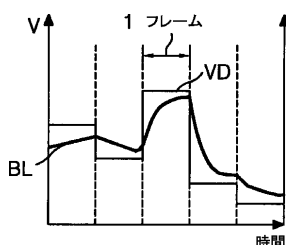
73A、103A：第1フレームメモリ

73B、103B：第2フレームメモリ

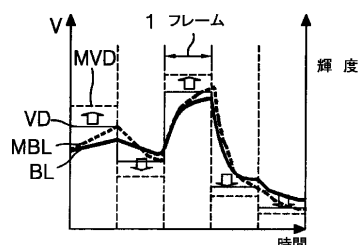
75、105：第1近似演算部

*76、106：第2近似演算部

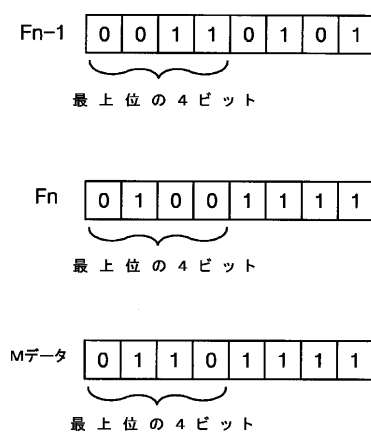
【図1】



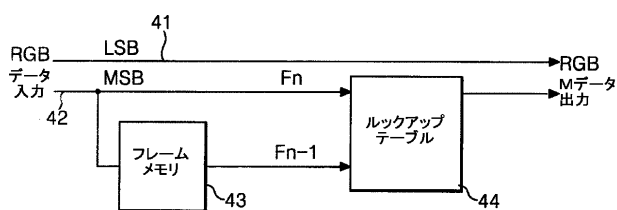
【図2】



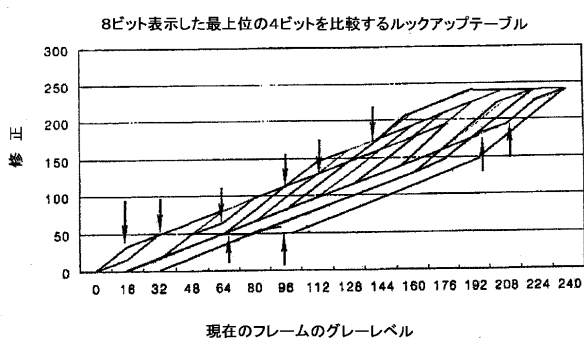
【図3】



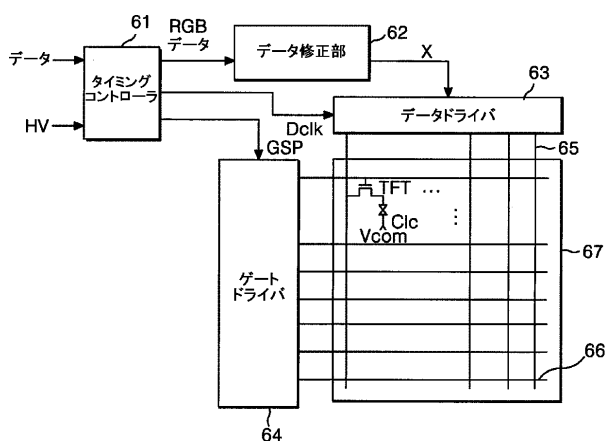
【図4】



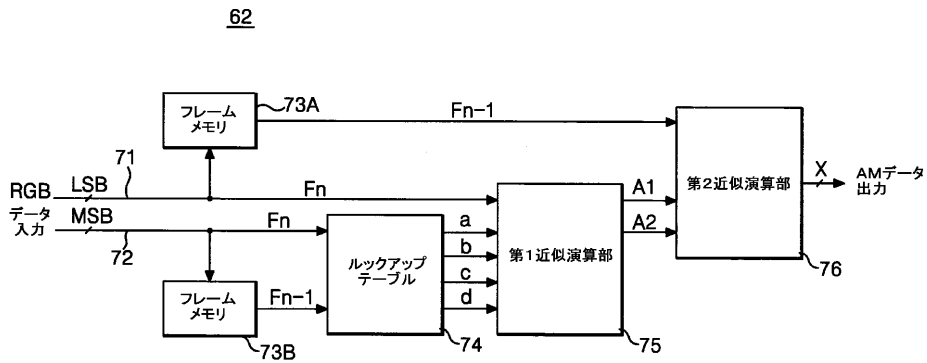
【図5】



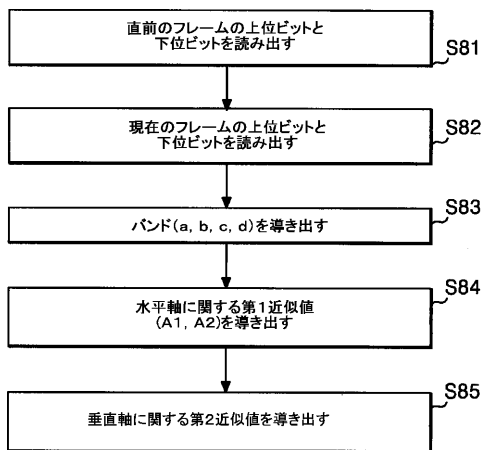
【図6】



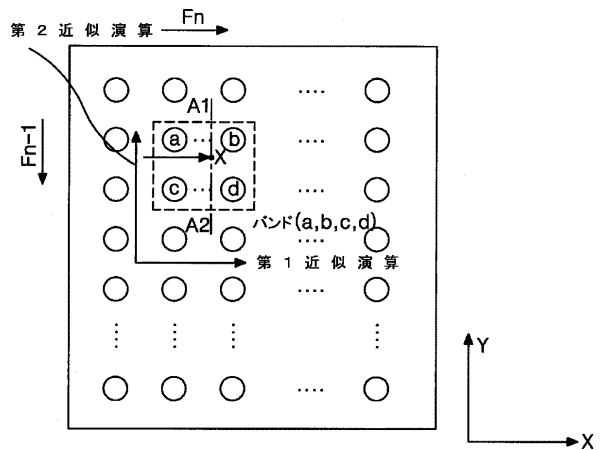
【図7】



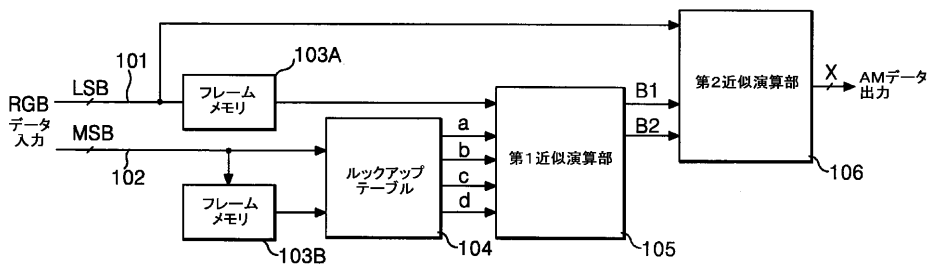
【図8】



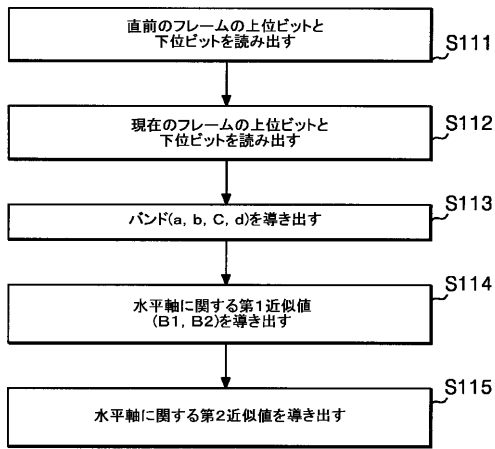
【図9】



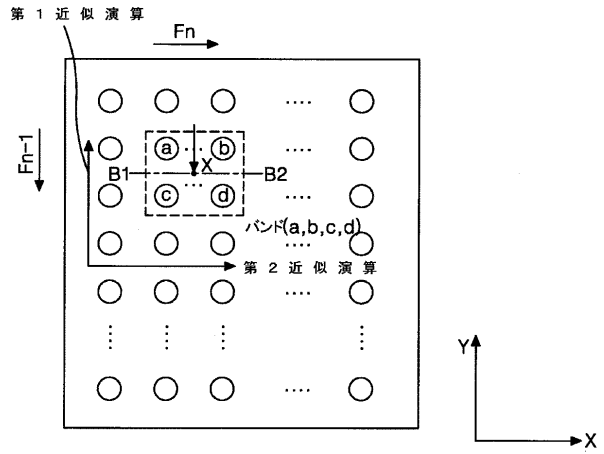
【図10】



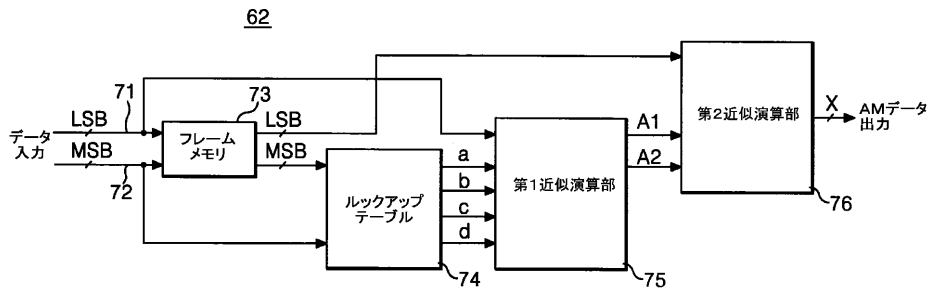
【図11】



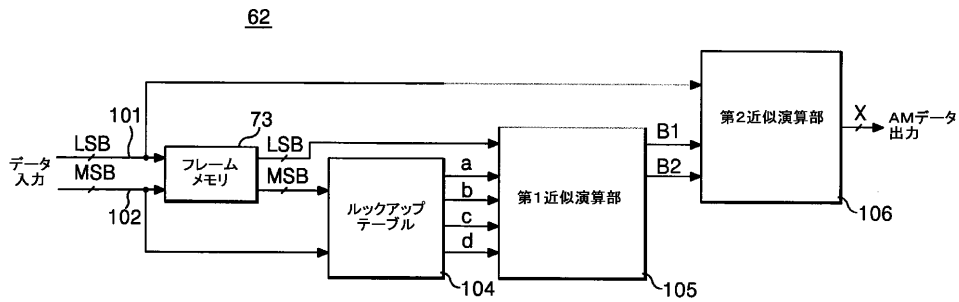
【図12】



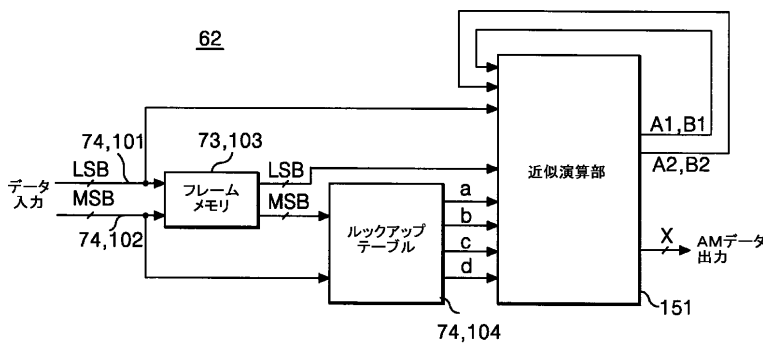
【図13】



【図14】



【図15】



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	テ-マコ-ド(参考)
G 0 9 G 3/20	6 4 1	G 0 9 G 3/20	6 3 1 V
	6 6 0		6 4 1 R
H 0 4 N 5/66	1 0 2	H 0 4 N 5/66	6 6 0 W
			1 0 2 B

Fターム(参考) 2H093 NA16 NA53 NB27 NC15 NC62
 NC71 ND07 ND58
 5C006 AA01 AA16 AA22 AF06 AF13
 AF19 AF44 AF45 AF46 AF51
 AF52 AF53 AF61 AF71 BB16
 BC03 BC11 BC16 BF02 BF03
 BF04 BF14 BF24 BF28 FA18
 FA29
 5C058 AA09 BA01 BA07 BA08 BB04
 BB13 BB14 BB21
 5C080 AA05 AA06 AA10 AA18 BB05
 CC03 DD04 DD05 DD08 EE19
 EE29 EE30 FF11 GG07 GG08
 JJ02 JJ04

专利名称(译)	用于驱动液晶显示装置的方法和设备		
公开(公告)号	JP2003114662A	公开(公告)日	2003-04-18
申请号	JP2002191398	申请日	2002-06-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
[标]发明人	ハムヨンスン		
发明人	ハム, ヨン スン		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 H04N5/66		
CPC分类号	G09G3/2011 G09G3/3648 G09G2320/0252 G09G2320/0261 G09G2340/16		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.612.J G09G3/20.612.U G09G3/20.631.D G09G3/20.631.V G09G3/20.641.R G09G3/20.660.W H04N5/66.102.B		
F-TERM分类号	2H093/NA16 2H093/NA53 2H093/NB27 2H093/NC15 2H093/NC62 2H093/NC71 2H093/ND07 2H093/ND58 5C006/AA01 5C006/AA16 5C006/AA22 5C006/AF06 5C006/AF13 5C006/AF19 5C006/AF44 5C006/AF45 5C006/AF46 5C006/AF51 5C006/AF52 5C006/AF53 5C006/AF61 5C006/AF71 5C006/BB16 5C006/BC03 5C006/BC11 5C006/BC16 5C006/BF02 5C006/BF03 5C006/BF04 5C006/BF14 5C006/BF24 5C006/BF28 5C006/FA18 5C006/FA29 5C058/AA09 5C058/BA01 5C058/BA07 5C058/BA08 5C058/BB04 5C058/BB13 5C058/BB14 5C058/BB21 5C080/AA05 5C080/AA06 5C080/AA10 5C080/AA18 5C080/BB05 5C080/CC03 5C080/DD04 5C080/DD05 5C080/DD08 5C080/EE19 5C080/EE29 5C080/EE30 5C080/FF11 5C080/GG07 5C080/GG08 5C080/JJ02 5C080/JJ04 2H193/ZD23 2H193/ZH40		
优先权	1020010054889 2001-09-06 KR		
其他公开文献	JP4296381B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供图像质量增强的液晶显示装置的驱动方法和驱动装置。解决方案：该驱动方法和液晶显示装置的驱动装置通过导出包括至少两个以灰度为中心的修改数据的修改数据带来修改源数据，以便接近源数据的灰度值和通过在修改数据带中在相互正交的两个轴方向上执行第一和第二近似来导出位于修改数据之间的要设置的修改数据。

