

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2003 - 107509

(P2003 - 107509A)

(43)公開日 平成15年4月9日(2003.4.9)

(51)Int.Cl⁷

識別記号

F I

テ-マコ-ト* (参考)

G 0 2 F 1/1343

G 0 2 F 1/1343

2 H 0 9 2

1/1362

1/1362

審査請求 未請求 請求項の数 8 O L (全 12数)

(21)出願番号 特願2002 - 79859(P2002 - 79859)

(22)出願日 平成14年3月22日(2002.3.22)

(31)優先権主張番号 090123652

(32)優先日 平成13年9月25日(2001.9.25)

(33)優先権主張国 台湾(TW)

(71)出願人 501090788

瀚宇彩晶股▲ふん▼有限公司

台湾台北市民生東路三段115号5樓

(72)発明者 施博盛

台湾新竹市金城一路64号4エフ

(74)代理人 100083932

弁理士 廣江 武典

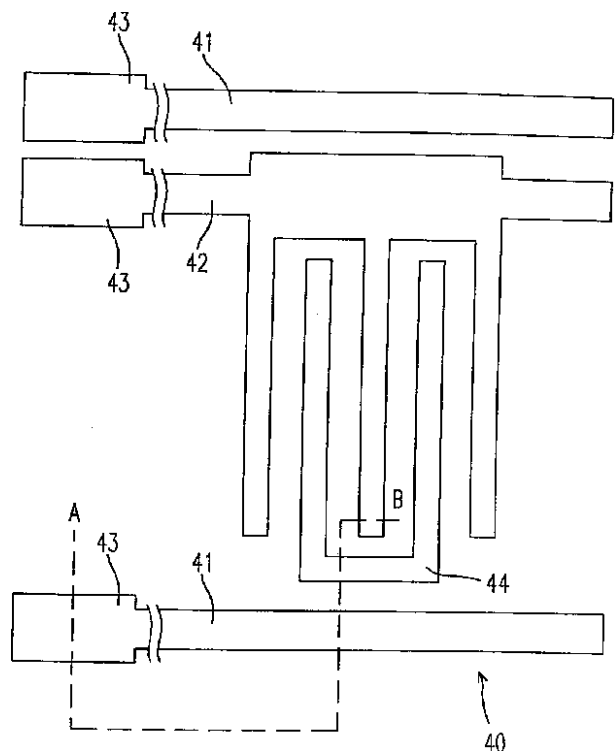
最終頁に続く

(54)【発明の名称】 同平面切換モードの液晶表示素子の製造方法

(57)【要約】 (修正有)

【課題】同平面切換モード液晶表示素子の製造方法を提供する。

【解決手段】絶縁基板40を提供するステップと、第1のフォト・エッチング・プロセスで第1の導体層に対してゲート・ライン構造41と、櫛状共同電極構造42と、接続パッド43と、櫛状画素電極44とを定義するステップと、第2のフォト・エッチング・プロセスでチャネル構造と、絶縁構造と、蓄積キャパシタの誘電体層と、複数の導線交錯絶縁構造とを形成するためのパターンを定義するステップと、第3のフォト・エッチング・プロセスでソース/ドレイン構造と、ドレイン構造に接続するデータ・ラインと、ソース構造及び櫛状画素電極間に接続する接続電極と、櫛状画素電極に接続する蓄積キャパシタの上電極とを定義するステップと、絶縁基板に保護構造を形成するステップとを備えてなる。



【特許請求の範囲】

【請求項 1】絶縁基板を提供するステップと、
前記絶縁基板上に第 1 の導体層を形成し、第 1 のフォト・エッチング・プロセスで該第 1 の導体層に対してゲート・ライン構造と、櫛状共同電極構造と、接続パッドと、櫛状画素電極とを定義するステップと、
前記絶縁基板上方において、順にゲート絶縁層及び半導体層を形成し、第 2 のフォト・エッチング・プロセスで該ゲート絶縁層及び半導体層に対してチャンネル構造と、絶縁構造と、蓄積キャパシタの誘電体層と、複数の導線交錯絶縁構造とを形成するためのパターンを定義するステップと、
前記絶縁基板上方においてハイ・ドーピング半導体層及び第 2 の導体層を形成し、第 3 のフォト・エッチング・プロセスでその上にソース/ドレイン構造と、前記導線交錯絶縁構造の上に被さると共に該ドレイン構造に接続するデータ・ラインと、該ソース構造及び櫛状画素電極間に接続する接続電極と、前記蓄積キャパシタの誘電体層の上に被さると共に前記櫛状画素電極に接続する該蓄積キャパシタの上電極とを定義するステップと、
前記絶縁基板において、一部の接続パッドを除いた他の領域の上方に保護構造を形成するステップと、を備えてなることを特徴とする、同平面切換モード液晶表示素子の製造方法。

【請求項 2】前記保護構造の形成方法は、
前記絶縁基板の上方に保護層を形成するステップと、
第 4 のフォト・エッチング・プロセスで前記保護層に対して定義を行い、ひいては前記接続パッド上に接続貫通孔を有する保護構造を形成するステップと、を備えてなることを特徴とする請求項 1 記載の同平面切換モード液晶表示素子の製造方法。

【請求項 3】前記保護構造の形成方法は、
マスク沈積法により、前記絶縁基板において一部の接続パッドを除いた他の領域の上方に、該接続パッド上に接続貫通孔を形成するための保護構造を完成するステップを備えてなることを特徴とする請求項 1 記載の同平面切換モード液晶表示素子の製造方法。

【請求項 4】前記絶縁基板は透光ガラス基板であることを特徴とする請求項 1 記載の同平面切換モード液晶表示素子の製造方法。

【請求項 5】前記第 1 の導体層及び前記第 2 の導体層は、クロム、モリブデン、モリブデン化タンタラム、モリブデン化タングステン、タンタラム、アルミニウム、アルミニウム化シリコン、銅等の材質又はその組合せからなる群より選ばれたものにより完成されたものであり、
前記ゲート絶縁層の材質は窒化珪素 (SiO_xN_y)、酸化珪素 (SiO_x)、窒素酸化珪素 (SiO_xN_y)、酸化タンタラム (TaO_x)、アルミナ (AlO_x) 等の材質又はその組合せからなる群より選ばれたものであり、

*前記半導体層の材質は本質非結晶シリコン (i-a-Si) 又は本質微結晶シリコン又は本質多結晶シリコンから選ばれたものであり、

前記ハイ・ドーピング半導体層の材質はハイ・ドーピングの非結晶シリコン (n+-a-Si) 又はハイ・ドーピングの微結晶シリコン (n+-Microcrystalline-Si; P+-Microcrystalline-Si) 又はハイ・ドーピングの多結晶シリコン (n+-Polycrystalline Silicon; P+-Polycrystalline Silicon) から選ばれたものであり、

前記保護構造の材質は窒化珪素又は窒素酸化珪素 (SiO_xN_y) 又はアルミナから選ばれたものにより完成されたものである、ことを特徴とする請求項 1 記載の同平面切換モード液晶表示素子の製造方法。

【請求項 6】前記櫛状共同電極構造に備えられたジグザグ構造は平行に交錯して前記櫛状画素電極のジグザグ構造に設けられていることを特徴とする請求項 1 記載の同平面切換モード液晶表示素子の製造方法。

【請求項 7】前記蓄積キャパシタの誘電体層は前記櫛状共同電極構造に備えられた蓄積キャパシタの下電極上に被さることを特徴とする請求項 1 記載の同平面切換モード液晶表示素子の製造方法。

【請求項 8】絶縁基板を提供するステップと、
前記絶縁基板上に第 1 の導体層を形成し、第 1 のフォト・エッチング・プロセスで該第 1 の導体層に対してゲート・ライン構造と、櫛状共同電極構造と、接続パッドと、櫛状画素電極とを定義するステップと、
前記絶縁基板上方において、順にゲート絶縁層、半導体層及びハイ・ドーピング半導体層を形成し、第 2 のフォト・エッチング・プロセスで該ハイ・ドーピング半導体層、半導体層及びゲート絶縁層に対してチャンネル構造と、絶縁構造と、蓄積キャパシタの誘電体層と、複数の導線交錯絶縁構造とを形成するためのパターンを定義するステップと、
前記絶縁基板上方において第 2 の導体層を形成し、第 3 のフォト・エッチング・プロセスで前記ハイ・ドーピング半導体層においてソース/ドレイン構造を定義すると共に、該第 2 の導体層において、前記導線交錯絶縁構造上に被さると共に該ドレイン構造に接続するデータ・ラインと、該ソース構造及び櫛状画素電極間に接続する接続電極と、前記蓄積キャパシタの誘電体層上に被さると共に該櫛状画素電極に接続する該蓄積キャパシタの上電極とを定義するステップと、
前記絶縁基板において、一部の接続パッドを除いた他の領域の上方に保護層を形成するステップと、を備えてなることを特徴とする同平面切換モード液晶表示素子の製造方法。

前記絶縁基板上方において第 2 の導体層を形成し、第 3 のフォト・エッチング・プロセスで前記ハイ・ドーピング半導体層においてソース/ドレイン構造を定義すると共に、該第 2 の導体層において、前記導線交錯絶縁構造上に被さると共に該ドレイン構造に接続するデータ・ラインと、該ソース構造及び櫛状画素電極間に接続する接続電極と、前記蓄積キャパシタの誘電体層上に被さると共に該櫛状画素電極に接続する該蓄積キャパシタの上電極とを定義するステップと、
前記絶縁基板において、一部の接続パッドを除いた他の領域の上方に保護層を形成するステップと、を備えてなることを特徴とする同平面切換モード液晶表示素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示素子の製造方法に関し、特に、同平面切換モードの液晶表示素子の

製造方法に関する。

【0002】

【従来の技術及び発明が解決しようとする課題】技術の進歩につれて、液晶表示器（LCD）は既に伝統の映像管表示器に取って代り、将来表示器の主流になる傾向が囑目されている。図1は液晶表示器における画素ユニットの回路を示す回路図であり、主にフィルム・トランジスタ11により完成された切換素子12と蓄積キャパシタ13とにより構成されている。その中で、表示素子12の構造は主として2大種類に分けられているが、一般によく見られる構造は図2に示すツイステッドネマチック液晶表示器（TN-LCD）であり、そのデータ電極121及び共同電極122は上下セルキャップdを離れた液晶分子123の両側に設けられ、データ電極121と共同電極122との間の電位差の大きさ（図中、点線で表された電界方向）を制御することにより、液晶分子123を直立させると共に、Z軸との夾角に変化を発生させ、ひいてはその透光率を変えることにより該画素の輝度制御を完成している。ところが、上記表示素子構造における液晶分子の回転方式が、見るものの視角の相違を引起した時、図2に示す傾斜方向A-A'及びB-B'のように、不同の分布と全く違った透光率に複屈折してしまい、比較的大きな視角を提供できない。したがって、表示器の面積のサイズが日増しに増加していくに当って、上記表示器素子のデザインに制限が存在している。

【0003】上記第1の種類の構造（TN-LCD）における液晶分子が比較的小きな視角を有していることに對し、第2種類の表示素子12の構造は比較的好適な視角範囲を有する。図3は同平面切換モード（In-Plane Switching Mode: IPS）表示素子12の構造を示す模式図であり、図からはっきり分かるように、データ電極121と共同電極122とは液晶分子123の同一側に設けられているので、データ電極121と共同電極122との間の電位差が変化を生じる（図中の点線は電界方向を表わす）と、液晶分子123はZ軸を軸心として回転し、その透過率が変化して画素の輝度制御を完成する。この種類の表示素子構造における液晶分子の回転方式は見るものの視角が不同ゆえに透光率が変化するというような事がないので、比較的大きな視角を提供するという利点を有し、大きなサイズの表示パネルの製作に対して大きく寄与する。

【0004】ところで通常のフィルム・トランジスタ液晶表示器における同平面切換モード画素ユニットのトップ・ビュー及びA-B線断面は図4及び図5に示すように、主として以下のステップにより完成される。

【0005】(a) 基板20上に第1の金属層を形成し、フィルム・トランジスタのゲート・ライン21と、表示素子の共同電極22と、周辺に必要な接続パッド23とを定義する（第1のフォト・エッチング・プロセス）。

ズ）。

【0006】(b) ゲート絶縁層24と、半導体層と、ハイ・ドーピング半導体層とを沈積した後、チャンネル構造25を定義する（第2のフォト・エッチング・プロセス）。

【0007】(c) 第2の金属層を形成すると共にフィルム・トランジスタのソース/ドレイン領域26と、データ・ライン27と、表示素子の画素電極28とを定義する（第3のフォト・エッチング・プロセス）。

【0008】(d) 保護層29を沈積すると共に、接続パッド23上に接触孔231を定義する（第4のフォト・エッチング・プロセス）。

【0009】そして、図4及び図5に示すように、表示素子の共同電極22及び画素電極28がそれぞれ第1の金属層及び第2の金属層により不同の高度の平面に完成され、データ電圧及び透過率の曲線が非対称の状態を呈する（図6参照）ことから、表示の映像はスティッキング又はフリッカの問題を生じる。また、表示素子の共同電極22及び画素電極28がそれぞれ第1の金属層及び第2の金属層により、互い違ったフォト・エッチング・プロセスで完成されているので、両電極間も不可避にアライメント誤差の問題が発生し、透光率の不均一（例えば図示の $L1 \neq L2$ ）を来す。

【0010】上記欠点を改善するために、図7及び図8に示すような他の同平面切換モードのフィルム・トランジスタ液晶表示器における画素ユニットのトップ・ビュー構造及びA-B線断面が發展され、主として以下のステップにより完成されている。

【0011】(a) 基板30上に第1の金属層を完成し、フィルム・トランジスタのゲート・ライン31と、表示素子の共同電極32と、蓄積キャパシタの下電極320と、周辺に必要な接続パッド33とを定義する（第1のフォト・エッチング・プロセス）。

【0012】(b) ゲート絶縁層34と、半導体層と、ハイ・ドーピング半導体層とを沈積した後、チャネル構造35を定義する（第2のフォト・エッチング・プロセス）。

【0013】(c) 第2の金属層を形成すると共に、フィルム・トランジスタのソース/ドレイン領域36と、データ・ライン37と、蓄積キャパシタの上電極38とを定義する（第3のフォト・エッチング・プロセス）。

【0014】(d) 保護層39を沈積すると共に、接続パッド33と、蓄積キャパシタの上電極238と、共同電極32との上に接触孔331、381及び321を定義する（第4のフォト・エッチング・プロセス）

(e) 第3の金属層を形成すると共に、それぞれ接触孔381及び321を介して蓄積キャパシタの上電極38及び共同電極32と電気接触する両櫛状電極382、322を定義する（第5のフォト・エッチング・プロセス）。

【0015】このように上記の説明から分かるように、両櫛状電極 382、322 が同一高度の平面上に形成されているとともに、同一のフォト・エッチング・プロセスにおいて完成されているので、両櫛状電極間には高度差がなく、かつ、アライメント誤差の問題が発生せず、効果的に上記技術の欠点を解決することができる。

【0016】しかし、図 7 及び図 8 に示すものは、フォト・エッチング・プロセスの数量が余りに多過ぎるので、如何に上記先行技術の欠点を解消するかが本発明の主たる目的となる。

【0017】

【課題を解決するための手段】この目的を達成するための本発明の同平面切換モード液晶表示素子の製造方法は以下のように定義される。

【0018】すなわち、第 1 の本発明（請求項 1 に対応）は同平面切換モード液晶表示素子の製造方法であって、絶縁基板を提供するステップと、前記絶縁基板上に第 1 の導体層を形成し、第 1 のフォト・エッチング・プロセスで該第 1 の導体層に対してゲート・ライン構造と、櫛状共同電極構造と、接続パッドと、櫛状画素電極とを定義するステップと、前記絶縁基板上方におびて、順にゲート絶縁層及び半導体層を形成し、第 2 のフォト・エッチング・プロセスで該ゲート絶縁層及び半導体層に対してチャネル構造と、絶縁構造と、蓄積キャパシタの誘電体層と、複数の導線交錯絶縁構造とを形成するためのパターンを定義するステップと、前記絶縁基板上方においてハイ・ドーピング半導体層及び大 2 の導体層を形成し、第 3 のフォト・エッチング・プロセスでその上にソース/ドレイン構造と、導線交錯絶縁構造の上に被さると共に該ドレイン構造に接続するデータ・ラインと、該ソース構造及び櫛状画素電極間に接続する接続電極と、前記蓄積キャパシタの誘電体層の上に被さると共に前記櫛状画素電極に接続する該蓄積キャパシタの上電極とを定義するステップと、前記絶縁基板において、一部の接続パッドを除いた他の領域上方に保護構造を形成するステップと、を備えてなることを特徴とするものである。

【0019】また、第 2 の本発明（請求項 2 に対応）すなわち上記第 1 の本発明の液晶表示素子の製造方法における前記保護構造の形成方法は、前記絶縁基板上方に保護層を形成するステップと、第 4 のフォト・エッチング・プロセスで前記保護層に対して定義を行い、ひいては前記接続パッド上に接続貫通孔を有する保護構造を形成するステップと、を備えてなることを特徴とする。

【0020】また、第 3 の本発明（請求項 3 に対応）すなわち上記第 1 の本発明の液晶表示素子の製造方法における前記保護構造の形成方法は、マスク沈積法により、前記絶縁基板において一部の接続パッドを除いた他の領域上方に、該接続パッド上に接続貫通孔を形成するための保護構造を完成するステップを備えてなることを特徴

とする。

【0021】また、第 4 の本発明（請求項 4 に対応）すなわち上記第 1 の本発明の液晶表示素子の製造方法における前記絶縁基板は透光ガラス基板であることを特徴とする。

【0022】また、第 5 の本発明（請求項 5 に対応）は、上記第 1 の本発明の液晶表示素子の製造方法において、前記第 1 の導体層及び第 2 の導体層が、クロム、モリブデン、モリブデン化タンタラム、モリブデン化タングステン、タンタラム、アルミニウム、アルミニウム化シリコン、銅等の材質又はその組合せからなる群より選ばれたものにより完成されたものであり、前記ゲート絶縁層の材質が、窒化珪素 (SiN_x)、酸化珪素 (SiO_x)、窒素酸化珪素 (SiO_xNy)、酸化タンタラム (TaO_x)、アルミナ (AlO_x) 等の材質又はその組合せからなる群より選ばれたものであり、前記半導体層の材質が本質非結晶シリコン (i-a-Si) 又は本質微結晶シリコン (Micro-Crystalline Silicon) 又は本質多結晶シリコンから選ばれたものであり、前記ハイ・ドーピング半導体層の材質がハイ・ドーピングの非結晶シリコン ($n^+ \text{-a-Si}$) 又はハイ・ドーピングの微結晶シリコン ($n^+ \text{-Microcrystalline-Si}$; $P^+ \text{-Microcrystalline-Si}$) 又はハイ・ドーピングの多結晶シリコン ($n^+ \text{-Polycrystalline-Silicon}$; $P^+ \text{-Polycrystalline-Silicon}$) から選ばれたものである。

【0023】前記保護構造の材質が窒化珪素又は窒素酸化珪素 (SiO_xNy) 又はアルミナ (SiO_x) から選ばれたものにより完成されたものである、ことを特徴とする。

【0024】また、第 6 の本発明（請求項 6 に対応）は上記第 1 の本発明の液晶表示素子の製造方法において、前記櫛状共同電極構造に備えられたジグザグ構造が平行に交錯して、前記櫛状画素電極のジグザグ構造に設けられていることを特徴とする。

【0025】第 7 の本発明（請求項 8 に対応）は上記第 1 の本発明の液晶表示画素の製造方法において、前記蓄積キャパシタの誘電体層が前記櫛状共同電極構造に備えられた蓄積キャパシタの下電極上に被さることを特徴とする。

【0026】さらには第 8 の本発明（請求項 8 に対応）は同平面切換モード液晶表示素子の製造方法であって、絶縁基板を提供するステップと、前記絶縁基板上に第 1 の導体層を形成し、第 1 のフォト・エッチング・プロセスで該第 1 の導体層に対してゲート・ライン構造と、櫛状共同電極構造と、接続パッドと、櫛状画素電極とを定義するステップと、前記絶縁基板上方において、順にゲート絶縁層、半導体層及びハイ・ドーピング半導体層を形成し、第 2 のフォト・エッチング・プロセスで該ハイ・ドーピング半導体層、半導体層及びゲート絶縁層に対してチャネル構造と、絶縁構造と、蓄積キャパシタの誘電体層と、複数の導線交錯絶縁構造とを形成するためのパターンを定義するステップと、前記絶縁基板上方にお

いて第2の導体層を形成し、第3のフォト・エッチング・プロセスで前記ハイ・ドーピング半導体層においてソース/ドレイン構造を定義すると共に、該第2の導体層において、前記導線交錯絶縁構造上に被さると共に該ドレイン構造に接続するデータ・ラインと、該ソース構造及び櫛状画素電極間に接続する接続電極と、前記蓄積キャパシタの誘電体層の上に被さると共に該櫛状画素電極に接続する該蓄積キャパシタの上電極とを定義するステップと、前記絶縁基板において、一部の接続パッドを除いた他の領域上方に保護層を形成するステップと、を備えてなることを特徴とするものである。

【0027】上記第8の本発明の液晶表示素子の製造方法における前記保護構造の形成方法は、前記絶縁基板上方に保護層を形成するステップと、第4のフォト・エッチング・プロセスで前記保護層に対して定義を行い、ひいては前記接続パッド上に接続貫通孔を有する保護構造を形成するステップと、を備えてなることを特徴とする。

【0028】また、上記第8の本発明の液晶表示素子の製造方法における前記保護構造の形成方法は、マスク沈積法により、前記絶縁基板において一部の接続パッドを除いた他の領域上方に保護構造を完成し、そしてこの接続パッドに接続貫通孔を形成するステップを備えてなることを特徴とする。

【0029】また、上記第8の本発明の液晶表示素子の製造方法における前記基板は透光ガラス基板であることを特徴とする。

【0030】また、上記第8の本発明の液晶表示素子の製造方法において、前記第1の導体層及び第2の導体層が、クロム、モリブデン、モリブデン化タンタラム、モリブデン化タングステン、タンタラム、アルミニウム、アルミニウム化シリコン、銅等の材質又はその組合せからなる群より選ばれたものにより完成されたものであり、前記ゲート絶縁層の材質が、窒化珪素 (SiNx)、酸化珪素 (SiOx)、窒素酸化珪素 (SiOxNy)、酸化タンタラム (TaOx)、アルミナ (AlOx) 等の材質又はその組合せからなる群より選ばれたものであり、前記半導体層の材質が、本質非結晶シリコン (i-a-Si) 又は本質微結晶シリコン (Micro-Crystalline Silicon) 又は本質多結晶シリコンから選ばれたものであり、前記ハイ・ドーピング半導体の材質がハイ・ドーピングの非結晶シリコン (n+-a-Si) 又はハイ・ドーピングの微結晶シリコン (n+-Microcrystalline-Si; P+-Microcrystalline-Si) 又はハイ・ドーピングの多結晶シリコン (n+-Polycrystalline Silicon; P+-Polycrystalline Silicon) から選ばれたものであり、前記保護構造の材質が窒化珪素又は窒素酸化珪素 (SiOxNy) 又はアルミナ (SiOx) から選ばれたものにより完成されたものである、ことを特徴とする。

【0031】また、上記第8の本発明の液晶表示素子の

製造方法において、前記櫛状共同電極構造に備えられたジグザグ構造は平行に交錯して前記櫛状画素電極に設けられていることを特徴とする。

【0032】また、上記第8の本発明の液晶表示素子の製造方法において、前記蓄積キャパシタの誘電体層は前記櫛状共同電極に備えられた蓄積電極のシタ電極に被さることを特徴とする。

【0033】

【発明の実施の形態】以下、添付図を参照しながら、本発明をより詳細に説明する。

【0034】図9、図10、図11、図12、図13、図14、図15、図16は本発明が従来手段を改善するために発展された、同平面切換モード液晶表示素子に関する第1の実施例の構造を示す図である。その中、図9は絶縁基板40を提供した後、さらに、絶縁基板40上に第1の導体層を形成し、フォト・エッチング・プロセス (PRP) により該第1の導体層に対してゲート・ライン構造41、櫛状共同電極構造42、接続パッド43及び櫛状画素電極44 (図9のAB線より切断した断面図である図10を参照) を示す模式図である。図11は絶縁基板40上方において再び順にゲート絶縁層及び半導体層を形成した後、第2のフォト・エッチング・プロセスにより該半導体層及びゲート絶縁層に対して、チャネル構造45、絶縁構造46、蓄積キャパシタの誘電体層47及び複数の導線交錯絶縁構造48を形成するためのパターンを示す模式図である (図11のAB線断面図である図12を参照)。その中、該蓄積キャパシタの誘電体層47は櫛状共同電極42に備えられた蓄積キャパシタの下電極320に被さる。図13は絶縁基板40上方にハイ・ドーピング半導体層及び第2の導体層を形成した後、再度第3のフォト・エッチング・プロセスによりその上にソース/ドレイン構造49と、導線交錯絶縁構造48上に被さると共に該ドレイン構造に接続するデータ・ライン50と、該ソース構造と該櫛状画素電極44との間に接続する接続電極51と、蓄積キャパシタの誘電体層47の上に被さると共に櫛状画素電極44に接続する該蓄積キャパシタの上電極52とを示す模式図である (図13のAB線断面図である図14を参照)。しかる後、さらに絶縁基板40において一部の接続パッド43を除いた他の領域の上方に保護構造53を形成する。この保護構造の形成方法は以下の2種類の方式中の一つにより完成される。第1種類の方式は図15に示されるように、絶縁基板40の上方に保護層39を形成した後、第4のフォト・エッチング・プロセスで該保護層に対して定義を行い、ひいては接続パッド43上に接続貫通孔531を有する保護構造53を形成する。一方、第2種類の方式は図16に示されるように、マスク沈積法により直接保護構造53が沈積された時に接続パッド43の上方がマスクングされていないので、第4のフォト・エッチング・プロセスを要せず、そのまま基板の周

囲を被せることができ、直接絶縁基板 40 において、一部の接続パッド 43 を除いた他の領域上方に沈積して保護構造を完成し、一部の接続パッド 43 を露出させて接続に供することができる。

【0035】次に他の好適な実施例を説明する。上記の実施例と異なるところは図 17、図 18、図 19、図 20 に示されるように、第 2 のフォト・エッチング・プロセス及び第 3 のフォト・エッチング・プロセスにある。すなわち、絶縁基板 60 上方において第 1 のフォト・エッチング・プロセスによりゲート・ライン構造 61、櫛状共同電極構造 62、接続パッド 63 及び櫛状画素電極 64 を定義した後、再度順にゲート絶縁層、半導体層及びハイ・ドーピング半導体層を形成し、第 2 のフォト・エッチング・プロセスにより該ハイ・ドーピング半導体層、半導体層及びゲート絶縁層に対して、チャネル構造 65 と、絶縁構造 66 と、該櫛状共同電極構造 62 中に備えた蓄積キャパシタの下電極に被さる該蓄積キャパシタの誘電体層 67 と、複数の導線交錯絶縁構造 68 とを形成するためのパターンを定義する（図 17 及び図 18 参照）。しかる後、再度、絶縁基板 60 上方に第 2 の導体層を形成し、第 3 のフォト・エッチング・プロセスによりソース/ドレイン構造 69 を定義すると共に、該第 2 の導体層において、導線交錯絶縁構造 68 の上に被さると共に該ドレイン構造に接続するデータ・ライン 70 と、該ソース構造と該櫛状画素電極 64 との間に接続する接続電極 71 と、該蓄積キャパシタの誘電体層 67 の上に被さると共に櫛状画素電極 64 に接続する蓄積キャパシタの上電極 72 とを定義する（図 19 及び図 20 参照）。保護構造の形成方法にあっては上記第 1 の実施例と同一であるので、その説明を省略する。

【0036】上記好適な実施例における絶縁基板は透光ガラス基板が使用される。また、上記第 1 の導体及び第 2 の導体層はクロム、モリブデン、モリブデン化タンタラム、モリブデン化タングステン、タンタラム、アルミニウム、アルミニウム化シリコン、銅等の材質又はその組合せからなる群より完成されたものである。そして上記ゲート絶縁層の材質は窒化珪素、酸化珪素、窒素酸化珪素、酸化タンタラム、アルミナ等の材質またはその組合せから選ばれたものである。また、上記半導体層の材質は本質非結晶シリコン又は本質微結晶シリコン又は本質多結晶シリコンから選ばれたものである。そして、上記ハイ・ドーピング半導体層の材質はハイ・ドーピングの非結晶シリコン又はハイ・ドーピングの微結晶シリコン又はハイ・ドーピングの多結晶シリコンにより完成される。保護構造の材質に至っては主として窒化珪素又はアルミナにより完成される。

【0037】上記好適な実施例のステップの記載及び完成された構造から分かるように、本発明の二つの平行に交錯して設置されたジグザグ構造は同一高度の平面上に形成され且つ同一のフォト・エッチング・プロセスで完

成されているので、両櫛状電極間に高度差がないと共にアライメント誤差の問題がなく、所要のフォト・エッチング・プロセスを 4 プロセス、甚だしくは 3 プロセスに低減できる。したがって、確実にスルーボットを向上させると共にコストを低減させ、効果的に先行技術の欠点を改善することができる。

【0038】上記実施例は本発明をより具体的に理解できるように示したもので、言うまでもなく本発明の技術的思想はこれに限定されず、添付クレームの範囲を逸脱しない限り、当業者による単純な設計変換、置換、修飾、付加等はいずれも本発明の技術的範囲に属する。

【図面の簡単な説明】

【図 1】図 1 は液晶表示器における画素ユニットの回路を示す回路図である。

【図 2】図 2 は従来液晶表示器の両種類表示素子の構造を示す模式図である。

【図 3】図 3 は同じく従来液晶表示器の両種類表示素子の構造を示す模式図である。

【図 4】図 4 は第 1 種類の従来フィルム・トランジスタ液晶表示器における同平面切換モード画素ユニットのトップ・ビュー構造を示す模式図である。

【図 5】図 5 は図 4 の A B 線より切断した断面を示す断面図である。

【図 6】図 6 は第 2 種類の従来フィルム・トランジスタ液晶表示器におけるデータ電圧及び透過率の曲線が非対称状態を呈するグラフである。

【図 7】図 7 は従来フィルム・トランジスタ液晶表示器における同平面切換モード画素ユニットのトップ・ビュー構造を示す模式図である。

【図 8】図 8 は図 7 の A B 線より切断した断面を示す断面図である。

【図 9】同平面切換モードの液晶表示素子の第 1 の実施例の構造を示す模式図である。

【図 10】図 10 は図 9 の A B より切断した断面を示す断面図である。

【図 11】図 11 はチャネル構造、絶縁構造、蓄積キャパシタの誘電体層及び複数の導線交錯絶縁構造を形成するためのパターンを示す模式図である。

【図 12】図 12 は図 11 の A B より切断した断面を示す断面図である。

【図 13】図 13 は絶縁基板上方にハイ・ドーピング半導体層及び第 2 の導体層を形成した後、ソース/ドレイン構造と、データ・ラインと、該ソース構造と該櫛状画素電極との間に接続する接続電極と、該蓄積キャパシタの上電極とを示す模式図である。

【図 14】図 14 は図 13 の A B より切断した断面を示す断面図である。

【図 15】図 15 は接続パッド上に接続貫通孔を有する保護構造を形成した状態を示す断面図である。

【図 16】図 16 はマスク沈積法により直接保護構造 5

11

3が沈積された状態を示す断面図である。

【図17】図17は他の好適な実施例を示す模式図である。

【図18】図18は図17のA Bより切断した断面を示す断面図である。

【図19】図19はソース/ドレイン構造と、データ・ラインと、接続電極と、蓄積キャパシタの上電極とを示す模式図である。

【図20】図20は図19のA Bより切断した断面を示す断面図である。

【符号の説明】

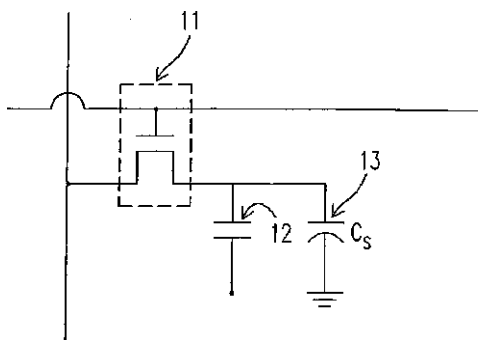
11 フィルム・トランジスタ	12 表示素子
13 蓄積キャパシタ	121 データ電極
122 共同電極	123 液晶分子
20 基板	21 ゲート・ライン
22 共同電極	23 接続パッド
24 ゲート絶縁層	25 チャンネル構造
26 ソース/ドレイン領域	27 データ・ライン
28 画素電極	29 保護層
231 接触孔	30 基板
31 ゲート・ライン	32 共同電極
320 蓄積キャパシタの下電極	33 接続パッド
34 ゲート絶縁層	35 チャンネル構造

10

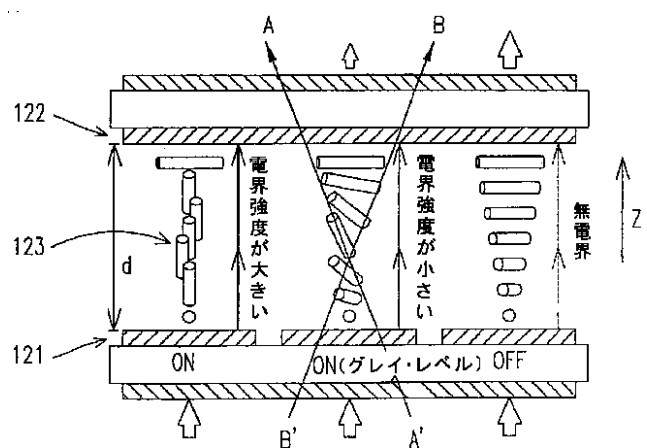
40 絶縁基板	41 ゲート・ライン構造
42 櫛状共同電極構造	43 接続パッド
44 櫛状画素電極	45 チャンネル構造
46 絶縁構造	47 蓄積キャパシタの誘電体層
48 複数の導線交錯絶縁構造	49 ソース/ドレイン構造
50 データ・ライン	51 接続電極
52 蓄積キャパシタの上電極	53 保護構造
531 接続貫通孔	60 絶縁基板
61 ゲート・ライン構造	62 櫛状共同電極構造
63 接続パッド	64 櫛状画素電極
65 チャンネル構造	66 絶縁構造
67 蓄積キャパシタの誘電体層	68 複数の導線
69 ソース/ドレイン構造	70 データ・ライン
71 接続電極	72 蓄積キャパシタの上電極

*

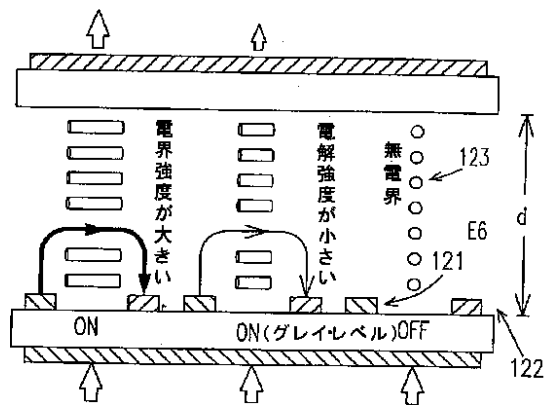
【図1】



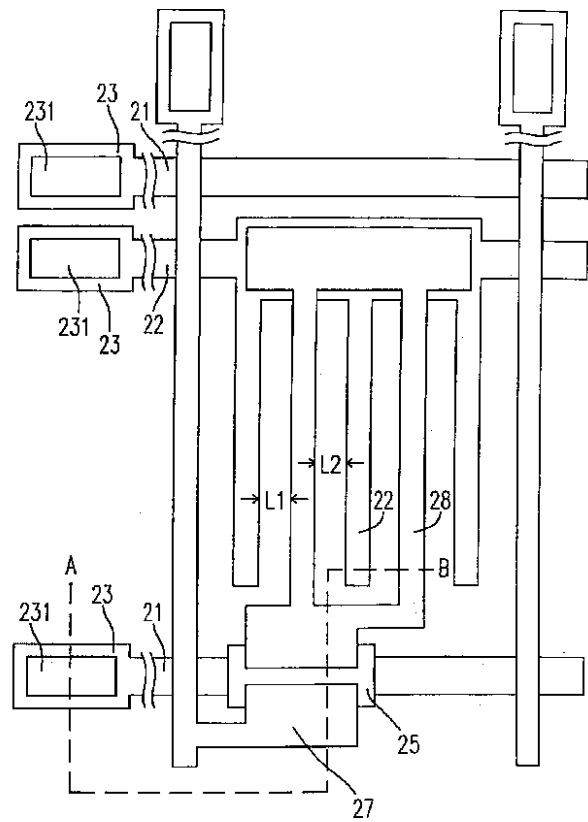
【図2】



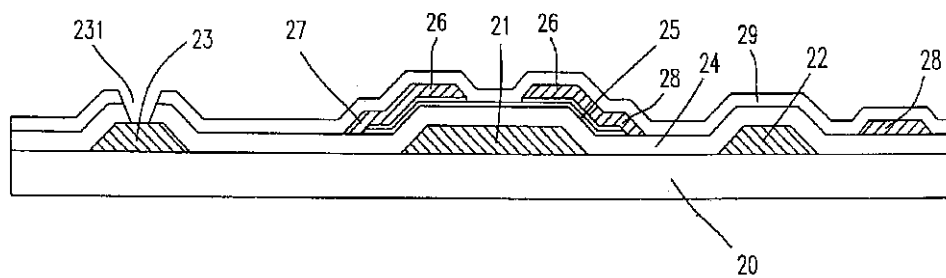
【図3】



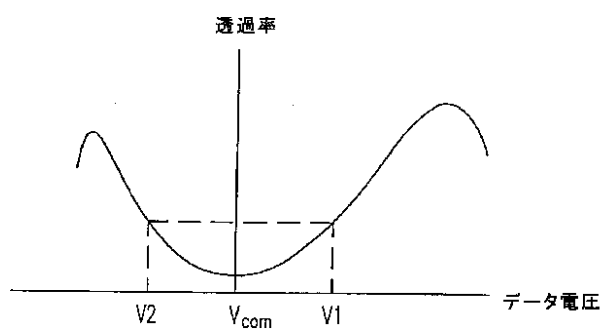
【図4】



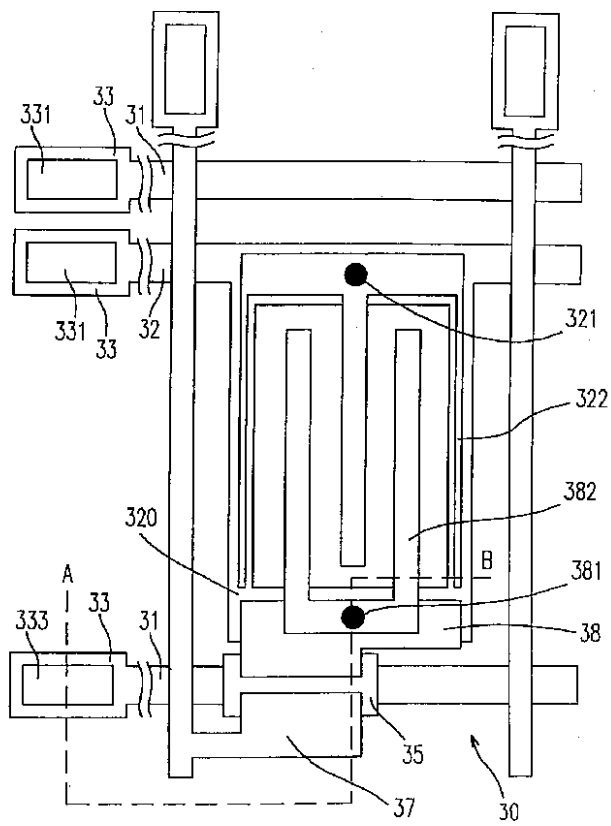
【図5】



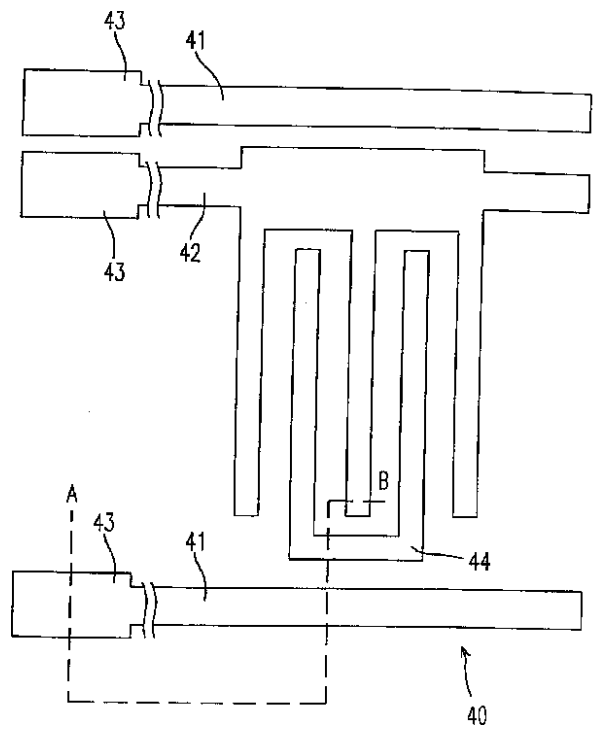
【図6】



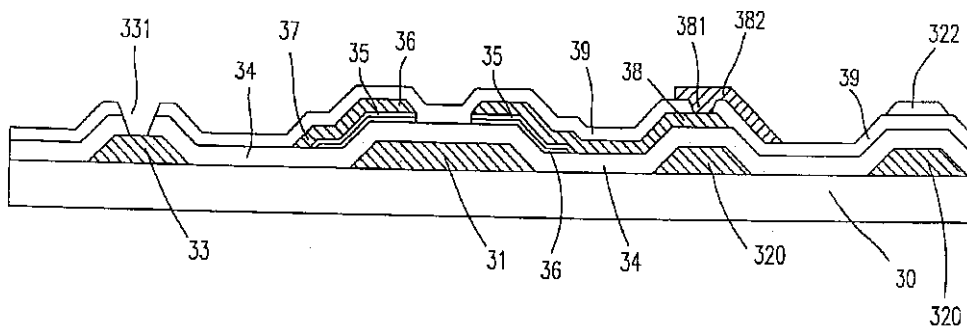
【図7】



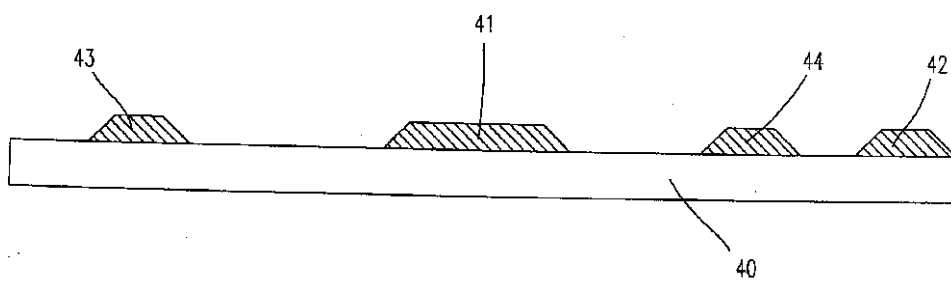
【図9】



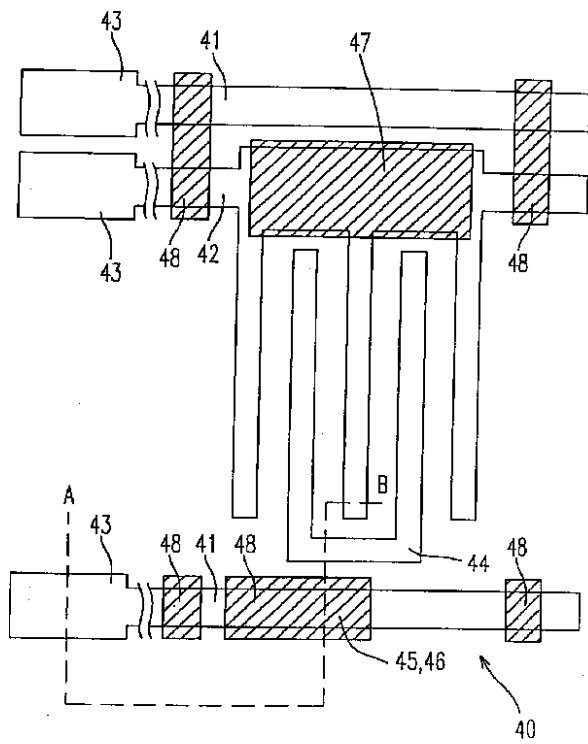
【図8】



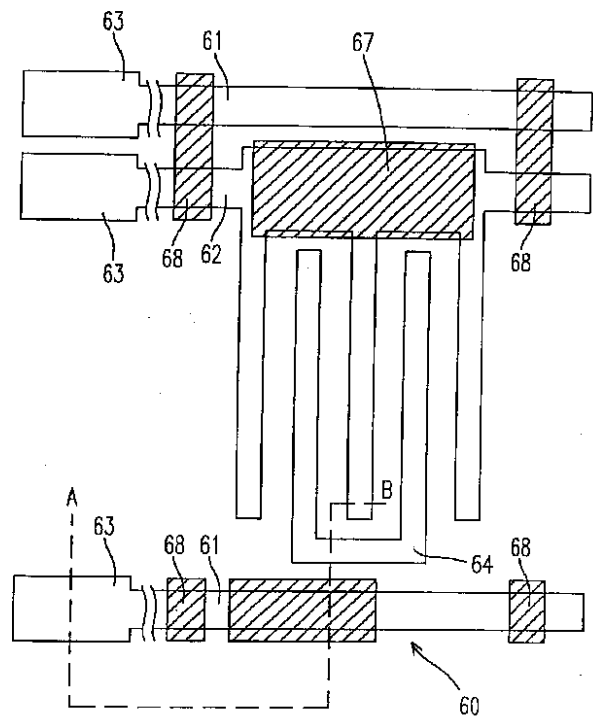
【図10】



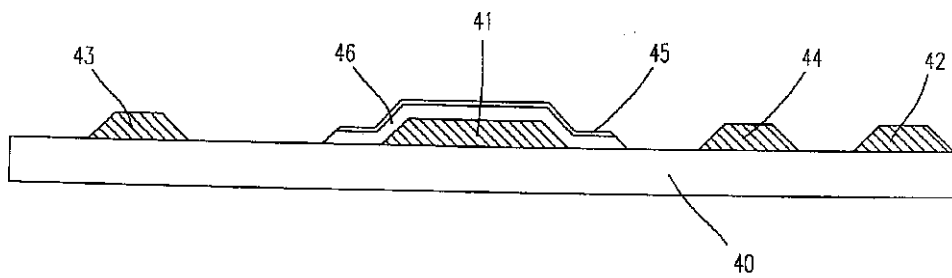
【図11】



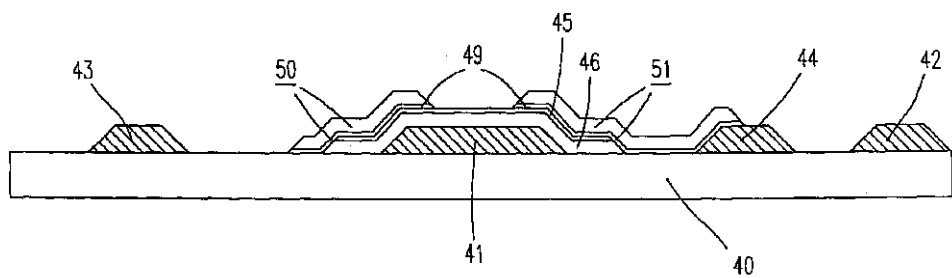
【図17】



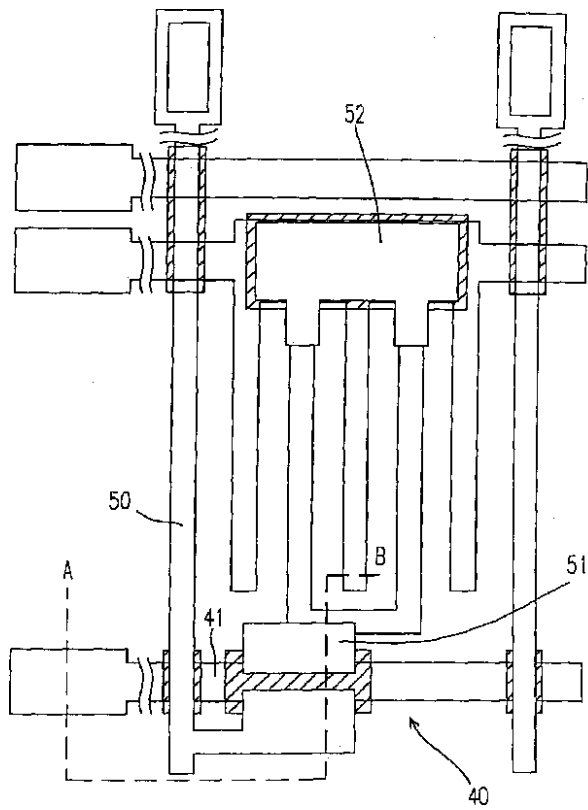
【図12】



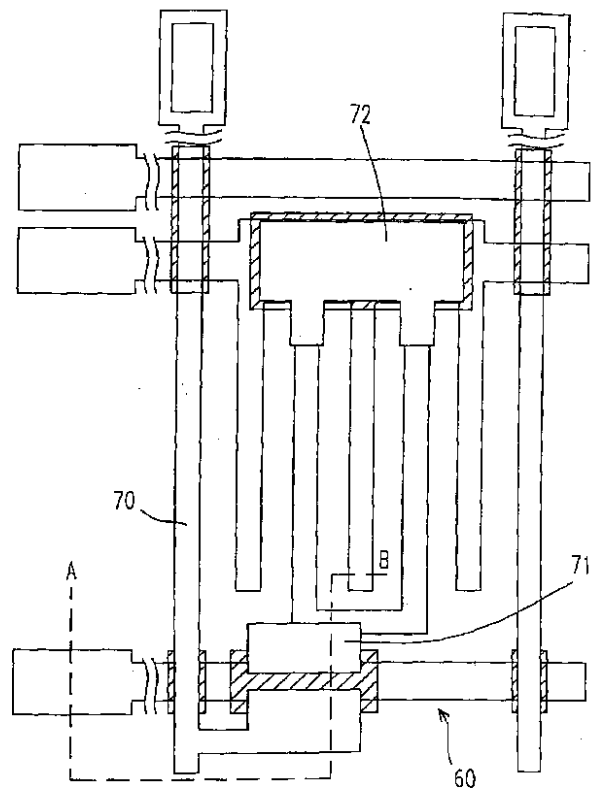
【図14】



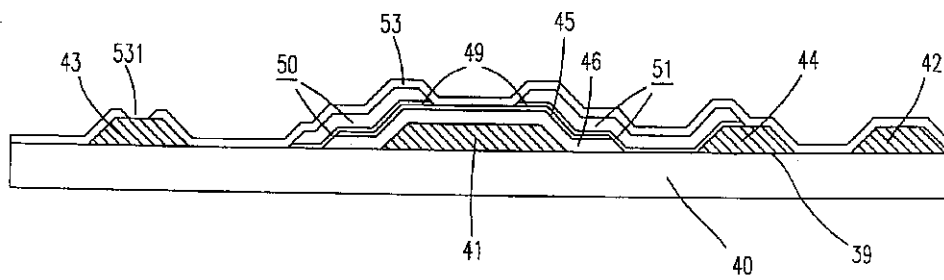
【図13】



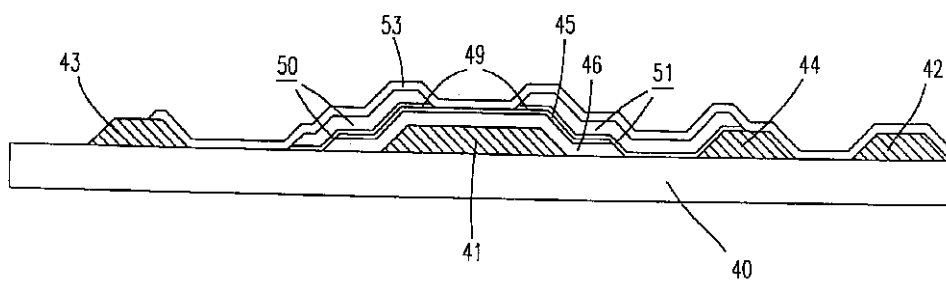
【図19】



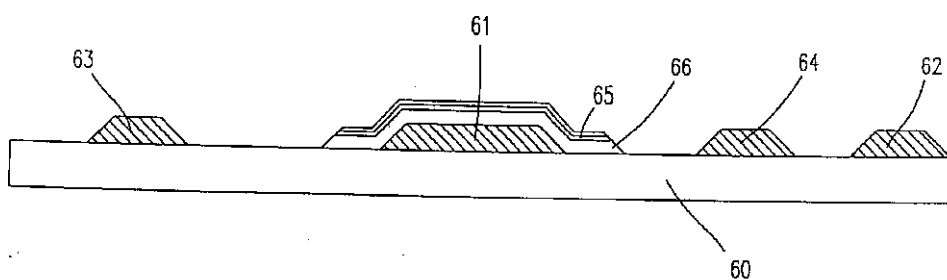
【図15】



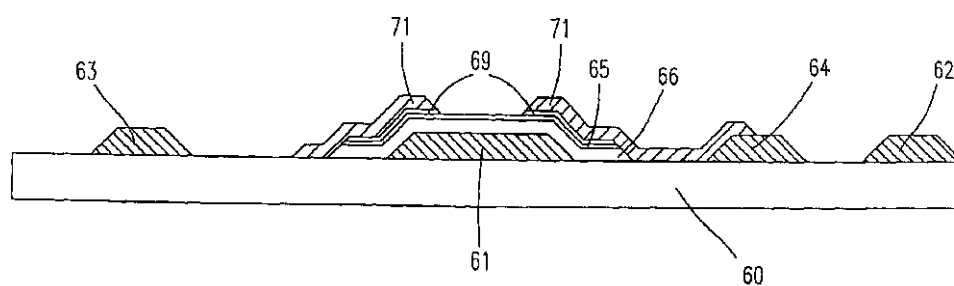
【図16】



【図18】



【図20】



 フロントページの続き

F ターム(参考) 2H092 GA14 GA20 GA21 GA26 GA28
 GA29 HA03 HA04 HA05 JA24
 JA28 JA34 JA41 JA45 JA46
 JB04 JB05 JB56 JB62 JB63
 JB67 KA02 KA04 KA05 KA10
 KB04 KB05 KB21 MA14 MA15
 MA17 MA27 NA01 NA27 PA01
 PA06 QA05

专利名称(译)	在同一平面切换模式下制造液晶显示元件的方法		
公开(公告)号	JP2003107509A	公开(公告)日	2003-04-09
申请号	JP2002079859	申请日	2002-03-22
[标]申请(专利权)人(译)	瀚宇彩晶股份有限公司		
申请(专利权)人(译)	瀚宇彩晶股▲ふん▼有限公司		
[标]发明人	施博盛		
发明人	施博盛		
IPC分类号	G02F1/1343 G02F1/1362		
CPC分类号	G02F1/13458 G02F1/134363		
FI分类号	G02F1/1343 G02F1/1362		
F-TERM分类号	2H092/GA14 2H092/GA20 2H092/GA21 2H092/GA26 2H092/GA28 2H092/GA29 2H092/HA03 2H092/HA04 2H092/HA05 2H092/JA24 2H092/JA28 2H092/JA34 2H092/JA41 2H092/JA45 2H092/JA46 2H092/JB04 2H092/JB05 2H092/JB56 2H092/JB62 2H092/JB63 2H092/JB67 2H092/KA02 2H092/KA04 2H092/KA05 2H092/KA10 2H092/KB04 2H092/KB05 2H092/KB21 2H092/MA14 2H092/MA15 2H092/MA17 2H092/MA27 2H092/NA01 2H092/NA27 2H092/PA01 2H092/PA06 2H092/QA05 2H192/AA24 2H192/BB03 2H192/CB05 2H192/CC04 2H192/DA32 2H192/DA42 2H192/EA62 2H192/FA65		
优先权	090123652 2001-09-25 TW		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种制造具有相同平面转换模式的液晶显示元件的方法。解决方案：该制造方法包括提供绝缘基板40的步骤，用于限定栅极线结构41的步骤，梳状公共电极结构42，连接焊盘43和梳状像素电极44至第一导电在第一光刻工艺中的层，用于限定沟道结构的步骤，绝缘结构，存储电容器的介电层和用于在第二光刻工艺中形成多个导线混合绝缘结构的图案，步骤限定源极/漏极结构，连接到漏极结构的数据线，连接在源极结构和梳状像素电极之间的连接电极以及连接到梳状的存储电容器的上电极第三光刻工艺中的像素电极和形成绝缘基板的保护结构的步骤。

