

(19) 日本国特許庁(JP)

再 公 表 特 許(A1)

(11) 国際公開番号
WO2009/128123

発行日 平成23年8月4日 (2011.8.4)

(43) 国際公開日 平成21年10月22日 (2009. 10. 22)

(51) Int. Cl.	F I	テーマコード (参考)
G 0 2 F 1/1339 (2006.01)	G O 2 F 1/1339 5 0 0	2 H 0 9 0
G 0 2 F 1/1337 (2006.01)	G O 2 F 1/1337 5 0 5	2 H 1 8 9

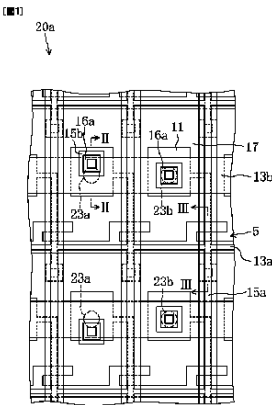
審査請求 有 予備審査請求 未請求 (全 22 頁)

出願番号 特願2010-508040 (P2010-508040)	(71) 出願人 000005049
(21) 国際出願番号 PCT/JP2008/003825	シャープ株式会社
(22) 国際出願日 平成20年12月17日 (2008. 12. 17)	大阪府大阪市阿倍野区長池町 2 2 番 2 2 号
(31) 優先権主張番号 特願2008-104575 (P2008-104575)	(74) 代理人 100077931
(32) 優先日 平成20年4月14日 (2008. 4. 14)	弁理士 前田 弘
(33) 優先権主張国 日本国 (JP)	(74) 代理人 100113262
	弁理士 竹内 祐二
	(72) 発明者 守屋 由瑞
	大阪府大阪市阿倍野区長池町 2 2 番 2 2 号
	シャープ株式会社内
	(72) 発明者 海瀬 泰佳
	大阪府大阪市阿倍野区長池町 2 2 番 2 2 号
	シャープ株式会社内
	最終頁に続く

(54) 【発明の名称】 液晶表示パネル

(57) 【要約】

アクティブマトリクス基板（20a）が、複数のスイッチング素子（5）と、各スイッチング素子（5）を覆うように設けられたスルーホール（16a）を有する絶縁膜と、その絶縁膜上に設けられスルーホール（16a）を介して各スイッチング素子（5）にそれぞれ接続された複数の画素電極（17）とを備え、対向基板が液晶層の厚さを保持するためのフォトスペーサ（23a）を備えた液晶表示パネルであって、フォトスペーサ（23a）がスルーホール（16a）の一方端に重なるように配置された複数の画素を配列してなる第1画素列と、フォトスペーサ（23a）がスルーホール（16a）の他方端に重なるように配置された複数の画素を配列してなる第2画素列とを備えている。



【特許請求の範囲】**【請求項 1】**

アクティブマトリクス基板と、

上記アクティブマトリクス基板に対向して配置された対向基板と、

上記アクティブマトリクス基板及び対向基板の間に設けられた液晶層とを備え、

上記アクティブマトリクス基板が、第1の透明基板に設けられた複数のスイッチング素子と、該各スイッチング素子を覆うように設けられた絶縁膜と、該絶縁膜上にマトリクス状に設けられ、該絶縁膜に上記各スイッチング素子毎に形成されたスルーホールを介して該各スイッチング素子にそれぞれ接続された複数の画素電極とを備え、

上記対向基板が、第2の透明基板に起立するように設けられ上記液晶層の厚さを保持するためのフォトスペーサを備え、

上記各画素電極に対応して複数の画素がマトリクス状に規定された液晶表示パネルであって、

上記フォトスペーサが上記スルーホール的一方端に重なるように配置された複数の画素を配列してなる第1画素列と、

上記フォトスペーサが上記スルーホールの他方端に重なるように配置された複数の画素を配列してなる第2画素列とを備えていることを特徴とする液晶表示パネル。

【請求項 2】

請求項 1 に記載された液晶表示パネルにおいて、

上記第1画素列及び第2画素列は、互いに隣り合っていることを特徴とする液晶表示パネル。

【請求項 3】

請求項 1 又は 2 に記載された液晶表示パネルにおいて、

上記絶縁膜は、樹脂膜であることを特徴とする液晶表示パネル。

【請求項 4】

請求項 1 乃至 3 の何れか 1 つに記載された液晶表示パネルにおいて、

上記フォトスペーサは、第1フォトスペーサと、該第1フォトスペーサよりも低く形成された第2フォトスペーサとを有していることを特徴とする液晶表示パネル。

【請求項 5】

請求項 1 乃至 4 の何れか 1 つに記載された液晶表示パネルにおいて、

上記フォトスペーサは、上記液晶層の配向中心となるように構成されていることを特徴とする液晶表示パネル。

【請求項 6】

請求項 1 乃至 5 の何れか 1 つに記載された液晶表示パネルにおいて、

上記アクティブマトリクス基板は、互いに平行に延びるように設けられた複数のゲート線と、該各ゲート線に交差する方向に互いに平行に延びるように設けられた複数のソース線と、上記各ゲート線に沿って互いに平行に延びるように設けられた複数の容量線とを有し、

上記フォトスペーサ及びスルーホールは、上記各ソース線に沿って各容量線に重なるように配置されていることを特徴とする液晶表示パネル。

【請求項 7】

請求項 1 乃至 6 の何れか 1 つに記載された液晶表示パネルにおいて、

上記アクティブマトリクス基板は、互いに平行に延びるように設けられた複数のゲート線と、該各ゲート線に交差する方向に互いに平行に延びるように設けられた複数のソース線と、上記各ゲート線に沿って互いに平行に延びるように設けられた複数の容量線とを有し、

上記フォトスペーサ及びスルーホールは、上記各ゲート線に沿って各容量線に重なるように配置されていることを特徴とする液晶表示パネル。

【請求項 8】

アクティブマトリクス基板と、

上記アクティブマトリクス基板に対向して配置された対向基板と、

上記アクティブマトリクス基板及び対向基板の間に設けられた液晶層とを備え、

上記アクティブマトリクス基板が、第1の透明基板に設けられた複数のスイッチング素子と、該各スイッチング素子を覆うように設けられた絶縁膜と、該絶縁膜にマトリクス状に設けられ、該絶縁膜に上記各スイッチング素子毎に形成されたスルーホールを介して該各スイッチング素子にそれぞれ接続された複数の画素電極とを備え、

上記対向基板が、第2の透明基板に起立するようにそれぞれ設けられ上記液晶層の厚さを保持するための第1フォトスペーサ及び該第1フォトスペーサよりも低い第2フォトスペーサを備えた液晶表示パネルであって、

上記第1フォトスペーサは、上記スルーホールに重ならないように設けられ、

10

上記第2フォトスペーサは、上記スルーホールに重なるように設けられていることを特徴とする液晶表示パネル。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示パネルに関し、特に、基板に柱状に形成されたフォトスペーサによりセル厚が保持される液晶表示パネルに関するものである。

【背景技術】

【0002】

液晶表示パネルは、互いに対向して配置された一对の基板と、それらの両基板の間に設けられた液晶層とを備えている。そして、液晶表示パネルでは、上記一对の基板の間に設けられたスペーサによって、上記液晶層の厚さ、すなわち、セル厚が一定に保持されている。ここで、上記スペーサとしては、上記一对の基板の一方に散布して配置されるビーズ状のスペーサが従来より用いられてきたが、近年、セル厚の均一性を高めるために、上記ビーズ状のスペーサに代えて、上記一对の基板の一方にフォトリソグラフィにより形成して配置される柱状のフォトスペーサが用いられている。

20

【0003】

例えば、特許文献1には、画素内にスペーサ機能を有すると共に液晶分子の配向を規制する突起を備えた反射透過型の液晶表示装置及びその方法が開示されている。

【特許文献1】特開2006-330602号公報

30

【発明の開示】

【発明が解決しようとする課題】

【0004】

ところで、アクティブマトリクス駆動方式の液晶表示パネルは、上記一对の基板として、アクティブマトリクス基板及び対向基板を備えている。

【0005】

図11は、従来のアクティブマトリクス基板120の平面図である。

【0006】

アクティブマトリクス基板120は、図11に示すように、マトリクス状に設けられた複数の画素電極117と、各画素電極117の短辺に沿って互いに平行に延びるように設けられた複数のゲート線113aと、各画素電極117の長辺に沿って互いに平行に延びるように設けられた複数のソース線115と、各ゲート線113aに沿って互いに平行に延びるように設けられた複数の容量線113bと、各ゲート線113a及び各ソース線115の交差する部分にそれぞれ設けられ、各画素電極117にそれぞれ接続された複数の薄膜トランジスタ（以下、TFTと称する）105とを備えている。そして、画像の最小単位である各画素において、TFT105と画素電極117とは、図11に示すように、TFT105上の樹脂膜（不図示）に形成されたスルーホール116aを介して接続されている。ここで、図11では、対向基板に形成されたフォトスペーサ123a（及び123b）を2点鎖線で示している。なお、フォトスペーサ123bは、フォトスペーサ123aよりも低く形成されているので、パネル表面が押圧されたときにアクティブマトリク

40

50

ス基板の表面に当接してセル厚を保持すると共に、液晶滴下注入法により製造された液晶表示パネルにおいては、パネル表面に低温衝撃が負荷されたときに気泡が生じ難いように構成されている。

【0007】

上記のように、フォトスペーサ123aを対向基板に形成した場合には、アクティブマトリクス基板120及び対向基板を貼り合わせる際のずれなどにより、アクティブマトリクス基板120に凹状に形成されたスルーホール116aの内部に、対向基板のフォトスペーサ123aの頭部が落ち込むおそれがある。そうすると、フォトスペーサ123aの頭部がスルーホール116aの内部に落ち込んだ領域では、セル厚が狭くなり、セル厚が一定に保持されなくなるので、フォトスペーサ123aによる安定したセル厚制御が困難 10

【0008】

そこで、図11に示すように、アクティブマトリクス基板120に形成されたスルーホール116aと、対向基板に形成されたフォトスペーサ123aとを平面視で離間して配置させることにより、アクティブマトリクス基板120のスルーホール116aの内部に、対向基板のフォトスペーサ123aの頭部が落ち込まないようにすることが考えられる。具体的に液晶表示パネルでは、画素の高精細化に伴って、各ソース線115の間隔が益々狭くなっているため、フォトスペーサ123a又はスルーホール116aを、平面視で透過領域に突出して形成することにより、スルーホール116aとフォトスペーサ123aとを平面視で離間させることになる。ここで、図11において、透過領域は、隣り合う 20 一対のゲート線113aと隣り合う一対のソース線115とに囲まれた領域のうち、容量線113b及びTFT105に重ならない領域であり、例えば、バックライトからの光を透過して、画像表示に有効な領域である。そして、フォトスペーサ123a又はスルーホール116aを平面視で透過領域に突出させると、その透過領域に突出した部分が画像表示に有効でなくなるので、画素の開口率が低下してしまう。例えば、フォトスペーサ123aが透過領域に突出して形成された場合には、フォトスペーサ123aの近傍で液晶層の配向が乱れ易いので、その領域を遮蔽することにより、画素の開口率が低下してしまう。また、スルーホール116aが透過領域に突出して形成された場合には、スルーホール116aの近傍で液晶層の配向が乱れ易く、上記と同様に、画素の開口率が低下してしまう。また、フォトスペーサ123a及びスルーホール116aの近傍の液晶層の配向が乱 30 れた領域では、光漏れが発生して、コントラストの低下も懸念される。

【0009】

このように、従来の液晶表示パネルでは、スルーホール及びフォトスペーサの配置により、セル厚制御の安定性を保持して、画素の開口率を保持することが困難であった。

【0010】

本発明は、かかる点に鑑みてなされたものであり、その目的とするところは、フォトスペーサによるセル厚制御の安定性を保持して、画素の開口率の低下を抑制することにある。

【課題を解決するための手段】

【0011】

上記目的を達成するために、本発明は、フォトスペーサがスルーホールの一方端に重なるように配置された第1画素列と、フォトスペーサがスルーホールの他方端に重なるように配置された第2画素列とを備えるようにしたものである。

【0012】

具体的に本発明に係る液晶表示パネルは、アクティブマトリクス基板と、上記アクティブマトリクス基板に対向して配置された対向基板と、上記アクティブマトリクス基板及び対向基板の間に設けられた液晶層とを備え、上記アクティブマトリクス基板が、第1の透明基板に設けられた複数のスイッチング素子と、該各スイッチング素子を覆うように設けられた絶縁膜と、該絶縁膜上にマトリクス状に設けられ、該絶縁膜に上記各スイッチング素子毎に形成されたスルーホールを介して該各スイッチング素子にそれぞれ接続された複 50

数の画素電極とを備え、上記対向基板が、第2の透明基板に起立するように設けられ上記液晶層の厚さを保持するためのフォトスペーサを備え、上記各画素電極に対応して複数の画素がマトリクス状に規定された液晶表示パネルであって、上記フォトスペーサが上記スルーホール的一方端に重なるように配置された複数の画素を配列してなる第1画素列と、上記フォトスペーサが上記スルーホールの他方端に重なるように配置された複数の画素を配列してなる第2画素列とを備えていることを特徴とする。

【0013】

上記の構成によれば、フォトスペーサがスルーホール的一方端に重なるように配置された複数の画素を配列してなる第1画素列と、フォトスペーサがスルーホールの他方端に重なるように配置された複数の画素を配列してなる第2画素列とを備えているので、アクティブマトリクス基板及び対向基板を貼り合わせる際のずれなどにより、仮に、第1画素列において、対向基板のフォトスペーサの頭部がアクティブマトリクス基板のスルーホールの内部に落ち込んだとしても、第2画素列において、対向基板のフォトスペーサの頭部がアクティブマトリクス基板のスルーホールの内部に落ち込まないことになる。そして、この場合、第2画素列の各画素における対向基板のフォトスペーサの頭部がアクティブマトリクス基板のスルーホールの外側の画素電極に当接することにより、セル厚が確実に保持されるので、フォトスペーサによるセル厚制御の安定性が保持される。また、フォトスペーサがスルーホール的一方端又は他方端に重なるように配置されているので、平面視でのフォトスペーサ及びスルーホールの間隔が狭くなる。これにより、フォトスペーサ又はスルーホールが透過領域に突出することが抑制されるので、画素の開口率の低下が抑制される。したがって、フォトスペーサによるセル厚制御の安定性を保持して、画素の開口率の低下を抑制することが可能になる。

【0014】

上記第1画素列及び第2画素列は、互いに隣り合っている。

【0015】

上記の構成によれば、第1画素列及び第2画素列が互いに隣り合っているので、具体的に、隣り合った画素列の一方でセル厚が確実に保持されることになる。

【0016】

上記絶縁膜は、樹脂膜であってもよい。

【0017】

上記の構成によれば、絶縁膜が一般的に無機絶縁膜よりも肉厚な樹脂膜であるので、絶縁膜に形成されるスルーホールが深く、その内壁が上方に向かって広がるように傾斜して形成され、安定したセル厚制御が懸念されるものの、上記のように、第1画素列及び第2画素列を備えているので、安定したセル厚制御が可能になる。

【0018】

上記フォトスペーサは、第1フォトスペーサと、該第1フォトスペーサよりも低く形成された第2フォトスペーサとを有している。

【0019】

上記の構成によれば、第2フォトスペーサが第1フォトスペーサよりも低く形成されているので、通常時には、第1フォトスペーサの頭部がアクティブマトリクス基板の表面に当接してセル厚が保持され、パネル表面が押圧された押圧時には、第2フォトスペーサの頭部がアクティブマトリクス基板の表面に当接してセル厚が保持されると共に、液晶滴下注入法により製造された液晶表示パネルにおいては、全てのフォトスペーサが上記第1フォトスペーサである場合よりも、各フォトスペーサと第2の透明基板との弾性特性の差異が小さくなり、パネル表面に低温衝撃が負荷されても、第2の透明基板の撓みに追従して各フォトスペーサも撓むことにより、両者の間に微小空間などが形成され難くなり、気泡の発生が抑制されることになる。

【0020】

上記フォトスペーサは、上記液晶層の配向中心となるように構成されている。

【0021】

上記の構成によれば、フォトスペーサが液晶層の配向中心となるので、V A (Vertical Alignment) 方式の液晶表示パネルにおいて、フォトスペーサがセル厚を保持すると共に、液晶層の配向を規制することになる。

【0022】

上記アクティブマトリクス基板は、互いに平行に延びるように設けられた複数のゲート線と、該各ゲート線に交差する方向に互いに平行に延びるように設けられた複数のソース線と、上記各ゲート線に沿って互いに平行に延びるように設けられた複数の容量線とを有し、上記フォトスペーサ及びスルーホールは、上記各ソース線に沿って各容量線に重なるように配置されていてもよい。

【0023】

10

上記の構成によれば、フォトスペーサ及びスルーホールが各ソース線に沿って各容量線に重なるように配置されているので、各ソース線の間隔が狭く設定された高精細な液晶表示パネルにおいて、画素の開口率の低下が具体的に抑制される。

【0024】

上記アクティブマトリクス基板は、互いに平行に延びるように設けられた複数のゲート線と、該各ゲート線に交差する方向に互いに平行に延びるように設けられた複数のソース線と、上記各ゲート線に沿って互いに平行に延びるように設けられた複数の容量線とを有し、上記フォトスペーサ及びスルーホールは、上記各ゲート線に沿って各容量線に重なるように配置されていてもよい。

【0025】

20

上記の構成によれば、フォトスペーサ及びスルーホールが各ゲート線に沿って各容量線に重なるように配置されているので、各ソース線の間隔が狭く設定された高精細な液晶表示パネルにおいて、画素の開口率の低下が具体的に抑制されると共に、例えば、スイッチング素子として設けられた各TFTの半導体層のドレイン領域に接続された各ドレイン接続電極と各ソース線との間隔が広く設計されるので、各ドレイン接続電極と各ソース線との間における同層間のリーク不良などが抑制される。

【0026】

また、具体的に本発明に係る液晶表示パネルは、アクティブマトリクス基板と、上記アクティブマトリクス基板に対向して配置された対向基板と、上記アクティブマトリクス基板及び対向基板の間に設けられた液晶層とを備え、上記アクティブマトリクス基板が、第1の透明基板に設けられた複数のスイッチング素子と、該各スイッチング素子を覆うように設けられた絶縁膜と、該絶縁膜にマトリクス状に設けられ、該絶縁膜に上記各スイッチング素子毎に形成されたスルーホールを介して該各スイッチング素子にそれぞれ接続された複数の画素電極とを備え、上記対向基板が、第2の透明基板に起立するようにそれぞれ設けられ上記液晶層の厚さを保持するための第1フォトスペーサ及び該第1フォトスペーサよりも低い第2フォトスペーサを備えた液晶表示パネルであって、上記第1フォトスペーサは、上記スルーホールに重ならないように設けられ、上記第2フォトスペーサは、上記スルーホールに重なるように設けられていることを特徴とする。

30

【0027】

上記の構成によれば、通常、アクティブマトリクス基板の表面に当接する第1フォトスペーサがスルーホールに重ならないように設けられているので、セル厚が確実に保持される。また、第1フォトスペーサより低く形成され、パネル表面が押圧されたときなどにアクティブマトリクス基板の表面に当接する第2フォトスペーサがスルーホールに重なるように設けられているので、画素の開口率の低下が抑制される。したがって、フォトスペーサによるセル厚制御の安定性を保持して、画素の開口率の低下を抑制することが可能になる。

40

【発明の効果】

【0028】

本発明によれば、フォトスペーサがスルーホールの一方端に重なるように配置された第1画素列と、フォトスペーサがスルーホールの他方端に重なるように配置された第2画素

50

列とを備えているので、フォトスペーサによるセル厚制御の安定性を保持して、画素の開口率の低下を抑制することができる。

【図面の簡単な説明】

【0029】

【図1】図1は、実施形態1に係る液晶表示パネルを構成するアクティブマトリクス基板20aの平面図である。

【図2】図2は、図1中のII-II線に沿ったアクティブマトリクス基板20a及びそれを備えた液晶表示パネル50aの断面図である。

【図3】図3は、図1中のIII-III線に沿ったアクティブマトリクス基板20aの断面図である。

10

【図4】図4は、液晶表示パネル50aを模式的に示した平面図である。

【図5】図5は、実施形態2に係る液晶表示パネル50bを模式的に示した平面図である。

。

【図6】図6は、実施形態3に係る液晶表示パネル50cを模式的に示した平面図である。

。

【図7】図7は、実施形態4に係る液晶表示パネル50dを模式的に示した平面図である。

。

【図8】図8は、実施形態5に係る液晶表示パネルを構成するアクティブマトリクス基板20eの平面図である。

【図9】図9は、図8中のIX-IX線に沿ったアクティブマトリクス基板20e及びそれを備えた液晶表示パネル50eの断面図である。

20

【図10】図10は、実施形態6に係る液晶表示パネル50fを模式的に示した平面図である。

【図11】図11は、従来のアクティブマトリクス基板120の平面図である。

【符号の説明】

【0030】

L a	第1画素列	
L b	第2画素列	
P	画素	
5	T F T (スイッチング素子)	30
10 a	第1の透明基板	
10 b	第2の透明基板	
13 a	ゲート線	
13 b	容量線	
15 a	ソース線	
16	樹脂膜 (絶縁膜)	
16 a	スルーホール	
17	画素電極	
20 a, 20 e	アクティブマトリクス基板	
23 a	第1フォトスペーサ	40
23 b	第2フォトスペーサ	
30 a, 30 e	対向基板	
40	液晶層	
50 a ~ 50 f	液晶表示パネル	

【発明を実施するための最良の形態】

【0031】

以下、本発明の実施形態を図面に基づいて詳細に説明する。なお、本発明は、以下の各実施形態に限定されるものではない。

【0032】

《発明の実施形態1》

50

図1～図4は、本発明に係る液晶表示パネルの実施形態1を示している。具体的に図1は、本実施形態1の液晶表示パネルを構成するアクティブマトリクス基板20aの平面図である。そして、図2は、図1中のII-II線に沿ったアクティブマトリクス基板20a及びそれを備えた液晶表示パネル50aの断面図であり、図3は、図1中のIII-III線に沿ったアクティブマトリクス基板20aの断面図である。なお、図1では、後述するように、アクティブマトリクス基板20aにおいて最上層に配置される各画素電極17を太線で示している。

【0033】

液晶表示パネル50aは、図2に示すように、互いに対向して配置されたアクティブマトリクス基板20a及び対向基板30aと、両基板20a及び30aの間に設けられた液晶層40と、両基板20a及び30aを互いに接着すると共に両基板20a及び30aの間に液晶層40を封入するためのシール材（不図示）とを備えている。

【0034】

アクティブマトリクス基板20aは、図1～図3に示すように、ガラス基板などの第1の透明基板10aと、第1の透明基板10a上に略L字状に設けられた半導体層11と、半導体層11を覆うように設けられたゲート絶縁膜12と、ゲート絶縁膜12上に互いに平行に延びるように設けられた複数のゲート線13aと、ゲート絶縁膜12上に各ゲート線13aに沿って互いに平行に延びるように設けられた複数の容量線13bと、各ゲート線13a及び各容量線13bを覆うように設けられた層間絶縁膜14と、層間絶縁膜14上に各ゲート線13aと直交する方向に互いに平行に延びるように設けられた複数のソース線15aと、層間絶縁膜14上に各ソース線15aの間に島状に設けられた複数のドレイン接続電極15bと、各ソース線15a及び各ドレイン接続電極15bを覆うように設けられた樹脂膜16と、樹脂膜16上にマトリクス状に設けられた複数の画素電極17と、各画素電極17を覆うように設けられた配向膜（不図示）とを備えている。

【0035】

ここで、液晶表示パネル50aでは、各画素電極17に対応して、各々、画像の最小単位を構成する複数の画素P（後述する図4参照）がマトリクス状に規定されている。そして、各画素Pでは、隣り合う一対のゲート線13aと隣り合う一対のソース線15aとに囲まれた領域のうち、容量線13b及び後述するTF T5を構成する部分に重ならない領域に、例えば、バックライトからの光を透過して、画像表示に有効な領域（透過領域）が構成されている。

【0036】

また、アクティブマトリクス基板20aでは、図1に示すように、各ゲート線13a及び各ソース線15aの交差する部分にスイッチング素子としてTF T5が設けられている。

【0037】

TF T5は、図3に示すように、ゲート線13aの一部、及びゲート線13aの側方に突出した突出部により構成されたゲート電極Gと、ゲート電極Gに重なるようにチャンネル領域11a、チャンネル領域11aの外側に低濃度ドープ領域（いわゆる、LDD領域）11b、並びに低濃度ドープ領域11bの外側にソース領域S及びドレイン領域Dを含む高濃度ドープ領域11cがそれぞれ規定された半導体層11と、ゲート電極G及び半導体層11の間に設けられたゲート絶縁膜12とを備えている。ここで、ソース領域Sは、図1及び図3に示すように、ゲート絶縁膜12及び層間絶縁膜14の積層膜に形成されたアクティブコンタクトホール14aを介してソース線15aに接続されている。また、ドレイン領域Dは、図2に示すように、ゲート絶縁膜12及び層間絶縁膜14の積層膜に形成されたアクティブコンタクトホール14bを介してドレイン接続電極15bに接続されている。さらに、ドレイン接続電極15bは、図1及び図2に示すように、樹脂膜16に形成されたスルーホール16aを介して画素電極17に接続されている。

【0038】

また、ドレイン領域Dは、図1及び図2に示すように、容量線13bに重なるように設

けられ、その容量線 13b と、それらの間に設けられたゲート絶縁膜 12 と共に、補助容量を構成している。

【0039】

対向基板 30a は、図 2 に示すように、ガラス基板などの第 2 の透明基板 10b と、第 2 の透明基板 10b 上に格子状に設けられたブラックマトリクス 21a と、ブラックマトリクス 21a の各格子間に赤色層、緑色層及び青色層などの着色層が設けられたカラーフィルタ層 21b と、カラーフィルタ層 21b を覆うように設けられた共通電極 22 と、共通電極 22 上に起立するように設けられた第 1 フォトスペーサ 23a 及び第 2 フォトスペーサ 23b (図 1 参照) と、共通電極 22 を覆うように設けられた配向膜 (不図示) とを備えている。ここで、図 1 のアクティブマトリクス基板 20a の平面図では、対向基板 30a に配置する第 1 フォトスペーサ 23a 及び第 2 フォトスペーサ 23b を 2 点鎖線で示している。

10

【0040】

第 1 フォトスペーサ 23a は、例えば、 $4.5\mu\text{m}$ 程度の高さに形成され、図 2 に示すように、アクティブマトリクス基板 20a の表面 (画素電極 17 の表面) に当接して、液晶層 40 の厚さ、すなわち、セル厚を保持するように構成されている。

【0041】

第 2 フォトスペーサ 23b は、例えば、 $4.2\mu\text{m}$ 程度の高さと第 1 フォトスペーサ 23a よりも低く形成され、パネル表面が押圧されたときに、アクティブマトリクス基板 20a の表面 (画素電極 17 の表面) に当接して、液晶層 40 の厚さを保持するように構成されている。また、第 2 フォトスペーサ 23b は、第 1 フォトスペーサ 23a よりも低く形成されているので、液晶表示パネル 50a が液晶滴下注入法により製造された場合においては、全てのフォトスペーサが第 1 フォトスペーサ 23a である場合よりも、各フォトスペーサと第 2 の透明基板 10b との弾性特性の差異が小さくなり、パネル表面に低温衝撃が負荷されても、第 2 の透明基板 10b の撓みに追従して各フォトスペーサも撓むことにより、両者の間に微小空間などが形成され難くなり、気泡の発生が抑制された構成になっている。

20

【0042】

ここで、図 4 は、液晶表示パネル 50a を模式的に示した平面図である。この図 4 では、各画素 P において、アクティブマトリクス基板 20a に形成されたスルーホール 16a 、並びに対向基板 30a に形成された第 1 フォトスペーサ 23a 及び第 2 フォトスペーサ 23b を示している。

30

【0043】

液晶表示パネル 50a は、図 4 に示すように、各第 1 フォトスペーサ 23a がスルーホール 16a の一方端 (図中下側) に重なるように配置された第 1 画素列 La と、第 1 画素列 La に隣り合い、各第 1 フォトスペーサ 23a がスルーホール 16a の他方端 (図中上側) に重なるように配置された第 2 画素列 Lb とを備えている。

【0044】

また、液晶表示パネル 50a では、図 4 に示すように、各第 2 フォトスペーサ 23b が第 1 画素列 La 及び第 2 画素列 Lb において各スルーホール 16a に重なるように配置されている。ここで、例えば、画素 P のサイズが $30\mu\text{m} \times 90\mu\text{m}$ 程度である場合には、第 1 フォトスペーサ 23a の個数密度が $11\text{個}/\text{mm}^2$ 程度であり、第 2 フォトスペーサ 23b の個数密度が $360\text{個}/\text{mm}^2$ 程度である。また、画素 P のサイズが $40\mu\text{m} \times 120\mu\text{m}$ 程度である場合には、第 1 フォトスペーサ 23a の個数密度が $11\text{個}/\text{mm}^2$ 程度であり、第 2 フォトスペーサ 23b の個数密度が $197\text{個}/\text{mm}^2$ 程度である。さらに、画素 P のサイズが $50\mu\text{m} \times 150\mu\text{m}$ 程度である場合には、第 1 フォトスペーサ 23a の個数密度が $11\text{個}/\text{mm}^2$ 程度であり、第 2 フォトスペーサ 23b の個数密度が $122\text{個}/\text{mm}^2$ 程度である。なお、第 1 フォトスペーサ 23a は、表示品位の低下を抑制するために、青色を表示する各画素 P のみに配置されるのが好ましい。

40

【0045】

50

上記構成の液晶表示パネル50aは、アクティブマトリクス20a上の各画素電極17と対向基板30a上の共通電極22との間に配置する液晶層40に所定の電圧を印加して、液晶層40を構成する液晶分子の配向状態を変えることにより、各画素P毎にパネル内を透過する光の透過率を調整して、画像を表示するように構成されている。

【0046】

次に、本実施形態の液晶表示パネル50aを製造する方法について一例を挙げて説明する。なお、本実施形態の製造方法は、アクティブマトリクス基板作製工程、対向基板作製工程及び液晶滴下貼り合わせ工程を備える。

【0047】

＜アクティブマトリクス基板作製工程＞

10

まず、ガラス基板などの第1の透明基板10aの基板全体に、例えば、原料ガスとしてジシランなどを用いて、プラズマCVD (Chemical Vapor Deposition) 法により、アモルファスシリコン膜(厚さ50nm程度)を成膜した後、レーザ光の照射などによる加熱処理を行ってポリシリコン膜に変成する。その後、そのポリシリコン膜をフォトリソグラフィによりパターニングして、半導体層11を形成する。なお、第1の透明基板10a及び半導体層11の間に、プラズマCVD法により酸化シリコン膜などを成膜して、ベースコート膜を形成してもよい。

【0048】

続いて、半導体層11が形成された基板全体に、プラズマCVD法により、例えば、酸化シリコン膜(厚さ100nm程度)を成膜してゲート絶縁膜12を形成した後に、ゲート絶縁膜12を介して、半導体層11に不純物としてリン又はボロンをドーピングする。

20

【0049】

さらに、ゲート絶縁膜12上の基板全体に、スパッタリング法により、例えば、窒化タングステン膜(厚さ50nm程度)及びタングステン膜(厚さ350nm程度)を順次成膜し、その後、フォトリソグラフィによりパターニングして、ゲート線13a及び容量線13bを形成する。

【0050】

続いて、ゲート線13a(ゲート電極G)をマスクとして、ゲート絶縁膜13を介して、半導体層11にリン又はボロンをドーピングして、ゲート電極Gに重なる部分にチャンネル領域11aを形成する。

30

【0051】

さらに、ゲート電極Gを覆うように島状のフォトレジスト(不図示)を形成した後に、そのフォトレジスト及びゲート絶縁膜12を介して、半導体層11にリン又はボロンをドーピングする。なお、半導体層11の容量線13bに重なる領域については、容量線13bを形成する前に、別途、リン又はボロンをドーピングする。その後、加熱処理を行い、ドーピングしたリン又はボロンの活性化処理を行うことにより、低濃度ドーピング領域11b、並びにソース領域S及びドレイン領域Dを含む高濃度ドーピング領域11cを形成する。

【0052】

続いて、半導体層11にチャンネル領域11a、低濃度ドーピング領域11b及び高濃度ドーピング領域11cが形成された基板全体に、プラズマCVD法により、窒化シリコン膜(厚さ250nm程度)及び酸化シリコン膜(厚さ700nm程度)を順に成膜して層間絶縁膜14を形成した後に、ゲート絶縁膜12及び層間絶縁膜14の積層膜のソース領域S及びドレイン領域Dに重なる部分をそれぞれエッチング除去して、アクティブコンタクトホール14a及び14bを形成する。

40

【0053】

そして、アクティブコンタクトホール14a及び14bを有する層間絶縁膜14が形成された基板全体に、スパッタリング法により、例えば、チタン膜(厚さ100nm程度)、アルミニウム膜(厚さ350nm程度)及びチタン膜(厚さ100nm程度)を順次成膜した後に、フォトリソグラフィによりパターニングして、ソース線15a及びドレイン接続電極15bを形成する。

50

【0054】

さらに、ソース線15a及びドレイン接続電極15bが形成された基板全体に、例えば、アクリル樹脂をスピンコーティング法により塗布して、樹脂膜16（厚さ2 μ m程度）を形成した後に、樹脂膜16のドレイン接続電極15bに重なる部分をエッチング除去して、スルーホール16aを形成する。

【0055】

そして、スルーホール16aを有する樹脂膜16が形成された基板全体に、スパッタリング法により、例えば、ITO（Indium Tin Oxide）膜（厚さ100nm程度）を成膜した後、フォトリソグラフィによりパターンニングして、画素電極17を形成する。

【0056】

10

最後に、画素電極17が形成された基板全体に、印刷法により、ポリイミド樹脂を塗布した後に、ラビング処理を行うことにより、配向膜を形成する。

【0057】

以上のようにして、アクティブマトリクス基板20aを作製することができる。

【0058】

<対向基板作製工程>

まず、ガラス基板などの第2の透明基板10bの基板全体に、例えば、黒に着色した感光性レジスト材料を膜厚2 μ m程度で成膜した後、フォトリソグラフィによりパターン形成して、ブラックマトリクス21aを形成する。

【0059】

20

続いて、ブラックマトリクス21aの格子間のそれぞれに、例えば、赤、緑又は青に着色された感光性レジスト材料を膜厚2 μ m程度で成膜した後に、フォトリソグラフィによりパターンニングして、選択した色の着色層（例えば、赤色層）を形成する。その後、他の2色についても同様な工程を繰り返すことにより、他の着色層（例えば、緑色層及び青色層）を形成して、カラーフィルタ層21bを形成する。

【0060】

さらに、カラーフィルタ層21bが形成された基板上に、スパッタリング法により、ITO膜（厚さ100nm程度）を成膜して、共通電極22を形成する。なお、カラーフィルタ層21bが形成された基板上にITO膜を成膜する前に、カラーフィルタ層21bを覆うようにオーバーコート層を形成して、平坦性を向上させてもよい。

30

【0061】

その後、共通電極22が形成された基板全体に、例えば、スピンコート法により、感光性アクリル樹脂を厚さ4.5 μ m程度で塗布した後に、フォトリソグラフィによりパターン形成して、第1フォトスペーサ23a（高さ4.5 μ m程度）及び第2フォトスペーサ23b（4.2 μ m程度）を形成する。なお、第1フォトスペーサ23a及び第2フォトスペーサ23bは、感光性アクリル樹脂に対して、光透過率の異なる領域を備えたハーフトーンマスク又はグレートーンマスクを介して、例えば、波長365nm（i線）又は波長405nm／436nm（gh線）の光を用いて、処理時間や光の強度を適宜調整して露光を行った後に、その露光された感光性アクリル樹脂に対して選択的にアッシングなどを行うことにより、所定の高さに形成される。

40

【0062】

最後に、第1フォトスペーサ23a及び第2フォトスペーサ23bが形成された基板全体に、印刷法により、ポリイミド樹脂を塗布した後に、ラビング処理を行うことにより、配向膜を形成する。

【0063】

以上のようにして、対向基板30aを作製することができる。

【0064】

<液晶滴下貼り合わせ工程>

まず、例えば、ディスペンサを用いて、上記対向基板作製工程で作製された対向基板30aに、紫外線硬化及び熱硬化併用型樹脂などにより構成されたシール材を棒状に描画す

50

る。

【0065】

続いて、上記シール材が描画された対向基板30aにおけるシール材の内側の領域に液晶材料を滴下する。

【0066】

さらに、上記液晶材料が滴下された対向基板30aと、上記アクティブマトリクス基板作製工程で作製されたアクティブマトリクス基板20aとを、減圧下で貼り合わせた後に、その貼り合わせた貼合体を大気圧に開放することにより、貼合体の表面を加圧する。

【0067】

そして、上記貼合体に挟持されたシール材にUV光を照射した後に、その貼合体を加熱することによりシール材を硬化させる。

【0068】

以上のようにして、液晶表示パネル50aを製造することができる。

【0069】

以上説明したように、本実施形態の液晶表示パネル50aによれば、第1フォトスペーサ23aがスルーホール16aの一方端に重なるように配置された複数の画素Pを配列してなる第1画素列Laと、第1フォトスペーサ23bがスルーホール16aの他方端に重なるように配置された複数の画素Pを配列してなる第2画素列Lbとを備えているので、アクティブマトリクス基板20a及び対向基板30aを貼り合わせる際のずれなどにより、仮に、第1画素列Laにおいて、対向基板30aの第1フォトスペーサ23aの頭部がアクティブマトリクス基板20aのスルーホール16aの内部に落ち込んだとしても、第2画素列Lbにおいて、対向基板30aの第1フォトスペーサ23aの頭部がアクティブマトリクス基板20aのスルーホール16aの内部に落ち込まないことになる。そして、この場合、第2画素列Lbの各画素Pにおける対向基板30aの第1フォトスペーサ23aの頭部がアクティブマトリクス基板20aのスルーホール16aの外側の画素電極17に当接することにより、セル厚が確実に保持されるので、第1フォトスペーサ23aによるセル厚制御の安定性が保持される。また、第1フォトスペーサ23aがスルーホール16aの一方端又は他方端に重なるように配置されているので、貼り合わせずれなどに対するマージンが不要となり、平面視での第1フォトスペーサ23a及びスルーホール16aの間隔が狭くできる。これにより、第1フォトスペーサ23a又はスルーホール16aが透過領域に突出することを抑制することができるので、画素の開口率の低下を抑制することができる。したがって、フォトスペーサによるセル厚制御の安定性を保持して、画素の開口率の低下を抑制することができる。

【0070】

また、本実施形態の液晶表示パネル50aによれば、第2フォトスペーサ23bが第1フォトスペーサ23aよりも低く形成されているので、通常時には、第1フォトスペーサ23aの頭部がアクティブマトリクス基板20aの表面に当接してセル厚を保持することができ、パネル表面が押圧された押圧時には、第2フォトスペーサ23bの頭部がアクティブマトリクス基板20aの表面に当接してセル厚を保持することができると共に、液晶滴下注入法により製造された液晶表示パネルにおいては、全てのフォトスペーサが第1フォトスペーサ23aである場合よりも、各フォトスペーサと第2の透明基板10bとの弾性特性の差異が小さくなり、パネル表面に低温衝撃が負荷されても、第2の透明基板10bの撓みに追従して各フォトスペーサも撓むことにより、両者の間に微小空間などが形成され難くなり、気泡の発生を抑制することができる。

【0071】

また、本実施形態の液晶表示パネル50aによれば、第1フォトスペーサ23a、第2フォトスペーサ23b及びスルーホール16aが各ソース線15aに沿って各容量線13bに重なるように配置されているので、特に、各ソース線15aの間隔が狭く設定された高精細な液晶表示パネルにおいて、画素の開口率の低下を抑制することができる。

【0072】

また、本実施形態の液晶表示パネル50aによれば、各第1フォトスペーサ23a及び各スルーホール16aの近傍における液晶層40の配向の乱れ易い部分が透過領域に突出することを抑制することができ、光漏れの発生及びコントラストの低下を抑制することができる。そして、これにより、光漏れ及びコントラストの低下を抑制するための遮光膜を別途設ける必要がない。

【0073】

《発明の実施形態2》

図5は、本実施形態の液晶表示パネル50bを模式的に示した平面図である。なお、以下の各実施形態において、図1～図4と同じ部分については同じ符号を付して、その詳細な説明を省略する。

10

【0074】

上記実施形態1の液晶表示パネル50aでは、図4に示すように、各第2フォトスペーサ23bが各スルーホール16aの全体に重なるように配置されていたが、本実施形態の液晶表示パネル50bでは、図5に示すように、各第2フォトスペーサ23bが各スルーホール16aの一部に重なるように配置されている。

【0075】

本実施形態の液晶表示パネル50bによれば、上記実施形態1と同様に、フォトスペーサによるセル厚制御の安定性を保持して、画素の開口率の低下を抑制することができる。

【0076】

《発明の実施形態3》

20

図6は、本実施形態の液晶表示パネル50cを模式的に示した平面図である。

【0077】

上記実施形態1の液晶表示パネル50a及び実施形態2の液晶表示パネル50bでは、図4及び図5に示すように、各第1フォトスペーサ23aに対して各スルーホール16aをソース線15aに沿って（図中縦方向に）ずれた状態で配置させていたが、本実施形態の液晶表示パネル50cでは、図6に示すように、各第1フォトスペーサ23aに対して各スルーホール16aをゲート線13aに沿って（図中横方向に）ずれた状態で配置させている。

【0078】

具体的に液晶表示パネル50cは、図6に示すように、各第1フォトスペーサ23aがスルーホール16aの一方端（図中左側）に重なるように配置された第1画素列Laと、第1画素列Laに隣り合い、各第1フォトスペーサ23aがスルーホール16aの他方端（図中右側）に重なるように配置された第2画素列Lbとを備えている。

30

【0079】

本実施形態の液晶表示パネル50cによれば、上記実施形態1及び2と同様に、フォトスペーサによるセル厚制御の安定性を保持して、画素の開口率の低下を抑制することができる。

【0080】

本実施形態の液晶表示パネル50cによれば、平面視での各第1フォトスペーサ23a及び各スルーホール16aの間隔を狭くできるので、各ソース線と各ドレイン接続電極との間隔を広く設計することができ、同層間におけるリーク不良などを抑制することができる。

40

【0081】

《発明の実施形態4》

図7は、本実施形態の液晶表示パネル50dを模式的に示した平面図である。

【0082】

上記実施形態3の液晶表示パネル50cでは、図6に示すように、各第2フォトスペーサ23bが各スルーホール16aの全体に重なるように配置されていたが、本実施形態の液晶表示パネル50dでは、図7に示すように、各第2フォトスペーサ23bが各スルーホール16aの一部に重なるように配置されている。

50

【0083】

本実施形態の液晶表示パネル50dによれば、上記実施形態1～3と同様に、フォトスペーサによるセル厚制御の安定性を保持して、画素の開口率の低下を抑制することができる。

【0084】

《発明の実施形態5》

図8は、本実施形態の液晶表示パネルを構成するアクティブマトリクス基板20eの平面図であり、図9は、図8中のIX-IX線に沿ったアクティブマトリクス基板20e及びそれを備えた液晶表示パネル50eの断面図である。

【0085】

10

上記各実施形態では、透過型の液晶表示パネルを例示したが、本実施形態では、半透過型の液晶表示パネル50eを説明する。

【0086】

具体的に液晶表示パネル50eは、図9に示すように、互いに対向して配置されたアクティブマトリクス基板20e及び対向基板30eと、両基板20e及び30eの間に設けられた液晶層40と、両基板20e及び30eを互いに接着すると共に両基板20e及び30eの間に液晶層40を封入するためのシール材（不図示）とを備えている。

【0087】

アクティブマトリクス基板20eは、図9に示すように、上記実施形態1のアクティブマトリクス20aの各画素電極17上に反射電極18が設けられた構成になっている。ここで、反射電極18は、各画素電極17上において、各ゲート線13aと、そのゲート線13aに隣り合う一方の容量線13bとの間に設けられ、反射モードの表示を行う反射領域を構成している。そして、反射電極18から露出する画素電極17は、透過モードの表示を行う透過領域を構成している。

20

【0088】

また、アクティブマトリクス基板20eは、上記実施形態1で説明したアクティブマトリクス基板作製工程において、画素電極17を形成した後に、その画素電極17が形成された基板全体に、スパッタリング法により、例えば、モリブデン膜及びアルミニウム膜を順次成膜し、フォトリソグラフィによりパターンニングして、反射電極18を形成することにより、作製することができる。

30

【0089】

対向基板30eは、図9に示すように、上記実施形態1の対向基板30aにおけるカラーフィルタ層21b及び共通電極22の間に、ホワイ層21cが設けられた構成になっている。ここで、ホワイ層21cは、アクティブマトリクス基板20eの反射領域18に重なるように設けられ、反射領域におけるセル厚が透過領域におけるセル厚の1/2になるように構成されている。

【0090】

また、対向基板30eは、上記実施形態1で説明した対向基板作製工程において、カラーフィルタ層21bを形成した後に、そのカラーフィルタ層21bが形成された基板全体に、無色の感光性レジスト材料を成膜した後に、フォトリソグラフィによりパターンニングして、ホワイ層21cを形成することにより、作製することができる。

40

【0091】

本実施形態の液晶表示パネル50eによれば、フォトスペーサによるセル厚制御の安定性を保持して、各ソース線と各ドレイン接続電極との間隔を広く設計することができ、同層間におけるリーク不良などを抑制することができる。

【0092】

上記各実施形態では、各第1フォトスペーサ23a及び各第2フォトスペーサ23bの位置を固定した状態で、スルーホール16aの位置を移動させることにより、各フォトスペーサとスルーホールとの位置関係を設定していたが、本発明は、スルーホールの位置を固定した状態で、各フォトスペーサの位置を移動させることにより、各フォトスペーサと

50

スルーホールとの位置関係を設定してもよく、また、それらが複合していてもよい。

【0093】

上記各実施形態では、互いに隣り合う第1画素列L a及び第2画素列L bにおいて、各第1フォトスペーサ23 aが互いに隣り合う一対のスルーホール16 aの内側に重なるように配置されていたが、本発明は、各第1フォトスペーサが互いに隣り合う一対のスルーホールの外側に重なるように配置されていてもよい。

【0094】

上記各実施形態では、第1画素列L a及び第2画素列L bが互いに隣り合っていたが、本発明では、第1画素列L a及び第2画素列L bが互いに離間していてもよい。すなわち、第1画素列L a及び第2画素列L bの間において、フォトスペーサ及びスルーホールの間に特別な位置関係が設定されていない画素列が1列以上配置され、それらの画素列が繰り返されていてもよい。

【0095】

《発明の実施形態6》

図10は、本実施形態の液晶表示パネル50 fを模式的に示した平面図である。

【0096】

上記各実施形態の液晶表示パネルでは、各第1フォトスペーサ23 aが各スルーホール16 aの一方端に重なるように配置された第1画素列L a、及び各第1フォトスペーサ23 aが各スルーホール16 aの他方端に重なるように配置された第2画素列L bが規定されていたが、本実施形態の液晶表示パネル50 fでは、第1フォトスペーサ23 aがスルーホール16 aに重ならないように設けられ、第2フォトスペーサ23 bがスルーホール16 aに重なるように設けられている。

【0097】

本実施形態の液晶表示パネル50 fによれば、通常、アクティブマトリクス基板の表面に当接する第1フォトスペーサ23 aがスルーホール16 aに重ならないように設けられているので、セル厚を確実に保持することができる。また、第1フォトスペーサ23 bより低く形成され、パネル表面が押圧されたときなどにアクティブマトリクス基板の表面に当接する第2フォトスペーサ23 bがスルーホール16 aに重なるように設けられているので、画素の開口率の低下を抑制することができる。したがって、フォトスペーサによるセル厚制御の安定性を保持して、画素の開口率の低下を抑制することができる。

【0098】

上記各実施形態では、液晶層の配向方式について言及しなかったが、A S V (Advanced Super View) 液晶などのV A方式の液晶表示パネルにおいては、上記各実施形態の各フォトスペーサを液晶層の配向中心としてもよい。

【0099】

上記各実施形態では、フォトスペーサとして、第1フォトスペーサ及び第2フォトスペーサを例示したが、本発明は、通常時に、アクティブマトリクス基板の表面に当接するフォトスペーサだけであってもよい。

【0100】

上記各実施形態では、フォトスペーサが各画素の略中央（半透過型においては、反射領域の略中央）に配置する構成を例示したが、フォトスペーサは、各画素内であれば、どこに配置されていてもよい。

【0101】

上記各実施形態では、スイッチング素子として、T F Tを備えた液晶表示パネルを例示したが、本発明は、M I M (Metal Insulator Metal)などの他のスイッチング素子を備えた液晶表示パネルについても適用することができる。

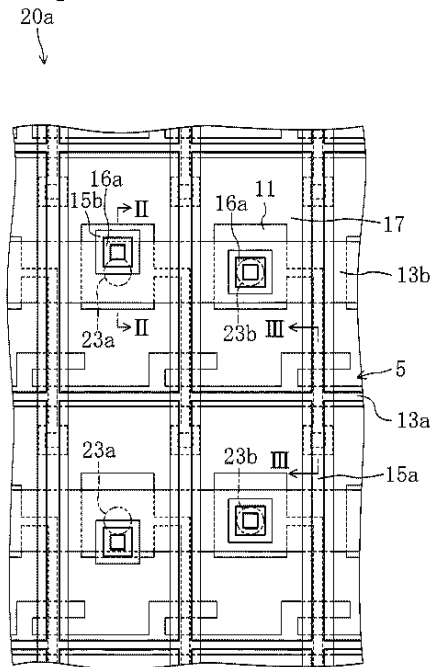
【産業上の利用可能性】

【0102】

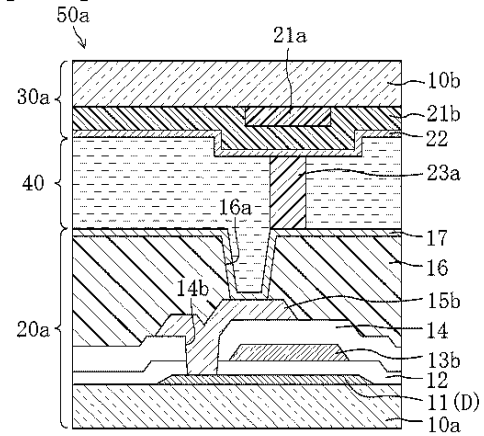
以上説明したように、本発明は、フォトスペーサによるセル厚制御の安定性を保持して、画素の開口率の低下を抑制することができるので、フォトスペーサを画素内に配置した

液晶表示パネル全般について有用である。

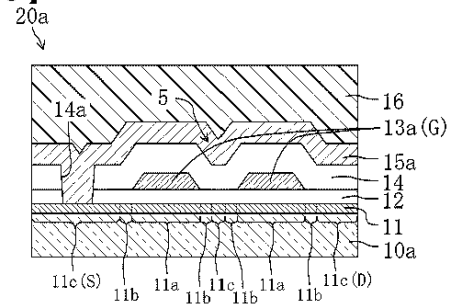
【図 1】



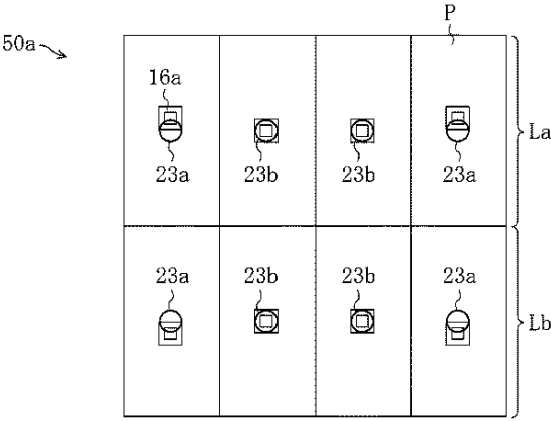
【図 2】



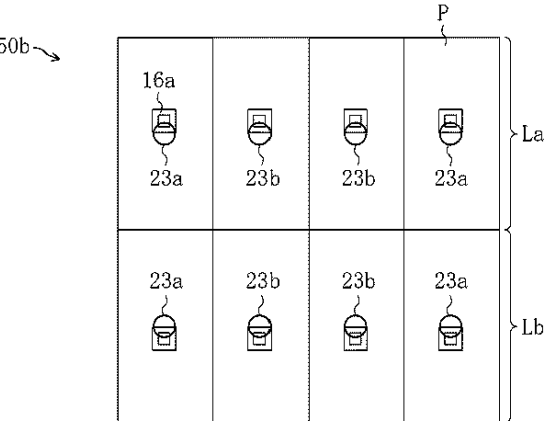
【図 3】



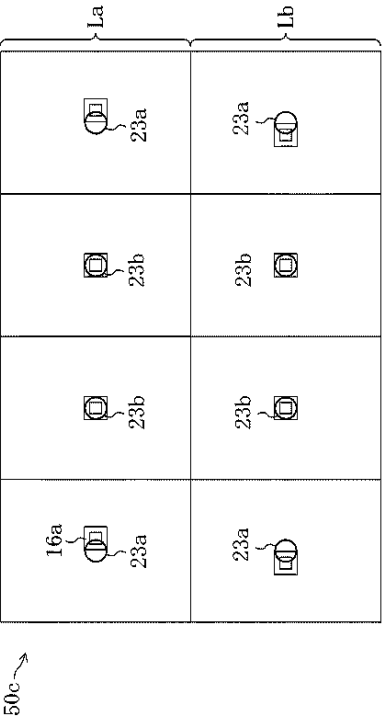
【図 4】



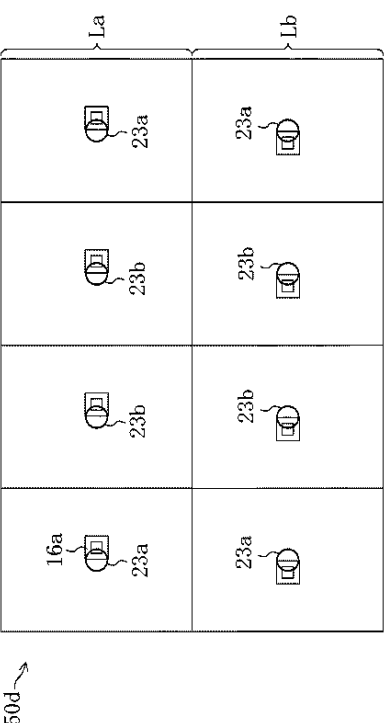
【図 5】



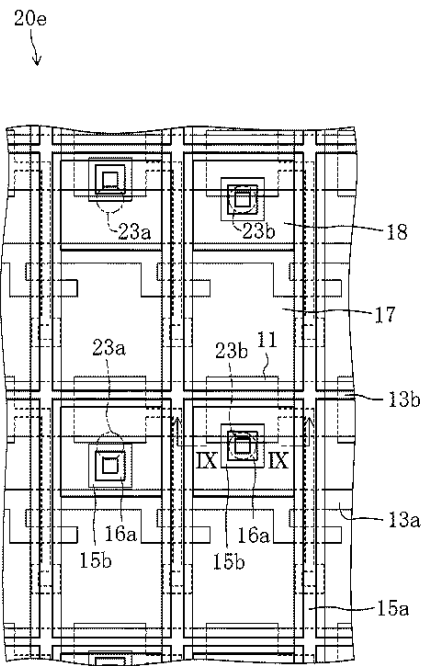
【図 6】



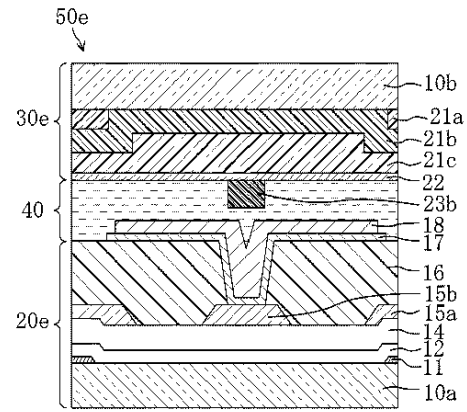
【図 7】



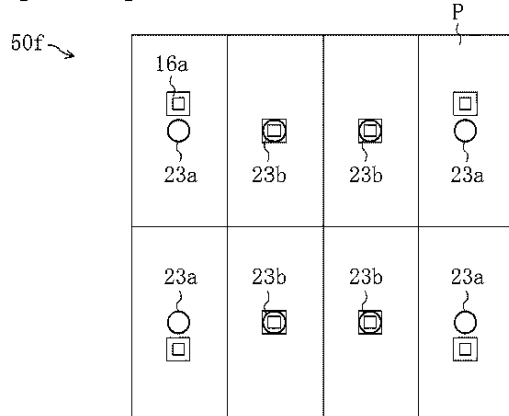
【図 8】



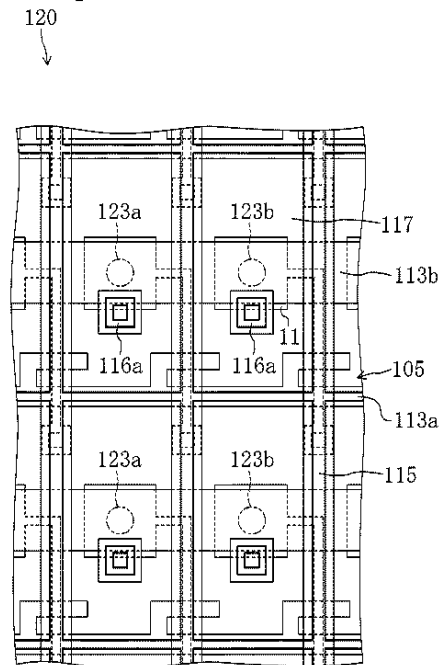
【図 9】



【図 10】



【図 11】



【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2008/003825
A. CLASSIFICATION OF SUBJECT MATTER G02F1/1339(2006.01)i, G02F1/1368(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G02F1/1339, G02F1/1368 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2009 Kokai Jitsuyo Shinan Koho 1971-2009 Toroku Jitsuyo Shinan Koho 1994-2009 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-330602 A (Sharp Corp.), 07 December, 2006 (07.12.06), Full text; all drawings & US 2007/0091240 A1	1-8
A	JP 2003-262873 A (Toshiba Corp.), 19 September, 2003 (19.09.03), Full text; all drawings (Family: none)	1-8
A	JP 2003-215602 A (Sharp Corp.), 30 July, 2003 (30.07.03), Full text; all drawings (Family: none)	1-8
☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 21 January, 2009 (21.01.09)		Date of mailing of the international search report 03 February, 2009 (03.02.09)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/003825

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-139859 A (Toshiba Matsushita Display Technology Co., Ltd.), 07 June, 2007 (07.06.07), Full text; all drawings (Family: none)	1-8

国際調査報告		国際出願番号 PCT/JP2008/003825	
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G02F1/1339(2006.01)i, G02F1/1368(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G02F1/1339, G02F1/1368			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2009年 日本国実用新案登録公報 1996-2009年 日本国登録実用新案公報 1994-2009年			
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
A	JP 2006-330602 A (シャープ株式会社) 2006.12.07, 全文、全図 & US 2007/0091240 A1	1-8	
A	JP 2003-262873 A (株式会社東芝) 2003.09.19, 全文、全図 (ファミリーなし)	1-8	
A	JP 2003-215602 A (シャープ株式会社) 2003.07.30, 全文、全図 (ファミリーなし)	1-8	
A	JP 2007-139859 A (東芝松下ディスプレイテクノロジー株式会社) 2007.06.07, 全文、全図 (ファミリーなし)	1-8	
☐ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献			
国際調査を完了した日 21.01.2009		国際調査報告の発送日 03.02.2009	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 金高 敏康 電話番号 03-3581-1101 内線 3255	

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(72)発明者 吉田 裕志

大阪府大阪市阿倍野区長池町2番22号 シャープ株式会社内

(72)発明者 田坂 泰俊

大阪府大阪市阿倍野区長池町2番22号 シャープ株式会社内

Fターム(参考) 2H090 HA16 KA07 LA02 LA04 MA01 MA15

2H189 DA07 DA25 DA32 DA43 DA45 FA05 FA16 FA23 FA47 FA53

FA64 GA13 HA14 HA16 JA10 LA10 NA03

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	液晶显示面板		
公开(公告)号	JPWO2009128123A1	公开(公告)日	2011-08-04
申请号	JP2010508040	申请日	2008-12-17
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	守屋由瑞 海瀬泰佳 吉田裕志 田坂泰俊		
发明人	守屋 由瑞 海瀬 泰佳 吉田 裕志 田坂 泰俊		
IPC分类号	G02F1/1339 G02F1/1337		
CPC分类号	G02F1/13394 G02F1/133707 G02F1/136213 G02F1/136227 G02F1/136277 G02F2001/13396 G02F2001/13398 G02F2201/40		
FI分类号	G02F1/1339.500 G02F1/1337.505		
F-TERM分类号	2H090/HA16 2H090/KA07 2H090/LA02 2H090/LA04 2H090/MA01 2H090/MA15 2H189/DA07 2H189/DA25 2H189/DA32 2H189/DA43 2H189/DA45 2H189/FA05 2H189/FA16 2H189/FA23 2H189/FA47 2H189/FA53 2H189/FA64 2H189/GA13 2H189/HA14 2H189/HA16 2H189/JA10 2H189/LA10 2H189/NA03		
代理人(译)	前田弘 竹内雄二		
优先权	2008104575 2008-04-14 JP		
其他公开文献	JP5108091B2		
外部链接	Espacenet		

摘要(译)

本发明提供一种液晶显示面板，该液晶显示面板包括：具有多个开关元件（5）的有源矩阵基板（20a）；形成为覆盖开关元件（5）且具有通孔（16a）的绝缘膜；以及多个形成在绝缘膜上以经由通孔（16a）连接到开关元件（5）的像素电极（17）；和具有配置成保持液晶层厚度的光间隔物（23a）的对向基板。面板包括第一像素行和第二像素行，所述第一像素行具有排列有多个像素的多个像素，所述光间隔体（23a）被放置在相应的通孔（16a）的一侧上，所述第二像素行具有多个像素在其中光电隔离物（23a）被放置成在相应的通孔（16a）的相对侧上立起的行中。

