

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5057868号
(P5057868)

(45) 発行日 平成24年10月24日 (2012.10.24)

(24) 登録日 平成24年8月10日 (2012.8.10)

(51) Int.Cl.

F I

G09G 3/20 (2006.01)

G09G 3/20 612F

G09G 3/36 (2006.01)

G09G 3/20 670C

G02F 1/133 (2006.01)

G09G 3/36

G09G 3/20 623B

G09G 3/20 611F

請求項の数 5 (全 13 頁) 最終頁に続く

(21) 出願番号 特願2007-178858 (P2007-178858)

(22) 出願日 平成19年7月6日 (2007.7.6)

(65) 公開番号 特開2009-15166 (P2009-15166A)

(43) 公開日 平成21年1月22日 (2009.1.22)

審査請求日 平成22年5月14日 (2010.5.14)

(73) 特許権者 302062931

ルネサスエレクトロニクス株式会社

神奈川県川崎市中原区下沼部 1753番地

(74) 代理人 100102864

弁理士 工藤 実

(72) 発明者 嶋谷 淳

神奈川県川崎市中原区下沼部 1753番地

NECエレクトロニクス株式会社内

審査官 居島 一仁

最終頁に続く

(54) 【発明の名称】 表示装置、及び表示パネルドライバ

(57) 【特許請求の範囲】

【請求項1】

表示パネルと、階調電源電圧を受け取り、前記階調電源電圧に対応する基準電圧を出力する演算増幅器と、前記基準電圧から複数の階調電圧を発生する、前記演算増幅器の出力に接続された抵抗ラダーと、前記複数の階調電圧から画素データに対応する階調電圧を選択し、前記選択された階調電圧で、前記表示パネルのデータ線を駆動する駆動回路とを具備し、前記演算増幅器の前記出力には、インピーダンス調整回路が接続され、前記インピーダンス調整回路は、入力が前記演算増幅器の入力に共通に接続された保持アンプと、前記保持アンプの出力と前記演算増幅器の出力との間に接続された抵抗素子とを備える表示装置。

【請求項2】

表示パネルと、階調電源電圧を受け取り、前記階調電源電圧に対応する基準電圧を出力する演算増幅器と、

10

20

前記基準電圧から複数の階調電圧を発生する、前記演算増幅器の出力に接続された抵抗ラダーと、

前記複数の階調電圧から画素データに対応する階調電圧を選択し、前記選択された階調電圧で、前記表示パネルのデータ線を駆動する駆動回路とを具備し、

前記演算増幅器の前記出力には、インピーダンス調整回路が接続され、前記演算増幅器は、

前記階調電源電圧を受け取る入力段と、

入力が前記入力段の出力に接続され、前記基準電圧を出力する出力段

とを備え、

前記インピーダンス調整回路は、入力が前記入力段の出力に接続された保持アンプと、

前記保持アンプの出力と前記出力段の出力との間に接続された抵抗素子

とを備える

表示装置。

【請求項 3】

請求項 1 又は 2 に記載の表示装置であって、

前記演算増幅器と前記駆動回路は、同一の表示パネルドライバに集積化されている

表示装置。

【請求項 4】

階調電源電圧を受け取り、前記階調電源電圧に対応する基準電圧を出力する演算増幅器と、

前記基準電圧から複数の階調電圧を発生する、前記演算増幅器の出力に接続された抵抗ラダーと、

前記複数の階調電圧から画素データに対応する階調電圧を選択し、前記選択された階調電圧で、表示パネルのデータ線を駆動する駆動回路とを具備し、

前記演算増幅器の前記出力には、インピーダンス調整回路が接続され、

前記インピーダンス調整回路は、

入力が前記演算増幅器の入力に共通に接続された保持アンプと、

前記保持アンプの出力と前記演算増幅器の出力との間に接続された抵抗素子

とを備える

表示パネルドライバ。

【請求項 5】

階調電源電圧を受け取り、前記階調電源電圧に対応する基準電圧を出力する演算増幅器と、

前記基準電圧から複数の階調電圧を発生する、前記演算増幅器の出力に接続された抵抗ラダーと、

前記複数の階調電圧から画素データに対応する階調電圧を選択し、前記選択された階調電圧で、表示パネルのデータ線を駆動する駆動回路

とを具備し、

前記演算増幅器の前記出力には、インピーダンス調整回路が接続され、

前記演算増幅器は、

前記階調電源電圧を受け取る入力段と、

入力が前記入力段の出力に接続され、前記基準電圧を出力する出力段

とを備え、

前記インピーダンス調整回路は、入力が前記入力段の出力に接続された保持アンプと、

前記保持アンプの出力と前記出力段の出力との間に接続された抵抗素子

とを備える

表示パネルドライバ。

【発明の詳細な説明】

【技術分野】

10

20

30

40

50

【0001】

本発明は、表示装置、及び表示パネルドライバに関しており、特に、表示パネルで使用可能な階調のそれぞれに対応する階調電圧を発生するための技術に関する。

【背景技術】

【0002】

液晶表示パネルその他の表示パネルを電圧駆動によって駆動する表示パネルドライバには、しばしば、階調電圧発生回路が搭載される。階調電圧発生回路とは、表示パネルで使用可能な階調のそれぞれに対応する階調電圧を発生する回路のことである。典型的な表示パネルドライバでは、階調電圧発生回路で発生された階調電圧が各画素の階調を示す画素データに応じて選択され、各画素は、選択された階調電圧で駆動される。例えば、特開2002-258816号公報は、 γ 電圧信号群（即ち、階調電圧）を発生する電位生成回路と、電位生成回路の出力に接続されたインピーダンス変換回路と、インピーダンス変換回路から出力される γ 電圧信号に基づいて画像データ信号を画像信号に変換する液晶駆動回路を備えた液晶駆動装置を開示している。電位生成回路による γ 電圧信号の生成には、D/Aコンバータが使用されている。インピーダンス変換回路には、オペアンプ（演算増幅器）が使用されている。

10

【0003】

図1は、階調電圧発生回路を搭載するLCDドライバ（liquid crystal display driver）によって液晶表示パネルを駆動する液晶表示装置の典型的な構成を示すブロック図である。図1の液晶表示装置100は、液晶表示パネル1と、階調電源2と、LCDドライバ3と、走査線ドライバ4とを備えている。

20

【0004】

液晶表示パネル1は、データ線5と、走査線6と、データ線5と走査線6とが交差する位置に設けられた画素7とを備えている。各画素7は、TFT（thin film transistor）8と、画素電極9aとを備えている。画素電極9aは、共通電位 V_{COM} を有する共通電極9bに対向するように設けられており、画素電極9aと共通電極9bとの間に液晶が満たされている。

【0005】

階調電源2は、階調電源電圧 $V_{E1} \sim V_{Em}$ をLCDドライバ3に供給する。後述されるように、階調電源電圧 $V_{E1} \sim V_{Em}$ は、階調電圧 $V_1 \sim V_n$ を発生するために使用される。

30

【0006】

LCDドライバ3は、各画素の階調を示す画素データ D_{IN} に応じて液晶表示パネル1のデータ線5を駆動する。詳細には、LCDドライバ3は、データレジスタ11と、ラッチ回路12と、階調電圧発生回路113と、D/Aコンバータ14と、出力回路15とで構成される。データレジスタ11は、各画素7の階調を示す画素データ D_{IN} を受け取って保存する。ラッチ回路12は、ストロブ信号STに応答してデータレジスタ11から画素データ D_{IN} をラッチし、ラッチした画素データ D_{IN} をD/Aコンバータ14に転送する。階調電圧発生回路113は、階調電源2から受け取った階調電源電圧 $V_{E1} \sim V_{Em}$ から階調電圧 $V_1 \sim V_n$ を発生する。D/Aコンバータ14は、ラッチ回路12から受け取った画素データ D_{IN} に応じて階調電圧 $V_1 \sim V_n$ を選択し、選択された階調電圧を出力回路15に出力する。出力回路15は、データ線5のそれぞれに接続されている電圧フォロア（図示されない）から構成されており、各データ線5を、D/Aコンバータ14から供給された階調電圧に対応する駆動電圧に駆動する。

40

【0007】

走査線ドライバ4は、液晶表示パネル1の走査線6を順次に駆動する。ある走査線6が活性化された状態でデータ線5が駆動されると、活性化された走査線6に接続されている画素7にデータ線5を介して駆動電圧が書き込まれ、これにより、各画素7が駆動される。

【0008】

50

図2は、階調電源2と階調電圧発生回路113の構成の例を示す回路図である。階調電源2は、定電圧発生回路21と、抵抗ラダー22とを備えている。定電圧発生回路21は、抵抗ラダー22の両端に所定の電圧を印加する。抵抗ラダー22は、その各タップから階調電源電圧 $V_{E1} \sim V_{Em}$ を出力する。階調電源電圧 $V_{E1} \sim V_{Em}$ を調節可能にするために、抵抗ラダー22は、隣接するタップの間の抵抗値が可変であるように構成される。階調電源電圧 $V_{E1} \sim V_{Em}$ は、液晶表示パネル1の特性に応じて最適に調節される。

【0009】

階調電圧発生回路113は、演算増幅器23と、階調電圧発生用抵抗ラダー24とを備えている。以下では、必要がある場合には、符号「23」に添字を付し、これによって演算増幅器23を相互に区別する場合がある。演算増幅器 $23_1 \sim 23_m$ は、それぞれ、階調電源電圧 $V_{E1} \sim V_{Em}$ から基準電圧 $V_{S1} \sim V_{Sm}$ を生成する電圧フォロアとして機能する。各演算増幅器 23_i は、基本的には、階調電源電圧 V_{Ei} と同一の基準電圧 V_{Si} を出力するが、その動作によって基準電圧 V_{Si} を微調整することも可能である。基準電圧 $V_{S1} \sim V_{Sm}$ は、階調電圧発生用抵抗ラダー24の各入力タップに出力される。階調電圧発生用抵抗ラダー24は、基準電圧 $V_{S1} \sim V_{Sm}$ の供給を受け、その出力タップから階調電圧 $V_1 \sim V_n$ を発生する。隣接する出力タップの間の抵抗値は、液晶表示パネル1のガンマカーブに応じて決定される。

【0010】

図1、図2には、階調電圧発生回路113の演算増幅器23が一つのLCDドライバ3の階調電圧発生用抵抗ラダー24を駆動する構成が示されているが、階調電源2及び階調電圧発生回路113の構成は様々に変更され得る。例えば、演算増幅器23は、LCDドライバ3に内蔵されるのではなく、定電圧発生回路21と抵抗ラダー22と共に、外部の専用ICに集積化されることがある。また、図3に示されているように、演算増幅器 $23_1 \sim 23_m$ が複数のLCDドライバ3に共有され、一組の演算増幅器 $23_1 \sim 23_m$ が複数の階調電圧発生用抵抗ラダー24を駆動するために使用されることもある。この場合、演算増幅器 $23_1 \sim 23_m$ は、複数のLCDドライバ3に分散して集積化される。図3の例では、2つの演算増幅器 23_{2i-1} 、 23_{2i} がLCDドライバ 3_i に内蔵される例が示されている。演算増幅器23をLCDドライバ3に内蔵する構成は、コストを低減するために有効である。演算増幅器23を専用ICに集積化する構成は、液晶表示装置100の部品の数を増加させコスト面では有利でない。

【0011】

階調電圧発生用抵抗ラダー24を駆動する演算増幅器23は、発振を起こさずに安定して動作するように設計される必要がある。安定な動作を行うために考慮すべき事項の一つが、演算増幅器23の負荷の大きさである。演算増幅器23の負荷は、階調電圧発生用抵抗ラダー24の抵抗値、及び、演算増幅器23の出力に接続される配線の容量 $C_{p1} \sim C_{pm}$ によって定まる。従って、演算増幅器23は、階調電圧発生用抵抗ラダー24の抵抗値および負荷容量 $C_{p1} \sim C_{pm}$ に応じて適切に設計される必要がある。特に、演算増幅器23がLCDドライバ3に集積化される場合には、位相余裕を考慮した設計が重要である。CMOSで構成された演算増幅器は、一般的に、容量性負荷に対して位相余裕に乏しいからである。

【0012】

階調電圧発生用抵抗ラダーを駆動する演算増幅器としては、一般に、2段アンプが使用されるので、以下では、図4に示された2段アンプの動作の安定性について考察する。図4に示された2段アンプは、入力段31と、出力段32と、出力段32の出力を入力に接続する帰還キャパシタ33とで構成されている。

【0013】

入力段31の相互コンダクタンスを g_{m1} 、出力抵抗を R_1 、出力キャパシタンスを C_1 、出力段32の相互コンダクタンスを g_{m2} 、出力抵抗を R_2 、出力キャパシタンスを C_2 、2段アンプの負荷抵抗を R_L 、負荷容量を C_L 、帰還キャパシタ33のキャパシタンスを C_C とすると、図4に示された2段アンプの特性は、図5に示されている小信号等

10

20

30

40

50

価回路によって表される。この小信号等価回路から、当該２段アンプの周波数特性が下記のように得られる：

【数１】

$$A_v = \frac{v_o}{v_i},$$

$$= \frac{g_{m1} \cdot g_{m2} \cdot R_1 \cdot (R_2 // R_L) \left(1 - s \frac{C_C}{g_{m2}}\right)}{D(s)}, \quad \dots(1)$$

10

ここで、D（s）は伝達関数の分母であり、下記の式で表される：

【数２】

$$D(s) = 1 + \{R_1(C_1 + C_C) + (R_2 // R_L)(C_2 + C_L + C_C) + C_C \cdot R_1(R_2 // R_L)g_{m2}\}s$$

$$+ [\{C_1(C_2 + C_L) + C_1 \cdot C_C + (C_2 + C_L) \cdot C_C\} \cdot R_1 \cdot (R_2 // R_L)]s^2. \quad \dots(2)$$

【００１４】

式（２）の分母D（s）は、第１のポール（極）をp_１、第２のポールをp_２として下記の式で表される：

20

【数３】

$$D(s) = \left(1 - \frac{s}{p_1}\right) \cdot \left(1 - \frac{s}{p_2}\right),$$

$$= 1 - \left(\frac{1}{p_1} + \frac{1}{p_2}\right) \cdot s + \frac{1}{p_1 \cdot p_2} \cdot s^2. \quad \dots(3)$$

30

【００１５】

ここで、ポールp_１、p_２には、下記の関係式が成り立つ：

【数４】

$$p_1 + p_2 = -p_1 \cdot p_2 \cdot \{R_1(C_1 + C_C) + (R_2 // R_L)(C_2 + C_L + C_C) + C_C \cdot R_1(R_2 // R_L)g_{m2}\} = \alpha, \quad \dots(4a)$$

$$p_1 \cdot p_2 = \frac{1}{\{C_1(C_2 + C_L) + C_1 \cdot C_C + (C_2 + C_L) \cdot C_C\} \cdot R_1 \cdot (R_2 // R_L)}. \quad \dots(4b)$$

40

このとき、ポールp_１、p_２は、２次方程式x² - αx + b = 0の解である。

【００１６】

図６は、各パラメータが下記のように設定されている場合の２段アンプの周波数特性を示すボード線図である：

$$C_C = 1 \text{ pF},$$

$$C_1 = 200 \text{ fF},$$

$$C_2 = 200 \text{ fF},$$

$$R_1 = 35 \text{ M}\Omega,$$

$$R_2 = 1.5 \text{ M}\Omega,$$

50

$g_{m1} = 20 \mu S,$
 $g_{m1} = 150 \mu S,$
 $C_L = 0.1 \mu F$
 $R_L = 100 \Omega$ 又は、 $1 k \Omega$.

【0017】

位相角は、ポール p_1 に対応する周波数で -45° 、ポール p_2 に対応する周波数で -135° であるから、ポール p_2 に対応する周波数が、利得が $0 dB$ になる周波数に近い、または、それ以下である場合には、位相余裕が十分に確保される；位相余裕とは、利得が $0 dB$ になる周波数における位相角の、角度 180° との差分であることに留意されたい。負荷抵抗 R_L が 100Ω である場合と $1 k \Omega$ である場合との比較（図6参照）から理解されるように、2段アンプの負荷抵抗 R_L が小さいほど2段アンプは発振せずに安定に動作する。これは、2段アンプが演算増幅器23に適用される場合には、階調電圧発生用抵抗ラダー24の抵抗値が小さいほど、演算増幅器23が安定に動作することを意味している。

10

【特許文献1】特開2002-258816号公報

【発明の開示】

【発明が解決しようとする課題】

【0018】

図2に示された階調電圧発生回路113の一つの問題は、特に演算増幅器23がLCDドライバ3に内蔵される場合に、演算増幅器23の汎用性が乏しいことである。ある構成の液晶表示装置のために設計された演算増幅器23を、他の構成の液晶表示装置に使用することは難しい。これは、演算増幅器23の負荷が液晶表示装置の構成に応じて変更されるにも関わらず、特にLCDドライバ3に搭載された（即ち、CMOSで構成された）演算増幅器23では、負荷の変更に充分に対応できないからである。図2に示された階調電圧発生回路113の構成では、動作の安定性の観点から、演算増幅器23の負荷の変更に応じて演算増幅器23の設計も変更する必要がある。

20

【0019】

例えば、階調電圧発生用抵抗ラダー24の抵抗値は、液晶表示パネル1のガンマカーブに合わせて決定される必要があり、従って、液晶表示パネル1の種類に応じて変更される。階調電圧発生用抵抗ラダー24の抵抗値が変更されると演算増幅器23の負荷を変化させるため、演算増幅器23の設計の変更が必要になる。

30

【0020】

また、演算増幅器23の負荷容量は、図2に示されているように、演算増幅器23が同一のLCDドライバ3に内蔵された階調電圧発生用抵抗ラダー24のみを駆動する場合と、図3に示されているように、異なるLCDドライバ3に内蔵された階調電圧発生用抵抗ラダー24を駆動する場合とで、大きく異なる。具体的には、演算増幅器23が同一のLCDドライバ3に内蔵された階調電圧発生用抵抗ラダー24のみを駆動する場合には、演算増幅器23の負荷容量は、LCDドライバ3の内部の寄生容量のみで構成されるため、 pF オーダー程度である。一方、演算増幅器23が、液晶表示装置100に搭載された全てのLCDドライバ3に内蔵された階調電圧発生用抵抗ラダー24を駆動する場合には、基準電圧 $V_{s1} \sim V_{sm}$ を各LCDドライバ3に分配する配線にバイパスコンデンサが接続される場合もあるため、 μF オーダーにも達する場合がある。

40

【0021】

このように、演算増幅器23の周波数特性は、演算増幅器23の負荷に大きく依存しているから、液晶表示装置100の構成の変更によって演算増幅器23の負荷が変更されると、演算増幅器23も再度に設計せざるを得ない。これは、経済的に好ましくない。

【課題を解決するための手段】

【0022】

上記の課題を解決するために、本発明は、以下に述べられる手段を採用する。その手段を構成する技術的事項の記述には、〔特許請求の範囲〕の記載と〔発明を実施するための

50

最良の形態]の記載との対応関係を明らかにするために、[発明を実施するための最良の形態]で使用される番号・符号が付加されている。但し、付加された番号・符号は、[特許請求の範囲]に記載されている発明の技術的範囲を限定的に解釈するために用いてはならない。

【0023】

本発明による表示装置は、表示パネル(1)と、階調電源電圧を受け取り、階調電源電圧に対応する基準電圧を出力する演算増幅器(23、23A)と、基準電圧から複数の階調電圧を発生する、演算増幅器(23、23A)の出力に接続された抵抗ラダー(24)と、複数の階調電圧から画素データに対応する階調電圧を選択し、前記選択された階調電圧で、表示パネル(1)のデータ線(5)を駆動する駆動回路(14、15)とを具備する。演算増幅器(23、23A)の出力には、インピーダンス調整回路(25)が接続されている。

10

【0024】

このような構成の表示装置では、演算増幅器(23、23A)の出力に、抵抗ラダー(24)に対して並列にインピーダンス調整回路(25)が接続されているため、表示装置の設計の変更に伴って抵抗ラダー(24)の抵抗値が変更されても、演算増幅器(23、23A)の負荷の変動が小さい。同様に、演算増幅器(23、23A)と抵抗ラダー(24)とを接続する配線の容量の変更による負荷の変動も小さい。このように、当該表示装置は、表示装置の設計の変更による演算増幅器の負荷の変動が小さいため、演算増幅器の汎用性を高めることができる。

20

【発明の効果】

【0025】

本発明によれば、階調電圧を生成する階調電圧発生用抵抗ラダーを駆動する演算増幅器の汎用性を高めることができる。

【発明を実施するための最良の形態】

【0026】

(第1の実施形態)

図7は、本発明の第1の実施形態の液晶表示装置10の構成を示すブロック図である。液晶表示装置10は、概ね、図1の従来の液晶表示装置100と同様の構成を有しているが、階調電圧発生回路の構成が異なっている。

30

【0027】

図8は、液晶表示装置10に搭載される階調電圧発生回路13の構成を示す回路図である。階調電圧発生回路13は、図2の階調電圧発生回路113と同様に、演算増幅器 $23_1 \sim 23_m$ と階調電圧発生用抵抗ラダー24とを備えている。演算増幅器 $23_1 \sim 23_m$ は、それぞれ、階調電源電圧 $V_{E1} \sim V_{Em}$ から基準電圧 $V_{S1} \sim V_{Sm}$ を生成する電圧フォロアとして機能する。階調電圧発生用抵抗ラダー24は、基準電圧 $V_{S1} \sim V_{Sm}$ の供給を受け、その出力タップから階調電圧 $V_1 \sim V_n$ を発生する。

【0028】

加えて、階調電圧発生回路13は、演算増幅器 $23_1 \sim 23_m$ の出力にそれぞれに接続された、インピーダンス調整回路 $25_1 \sim 25_m$ を備えている。以下では、インピーダンス調整回路 $25_1 \sim 25_m$ は、互いに区別しない場合にはインピーダンス調整回路25と総称されることがある。インピーダンス調整回路25は、演算増幅器23の負荷インピーダンスを調整するための回路である。インピーダンス調整回路25は、階調電圧発生用抵抗ラダー24に対して並列に接続された、演算増幅器23の負荷として機能する。

40

【0029】

本実施形態では、各インピーダンス調整回路 25_i は、保持アンプ 26_i とインピーダンス調整用抵抗 27_i とから構成されている。保持アンプ 26_i は、その入力演算増幅器 23_i の入力に共通に接続され、出力は、インピーダンス調整用抵抗 27_i に接続されている。インピーダンス調整用抵抗 27_i は、各演算増幅器 23_i の出力と保持アンプ 26_i の出力に接続されている。

50

【0030】

階調電源2から階調電源電圧 $V_{E1} \sim V_{Em}$ が供給されると、演算増幅器 $23_1 \sim 23_m$ は、それぞれ、階調電源電圧 $V_{E1} \sim V_{Em}$ と同一の基準電圧 $V_{S1} \sim V_{Sm}$ を出力する。同時に、保持アンプ $26_1 \sim 26_m$ も、それぞれ、階調電源電圧 $V_{E1} \sim V_{Em}$ と同一の電圧を出力する。この結果、各演算増幅器 23_i の出力と保持アンプ 26_i とは、インピーダンス調整用抵抗 27_i を介して電位差ゼロで接続される。この結果、各演算増幅器 23_i は、階調電圧発生用抵抗ラダー24と、負荷容量 C_{pi} とに加え、インピーダンス調整用抵抗 27_i とを負荷として駆動することになる。階調電圧発生用抵抗ラダー24の各入力タップは、演算増幅器 $23_1 \sim 23_m$ によって基準電圧 $V_{S1} \sim V_{Sm}$ に駆動され、階調電圧発生用抵抗ラダー24の各出力タップに階調電圧 $V_1 \sim V_n$ が生成される。

10

【0031】

このような構成では、階調電圧発生用抵抗ラダー24の抵抗値が変更されても、演算増幅器 $23_1 \sim 23_m$ の負荷の変動は小さい。これは、演算増幅器 23_i の出力に、インピーダンス調整用抵抗 27_i が階調電圧発生用抵抗ラダー24に対して並列に接続されているからである。例えば、インピーダンス調整用抵抗 27_i が 100Ω である場合に、演算増幅器 23_i に出力されている階調電圧発生用抵抗ラダー24の抵抗値が 100Ω から $1k\Omega$ に変更される場合について考察する。インピーダンス調整用抵抗 27_i が接続されていない場合には、演算増幅器 23_i の負荷抵抗は 900Ω だけ変化する。一方、インピーダンス調整用抵抗 27_i が接続されている場合には、演算増幅器 23_i の負荷抵抗は、 41Ω しか変化しない。このように、インピーダンス調整用抵抗 27_i が演算増幅器 23_i の出力に、階調電圧発生用抵抗ラダー24に対して並列に接続されていることにより、演算増幅器 23_i の負荷の変動が抑制される。

20

【0032】

インピーダンス調整用抵抗 27_i が階調電圧発生用抵抗ラダー24に対して並列に接続されることは、演算増幅器 23_i の負荷抵抗を小さくし、演算増幅器 23_i の動作の安定性にも寄与する。上述のように、演算増幅器の動作は、その負荷抵抗が小さいほど安定である。

【0033】

同様に、演算増幅器 $23_1 \sim 23_m$ の出力に接続されている配線の容量 $C_{p1} \sim C_{pm}$ が液晶表示装置10の構成の変更に伴って変更されても演算増幅器 $23_1 \sim 23_m$ の負荷の変動が小さいことは、当業者には容易に理解されよう。

30

【0034】

このように、本実施形態の液晶表示装置10では、液晶表示装置10の構成が変更されても演算増幅器 $23_1 \sim 23_m$ の負荷の変動が小さい。これは、演算増幅器 $23_1 \sim 23_m$ の負荷の変動に対する設計マージンを軽減することを可能にし、演算増幅器 $23_1 \sim 23_m$ の汎用性を高める。

【0035】

(第2の実施形態)

第2の実施形態では、階調電圧発生回路の構成が変更される。図9は、本発明の第2の実施形態の液晶表示装置に搭載される階調電圧発生回路13Aの構成を示す回路図である。本実施形態の階調電圧発生回路13Aは、演算増幅器の構成と、演算増幅器とインピーダンス調整回路との接続関係とにおいて、第1の実施形態の階調電圧発生回路13と相違している。

40

【0036】

具体的には、階調電圧発生回路13Aは、演算増幅器 $23A_1 \sim 23A_m$ と階調電圧発生用抵抗ラダー24とインピーダンス調整回路 $25A_1 \sim 25A_m$ とを備えている。演算増幅器 $23A_1 \sim 23A_m$ としては、2段アンプが使用されている。即ち、演算増幅器 $23A_1 \sim 23A_m$ のそれぞれは、入力段28と出力段29とを備えている。演算増幅器 $23A_1 \sim 23A_m$ は、それぞれ、階調電源電圧 $V_{E1} \sim V_{Em}$ から基準電圧 $V_{S1} \sim V_{Sm}$ を生成する電圧フォロアとして機能する。階調電圧発生用抵抗ラダー24は、基準電圧

50

$V_{s1} \sim V_{sm}$ の供給を受け、その出力タップから階調電圧 $V_1 \sim V_n$ を発生する。

【0037】

本実施形態では、インピーダンス調整回路 $25A_1 \sim 25A_m$ は、演算増幅器 $23A_1 \sim 23A_m$ の入力段 28 の出力（即ち、出力段 29 の入力）と、出力段 29 の出力との間に接続されている。より具体的には、インピーダンス調整回路 $25A_i$ は、保持アンプ $26A_i$ とインピーダンス調整用抵抗 27_i とを備えている。保持アンプ $26A_i$ の入力は、演算増幅器 $23A_i$ の入力段 28 の出力に接続され、保持アンプ $26A_i$ の出力は、インピーダンス調整用抵抗 27_i に接続されている。インピーダンス調整用抵抗 27_i は、保持アンプ $26A_i$ の出力と、インピーダンス調整回路 25_i の出力段 29 の出力との間に接続されている。

10

【0038】

このような構成でも、液晶表示装置 10 の構成の変更による演算増幅器 $23A_1 \sim 23A_m$ の負荷の変動は小さい；階調電圧発生用抵抗ラダー 24 の抵抗値や演算増幅器 $23A_1 \sim 23A_m$ に接続されている配線の容量が変更されても、演算増幅器 $23A_1 \sim 23A_m$ の負荷の変動は小さい。これは、演算増幅器 $23A_1 \sim 23A_m$ の負荷の変動に対する設計マージンを軽減することを可能にし、演算増幅器 $23A_1 \sim 23A_m$ の汎用性を高める。

【0039】

加えて、図 9 の構成では、演算増幅器 $23A_1 \sim 23A_m$ の入力段 28 が、保持アンプ $26A_1 \sim 26A_m$ の入力段としても機能するため、保持アンプ $26A_1 \sim 26A_m$ の構成を簡略化することができる。

20

【0040】

なお、上述の実施形態では、階調電圧発生回路 13 の全ての演算増幅器 23 が一つの LCD ドライバ 3 の階調電圧発生用抵抗ラダー 24 を駆動する構成が示されているが、階調電源 2 及び階調電圧発生回路 13 の構成は様々に変更され得る。例えば、図 3 に示されている液晶表示装置と同様に、第 1 の実施形態の演算増幅器 $23_1 \sim 23_m$ 及びインピーダンス調整回路 $25_1 \sim 25_m$ が複数の LCD ドライバ 3 に共有され、一組の演算増幅器 $23_1 \sim 23_m$ 及びインピーダンス調整回路 $25_1 \sim 25_m$ が複数の階調電圧発生用抵抗ラダー 24 を駆動するために使用されることもある。この場合、演算増幅器 $23_1 \sim 23_m$ 及びインピーダンス調整回路 $25_1 \sim 25_m$ は、複数の LCD ドライバ 3 に分散して集積化される。第 1 の実施形態の演算増幅器 $23A_1 \sim 23A_m$ 及びインピーダンス調整回路 $25A_1 \sim 25A_m$ についても同様である。

30

【0041】

また、上述の実施形態には、液晶表示パネルに画像を表示する液晶表示装置が提示されているが、本発明が、電圧駆動によって駆動される表示パネルを搭載する表示装置に汎用的に適用可能であることは、当業者には自明的であろう。

【図面の簡単な説明】

【0042】

【図 1】図 1 は、従来の液晶表示装置の構成を示すブロック図である。

【図 2】図 2 は、従来の液晶表示装置に搭載される階調電圧発生回路の構成を示すブロック図である。

40

【図 3】図 3 は、従来の液晶表示装置の他の構成を示す回路図である。

【図 4】図 4 は、2 段アンプの構成を示すブロック図である。

【図 5】図 5 は、2 段アンプの小信号等価回路を示す図である。

【図 6】図 6 は、2 段アンプの周波数特性を示すボード線図である。

【図 7】図 7 は、本発明の実施形態の液晶表示装置の構成を示すブロック図である。

【図 8】図 8 は、第 1 の実施形態における階調電圧発生回路の構成を示す回路図である。

【図 9】図 9 は、第 2 の実施形態における階調電圧発生回路の構成を示す回路図である。

【符号の説明】

【0043】

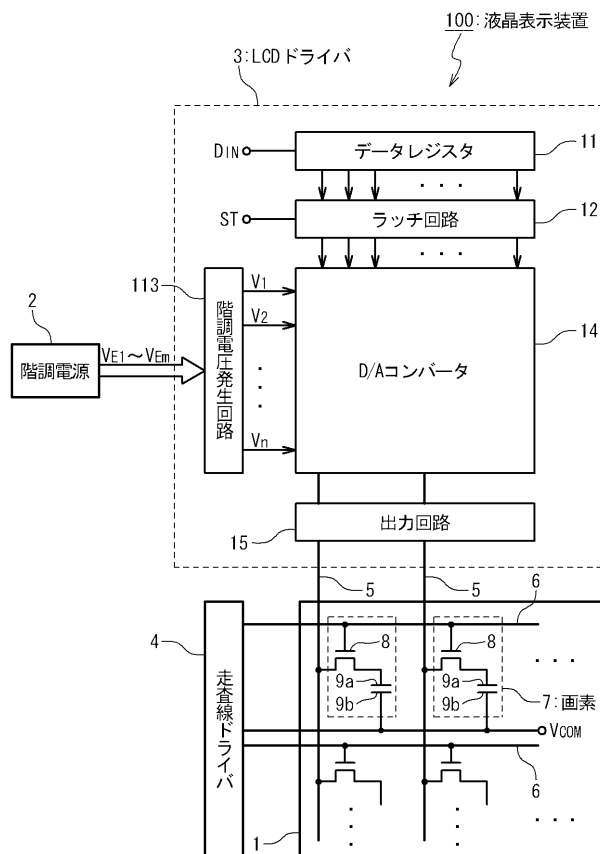
50

- 10：液晶表示装置
 1：液晶表示パネル
 2：階調電源
 3：LCDドライバ
 4：走査線ドライバ
 5：データ線
 6：走査線
 7：画素
 8：TFT
 9a：画素電極
 9b：共通電極
 11：データレジスタ
 12：ラッチ回路
 13、13A：階調電圧発生回路
 14：D/Aコンバータ
 15：出力回路
 21：定電圧発生回路
 22：抵抗ラダー
 23、23A：演算増幅器
 24：階調電圧発生用抵抗ラダー
 25：インピーダンス調整回路
 26：保持アンプ
 27：インピーダンス調整用抵抗
 100：液晶表示装置
 113：階調電圧発生回路

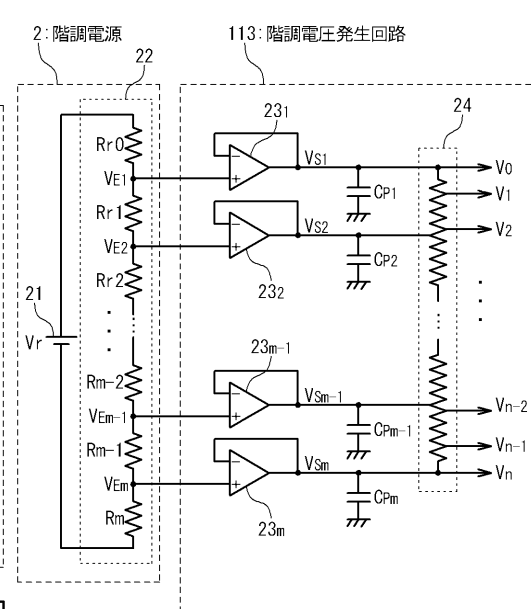
10

20

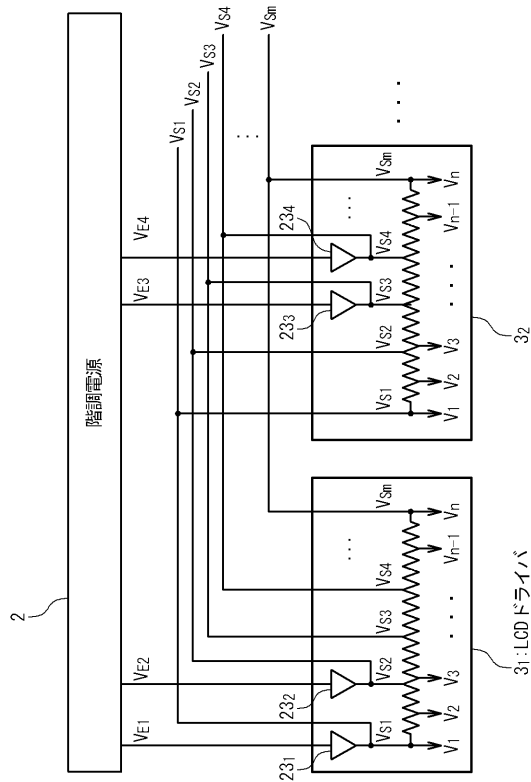
【図1】



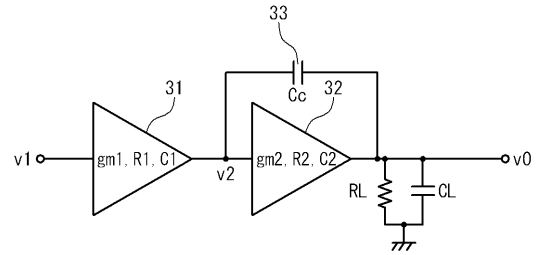
【図2】



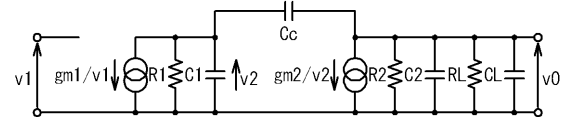
【図 3】



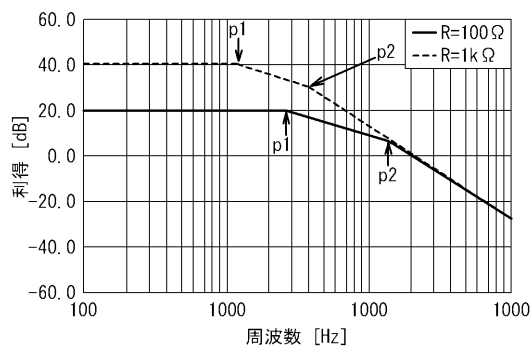
【図 4】



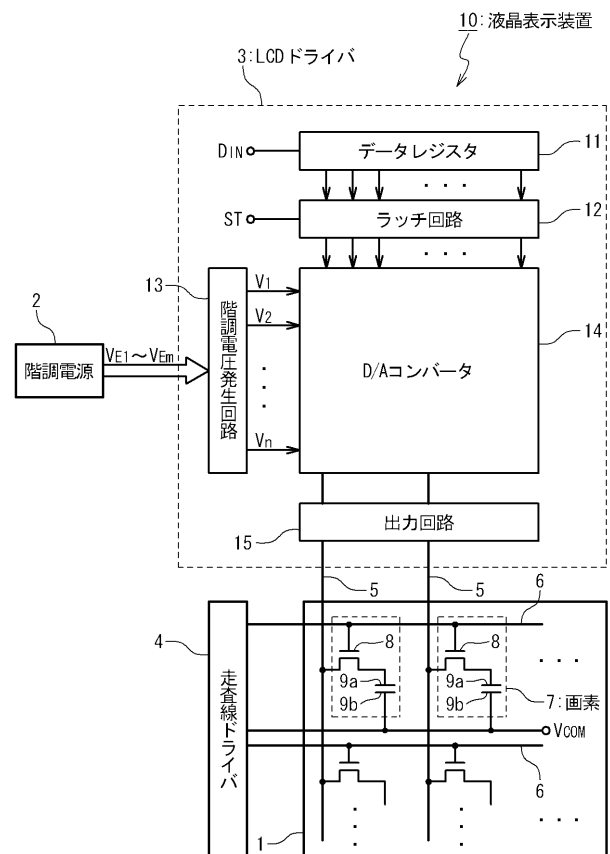
【図 5】



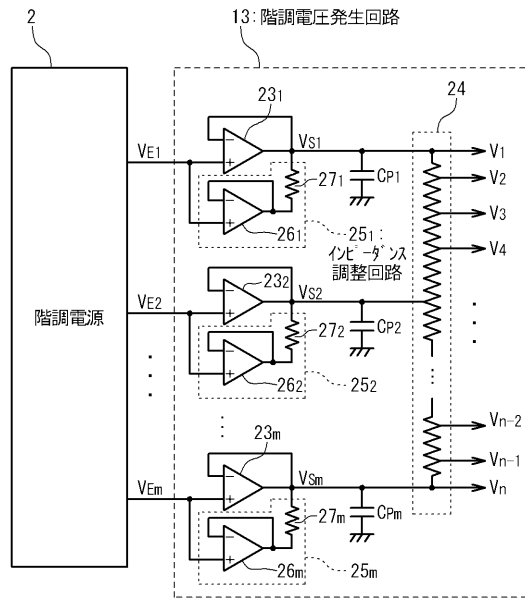
【図 6】



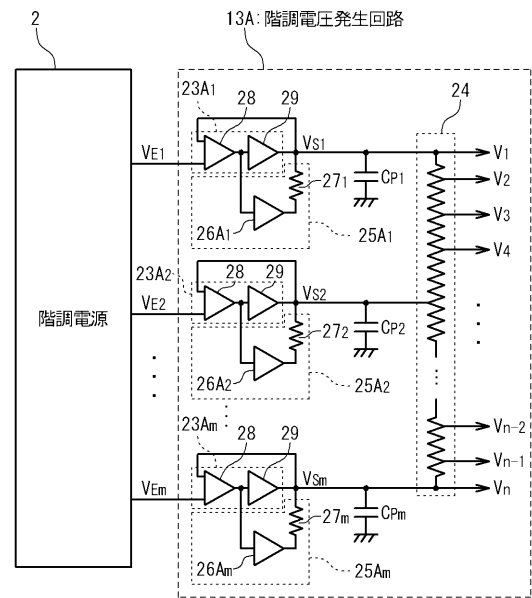
【図 7】



【図 8】



【図 9】



フロントページの続き

(51)Int.Cl. F I
G 0 2 F 1/133 5 7 5
G 0 2 F 1/133 5 2 0

(56)参考文献 特開 2 0 0 6 - 3 1 8 3 8 1 (J P, A)
特開 2 0 0 4 - 1 5 7 5 8 0 (J P, A)
特開 2 0 0 5 - 3 4 1 0 1 8 (J P, A)
特開 2 0 0 7 - 1 7 2 2 2 2 (J P, A)
特開 2 0 0 2 - 2 5 8 8 1 6 (J P, A)
特開 2 0 0 2 - 1 0 8 3 0 1 (J P, A)
特開 2 0 0 5 - 2 3 4 4 9 5 (J P, A)
特開平 1 1 - 1 6 0 6 7 3 (J P, A)

(58)調査した分野(Int.Cl., D B名)
G 0 9 G 3 / 2 0 - 3 / 3 8
G 0 2 F 1 / 1 3 3

专利名称(译)	显示设备和显示面板驱动程序		
公开(公告)号	JP5057868B2	公开(公告)日	2012-10-24
申请号	JP2007178858	申请日	2007-07-06
[标]申请(专利权)人(译)	NEC电子股份有限公司		
申请(专利权)人(译)	NEC电子公司		
当前申请(专利权)人(译)	瑞萨电子公司		
[标]发明人	嶋谷淳		
发明人	嶋谷 淳		
IPC分类号	G09G3/20 G09G3/36 G02F1/133		
CPC分类号	G09G3/3688 G09G3/3696 G09G2310/027 G09G2320/0204 G09G2320/0233 G09G2320/0276		
FI分类号	G09G3/20.612.F G09G3/20.670.C G09G3/36 G09G3/20.623.B G09G3/20.611.F G02F1/133.575 G02F1/133.520		
F-TERM分类号	2H093/NA16 2H093/NC03 2H093/NC10 2H093/NC12 2H093/NC26 2H093/NC34 2H093/ND06 2H093/ND54 2H093/ND60 2H093/NE10 2H193/ZA04 2H193/ZD23 2H193/ZF03 2H193/ZF04 2H193/ZF05 2H193/ZF13 2H193/ZF22 2H193/ZF34 2H193/ZF35 2H193/ZF36 2H193/ZP20 5C006/AF46 5C006/AF83 5C006/BB16 5C006/BC12 5C006/BF25 5C006/BF37 5C006/BF50 5C006/EB05 5C006/FA41 5C080/AA10 5C080/BB05 5C080/DD22 5C080/DD28 5C080/EE29 5C080/FF01 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ05		
代理人(译)	工藤稔		
其他公开文献	JP2009015166A		
外部链接	Espacenet		

摘要(译)

要解决的问题：增加运算放大器的多功能性，驱动灰度电压产生电阻梯以产生灰度电压。 根据本发明的液晶显示装置包括液晶显示面板1，运算放大器23，其接收灰度电源电压并输出对应于灰度电源电压的参考电压，多个灰度电压用于产生连接到运算放大器23的输出的灰度级电压的梯形电阻器24，用于从多个灰度级电压中选择对应于像素数据的灰度级电压的D/A转换器14，并且输出电路15用于利用灰度电压驱动液晶显示面板1的数据线5。阻抗调节电路25连接到运算放大器23的输出。点域8

$$D(s) = \left(1 - \frac{s}{p_1}\right) \cdot \left(1 - \frac{s}{p_2}\right),$$

$$= 1 - \left(\frac{1}{p_1} + \frac{1}{p_2}\right) \cdot s + \frac{1}{p_1 \cdot p_2} \cdot s^2$$