

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4021274号
(P4021274)

(45) 発行日 平成19年12月12日(2007.12.12)

(24) 登録日 平成19年10月5日(2007.10.5)

(51) Int.Cl.	F I
GO2F 1/133 (2006.01)	GO2F 1/133 550
GO2F 1/1368 (2006.01)	GO2F 1/133 510
GO9G 3/20 (2006.01)	GO2F 1/1368
GO9G 3/36 (2006.01)	GO9G 3/20 611E
	GO9G 3/20 612L
請求項の数 1 (全 16 頁) 最終頁に続く	

(21) 出願番号	特願2002-226650 (P2002-226650)	(73) 特許権者	501426046
(22) 出願日	平成14年8月2日(2002.8.2)		エルジー・フィリップス エルシーデー
(65) 公開番号	特開2003-149624 (P2003-149624A)		カンパニー, リミテッド
(43) 公開日	平成15年5月21日(2003.5.21)		大韓民国 ソウル, ヨンドゥンポーク, ヨ
審査請求日	平成16年6月10日(2004.6.10)		イドードン 20
(31) 優先権主張番号	2001-046933	(74) 代理人	100064447
(32) 優先日	平成13年8月3日(2001.8.3)		弁理士 岡部 正夫
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100085176
(31) 優先権主張番号	2002-035150		弁理士 加藤 伸晃
(32) 優先日	平成14年6月22日(2002.6.22)	(74) 代理人	100096943
(33) 優先権主張国	韓国 (KR)		弁理士 臼井 伸一
前置審査		(74) 代理人	100101498
			弁理士 越智 隆夫
		(74) 代理人	100104352
			弁理士 朝日 伸光
		最終頁に続く	

(54) 【発明の名称】 液晶表示装置のデータ駆動方法及び装置

(57) 【特許請求の範囲】

【請求項1】

スイッチング素子を有する複数のサブ画素から成る複数の画素と、データドライバ及びゲートドライバと、前記スイッチング素子の各々を介して前記データドライバに連結された複数のデータラインと、前記スイッチング素子の各々を介して前記ゲートドライバに連結された複数のゲートラインとを備えた液晶表示装置の液晶パネルを駆動する方法において、

前記複数の画素のうち一つの画素において、該一つの画素の中央部に配置された第1色のサブ画素は他の一つの画素の第1色のサブ画素に短絡されており、該他の一つの画素の第1色のサブ画素を介して、前記第1色のサブ画素に第1色のデータを印加する段階と、

前記一つの画素の中央部を取り囲む複数の端部のうち、少なくとも一つの端部に配置された第2色のサブ画素に第2色のデータを印加する段階と、

前記複数の端部のうち少なくとも一つの端部に配置された第3色のサブ画素に第3色のデータを印加する段階とを含み、

前記第1色は、赤、青、及び緑のうち何れか一色であり、前記第2色は、赤、青、及び緑から前記第1色を除いた二色のうち何れか一色であり、前記第3色は、赤、青、及び緑から前記第1色及び前記第2色を除いた一色であることを特徴とする液晶パネルの駆動方法。

【発明の詳細な説明】

【0001】

10

20

【発明の属する技術分野】

本発明は液晶パネルに関するもので、特に一つの画素内に５個のカラーサブ画素を有する液晶パネルを駆動する液晶パネルの駆動方法、その駆動装置及びその液晶表示装置に関するものである。

【０００２】**【従来の技術】**

液晶表示装置（Liquid Crystal Display）は通常、ビデオ信号により液晶セルの光透過率を調節して画像を表示する。液晶セル毎にスイッチング素子が形成されたアクティブ・マトリックス（Active Matrix）タイプの液晶表示装置は動画像を表示するのに適している。アクティブ・マトリックス・タイプの液晶表示装置に使用されるスイッチング素子としては薄膜トランジスタ（Thin Film Transistor；以下“ＴＦＴ”という）が利用される。

10

【０００３】

図１は一般的な液晶表示装置のブロック構成図を示す。

【０００４】

図１を参照すると、液晶表示装置の駆動装置はアナログ・ビデオ・データをデジタル・ビデオ・データに変換するためのデジタル・ビデオ・カード（１）と、液晶パネル（６）のデータライン（ＤＬ）にビデオ・データを供給するためのデータ・ドライバ（３）と、液晶パネル（６）のゲートライン（ＧＬ）を逐次的に駆動するためのゲート・ドライバ（５）と、データ・ドライバ（３）とゲート・ドライバ（５）を制御するためのタイミング・コントローラ（２）とを具備する。

20

【０００５】

液晶パネル（６）は二枚のガラス基板の間に液晶が注入されて、その下部のガラス基板の上にゲートライン（ＧＬ）とデータライン（ＤＬ）が相互に直交して形成される。ゲートライン（ＧＬ）とデータライン（ＤＬ）との交差部にはデータライン（ＤＬ）から入力される画像を液晶セル（Ｃｌｃ）に選択的に供給するためのＴＦＴが形成される。このため、ゲートライン（ＧＬ）にはＴＦＴのゲート端子が接続されて、データライン（ＤＬ）にはＴＦＴのソース端子が接続される。そしてＴＦＴドレイン端子は液晶セル（Ｃｌｃ）の画素電極に接続される。

【０００６】

30

デジタル・ビデオ・カード（１）はアナログ入力画像信号を液晶パネル（６）に適合するデジタル画像信号に変換して画像信号に含まれた同期信号を検出する。

【０００７】

タイミング・コントローラ（２）はデジタル・ビデオ・カード（１）からの赤色（Ｒ）、緑色（Ｇ）及び青色（Ｂ）のデジタル・ビデオ・データをデータ・ドライバ（３）に供給する。また、タイミング・コントローラ（２）はデジタル・ビデオ・カード（１）から入力される水平/垂直同期信号（Ｈ、Ｖ）を利用してドットクロック（Ｄｃｌｋ）及びゲート・スタート・パルス（Ｇｓｐ）などのデータとゲートの制御信号とを生成することにより、データ・ドライバ（３）とゲート・ドライバ（５）をタイミング制御する。ドットクロック（Ｄｃｌｋ）などのデータの制御信号はデータ・ドライバ（３）に供給され、一方、ゲート・スタート・パルス（Ｇｓｐ）などのゲート制御信号はゲート・ドライバ（５）に供給される。

40

【０００８】

ゲート・ドライバ（５）はタイミング・コントローラ（２）から入力されるゲート・スタート・パルス（Ｇｓｐ）に応答して逐次的にスキャンパルスを発生するシフト・レジスタ（図示しない）と、スキャンパルスの電圧を液晶セル（Ｃｌｃ）の駆動に適合するレベルにシフトさせるためのレベル・シフト（図示しない）などによって構成される。このゲート・ドライバ（５）から入力されるスキャンパルスに応答してＴＦＴによりデータライン（ＤＬ）上のビデオ・データが液晶セル（Ｃｌｃ）の画素電極に供給される。

【０００９】

50

データ・ドライバ（３）にはタイミング・コントローラ（２）からの赤色（Ｒ）、緑色（Ｇ）及び青色（Ｂ）のデジタル・ビデオ・データと共にドットクロック（Ｄｃｌｋ）が入力される。このデータ・ドライバ（３）はドットクロック（Ｄｃｌｋ）に同期して赤色（Ｒ）、緑色（Ｇ）及び青色（Ｂ）のデジタル・ビデオ・データをラッチした後に、ラッチされたデータをガンマ電圧（Ｖ_γ）により補正する。そしてデータ・ドライバ（３）はガンマ電圧（Ｖ_γ）により補正されたデータをアナログ・データに変換して１ライン分ずつデータライン（ＤＬ）に供給する。

【００１０】

図２は図１の液晶表示装置の画素とＴＦＴ構造の関係を詳細に表す図面である。

【００１１】

図２を参照すると、液晶表示装置の画素は４個のデータライン（ＤＬ１～ＤＬ４）と２個のゲートライン（ＧＬ１、ＧＬ２）により区画された領域に構成されている。そして、ゲートライン（ＧＬ１、ＧＬ２）とデータライン（ＤＬ１、ＤＬ２）により囲まれた領域に１個の画素電極（１２ａ）が設置されてこの領域が１個の画素になり、同様に、ゲートライン（ＧＬ１、ＧＬ２）とデータライン（ＤＬ２、ＤＬ３）とにより囲まれた領域に１個の画素電極（１２ｂ）が設置されてこの領域が１個の画素になり、ゲートライン（ＧＬ１、ＧＬ２）とデータライン（ＤＬ３、ＤＬ４）とにより囲まれた領域に１個の画素電極（１２ｃ）が設置されてこの領域が１個の画素になる。これらの３個の画素により１個の画素（１６）が構成されると共に各画素電極（１２）の側部側にそれぞれスイッチ素子としてＴＦＴ（１４）が構成される。

【００１２】

また、画素電極が構成された透明基板に対向する異なる基板にはカラーフィルタ（Ｒ、Ｇ、Ｂ）が設置されるが、この形態では図２に示されている１個の画素の中の左段の画素電極（１２ａ）に対向する位置に図３に示されているようにＲのカラーフィルタが、中段の画素電極（１２ｂ）に対向する位置にＧのカラーフィルタが、右段の画素電極（１２ｃ）に対向する位置にＢのカラーフィルタがそれぞれ配置される。

【００１３】

この形態でＶＧＡ仕様の表示を行うためにデータライン（ＤＬ）は６４０個、ゲートライン（ＧＬ）が４８０個設置されているので、画素は１画面上に３０７２００個形成されている。

【００１４】

図３は図１に図示された従来の液晶表示装置によるＲＧＢカラーフィルタの配列状態をゲート・ドライバ（５）及びデータ・ドライバ（３）の接続状態により表す図面である。

【００１５】

図３を参照すると、液晶表示装置は６バス方式の入力信号（Ｒ_e、Ｇ_e、Ｂ_e、Ｒ_o、Ｇ_o、Ｂ_o）を入力受けてデータクロックに同期して１からｎ番目のデータライン（ＤＬ１～ＤＬ_n）までを出力させる。

【００１６】

Ｒ信号はデータ・ドライバ（３）を通して第１データライン（ＤＬ１）に出力されて、Ｇ信号はデータ・ドライバ（３）を通して第２データライン（ＤＬ２）に出力されて、Ｂ信号はデータ・ドライバ（３）を通して第３データライン（ＤＬ３）に出力される。前記の信号は３個の出力が一つのセットになって繰り返す。

【００１７】

この際、データ・ドライバ（３）を通したライン配置によりＢ信号はデータ・ドライバ（３）を通して第１データライン（ＤＬ１）に出力されて、Ｇ信号はデータ・ドライバ（３）を通して第２データライン（ＤＬ２）に出力されて、Ｂ信号はデータ・ドライバ（３）を通して第３データライン（ＤＬ３）に出力される。

【００１８】

そして、従来技術の液晶表示装置により駆動される液晶パネルは図４Ａ及び図４Ｂに示さ

10

20

30

40

50

れているようにドット反転方式を採用している。ドット反転方式の液晶パネルの駆動方法では図4A及び図4Bで示されているように液晶パネル上のコラムライン（columnline）及びローライン（rowline）別に隣接した液晶セルに交互に相反した極性のデータ信号を供給すると共にフレーム毎に液晶パネル上のすべての液晶セルに供給されるデータ信号の極性を反転させる。換言すれば、ドット反転方式ではフレーム毎のビデオ信号が表示される場合に図4Aに示されているようにローラインの左側の液晶セルから右側の液晶セルに移行するにつれてそして、コラムラインの上から下の液晶セルに移行するにつれて正極性（＋）及び負極性（－）が交替に表れるようにデータ信号を液晶パネル上の液晶セルにそれぞれ供給する。そして、次のフレームのビデオ信号が表示される場合には図4Bで示されているように各液晶セルに供給されるデータ信号の極性は、直前のフレームの極性に対して反転される。

10

【0019】

しかし、従来のストライプ（Stripe）方式の画素を有する液晶パネルの駆動方法は、表示の画質を向上させるには限界があり、ドット反転方式の液晶表示パネルで駆動させる際にフリッカー（flicker）が現れる問題点がある。

【0020】

【発明が解決しようとする課題】

従って、本発明の目的は、一つの画素中に5個のカラーサブ画素を配置した構造を有する液晶パネルの駆動方法、その駆動装置及びその液晶表示装置を提供することにある。

【0021】

20

【課題を解決するための手段】

前記目的を達成するために、本発明による液晶パネルの駆動方法は、スイッチング素子を有する複数のサブ画素から成る複数の画素と、データドライバ及びゲートドライバと、前記スイッチング素子の各々を介して前記データドライバに連結された複数のデータラインと、前記スイッチング素子の各々を介して前記ゲートドライバに連結された複数のゲートラインとを備えた液晶表示装置の液晶パネルを駆動する方法において、前記複数の画素のうち一つの画素において、該一つの画素の中央部に配置された第1色のサブ画素は他の一つの画素の第1色のサブ画素に短絡されており、該他の一つの画素の第1色のサブ画素を介して、前記第1色のサブ画素に第1色のデータを印加する段階と、前記一つの画素の中央部を取り囲む複数の端部のうち、少なくとも1つの端部に配置された第2色のサブ画素に第2色のデータを印加する段階と、前記複数の端部のうち少なくとも1つの端部に配置された第3色のサブ画素に第3色のデータを印加する段階とを含み、前記第1色は、赤、青、及び緑のうち何れか一色であり、前記第2色は、赤、青、及び緑から前記第1色を除いた二色のうち何れか一色であり、前記第3色は、赤、青、及び緑から前記第1色及び前記第2色を除いた一色であることを特徴とする。

30

【0022】

この時、第2色のデータを印加する段階は前記一つの画素内に第1色のサブ画素を中心に対角線方向に対向して配置された第2色のサブ画素にデータを印加する段階を含むことを特徴とする。

【0023】

40

また第3色のデータを印加する段階は前記一つの画素内に第1色のサブ画素を中心に対角線方向に対向して配置された第3色のサブ画素にデータを印加する段階を含むことを特徴とする。

【0024】

本発明による液晶パネルの駆動装置は多数のサブ画素を含む画素をマトリックス形態に配列した液晶パネルを駆動する装置において、前記サブ画素に選択的に赤、緑、青色のデータを入力する信号選択手段と、外部から入力される水平同期信号及びドットクロックを利用して前記信号選択手段を制御する制御信号を生成する制御信号生成手段と、前記信号選択手段により出力されたデータを前記サブ画素に印加して画像を表示する液晶パネルとを具備することを特徴とする。

50

【0025】

本発明での信号選択手段は液晶パネルの駆動の際に前記制御信号により赤色のデータ及び緑色のデータを交互に供給する第1信号選択手段と、青色のデータを所定の一定の間隔毎に供給する第2信号選択手段とを具備することを特徴とする。

【0026】

本発明での制御信号生成手段は前記ドットクロックを利用して前記緑色のデータを所定の周期で供給する制御信号を印加する第1制御信号の生成手段と、前記水平同期信号を利用して前記信号選択手段と第1制御信号の生成手段とに制御信号を印加する第2制御信号生成手段とを具備することを特徴とする。

【0027】

10

【作用】

本発明による液晶表示装置の駆動方法及びその駆動装置においては、一つの画素内に5個のサブ画素を配置した構造を有する液晶表示装置を駆動させるために、データ・ドライバの出力端子とデータラインとの間の連結関係が従来とは異なり、データ・ドライバの出力端子の個数が従来とは異なるように使用して、その表示品質を向上させることができる。また、従来とは出力端子の個数が異なるように従来のデータ・ドライバを使用して、一つの画素内に5個のサブ画素を配置した構造を有する液晶表示装置を新たな駆動方式である本発明の駆動方法及びその駆動装置を用いて駆動させた際には、従来のドット反転方式と類似する形態にデータの極性を反転させるためフリッカーの影響を低減することも可能である。

20

【0028】

【発明の実施態様】

以下、図5～図13Bを参照して本発明の好ましい実施例に対して説明する。

【0029】

図5は一般的な液晶表示装置のブロック構成図である。

【0030】

図5を参照すると、液晶表示装置の駆動装置はアナログ・ビデオ・データをデジタル・ビデオ・データに変換するためのデジタル・ビデオ・カード(21)と、液晶パネル(26)のデータライン(DL)にビデオ・データを供給するためのデータ・ドライバ(23)と、液晶パネル(26)のゲートライン(GL)を逐次的に駆動するためのゲート・ドライバ(25)と、データ・ドライバ(23)とゲート・ドライバ(25)とを制御するためのタイミング・コントローラ(22)とを具備する。

30

【0031】

液晶パネル(26)の二枚のガラス基板の間には液晶が注入されて、その下部のガラス基板の上にゲートライン(GL)とデータライン(DL)が相互に直交して形成される。ゲートライン(GL)とデータライン(DL)との交差部にはデータライン(DL)から入力される画像を液晶セル(Clc)に選択的に供給するためのTFTが形成される。ゲートライン(GL)にはTFTのゲート端子が接続されて、データライン(DL)にはTFTのソース端子が接続される。そしてTFTドレイン端子は液晶セル(Clc)の画素電極に接続される。

40

【0032】

デジタル・ビデオ・カード(21)はアナログ入力画像信号を液晶パネル(26)に適合するデジタル画像信号に変換して画像信号に含まれた同期信号を検出する。

【0033】

タイミング・コントローラ(22)はデジタル・ビデオ・カード(21)からの赤色(R)、緑色(G)及び青色(B)のデジタル・ビデオ・データをデータ・ドライバ(23)に供給する。また、タイミング・コントローラ(22)はデジタル・ビデオ・カード(1)から入力される水平/垂直同期信号(H、V)を利用してドットクロック(Dclk)等のデータとゲート・スタート・パルス(Gsp)などのゲートの制御信号とを生成してデータ・ドライバ(23)とゲート・ドライバ(25)をタイミング制御する。ドット

50

クロック (D c l k) などのデータの制御信号はデータ・ドライバ (2 3) に供給されて、ゲート・スタート・パルス (G s p) などのゲート制御信号はゲート・ドライバ (2 5) に供給される。

【0034】

ゲート・ドライバ (2 5) はタイミング・コントローラ (2 2) から入力されるゲート・スタート・パルス (G s p) に応答して逐次的にスキャンパルスを発生するシフト・レジスタと、スキャンパルスの電圧を液晶セルの駆動に適合するレベルにシフトさせるためのレベル・シフトなどによって構成される。このゲート・ドライバ (2 5) から入力されるスキャンパルスに応答して T F T によりデータライン (D L) 上のビデオ・データが液晶セル (C l c) の画素電極に供給される。

10

【0035】

データ・ドライバ (2 3) には、タイミング・コントローラ (2 2) からの赤色 (R)、緑色 (G) 及び青色 (B) のデジタル・ビデオ・データと共にドットクロック (D c l k) が入力される。このデータ・ドライバ (2 3) は、ドットクロック (D c l k) に同期して赤色 (R)、緑色 (G) 及び青色 (B) のデジタル・ビデオ・データをラッチした後に、ラッチされたデータをガンマ電圧 (V r) により補正する。そしてデータ・ドライバ (3) はガンマ電圧 (V r) により補正されたデータをアナログ・データに変換して 1 ライン分ずつデータライン (D L) に供給する。

【0036】

図 6 A 及び図 6 B は本発明における第 1 及び第 2 実施形態の液晶パネルの画素構造と画素へのデータの入力を説明する図面である。

20

【0037】

図 6 A 及び図 6 B を参照すると、液晶パネルの画素は 1 個の画素内に配置された 5 個の異なるカラーサブ画素によって構成されている。

【0038】

画素 (2 7) は正四角形の形状を有しており、画素 (2 7) は、正四角形の画素 (2 7) の中央部に配置された菱形形態の B カラーフィルタを有するサブ画素 (3 0) と、B カラーフィルタを有するサブ画素 (3 0) を中心に左上段と右下段の端部にそれぞれの R カラーフィルタを有したサブ画素 (2 8 a、2 8 b) と、B カラーフィルタを有するサブ画素 (3 0) を中心に左上段と右下段の端部にそれぞれの G カラーフィルタを有したサブ画素 (2 9 a、2 9 b) とを具備する。

30

【0039】

図 6 A は 4 個のサブ画素と 1 個の B サブ画素 (3 0) が二つのゲートラインの間に位置して下段のゲートライン (G L 2) と上段のゲートライン (G L 1) に二画素毎に交互に連結される構造であり、図 6 B での B サブ画素 (3 0) は二つのゲートラインの間に位置して下段のゲートライン (G L 4) と上段のゲートライン (G L 3) に一画素毎に交互に連結される構造を示す。これで、B サブ画素 (3 1) は 4 画素を基準に二つの画素だけに色を表示する。

【0040】

また、一画素内に 5 個のカラーサブ画素を有する液晶パネルの駆動方法は、従来の技術でのデータ・イネーブル信号が R、G、B データ信号に周期的に印加される方法とは異なり R データ・バス及び G データ・バスにゲートライン (G L) 毎に R データ信号を一度入力すると次は G データ信号を交互に入力するという特徴を有する。このとき、R 及び G データ信号が 4 回入力される間に、B データ・バスに B データ信号が 2 回入力される。

40

【0041】

図 6 A 及び図 6 B に示したサブ画素配置の構造を有する液晶パネルを従来のデータ・ドライバを用いて駆動するための新たな駆動方式である本発明の駆動方法を以下に説明する。

【0042】

< 第 1 実施形態 >

図 7 A 及び図 7 B は図 6 A に図示された画素構造と液晶パネルを駆動するための配線のデ

50

ータ・ドライバへの接続状態とを概略的に表す図面である。

【0043】

図7A及び図7Bを参照すると、液晶表示装置は6バス方式の入力信号(R_e、G_e、B_e、R_o、G_o、B_o)を入力受けてデータクロックに同期して1～N番目のデータライン(DL1～DLN)にデータ信号を出力する。

【0044】

本発明ではデータ・ドライバ(23)に連結される12個で1組の出力端子の中の2番目と5番目の出力端子をデータライン(DL)と接続せずに使用する。

【0045】

以後のデータ・ドライバ(23)からの8番目と11番目の出力端子は正常にデータライン(DL)と接続されてBサブ画素データを出力するように駆動する。

【0046】

このような連結方法はN番目の出力端子にまですべて適用される。

【0047】

図8は、図7Bに示されたサブ画素配置の構造を有する液晶パネルにデータを出力するデータドライバ(23)に含まれるデータ・パルス発生機を詳細に表す図面である。

【0048】

図8を参照すると、データ・パルス発生機は、タイミングコントローラ(22)を通してカラー・データ(R、G、B)を選択的に出力するように制御されるマルチプレクサ(以下、「MUX」という。)とタイミング・コントローラ(22)からの制御信号が入力されて制御されるDフリップフロップ(31、32、33)とによって構成される。

【0049】

マルチプレクサは、奇数番目のデータの駆動の際にRデータを出力し、偶数番目のデータの駆動の際にGデータを出力する第1マルチプレクサ(MUX1)と、奇数番目のデータの駆動の際にGデータを出力し、偶数番目のデータの駆動の際にRデータを出力する第2マルチプレクサ(MUX2)と、奇数番目のデータと偶数番目のデータの駆動の際にBデータを選択的に出力する第3マルチプレクサ(MUX3)と、第3マルチプレクサに接続されて第3マルチプレクサを制御する制御信号を送り出す第4マルチプレクサ(MUX4)とを具備する。第4マルチプレクサ(MUX4)は三状態バッファまたは制御スイッチにおきかえることが可能である。

【0050】

Dフリップフロップ(31、32、33)は、入力ドットクロック(Dclk)を4分周された制御パルスとして出力する第1及び第2フリップフロップ(31、32)の直列接続部と、タイミング・コントローラ(22)からの水平同期信号により制御されて第1、第2及び第4マルチプレクサ(MUX1、MUX2、MUX4)に制御信号を供給する第3Dフリップフロップ(33)とによって構成される。タイミングコントローラ(22)からのドットクロック(Dclk)は、第1Dフリップフロップ(31)のクロック端子(CLK)に入力される。

【0051】

第1Dフリップフロップ(31)の出力端子(Q、 $\bar{Q}$)の反転出力端子($\bar{Q}$)からの出力信号は、第1Dフリップフロップ(31)の入力端子(D)にフィードバックされ、出力端子(Q、 $\bar{Q}$)の非反転出力端子(Q)からの出力信号は、第2Dフリップフロップ(32)のクロック端子(CLK)に入力される。第2Dフリップフロップ(32)の出力端子(Q、 $\bar{Q}$)の反転出力端子($\bar{Q}$)からの出力信号は、第2Dフリップフロップ(32)の入力端子(D)に入力される。第2Dフリップフロップ(32)の出力端子(Q、 $\bar{Q}$)の非反転出力端子(Q)からの出力信号は第4マルチプレクサ(MUX4)に入力される。ドットクロック(Dclk)がタイミング・コントローラ(22)から入力される際に、直列接続された第1及び第2Dフリップフロップ(31、32)は4分周された制御パルスが第2Dフリップフロップ(32)の非反転出力端子(Q)から出力されるようにする。第2Dフリップフロップ(32)の非反転出力端子(Q)から出

10

20

30

40

50

力された4分周された制御パルスはドットクロック(Dc1k)の4分の1に当たる周波数を有する。4分周された制御パルスは第4マルチプレクサ(MUX4)にタイミング・コントローラ(22)からの水平同期信号(Hsync)は第3Dフリップフロップ(33)のクロック端子(CLK)に第3Dフリップフロップ(33)の出力端子(Q、 $\neg Q$)の反転出力端子($\neg Q$)からの出力信号は第3Dフリップフロップ(33)の入力端子(D)に第3Dフリップフロップ(33)の非反転出力端子(Q)からの出力信号は、第1、第2及び第4マルチプレクサ(MUX1、MUX2、MUX4)にタイミング・コントローラ(22)からドットクロック(Dc1k)が第3Dフリップフロップ(33)に第3Dフリップフロップ(33)は2分周された形態の制御パルスを第1、第2及び第4マルチプレクサ(MUX1、MUX2、MUX4)に2分周された制御パルスは水平同期信号の2分の1に当たる周波数を有するようになる。

10

【0052】

また、第1マルチプレクサ(MUX1)は、R及びGデータの第3Dフリップフロップ(33)から出力された制御信号によりカラー信号を選択して出力する。第2マルチプレクサ(MUX2)は、G及びRデータの第3Dフリップフロップ(33)から出力された制御信号によりカラー信号を選択して出力する。第3マルチプレクサ(MUX3)はBデータの第3Dフリップフロップ(32)の制御による第4マルチプレクサ(MUX4)の制御信号によりBデータ信号を選択的に出力する。第4マルチプレクサ(MUX4)からの制御信号は奇数番目及び偶数番目の水平同期信号の期間のうちのいずれか一つの期間に4分周された制御信号パルスを有する。好ましくは、第4マルチプレクサ(MUX4)からの制御信号は奇数番目の水平同期信号の期間に4分周された制御パルスを有する。

20

【0053】

図9A及び図9Bは、図8に示されている駆動装置を通して奇数番目のカラー・データと偶数番目のカラー・データのデータラインへの出力を説明する図面である。

【0054】

図9A及び図9Bを参照すると、本発明における第1実施形態の液晶表示装置の駆動方法は、一つの画素内に5個のカラーサブ画素を有する液晶パネル(26)を駆動するために、Rデータ・バス、Gデータ・バス及びBデータ・バスを介して、水平期間毎にRデータとGデータを交互に、かつ互いに異なるBデータを交互に、データラインへ供給する。このように、Rデータ・バス及びGデータ・バスに走査線毎にRデータ信号を一度入力すると次はGデータ信号を交互に入力するという特徴を有する。

30

【0055】

<第2実施形態>

図10A及び図10Bは図6Bに図示された画素構造と配線の液晶パネルを駆動するためのデータ・ドライバの接続状態とを概略的に表す図面である。

【0056】

図10A及び図10Bを参照すると、液晶表示装置は図7A及び図7Bに示された6バス方式の入力信号(R_e、G_e、B_e、R_o、G_o、B_o)を入力として受けてデータクロックに同期する方法とは異なり、6バス方式の入力信号(R_e、G_e、B_e、R_o、G_o、B_o)を入力として1からN番目のデータライン(DL1~DLN)に出力を供給する。

40

【0057】

本発明ではデータ・ドライバ(23)に連結される出力端子で12個で1組の出力端子の内の2番目と8番目の出力端子をデータライン(DL)と接続せずに使用する。

【0058】

以後のデータ・ドライバ(23)からの5番目と11番目の出力端子は正常にデータライン(DL)に連結されてBデータを出力する。

【0059】

上記のような連結方法はN番目の出力端子にまですべて適用される。

50

【0060】

図11は、図10Bに示されているような画素にデータを発生させるためのデータパルス発生機を詳細に表す図面である。

【0061】

図11を参照すると、データドライバ(23)に含まれるデータパルス発生機は、上述したようにタイミング・コントローラ(22)を通してデータライン(DL1~DL3)への画素データの選択的な出力を制御する第1~第4マルチプレクサ(MUX1~MUX4)と、タイミング・コントローラ(22)からの制御信号が入力されて制御される第4及び第5D-フリップフロップ(34、35)とから構成される。

【0062】

第1マルチプレクサ(MUX1)は、n番目の水平同期信号(Hsync)が発生されるn番目の水平期間において、図12Aに示したように入力されるRデータ(R1a~R4a)を出力し、次いで、(n+1)番目の水平同期信号(Hsync)が発生される(n+1)番目の水平期間において、図12Bに示したように入力されるGデータ(G1a~G4a)を出力する。第2マルチプレクサ(MUX2)は、上記n番目の水平期間において、図12Aに示したように入力されるGデータ(G1a~G4a)を出力し、次いで、上記(n+1)番目の水平期間において、図12Bに示したように入力されるRデータ(R1b~R4b)を出力する。第3マルチプレクサ(MUX3)は、上記n番目の水平期間において、図12Aに示したように入力されるBデータ(B2a、B4a)を出力し、次いで、上記(n+1)番目の水平期間において、図12Bに示したように入力されるBデータ(B1b、B3b)を出力する。第4マルチプレクサ(MUX4)は、第5D-フリップフロップ(35)からの2分周した水平同期信号に応じて、第4D-フリップフロップ(34)からの2分周したドットクロックを第3マルチプレクサ(MUX3)の制御端子に供給し、第3マルチプレクサ(MUX3)を制御する。

【0063】

第4D-フリップフロップ(34)は、タイミングコントローラ(22)からのドットクロック(Dclk)を2分周し、この2分周したドットクロックを第4マルチプレクサ(MUX4)に供給する。第5D-フリップフロップ(35)は、タイミングコントローラ(22)からの水平同期信号(Hsync)を2分周し、この2分周した水平同期信号を第1、第2及び第4マルチプレクサ(MUX1、MUX2、MUX4)の制御端子に供給し、第1、第2及び第4マルチプレクサ(MUX1、MUX2、MUX4)を制御する。

【0064】

このとき、第4D-フリップフロップ(34)のクロック端子(CLK)にはタイミングコントローラ(22)からのドットクロック(Dclk)が入力され、第4D-フリップフロップ(34)の反転出力端子(¬Q)からの出力信号は第4D-フリップフロップ(34)の入力端子(D)に入力される。第4D-フリップフロップ(34)の非反転出力端子(Q)からの出力信号は第4マルチプレクサ(MUX4)の入力端子に入力される。第4マルチプレクサ(MUX4)の出力は第3マルチプレクサ(MUX3)の制御端子に入力される。また、第5D-フリップフロップ(35)のクロック端子(CLK)にはタイミングコントローラ(22)からの水平同期信号(Hsync)が入力され、第5D-フリップフロップ(35)の反転出力端子(¬Q)からの出力信号は第5D-フリップフロップ(35)の入力端子(D)に入力される。第5D-フリップフロップ(35)の非反転出力端子(Q)からの出力信号は第1、第2及び第4マルチプレクサ(MUX1、MUX2、MUX4)の制御端子に入力される。

【0065】

タイミングコントローラ(22)からの水平同期信号(Hsync)は、第5D-フリップフロップ(35)によって2分周され、第5D-フリップフロップ(35)の非反転出力端子(Q)から出力信号として出力される。

【0066】

更に、タイミングコントローラ（22）からのドットクロック（D c l k）は、第4 Dーフリップフロップ（34）によって2分周され、第4 Dーフリップフロップ（34）の非反転出力端子（Q）から出力信号として出力され、第4マルチプレクサ（M U X 4）の入力端子に入力される。

【0067】

このようにして、第1マルチプレクサ（M U X 1）は、第5 Dーフリップフロップ（35）の非反転出力端子（Q）の出力に応じて、上記n番目の水平期間においてRデータ（R 1 a～R 4 a）を出力し、次いで、上記（n+1）番目の水平期間においてGデータ（G 1 b～G 4 b）を出力する。第2マルチプレクサ（M U X 2）は、第5 Dーフリップフロップ（35）の非反転出力端子（Q）の出力に応じて、上記n番目の水平期間においてGデータ（G 1 a～G 4 a）を出力し、次いで、上記（n+1）番目の水平期間においてRデータ（R 1 b～R 4 b）を出力する。第3マルチプレクサ（M U X 3）は、第4マルチプレクサ（M U X 4）の出力に応じて、上記n番目の水平期間においてBデータ（B 2 a、B 4 a）を出力し、次いで、上記（n+1）番目の水平期間においてBデータ（B 1 b、B 3 b）を出力する。

10

【0068】

図1 2 A及び図1 2 Bは、図1 1 に示した駆動装置により、データドライバを通じてデータライン（D L 1～D L 3）に出力される奇数番目及び偶数番目のカラー・データを示している。

【0069】

20

図1 2 A及び図1 2 Bを参照すると、本実施形態における液晶表示装置の駆動方法においても、上記第1実施形態として示した図9 A及び図9 Bで説明したように、一つの画素内に5個のサブ画素を有する液晶パネルを駆動させるために、Rデータ・バス、Gデータ・バス及びBデータ・バスを介して、水平期間毎にRデータとGデータを交互に、かつ互いに異なるBデータを交互に、データラインへ供給する。

【0070】

図6 A～図1 2 Bは、従来のデータ・ドライバの出力端子のうちの一部を断線し、一つの画素に含まれたBサブ画素と他の画素に含まれたBサブ画素とを、同一のBデータ・バスを介してBデータを時分割供給する実施例を示している。

【0071】

30

このような画素形態に構成された液晶パネルを駆動するために新しい形態のデータ・ドライバを製作して使用してもよい。

【0072】

具体的には、通常のデータ・ドライバは3サブ画素のカラーサブ画素を出力するので384チャンネルのという3倍数の出力チャンネルを有するが、本発明の場合、6カラーサブ画素を発生させる過程の中のカラーサブ画素（Bカラーサブ画素）の出力単位を短絡（s h o r t e d）させるので、データ・ドライバから出力端子は320チャンネルという5倍数のチャンネルだけで足りる。これで5倍数のチャンネルを有するデータ・ドライバを駆動して画素を駆動することができる。

【0073】

40

図1 3 A及び図1 3 Bは、図6 A及び図6 Bに示したサブ画素配置の構造を有した液晶パネルを本発明の駆動方法により駆動した際に、液晶パネルの画素に供給されたデータ信号などの極性のパターンを図示した図面である。図1 3 Aは、n番目のフレーム期間において各画素に印加されるデータの極性を示しており、図1 3 Bは、（n+1）番目のフレーム期間において各画素に印加されるデータの極性を示している。

【0074】

図1 3 A及び図1 3 Bを参照すると、正四角形の内の菱形が内接された形態で画素がマトリックス形態に配列されている。

【0075】

図1 3 Aに示されている1番目の画素では中央の菱形形態のBデータに隣接して左上段

50

と右上段の極性は正極性（＋）であり、左下段と右下段の極性は負極性（－）を帯びる。この時、中央の B データの極性は正極性（＋）を帯びる。

【0076】

2 番目の画素では中央の菱形形態の B データに隣接して左上段と右上段の極性は負極性（－）であり、左下段と右下段の極性は正極性（＋）を帯びる。この時、中央の B データの極性は負極性（－）を帯びる。

【0077】

3 番目の画素では中央の菱形形態の B データに隣接して左上段と右上段の極性は正極性（＋）であり、左下段と右下段の極性は負極性（－）を帯びる。この時、中央の B データの極性は正極性（＋）を帯びる。

10

【0078】

4 番目の画素では中央の菱形形態の B データに隣接して左上段と右上段の極性は負極性（－）であり、左下段と右下段の極性は正極性（＋）を帯びる。この時、中央の B データの極性は負極性（－）を帯びる。

【0079】

図 1 3 B での 1 番目の画素では中央の菱形形態の B データに隣接して左上段と右上段の極性は負極性（－）であり、左下段と右下段の極性は正極性（＋）を帯びる。この時、中央の B データの極性は負極性（－）を帯びる。

【0080】

2 番目の画素では中央の菱形形態の B データに隣接して左上段と右上段の極性は正極性（＋）であり、左下段と右下段の極性は負極性（－）を帯びる。この時、中央の B データの極性は正極性（＋）を帯びる。

20

【0081】

3 番目の画素では中央の菱形形態の B データに隣接して左上段と右上段の極性は負極性（－）であり、左下段と右下段の極性は正極性（＋）を帯びる。この時、中央の B データの極性は負極性（－）を帯びる。

【0082】

4 番目の画素では中央の菱形形態の B データに隣接して左上段と右上段の極性は正極性（＋）であり、左下段と右下段の極性は負極性（－）を帯びる。この時、中央の B データの極性は正極性（＋）を帯びる。

30

【0083】

上記の方法により本発明に従った液晶パネルの画素に供給されたデータ信号の極性パターンは、図 1 3 A 及び図 1 3 B を交互に繰り返して全パネルにかけてサブ画素別に電圧充電極性を有する。

【0084】

【発明の効果】

上述したように、本発明による液晶表示装置の駆動方法及びその駆動装置においては、一つの画素内に 5 個のサブ画素を配置した構造を有する液晶表示装置を駆動させるために、データ・ドライバの出力端子とデータラインとの間の連結関係が従来とは異なり、データ・ドライバの出力端子の個数が従来とは異なるように使用して、その表示品質を向上させることができる。また、従来とは出力端子の個数が異なるように従来のデータ・ドライバを使用して、一つの画素内に 5 個のサブ画素を配置した構造を有する液晶表示装置を新たな駆動方式である本発明の駆動方法及びその駆動装置を用いて駆動させた際には、従来のドット反転方式と類似する形態にデータの極性を反転させるためフリッカーの影響を低減することも可能である。

40

【0085】

以上説明した内容を通して当業者であれば本発明の技術思想を逸脱しない範囲で多様な変更及び修正の可能であることが分かる。従って、本発明の技術的な範囲は明細書の詳細な説明に記載された内容に限らず特許請求の範囲によって定めなければならない。

【図面の簡単な説明】

50

【図 1】 図 1 は一般的な液晶表示装置をブロック構成図に表した図面である。

【図 2】 図 2 は図 1 の液晶表示装置の画素と T F T 構造の関係を詳細に表した図面である。

【図 3】 図 3 は図 1 に図示された液晶表示装置の従来の技術による R G B カラーフィルターの配列状態とゲート・ドライバ及びデータ・ドライバの接続状態を表す図面である。

【図 4 A】 図 4 A は従来の技術によるドット反転方式を表す図面である。

【図 4 B】 図 4 B は従来の技術によるドット反転方式を表す図面である。

【図 5】 図 5 は本発明での液晶表示装置をブロック構成図に表す図面である。

【図 6 A】 図 6 A は本発明の第 1 及び第 2 実施例による液晶パネルの画素構造と画素へのデータの inputs を説明する図面である。

10

【図 6 B】 図 6 B は本発明の第 1 及び第 2 実施例による液晶パネルの画素構造と画素へのデータの inputs を説明する図面である。

【図 7 A】 図 7 A は図 6 A に図示された画素構造及び配線の液晶パネルを駆動するためのデータ・ドライバの接続状態を表す図面である。

【図 7 B】 図 7 B は図 6 A に図示された画素構造及び配線の液晶パネルを駆動するためのデータ・ドライバの接続状態を表す図面である。

【図 8】 図 8 は図 7 A 及び図 7 B でのような画素にデータを出力するためのデータパルス発生機を詳細に表す図面である。

【図 9 A】 図 9 A は図 8 での駆動装置を通して奇数及び偶数のカラーデータのデータラインへの出力を説明する図面である。

20

【図 9 B】 図 9 B は図 8 での駆動装置を通して奇数及び偶数のカラーデータのデータラインへの出力を説明する図面である。

【図 1 0 A】 図 1 0 A は図 6 B に図示された画素構造及び配線の液晶パネルを駆動するためのデータ・ドライバの接続状態を概略的に表す図面である。

【図 1 0 B】 図 1 0 B は図 6 B に図示された画素構造及び配線の液晶パネルを駆動するためのデータ・ドライバの接続状態を概略的に表す図面である。

【図 1 1】 図 1 1 は図 1 0 A 及び図 1 0 B に示されているような画素にデータを出力するためのデータパルス発生機を詳細に表す図面である。

【図 1 2 A】 図 1 2 A は図 1 1 での駆動装置を通して奇数及び偶数のカラーデータのデータ・ドライバを通してのデータラインへの出力を表す図面である。

30

【図 1 2 B】 図 1 2 B は図 1 1 での駆動装置を通して奇数及び偶数のカラーデータのデータ・ドライバを通してのデータラインへの出力を表す図面である。

【図 1 3 A】 図 1 3 A は図 6 A 及び図 6 B に図示された液晶パネルの駆動方法により液晶パネルの画素に供給されたデータ信号の極性パターンを図示した図面である。

【図 1 3 B】 図 1 3 B は図 6 A 及び図 6 B に図示された液晶パネルの駆動方法により液晶パネルの画素に供給されたデータ信号の極性パターンを図示した図面である。

【符号の説明】

1、2 1：デジタル・ビデオ・カード

2、2 2：タイミング・コントローラ

3、2 3：データ・ドライバ

40

5、2 5：ゲート・ドライバ

6、2 6：液晶パネル

1 2 a、1 2 b、1 2 c：画素電極

1 4：T F T

1 6：画素

2 7：画素

2 8：R カラーフィルターを有するサブ画素

2 9：G カラーフィルターを有するサブ画素

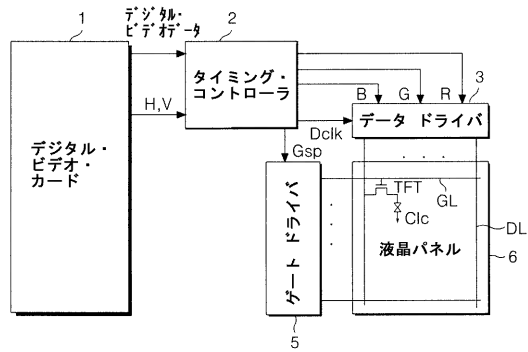
3 0：B カラーフィルターを有するサブ画素

3 1、3 2、3 3、3 4、3 5：D ーフリップフロップ

50

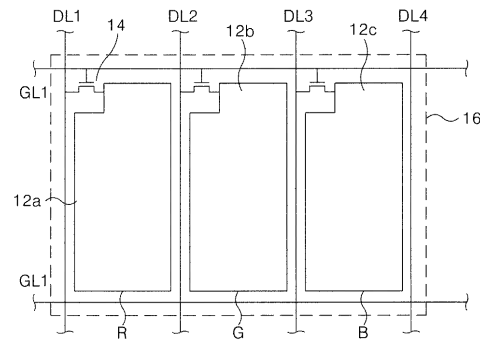
【図 1】

(従来技術)



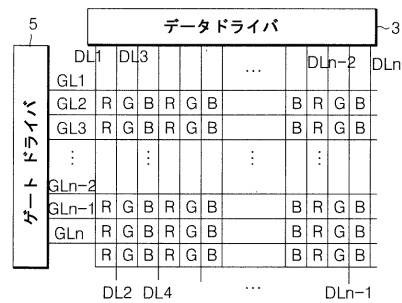
【図 2】

(従来技術)



【図 3】

(従来技術)

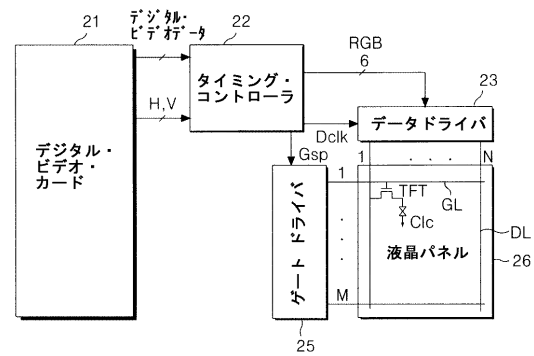


【図 4 A】

(従来技術)

+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+

【図 5】

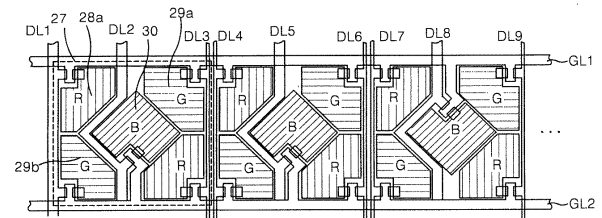


【図 6 A】

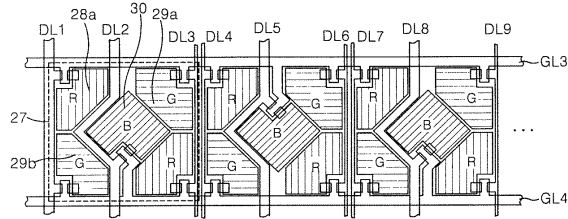
【図 4 B】

(従来技術)

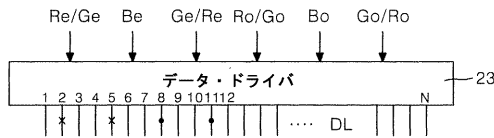
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-



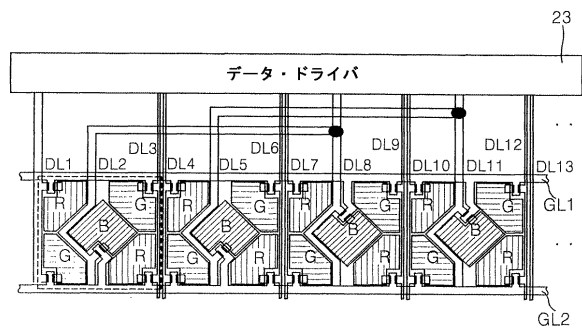
【図 6 B】



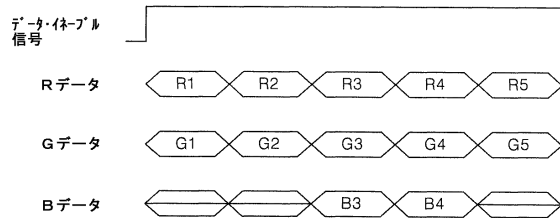
【図 7 A】



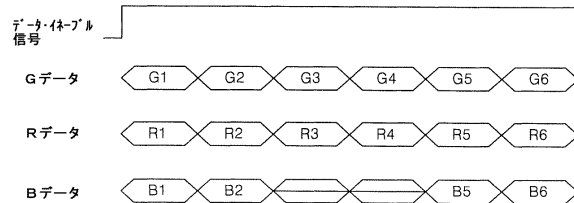
【図 7 B】



【図 9 A】



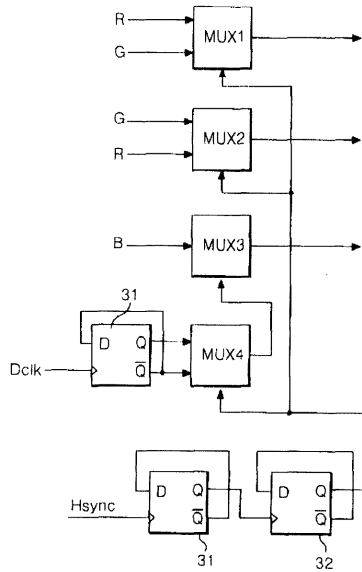
【図 9 B】



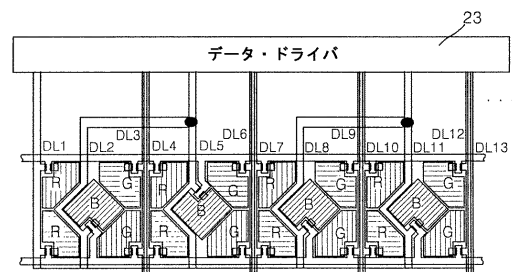
【図 10 A】



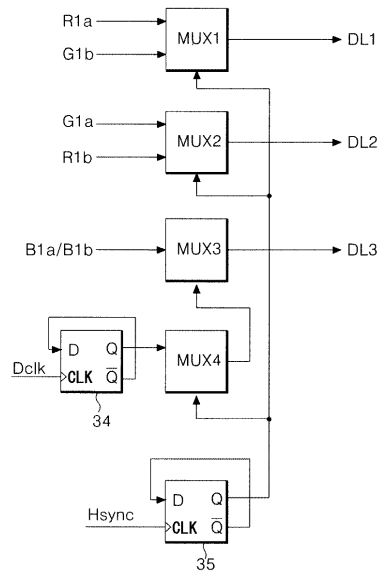
【図 8】



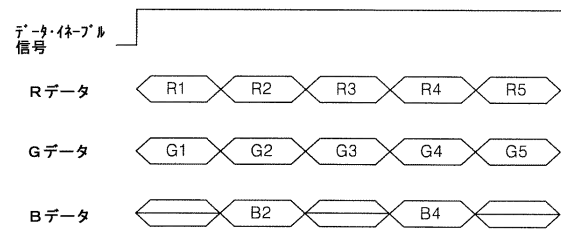
【図 10 B】



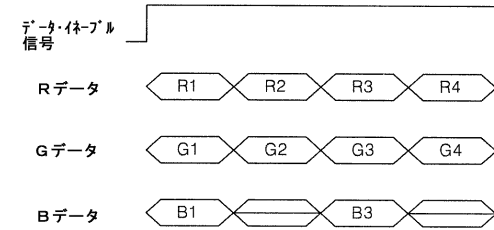
【図 1 1】



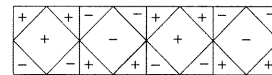
【図 1 2 A】



【図 1 2 B】



【図 1 3 A】



n 番目のフレーム期間におけるデータの極性

【図 1 3 B】



(n+1) 番目のフレーム期間におけるデータの極性

フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 1 2 R
G 0 9 G	3/20	6 2 1 B
G 0 9 G	3/20	6 2 3 D
G 0 9 G	3/20	6 2 3 X
G 0 9 G	3/20	6 4 1 C
G 0 9 G	3/20	6 4 1 G
G 0 9 G	3/20	6 4 1 K
G 0 9 G	3/20	6 4 2 K
G 0 9 G	3/36	

(72)発明者 朴 俊 河

大韓民国 大邱市 南區 鳳徳 2洞 5 3 2-1 3号

審査官 藤田 都志行

(56)参考文献 特開2001-033820 (JP, A)

特開2001-194671 (JP, A)

特開平09-022026 (JP, A)

特開平06-342156 (JP, A)

特開2000-221524 (JP, A)

特開平11-052350 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/133

G02F 1/1368

G09G 3/20

G09G 3/36

专利名称(译)	液晶显示装置的数据驱动方法和装置		
公开(公告)号	JP4021274B2	公开(公告)日	2007-12-12
申请号	JP2002226650	申请日	2002-08-02
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司，有限公司		
当前申请(专利权)人(译)	Eruji.菲利普斯杜天公司，有限公司		
[标]发明人	朴俊河		
发明人	朴 俊 河		
IPC分类号	G02F1/133 G02F1/1368 G09G3/20 G09G3/36		
CPC分类号	G09G3/3607 G09G3/3614 G09G3/3648 G09G2300/0452 G09G2310/0297 G09G2320/0247		
FI分类号	G02F1/133.550 G02F1/133.510 G02F1/1368 G09G3/20.611.E G09G3/20.612.L G09G3/20.612.R G09G3/20.621.B G09G3/20.623.D G09G3/20.623.X G09G3/20.641.C G09G3/20.641.G G09G3/20.641.K G09G3/20.642.K G09G3/36 G02F1/133.575		
F-TERM分类号	2H092/GA22 2H092/GA23 2H092/NA01 2H092/PA06 2H092/PA08 2H093/NA16 2H093/NA80 2H093/NC13 2H093/NC14 2H093/NC16 2H093/NC34 2H093/NC90 2H093/ND04 2H093/ND06 2H093/ND52 2H093/ND58 2H192/AA24 2H192/AA43 2H192/BC01 2H192/CC24 2H192/CC62 2H192/EA41 2H192/GD61 2H193/ZA04 2H193/ZA08 2H193/ZA19 2H193/ZC13 2H193/ZE31 2H193/ZF14 2H193/ZF36 2H193/ZH40 5C006/AA12 5C006/AA16 5C006/AA17 5C006/AA22 5C006/AC11 5C006/AC27 5C006/AC28 5C006/AF22 5C006/AF43 5C006/AF46 5C006/AF71 5C006/BB16 5C006/BB21 5C006/BC02 5C006/BC06 5C006/BC13 5C006/BC23 5C006/BF06 5C006/BF23 5C006/BF24 5C006/BF27 5C006/FA23 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD06 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06		
代理人(译)	臼井伸一 朝日 伸光		
优先权	1020010046933 2001-08-03 KR 1020020035150 2002-06-22 KR		
其他公开文献	JP2003149624A		
外部链接	Espacenet		

摘要(译)

本发明涉及一种用于驱动液晶面板的方法和装置，该液晶面板用于驱动在一个像素中具有五个彩色点的液晶面板。根据本发明的驱动液晶面板的方法是一种驱动液晶面板的方法，该方法包括：以预定间隔设置排列在像素中心部分的多个第一彩色子像素通过使相邻的第一子像素短路，并将第一颜色子像素一端布置在一个像素中，将第一颜色数据应用于相邻的第一颜色子像素将第二颜色数据应用于与第一颜色不同的第二颜色的多个子像素;以及将第二颜色的数据应用于多个子颜色并应用三种颜色的数据。

+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+