

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3964337号

(P3964337)

(45) 発行日 平成19年8月22日(2007.8.22)

(24) 登録日 平成19年6月1日(2007.6.1)

(51) Int.Cl.

F I

G O 2 F 1/1345 (2006.01)

G O 2 F 1/1345

G O 2 F 1/1368 (2006.01)

G O 2 F 1/1368

G O 2 F 1/13 (2006.01)

G O 2 F 1/13 1 O 1

G O 9 F 9/00 (2006.01)

G O 9 F 9/00 3 5 2

G O 9 G 3/20 (2006.01)

G O 9 G 3/20 6 7 O Q

請求項の数 6 (全 15 頁)

(21) 出願番号 特願2003-61778 (P2003-61778)
 (22) 出願日 平成15年3月7日(2003.3.7)
 (65) 公開番号 特開2004-271847 (P2004-271847A)
 (43) 公開日 平成16年9月30日(2004.9.30)
 審査請求日 平成17年12月5日(2005.12.5)

早期審査対象出願

前置審査

(73) 特許権者 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 100064746
 弁理士 深見 久郎
 (74) 代理人 100085132
 弁理士 森田 俊雄
 (74) 代理人 100083703
 弁理士 仲村 義平
 (74) 代理人 100096781
 弁理士 堀井 豊
 (74) 代理人 100098316
 弁理士 野田 久登
 (74) 代理人 100109162
 弁理士 酒井 将行

最終頁に続く

(54) 【発明の名称】 画像表示装置

(57) 【特許請求の範囲】

【請求項1】

絶縁基板上に形成された画像表示装置であって、

複数行複数列に配置された複数の画素表示回路と、それぞれ前記複数行に対応して設けられた複数の走査線と、それぞれ前記複数列に対応して設けられ、予め複数のデータ線グループに分割された複数のデータ線とを含み、各データ線グループはそれぞれ R , G , B に対応する3本のデータ線を有する画像表示パネル、

それぞれ前記複数のデータ線グループに対応して設けられ、各々が第1～第3のトランジスタを含む複数のトランジスタグループを含み、各トランジスタグループの第1～第3のトランジスタの第1の電極はそれぞれ対応のデータ線グループの3本のデータ線に接続され、各トランジスタグループの第1～第3のトランジスタの第2の電極は互いに接続されたデマルチプレクサ、

それぞれ前記複数のトランジスタグループに対応して設けられ、各々の第1の電極が対応のトランジスタグループの第1～第3のトランジスタの第2の電極に接続され、前記画像表示パネルの通常動作時に非導通にされる複数の検査トランジスタ、

各トランジスタグループの第1のトランジスタのゲートに接続された R 端子、

各トランジスタグループの第2のトランジスタのゲートに接続された G 端子、

各トランジスタグループの第3のトランジスタのゲートに接続された B 端子、

前記複数の検査トランジスタのうちの各奇数番の検査トランジスタの第2の電極に接続された第1の検査端子、

10

20

前記複数の検査トランジスタのうちの各偶数番の検査トランジスタの第2の電極に接続された第2の検査端子、

前記複数の検査トランジスタのゲートに接続され、前記画像表示パネルの検査時に前記複数の検査トランジスタを制御するための制御信号を受ける制御端子、および

それぞれ前記複数のトランジスタグループに対応して設けられ、各々が、対応のトランジスタグループの第1～第3のトランジスタの第2の電極に接続され、前記通常動作時に前記画素表示回路に画素を表示させるための画素電位を受ける複数のデータ端子を備える、画像表示装置。

【請求項2】

前記複数のデータ端子は所定のピッチで配列され、

10

前記R端子、前記G端子、前記B端子、前記第1の検査端子、前記第2の検査端子および前記制御端子は前記複数のデータ端子のピッチよりも大きなピッチで配列されている、請求項1に記載の画像表示装置。

【請求項3】

前記データ端子以外の各端子のサイズは、前記データ端子のサイズよりも大きい、請求項1または請求項2に記載の画像表示装置。

【請求項4】

前記第1の検査端子、前記第2の検査端子および前記制御端子の各々は、前記通常動作時に前記複数の検査トランジスタを非導通にする所定の電位を受ける、請求項1から請求項3までのいずれか1つに記載の画像表示装置。

20

【請求項5】

前記第1の検査端子、前記第2の検査端子および前記制御端子の各々は、前記検査後に半導体チップが実装される領域に配置され、前記通常動作時に実装された半導体チップから前記所定の電位を受ける、請求項4に記載の画像表示装置。

【請求項6】

さらに、それぞれ前記第1の検査端子、前記第2の検査端子および前記制御端子に接続され、各々が、前記検査後に半導体チップが実装される領域に配置され、前記通常動作時に実装された半導体チップから前記複数の検査トランジスタを非導通にする所定の電位を受ける3つのパッドを備える、請求項1から請求項3までのいずれか1つに記載の画像表示装置。

30

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は画像表示装置に関し、特に、絶縁基板上に形成され、出荷前に検査される画像表示装置に関する。

【0002】

【従来の技術】

近年、液晶パネルの高解像度化が進められ、LCD (liquid crystal display) モジュールとFPC (flexible printed circuit board) を接続するための端子の数が増加している。また、LCDモジュールの小型化が進められ、端子のピッチが狭くなっている。液晶パネルの検査は、各端子にプローブを当てて行なうが、端子数の増加および端子ピッチの狭小化にともない検査装置のコストアップが生じている。

40

【0003】

検査装置のコストダウンを図る方法としては、液晶パネルの奇数番のデータ線を1つの検査端子に接続するとともに、偶数番のデータ線をもう1つの検査端子に接続し、2つの検査端子を用いて検査した後2つの端子を除去する方法がある(たとえば特許文献1参照)。

【0004】

【特許文献1】

特開平5-5897号公報

50

【 0 0 0 5 】

【 発明が解決しようとする課題 】

このような 2 つの検査端子を複数の液晶パネルに共通に設ければ、さらに検査装置のコストダウンを図ることができるとも考えられる。しかし、単に複数の液晶パネルの奇数番のデータ線を 1 つの検査端子に接続するとともに偶数番のデータ線をもう 1 つの検査端子に接続しただけでは、各液晶パネルを個別に正確に検査することができない。

【 0 0 0 6 】

それゆえに、この発明の主たる目的は、検査を低コストで正確に行なうことが可能な画像表示装置を提供することである。

【 0 0 0 7 】

【 課題を解決するための手段 】

この発明に係る画像表示装置は、絶縁基板上に形成された画像表示装置であって、複数行複数列に配置された複数の画素表示回路と、それぞれ複数行に対応して設けられた複数の走査線と、それぞれ複数列に対応して設けられた複数のデータ線とを含み、各データ線グループはそれぞれ R , G , B に対応する 3 本のデータ線を有する画像表示パネルと、それぞれ複数のデータ線グループに対応して設けられ、各々が第 1 ~ 第 3 のトランジスタを含む複数のトランジスタグループを含み、各トランジスタグループの第 1 ~ 第 3 のトランジスタの第 1 の電極はそれぞれ対応のデータ線グループの 3 本のデータ線に接続され、各トランジスタグループの第 1 ~ 第 3 のトランジスタの第 2 の電極は互いに接続されたデマルチプレクサと、それぞれ複数のトランジスタグループに対応して設けられ、各々の第 1 の電極が対応のトランジスタグループの第 1 ~ 第 3 のトランジスタの第 2 の電極に接続され、画像表示パネルの通常動作時に非導通にされる複数の検査トランジスタと、各トランジスタグループの第 1 のトランジスタのゲートに接続された R 端子と、各トランジスタグループの第 2 のトランジスタのゲートに接続された G 端子と、各トランジスタグループの第 3 のトランジスタのゲートに接続された B 端子と、複数の検査トランジスタのうちの各奇数番の検査トランジスタの第 2 の電極に接続された第 1 の検査端子と、複数の検査トランジスタのうちの各偶数番の検査トランジスタの第 2 の電極に接続された第 2 の検査端子と、複数の検査トランジスタのゲートに接続され、画像表示パネルの検査時に複数の検査トランジスタを制御するための制御信号を受ける制御端子と、それぞれ複数のトランジスタグループに対応して設けられ、各々が、対応のトランジスタグループの第 1 ~ 第 3 のトランジスタの第 2 の電極に接続され、通常動作時に画素表示回路に画素を表示させるための画素電位を受ける複数のデータ端子とを備えたものである。

【 0 0 0 8 】

【 発明の実施の形態 】

[実施の形態 1]

図 1 は、この発明の実施の形態 1 によるカラー液晶表示装置の構成を示すブロック図である。図 1 において、このカラー液晶表示装置は、液晶パネル 1、垂直走査回路 7 および水平走査回路 8 を備え、たとえば携帯電話機に設けられる。

【 0 0 0 9 】

液晶パネル 1 は、複数行複数列に配置された複数の液晶セル 2 と、それぞれ複数行に対応して設けられた複数の走査線 4 と、それぞれ複数列に対応して設けられた複数の共通電位線 5 と、それぞれ複数列に対応して設けられた複数のデータ線 6 とを含む。複数の共通電位線 5 は、互いに接続されている。

【 0 0 1 0 】

液晶セル 2 は、各行において 3 つずつ予めグループ化されている。各グループの 3 つの液晶セル 2 には、それぞれ R , G , B のカラーフィルタが設けられている。各グループの 3 つの液晶セル 2 は、1 つの画素 3 を構成している。

【 0 0 1 1 】

各液晶セル 2 には、図 2 に示すように、液晶駆動回路 10 が設けられている。液晶駆動回路 10 は、N 型 TFT (薄膜トランジスタ) 11 およびキャパシタ 12 を含む。N 型 TFT

10

20

30

40

50

T 1 1 は、データ線 6 と液晶セル 2 の一方電極 2 a との間に接続され、そのゲートは走査線 4 に接続される。キャパシタ 1 2 は、液晶セル 2 の一方電極 2 a と共通電位線 5 との間に接続される。共通電位線 5 には、共通電位 V C O M が与えられる。液晶セル 2 の他方電極は、対向電極に接続される。対向電極には、一般には共通電位 V C O M と同電位が与えられる。

【 0 0 1 2 】

図 1 に戻って、垂直走査回路 7 は、画像信号に従って、複数の走査線 4 を所定時間ずつ順次選択し、選択した走査線 4 を選択レベルの「H」レベルにする。走査線 4 が選択レベルの「H」レベルにされると、図 2 の N 型 T F T 1 1 が導通し、その走査線 4 に対応する各液晶セル 2 の一方電極 2 a とその液晶セル 2 に対応するデータ線 6 とが結合される。

10

【 0 0 1 3 】

水平走査回路 8 は、画像信号に従って、垂直走査回路 7 によって 1 本の走査線 4 が選択されている間に、各データ線 6 に階調電位 V G を与えるとともに共通電位線 5 に共通電位 V C O M を与える。液晶セル 2 の光透過率は、その電極間電圧に応じて変化する。

【 0 0 1 4 】

垂直走査回路 7 および水平走査回路 8 によって液晶パネル 1 の全液晶セル 2 が走査されると、液晶パネル 1 に 1 つのカラー画像が表示される。

【 0 0 1 5 】

図 3 は、図 1 および図 2 に示したカラー液晶表示装置の組立部品である L C D モジュールの構成を示す回路ブロック図である。図 3 において、この L C D モジュールは、ガラス基板 1 5 と、その表面に形成された液晶パネル 1、垂直走査回路 7、1 : 3 デマルチプレクサ 2 0、検査用端子切換回路 2 5、複数（たとえば 2 4 0）のデータ端子 3 0 . 1 ~ 3 0 . 4 , ... , R 端子 3 1、G 端子 3 2、B 端子 3 3、制御端子 3 4、偶数データ端子 3 5、および奇数データ端子 3 6 を備える。

20

【 0 0 1 6 】

端子 3 0 . 1 ~ 3 0 . 4 , ... , 3 1 ~ 3 6 は、ガラス基板 1 5 の 1 辺に沿って所定のピッチで配置される。検査時は、端子 3 1 ~ 3 6 の各々はプローブを介して検査装置に接続される。検査後は、端子 3 0 . 1 ~ 3 0 . 4 , ... , 3 1 ~ 3 6 は F P C に接続される。データ端子 3 0 . 1 ~ 3 0 . 4 , ... の各々には、F P C から階調電位 V G が与えられる。R 端子 3 1 には、R 用のデータ線 6 を選択するための信号 R が与えられる。G 端子 3 2 には、G 用のデータ線 6 を選択するための信号 G が与えられる。B 端子 3 3 には、B 用のデータ線 6 を選択するための信号 B が与えられる。制御端子 3 4 には、制御信号 C が与えられる。偶数データ端子 3 5 には、偶数データ信号 D E が与えられる。奇数データ端子 3 6 には、奇数データ信号 D O が与えられる。

30

【 0 0 1 7 】

1 : 3 デマルチプレクサ 2 0 は、液晶パネル 1 の 2 4 0 組の R 用データ線 6、G 用データ線 6 および B 用データ線 6 に対応して設けられた 2 4 0 組の N 型 T F T 2 1 ~ 2 3 を含む。N 型 T F T 2 1 ~ 2 3 は、それぞれ対応の組の R 用データ線 6、G 用データ線 6 および B 用データ線 6 の一方端と対応のデータ端子（たとえば 3 0 . 1）との間に接続され、そのゲートはそれぞれ R 端子 3 1、G 端子 3 2 および B 端子 3 3 に接続される。

40

【 0 0 1 8 】

信号 R , G , B のうちの信号 R が「H」レベルにされると、各 N 型 T F T 2 1 が導通し、各 R 用データ線 6 と対応のデータ端子とが結合される。信号 R , G , B のうちの信号 G が「H」レベルにされると、各 N 型 T F T 2 2 が導通し、各 G 用データ線 6 と対応のデータ端子とが結合される。信号 R , G , B のうちの信号 B が「H」レベルにされると、各 N 型 T F T 2 3 が導通し、各 B 用データ線 6 と対応のデータ端子とが結合される。

【 0 0 1 9 】

検査用端子切換回路 2 5 は、2 4 0 組の R 用データ線 6、G 用データ線 6 および B 用データ線 6 のうちの各奇数番の組に対応して設けられた N 型 T F T 2 6 と、各偶数番の組に対

50

応して設けられたN型TF T 2 7とを含む。各N型TF T 2 6は、対応のN型TF T 2 1 ~ 2 3のドレインと奇数データ線3 6との間に接続され、そのゲートは制御端子3 4に接続される。各N型TF T 2 7は、対応のN型TF T 2 1 ~ 2 3のドレインと偶数データ端子3 5との間に接続され、そのゲートは制御端子3 4に接続される。

【0020】

制御信号 Cが「H」レベルにされると、N型TF T 2 6, 2 7が導通し、奇数番目の組のN型TF T 2 1 ~ 2 3のドレインと奇数データ端子3 6が接続されるとともに、偶数番目の組のN型TF T 2 1 ~ 2 3のドレインと偶数データ端子3 5が接続される。

【0021】

図4は、図3に示したLCDモジュールの検査方法を示すタイムチャートである。検査時は、端子3 1 ~ 3 6の各々は、プローブを介して検査装置に接続される。ある時刻t 0において複数の走査線4のうちのいずれかの走査線4が選択され、その走査線4の電位V Hが「H」レベルに立上げられる。これにより、その走査線4に対応する各N型TF T 1 1が導通し、各データ線6が導通したN型TF T 1 1を介して液晶セル2に接続される。また時刻t 0において制御信号 Cが「H」レベルに立上げられてN型TF T 2 6, 2 7が導通し、奇数番の組のN型TF T 2 1 ~ 2 3のドレインがN型TF T 2 6を介して奇数データ端子3 6に接続されるとともに、偶数番の組のN型TF T 2 1 ~ 2 3のドレインがN型TF T 2 7を介して偶数データ端子3 5に接続される。

【0022】

次いで時刻t 1において信号 Rが「H」レベルに立上げられて各N型TF T 2 1が導通し、各奇数番のR用データ線6がN型TF T 2 1, 2 6を介して奇数データ端子3 6に接続されるとともに、各偶数番のR用データ線6がN型TF T 2 1, 2 7を介して偶数データ端子3 5に接続される。また時刻t 1において奇数データ信号D Oが「L」レベルに立下げられるとともに偶数データ信号D Eが「H」レベルに立上げられ、各奇数番のR用データ線6が「L」レベルにされるとともに各偶数番のR用データ線6が「H」レベルにされる。時刻t 1から所定時間経過後に信号 Rが「L」レベルに立下げられて各N型TF T 2 1が非導通になり、選択された走査線4に対応する各R用液晶セル2へのデータ信号の書込が終了する。

【0023】

次に、時刻t 2において信号 Gが「H」レベルに立上げられて各N型TF T 2 2が導通し、各奇数番のG用データ線6がN型TF T 2 2, 2 6を介して奇数データ端子3 6に接続されるとともに、各偶数番のG用データ線6がN型TF T 2 2, 2 7を介して偶数データ端子3 5に接続される。また時刻t 2において奇数データ信号D Oが「H」レベルに立上げられるとともに偶数データ信号D Eが「L」レベルに立下げられ、各奇数番のG用データ線6が「H」レベルにされるとともに各偶数番のG用データ線6が「L」レベルにされる。時刻t 2から所定時間経過後に信号 Gが「L」レベルに立下げられて各N型TF T 2 2が非導通になり、選択された走査線4に対応する各G用液晶セル2へのデータ信号の書込が終了する。

【0024】

次いで時刻t 3において信号 Bが「H」レベルに立上げられて各N型TF T 2 3が導通し、各奇数番のB用データ線6がN型TF T 2 3, 2 6を介して奇数データ端子3 6に接続されるとともに、各偶数番のB用データ線6がN型TF T 2 3, 2 7を介して偶数データ端子3 5に接続される。また時刻t 3において奇数データ信号D Oが「L」レベルに立下げられるとともに偶数データ信号D Eが「H」レベルに立下げられ、各奇数番のB用データ線6が「L」レベルにされるとともに各偶数番のB用データ線6が「H」レベルにされる。時刻t 3から所定時間経過後に信号 Bが「L」レベルに立下げられて各N型TF T 2 3が非導通になり、選択された走査線4に対応する各B用液晶セル2へのデータ信号の書込が終了する。次に、時刻t 4において走査線4の電位V Hが「L」レベルに立下げられ、1本の走査線4に対応する各液晶セル2へのデータ信号の書込が終了する。

【0025】

10

20

30

40

50

以上の動作を各走査線 4 ごとに行なうことにより、液晶パネル 1 の全液晶セル 2 に「H」レベルまたは「L」レベルのデータ信号を書込むことができる。液晶パネル 1 が正常か否かは、たとえば各液晶セル 2 の光透過率を検出することにより判定される。たとえば隣接する 2 本のデータ線 6 が短絡している場合は、それらのデータ線 6 に対応する各液晶セル 2 には、「H」レベルと「L」レベルの間の中間レベルの電位が書込まれ、その液晶セル 2 は正常なデータ線 6 に対応する液晶セル 2 と異なる光透過率を示す。したがって、液晶パネル 1 が正常か否かを容易に判定することができる。

【0026】

検査において正常と判定された LCD モジュールの端子 30.1 ~ 30.4, ..., 31 ~ 36 は、FPC に接続される。端子 34 ~ 36 の各々は、FPC により、N 型 TFT 26, 27 を非導通にするような電位（たとえば接地電位 GND）に固定される。階調電位 VG の書込は、図 4 で示したデータ信号 DE, DO の書込と同様に行なわれる。すなわち、図 4 の時刻 t1 ~ t2 の間は、データ端子 30.1 ~ 30.4, ... の各々に R 用階調電位 VG が与えられ、R 用液晶セル 2 の各々に R 用階調電位 VG が書込まれる。時刻 t2 ~ t3 の間は、データ端子 30.1 ~ 30.4, ... の各々に G 用階調電位 VG が与えられ、G 用液晶セル 2 の各々に G 用階調電位 VG が書込まれる。時刻 t3 ~ t4 の間は、データ端子 30.1 ~ 31.4, ... の各々に B 用階調電位 VG が与えられ、B 用液晶セル 2 の各々に B 用階調電位 VG が書込まれる。このようにして、液晶パネル 1 の各液晶セル 2 に階調電位 VG が書込まれ、液晶パネル 1 の 1 つのカラー画像が表示される。

【0027】

この実施の形態 1 では、各奇数番の組の N 型 TFT 21 ~ 23 のドレインと奇数データ端子 36 の間に N 型 TFT 26 を接続し、各偶数番の組の N 型 TFT 21 ~ 23 のドレインと偶数データ端子 35 の間に N 型 TFT 27 を接続し、N 型 TFT 26, 27 のゲートを制御端子 34 に接続する。検査時は N 型 TFT 26, 27 を導通させて端子 35, 36 に検査用のデータ信号 DE, DO を与え、通常動作時は N 型 TFT 26, 27 を非導通状態に固定する。したがって、検査時に必要な端子の数が少なくすみ、検査装置の低コスト化を図ることができる。また、複数の LCD モジュールの複数の奇数データ端子 36 を互いに接続するとともに複数の偶数データ端子 35 を互いに接続した場合でも、各 LCD モジュール用の制御信号 C のレベルを制御することにより、各 LCD モジュールを個別に正確に検査することができる。

【0028】

なお、液晶パネル 1 は、ガラス基板 15 表面の所定領域に走査線 4、データ線 6、N 型 TFT 11 およびキャパシタ 12 を含むアレイ基板を形成した後に、そのアレイ基板の表面に液晶を介して対向基板を配置することにより形成される。実施の形態 1 では、液晶パネル 1 の組立後に液晶セル 2 の光透過率を検査することとしたが、液晶パネル 1 の組立前すなわち対向基板を配置する前の状態で、キャパシタ 12 の電荷量をモニタリングすることによりアレイ基板を検査してもよい。

【0029】

また、この実施の形態 1 では、検査用端子切換回路 25 を N 型 TFT で構成したが、P 型 TFT で構成してもよいし、N 型 TFT および P 型 TFT の並列接続体すなわちトランスファークロークで接続してもよい。

【0030】

また、図 5 に示すように、検査時に使用する端子 31 ~ 36 の各々のサイズをデータ端子 30.1 ~ 30.4, ... の各々のサイズよりも大きくするとよい。これにより、プローブの位置精度を低下させることができ、検査装置のコストダウンを図ることができる。

【0031】

また、図 6 に示すように、検査時に使用する端子 31 ~ 36 のピッチをデータ端子 30.1 ~ 30.4, ... のピッチよりも大きくするとよい。この場合も、プローブの位置精度を低下させることができ、検査装置のコストダウンを図ることができる。また、図 5 の変更例と図 6 の変更例を組合せ、検査時に使用する端子 31 ~ 36 の大きさおよびピッチをデ

10

20

30

40

50

ータ端子 30 . 1 ~ 30 . 4 , ... の大きさおよびピッチよりも大きくすると、検査装置の一層のコストダウンを図ることができる。

【 0 0 3 2 】

[実施の形態 2]

図 7 は、この発明の実施の形態 2 により LCD モジュールの検査方法を説明するための図である。図 7 において、この検査方法では、ガラス基板 40 の表面に複数（図では 3 つ）の LCD モジュール 41 ~ 43 が形成される。LCD モジュール 41 ~ 43 の各々は、図 3 で示したものと同一である。LCD モジュール 41 ~ 43 の各々の検査時に使用される端子 31 ~ 36 は、ガラス基板 40 の 1 辺に対向して配置される。また、ガラス基板 40 のその 1 辺に沿って、R 端子 51、G 端子 52、B 端子 53、制御端子 54 ~ 56、偶数データ端子 57、および奇数データ端子 58 が配置される。

10

【 0 0 3 3 】

LCD モジュール 41 ~ 43 の R 端子 31 は、ともに R 端子 51 に接続される。LCD モジュール 41 ~ 43 の G 端子 32 は、ともに G 端子 52 に接続される。LCD モジュール 41 ~ 43 の B 端子 33 は、ともに B 端子 53 に接続される。LCD モジュール 41 ~ 43 の制御端子 34 は、ともに制御端子 54 ~ 56 に接続される。LCD モジュール 41 ~ 43 の偶数データ端子 35 は、ともに偶数データ端子 57 に接続される。LCD モジュール 41 ~ 43 の奇数データ端子 36 は、ともに奇数データ端子 58 に接続される。

【 0 0 3 4 】

検査時は、端子 51 ~ 58 の各々がプローブを介して検査装置に接続される。端子 51 ~ 58 には、それぞれ信号 R、G、B、C1、C2、C3、DE、DO が与えられる。LCD モジュール 41 ~ 43 を検査する場合は、それぞれ制御信号 C1 ~ C3 が「H」レベルにされる。LCD モジュール 41 ~ 43 の各々は、実施の形態 1 と同じ方法で検査される。検査の終了後は、LCD モジュール 41 ~ 43 の各々はガラス基板 40 から切出される。このとき、LCD モジュール 41 ~ 43 の各々は、不要となった端子 51 ~ 58 および配線から切離される。

20

【 0 0 3 5 】

この実施の形態 2 では、1 回のプロービングで複数の LCD モジュール 41 ~ 43 を検査できるので、分断された LCD モジュールを 1 つずつ検査する場合に比べ、プロービングの回数が少なくてすみ、プロービングの切換に必要な時間が短くてすむ。また、プロービングの回数が少なくてすむので、プローブの磨耗や折れ曲がりを軽減することができ、プローブの寿命を延ばすことができる。したがって、テストコストの大幅な低減化を図ることができる。

30

【 0 0 3 6 】

なお、この実施の形態 2 でも、液晶パネル 1 を組立てる前の状態で、キャパシタ 12 の電荷量をモニタリングすることにより各アレイ基板を検査してもよい。

【 0 0 3 7 】

[実施の形態 3]

図 8 は、この発明の実施の形態 3 による LCD モジュールの検査方法を説明するための図である。図 8 において、この検査方法では、ガラス基板 60 の表面に複数（図では 3 つ）の LCD モジュール 61 ~ 63 が形成される。LCD モジュール 61 ~ 63 の外部端子部 61 a ~ 61 c は、ガラス基板 60 の 1 辺に対向して配置される。LCD モジュール 61 ~ 63 の外部端子部 61 a ~ 61 c に沿って、それぞれ検査用端子切換回路 64 ~ 66 が設けられる。また、ガラス基板 60 のその 1 辺に沿って、R 端子 71、G 端子 72、B 端子 73、制御端子 74 ~ 76、偶数データ端子 77、および奇数データ端子 78 が設けられる。

40

【 0 0 3 8 】

図 9 は、LCD モジュール 61 の構成を示す回路ブロック図であって、図 3 と対比される図である。図 9 を参照して、LCD モジュール 61 が図 3 の LCD モジュールと異なる点は、検査用端子切換回路 25、制御端子 34、偶数データ端子 35 および奇数データ端子

50

36が除去されている点である。外部端子部61aは、データ端子30.1~30.4, ...、R端子31、G端子32、およびB端子33を含む。ガラス基板15は、ガラス基板60の一部を構成している。LCDモジュール62、63もLCDモジュール61と同じ構成である。

【0039】

検査用端子切換回路64は、図10に示すように、奇数番のデータ端子30.1, 30.3, ...の各々に対応して設けられたN型TFT26と、偶数番のデータ端子30.2, 30.4, ...の各々に対応して設けられN型TFT27とを含む。各N型TFT26は、対応の奇数番のデータ端子と奇数データ端子78との間に接続され、そのゲートは制御端子74に接続される。各N型TFT27は、対応の偶数番のデータ端子と偶数データ端子77との間に接続され、そのゲートは制御端子74に接続される。なお、図10では、制御端子75, 76の図示は省略されている。検査用端子切換回路65, 66も検査用端子切換回路64と同じ構成である。ただし、検査用端子切換回路65のN型TFT26, 27のゲートは制御端子75に接続され、検査用端子切換回路66のN型TFT26, 27のゲートは制御端子76に接続される。

10

【0040】

検査時は、端子71~78の各々がプローブを介して検査装置に接続される。端子71~78には、それぞれ信号R, G, B, C1, C2, C3, DE, DOが与えられる。LCDモジュール61~63を検査する場合は、それぞれ制御信号C1~C3が「H」レベルにされる。LCDモジュール61~63の各々は、実施の形態1と同様に検査される。検査の終了後は、LCDモジュール61~63の各々はガラス基板60から切出される。このとき、LCDモジュール61~63の各々は、不要となった検査用端子切換回路64~66、端子71~78および配線から切離される。

20

【0041】

この実施の形態3では、実施の形態2と同じ効果が得られる他、不要となったN型TFT26, 27を非導通状態に固定する処置(N型TFT26, 27のゲートおよびドレインに接地電位GNDを印加すること)が不要となる。また、LCDモジュールの構成が簡単になる。

【0042】

なお、この実施の形態3では、ガラス基板60上に複数のLCDモジュール61~63を設けた場合について説明したが、図10から分かるように、この検査方法は、ガラス基板60上に1つのLCDモジュール61を設けた場合でも有効である。

30

【0043】

[実施の形態4]

図11は、この発明の実施の形態4によるLCDモジュールの構成を示す回路ブロック図であって、図3と対比される図である。図11を参照して、このLCDモジュールが図3のLCDモジュールと異なる点は、端子34~36と検査用端子切換回路25の間の3本の配線がCOG(chip on glass)実装領域80を通過し、3本の配線のCOG実装領域80内の所定の位置にパッド81~83がそれぞれ設けられている点である。検査の終了後には、COG実装領域80を覆うようにして半導体チップが実装される。このとき、半導体チップの接地電位GNDの電極が3つのパッド81~83と導通状態にされ、パッド81~83は接地電位GNDに固定される。半導体チップには、図示しない電源端子および接地端子より、電源電位VDDおよび接地電位GNDが与えられる。半導体チップは、DC-DCコンバータなどを含んでいる。

40

【0044】

図12は、COG実装領域80に実装された半導体チップ90の一部を示す断面図である。図12において、ガラス基板15の表面に絶縁膜92が形成され、絶縁膜92の表面に金属配線93が形成される。この金属配線93は、奇数データ端子36および各N型TFT26のドレインに接続される。

【0045】

50

金属配線 9 3 を覆うようにして絶縁膜 9 4 が形成され、絶縁膜 9 4 の所定領域に開口部が形成され、金属配線 9 3 の所定部分が露出される。絶縁膜 9 4 の開口部を覆うようにして金属端子であるパッド 8 3 が形成される。パッド 8 3 の表面に異方性導電樹脂 9 5 が塗布され、半導体チップ 9 0 の接地端子であるパンプ電極 9 1 がパッド 8 3 上に位置するように半導体チップ 9 0 が搭載される。これにより、パンプ電極 9 1 とパッド 8 3 は電氣的に接続される。

【 0 0 4 6 】

この実施の形態 4 では、検査後に半導体チップ 9 0 を実装することにより、検査用端子切換回路 2 5 の N 型 T F T 2 6 , 2 7 を非導通状態に固定する。したがって、L C D モジュールの外部から端子 3 4 ~ 3 6 に接地電位 G N D を与える必要がなくなるので、F P C の端子数を少なくすることができ、F P C の幅を狭くすることができる。

10

【 0 0 4 7 】

なお、図 1 3 に示すように、端子 3 4 ~ 3 6 を C O G 実装領域 8 0 内に設けてもよい。端子 3 4 ~ 3 6 は、半導体チップ 9 0 の実装により、接地電位 G N D に固定される。この変更例では、実施の形態 4 と同じ効果が得られる他、パッド 8 1 ~ 8 3 を別途設ける必要がない。

【 0 0 4 8 】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

20

【 0 0 4 9 】

【発明の効果】

以上のように、この発明に係る画像表示装置では、複数行複数列に配置された複数の画素表示回路と、それぞれ複数行に対応して設けられた複数の走査線と、それぞれ複数列に対応して設けられた複数のデータ線とを含み、各データ線グループはそれぞれ R , G , B に対応する 3 本のデータ線を有する画像表示パネルと、それぞれ複数のデータ線グループに対応して設けられ、各々が第 1 ~ 第 3 のトランジスタを含む複数のトランジスタグループを含み、各トランジスタグループの第 1 ~ 第 3 のトランジスタの第 1 の電極はそれぞれ対応のデータ線グループの 3 本のデータ線に接続され、各トランジスタグループの第 1 ~ 第 3 のトランジスタの第 2 の電極は互いに接続されたデマルチプレクサと、それぞれ複数のトランジスタグループに対応して設けられ、各々の第 1 の電極が対応のトランジスタグループの第 1 ~ 第 3 のトランジスタの第 2 の電極に接続され、画像表示パネルの通常動作時に非導通にされる複数の検査トランジスタと、各トランジスタグループの第 1 のトランジスタのゲートに接続された R 端子と、各トランジスタグループの第 2 のトランジスタのゲートに接続された G 端子と、各トランジスタグループの第 3 のトランジスタのゲートに接続された B 端子と、複数の検査トランジスタのうちの各奇数番の検査トランジスタの第 2 の電極に接続された第 1 の検査端子と、複数の検査トランジスタのうちの各偶数番の検査トランジスタの第 2 の電極に接続された第 2 の検査端子と、複数の検査トランジスタのゲートに接続され、画像表示パネルの検査時に複数の検査トランジスタを制御するための制御信号を受ける制御端子と、それぞれ複数のトランジスタグループに対応して設けられ、各々が、対応のトランジスタグループの第 1 ~ 第 3 のトランジスタの第 2 の電極に接続され、通常動作時に画素表示回路に画素を表示させるための画素電位を受ける複数のデータ端子とが設けられる。したがって、R 端子、G 端子、B 端子、第 1 の検査端子、第 2 の検査端子および制御端子を検査装置に接続すれば検査できるので、検査に使用する端子の数が少なくすみ、検査装置のコストダウンを図ることができる。また、複数の画像表示装置の複数の第 1 の検査端子を互いに接続するとともに複数の第 2 の検査端子を互いに接続した場合でも、画像表示装置を 1 つずつ正確に検査することができる。

30

40

【図面の簡単な説明】

【図 1】 この発明の実施の形態 1 によるカラー液晶画像装置の構成を示すブロック図で

50

ある。

【図 2】 図 1 に示した液晶セルに対応して設けられる液晶駆動回路の構成を示す回路図である。

【図 3】 図 1 に示したカラー液晶表示装置の組立部品である LCD モジュールの構成を示す回路ブロック図である。

【図 4】 図 3 に示した LCD モジュールの検査方法を説明するためのタイムチャートである。

【図 5】 実施の形態 1 の変更例を示す回路ブロック図である。

【図 6】 実施の形態 1 の他の変更例を示す回路ブロック図である。

【図 7】 この発明の実施の形態 2 による LCD モジュールの検査方法を説明するための図である。 10

【図 8】 この発明の実施の形態 3 による LCD モジュールの検査方法を説明するための図である。

【図 9】 図 8 に示した LCD モジュールの構成を示す回路ブロック図である。

【図 10】 図 8 に示した検査用端子切換回路の構成を示す回路ブロック図である。

【図 11】 この発明の実施の形態 4 による LCD モジュールの構成を示す回路ブロック図である。

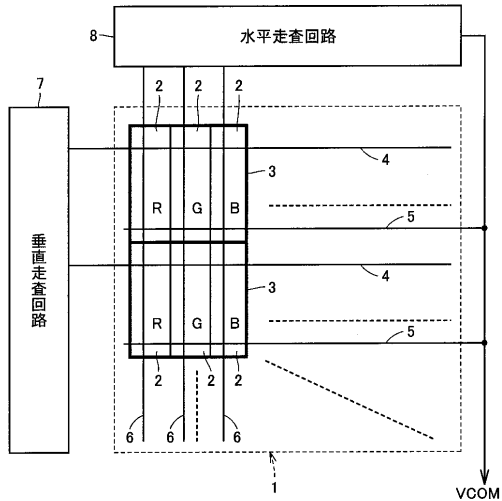
【図 12】 図 11 に示した LCD モジュールへの半導体チップの実装方法を説明するための断面図である。

【図 13】 実施の形態 4 の変更例を示す回路ブロック図である。 20

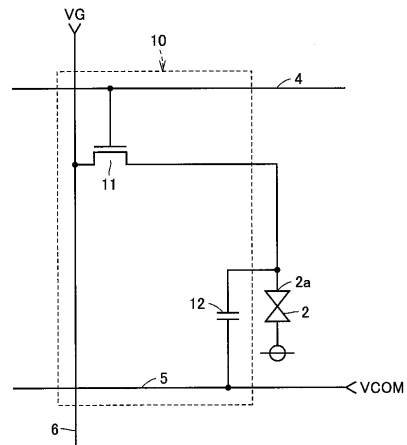
【符号の説明】

1 液晶パネル、2 液晶セル、3 画素、4 走査線、5 共通電位線、6 データ線、7 垂直走査回路、8 水平走査回路、10 液晶駆動回路、11, 21 ~ 23, 26, 27 N型 TFT、12 キャパシタ、15, 40, 60 ガラス基板、20 1:3 デマルチプレクサ、25, 64 ~ 66 検査用端子切換回路、30 データ端子、31, 51, 71 R 端子、32, 52, 72 G 端子、33, 53, 73 B 端子、34, 54 ~ 56, 74 ~ 76 制御端子、35, 57, 77 偶数データ端子、36, 58, 78 奇数データ端子、41 ~ 43, 61 ~ 63 LCD モジュール、61a ~ 63a 外部端子部、80 COG 実装領域、81 ~ 83 パッド、90 半導体チップ、91 バンプ電極、92, 94 絶縁膜、93 金属配線、95 異方性導電樹脂。 30

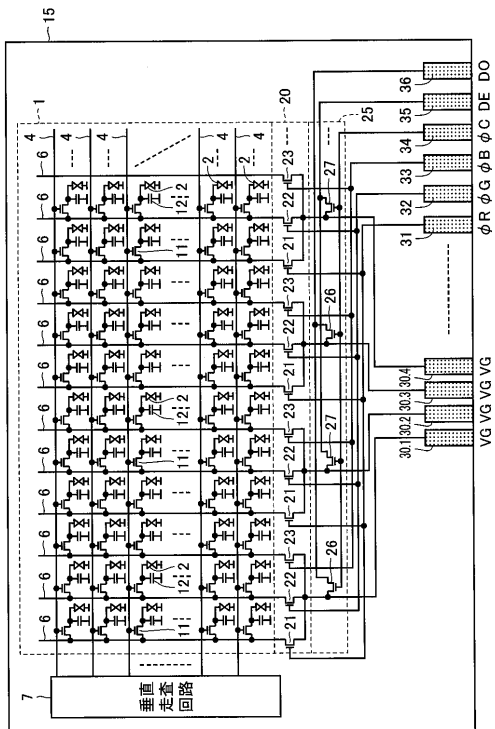
【図 1】



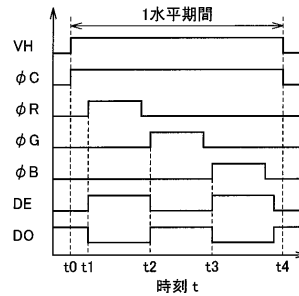
【図 2】



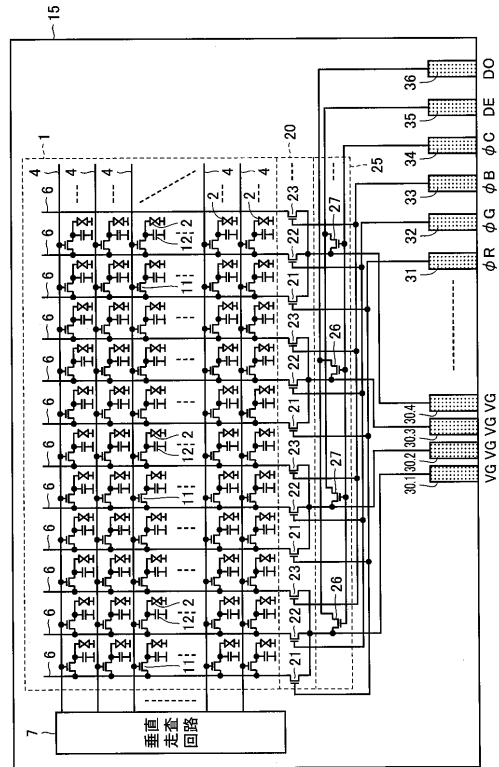
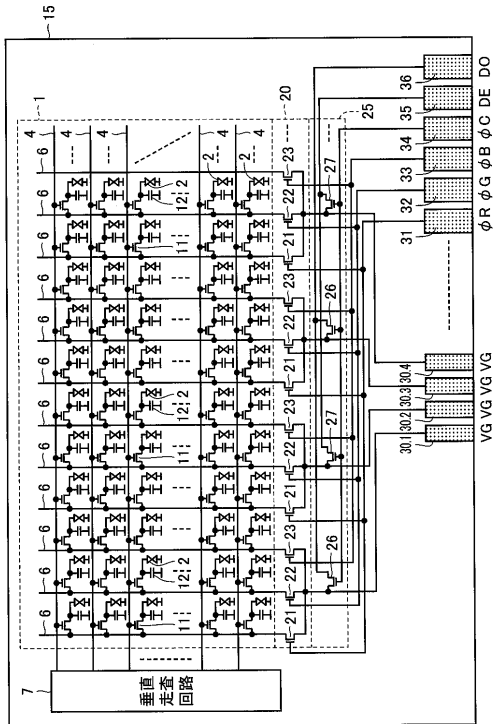
【図 3】



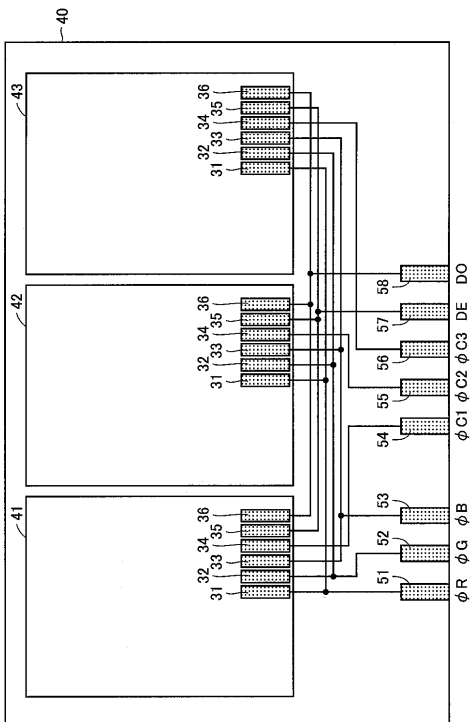
【図 4】



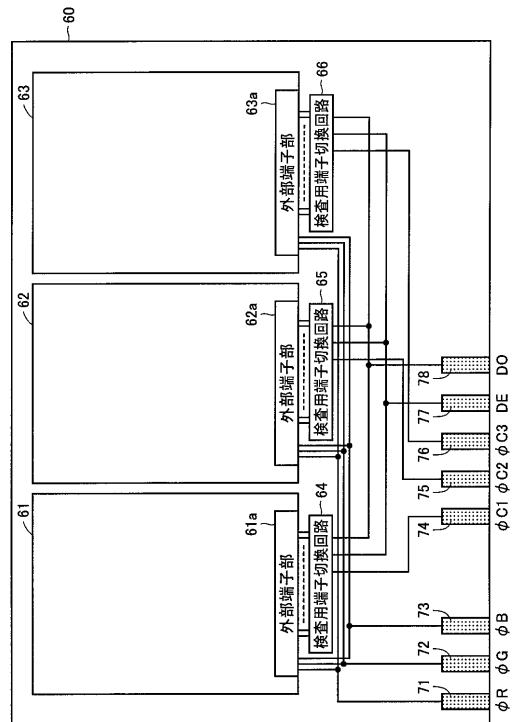
【 図 6 】



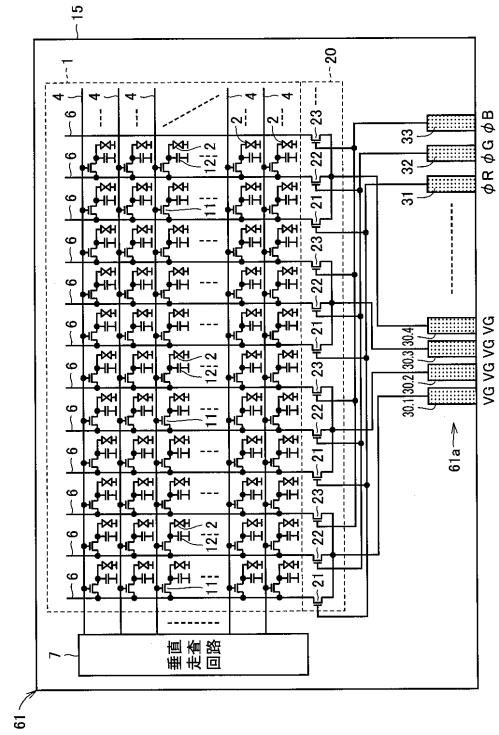
【圖 7】



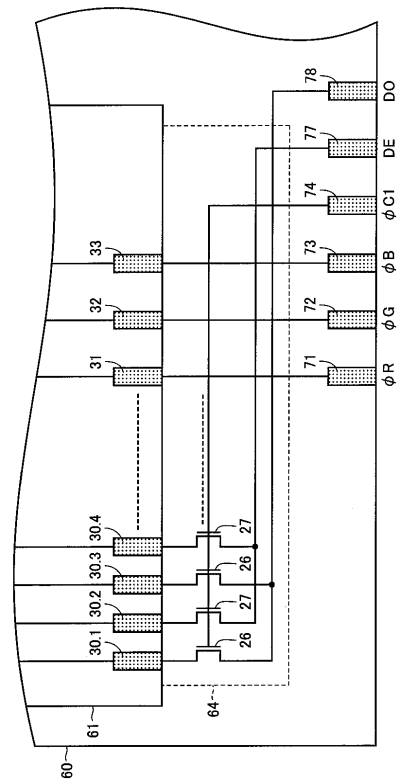
【 図 8 】



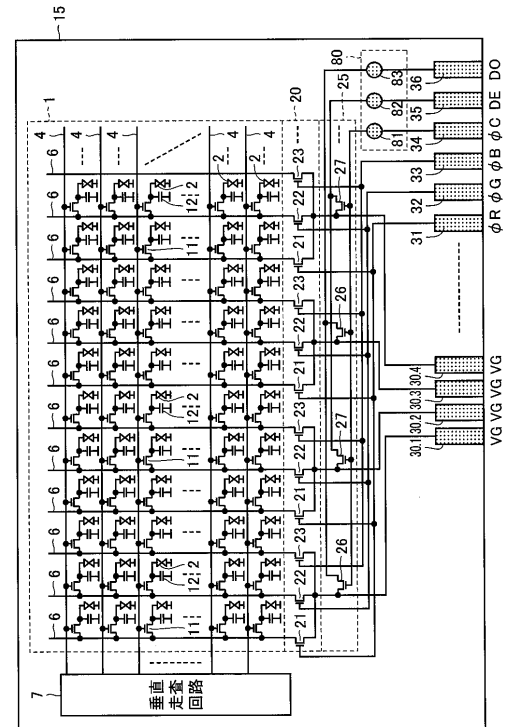
【図 9】



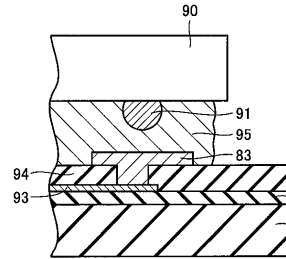
【図 10】



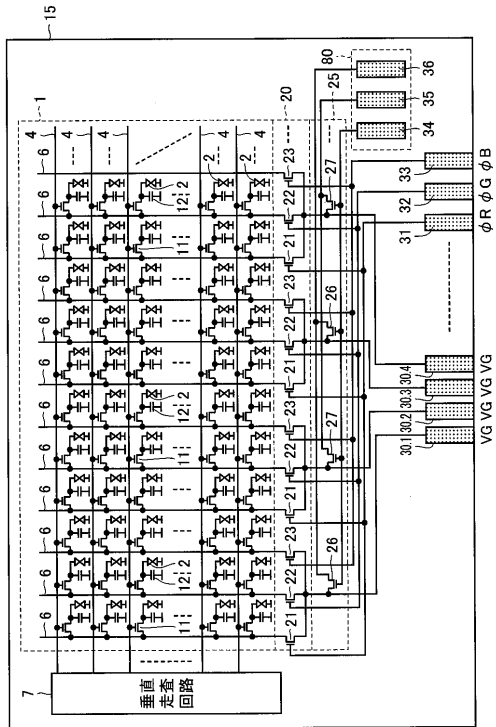
【図 11】



【図 12】



【図 13】



フロントページの続き

- (72)発明者 野尻 勲
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
- (72)発明者 村井 博之
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

審査官 日夏 貴史

- (56)参考文献 特開平11-338376(JP,A)
特開2002-258231(JP,A)
特開2003-121867(JP,A)
特開2004-101863(JP,A)
特開平07-333275(JP,A)
特開2002-98999(JP,A)
特開2001-265248(JP,A)
特開平5-5897(JP,A)
特開昭60-2989(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/13
G02F 1/1345 - 1/1368
G09F 9/00
G09G 3/20

专利名称(译)	画像表示装置		
公开(公告)号	JP3964337B2	公开(公告)日	2007-08-22
申请号	JP2003061778	申请日	2003-03-07
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
当前申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	野尻勲 村井博之		
发明人	野尻 勲 村井 博之		
IPC分类号	G02F1/1345 G02F1/1368 G02F1/13 G09F9/00 G09G3/20 G01R31/00 G02F1/133 G02F1/1343 G02F1/136 G02F1/1362 G09F9/30 G09G3/00 G09G3/36 H01L21/336		
CPC分类号	G02F1/1309 G02F1/1345 G02F2001/136254 G02F2203/69 G09G3/006 G09G3/3648 G09G3/3688 G09G2310/0297 G09G2330/12		
FI分类号	G02F1/1345 G02F1/1368 G02F1/13.101 G09F9/00.352 G09G3/20.670.Q G09F9/30.330 G09F9/30.330.Z G09G3/20.612.R G09G3/20.621.M G09G3/20.680.G G09G3/36		
F-TERM分类号	2H088/FA12 2H088/FA13 2H088/FA25 2H088/FA28 2H088/FA30 2H088/HA02 2H088/HA06 2H088/HA08 2H092/JB22 2H092/JB31 2H092/JB77 2H092/NA30 2H092/PA06 2H192/AA24 2H192/DA12 2H192/FB23 2H192/HA93 2H192/HB03 2H192/HB04 2H192/HB13 2H192/HB14 5C006/AC11 5C006/AF59 5C006/AF65 5C006/BB16 5C006/BC02 5C006/BC06 5C006/EB01 5C006/FA42 5C006/FA51 5C080/AA10 5C080/BB05 5C080/DD15 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C094/AA41 5C094/AA43 5C094/AA44 5C094/BA03 5C094/BA43 5C094/CA19 5C094/EA03 5C094/GB10 5G435/AA17 5G435/AA19 5G435/BB12 5G435/CC09 5G435/KK05		
代理人(译)	森田俊夫 堀井裕 酒井 将行		
其他公开文献	JP2004271847A5 JP2004271847A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种准确且低成本检查的图像显示装置。解决方案：LCD模块具有奇数数据端子36，以在检查时通过每个N型TFT 26和多路分配器20将奇数数据信号DO提供给各个奇数组的数据线6，偶数数据终端35在检查时通过每个N型TFT 27和多路分配器20以及控制端子34将偶数数据信号DE提供给各个偶数组的数据线6，以给出控制信号φC到门的栅极。检查时N型TFT 26,27。因此，在检查时使用的端子数量仅为少量，并且检查装置的成本降低。 Ž

【 図 1 】

