

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

**特許第3918147号
(P3918147)**

(45) 発行日 平成19年5月23日(2007.5.23)

(24) 登録日 平成19年2月23日(2007.2.23)

(51) Int.Cl.	F I	
GO2F 1/133 (2006.01)	GO2F 1/133	510
GO2F 1/1343 (2006.01)	GO2F 1/133	535
GO2F 1/1368 (2006.01)	GO2F 1/133	550
GO9G 3/20 (2006.01)	GO2F 1/1343	
GO9G 3/34 (2006.01)	GO2F 1/1368	
請求項の数 5 (全 23 頁) 最終頁に続く		

(21) 出願番号	特願2001-189804 (P2001-189804)	(73) 特許権者	000005108
(22) 出願日	平成13年6月22日(2001.6.22)		株式会社日立製作所
(65) 公開番号	特開2003-5214 (P2003-5214A)		東京都千代田区丸の内一丁目6番6号
(43) 公開日	平成15年1月8日(2003.1.8)	(74) 代理人	100098017
審査請求日	平成15年11月21日(2003.11.21)		弁理士 吉岡 宏嗣
		(72) 発明者	廣田 昇一
			茨城県日立市大みか町七丁目1番1号
			株式会社日立製作所 日立研
			究所内
		(72) 発明者	檜山 郁夫
			茨城県日立市大みか町七丁目1番1号
			株式会社日立製作所 日立研
			究所内
			最終頁に続く

(54) 【発明の名称】 液晶表示装置および携帯情報機器

(57) 【特許請求の範囲】

【請求項1】

三原色の独立に制御可能な光源を備え、三原色の画像を時間的に順次表示してカラー画像を表示するフィールド順次カラー方式の液晶表示装置において、

1つの画素において複数のドレイン線を備え、

前記複数のドレイン線のいずれかから供給される画像信号に対応する電圧を保持容量に保持する第一のトランジスタと、前記保持容量に保持された電圧を画素電極に伝える第二のトランジスタと、前記画素電極に特定の電圧を印可するための第三のトランジスタとを備え、

前記第一のトランジスタに供給される電圧のうちで任意のサブフレームにおける白表示の電圧と黒表示の電圧とが、コモン電位に対して反対極性であることを特徴とする液晶表示装置。

【請求項2】

請求項1に記載の液晶表示装置において、ゲート線、コモン線、ストロブ線、リセット線のうち少なくとも1つを隣接2画素間で共有したことを特徴とする液晶表示装置。

【請求項3】

請求項1に記載の液晶表示装置において、ドレイン線を時分割で、画像信号線とリセット電圧線として多重化したことを特徴とする液晶表示装置。

【請求項4】

請求項1に記載の液晶表示装置において、第一のトランジスタのゲート幅とゲート長と

10

20

の比を第二のトランジスタおよび第三のトランジスタのそれに比べて大きくしたことを特徴とする液晶表示装置。

【請求項 5】

請求項 1 に記載の液晶表示装置において、保持容量を液晶容量と概ね等しくしたことを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置に係り、特に、それを用いた携帯電話、携帯情報端末、家庭電器製品などの機器に関する。

【0002】

【従来の技術】

近年、携帯情報機器の普及が著しく、特に、携帯電話や携帯情報端末(PDA: Personal Digital Assistant)などの携帯情報機器の急激な普及には、目をみはるものがある。

【0003】

携帯情報機器の多くは、液晶ディスプレイなどの表示装置を備えている。これらの表示装置は、携帯情報機器が送受信する情報などを表示して機器の利便性をさらに高め、携帯情報機器の普及に大きく貢献している。

【0004】

さらに、近年の急激なインターネットの普及に伴う、人々すなわちユーザが扱う情報量の飛躍的な増加を背景に、携帯電話を始めとする携帯情報機器にも娯楽性をも含めたより一層の利便性の高さ、表示装置の高画質化、カラー化が求められてきている。

【0005】

この要求は、多量の情報を表示する表示装置が必要であることを意味し、結果として従来の表示装置よりも多量の電力を消費することになる。

【0006】

しかし、小型、軽量であることが求められる携帯情報機器において、電池容量を大きくするには、重量および体積の点から制限がある。

【0007】

したがって、携帯情報機器における表示装置を高画質化しカラー化する上で、電池を交換または充電せずに長時間使用できるようにするためには、携帯情報機器の低消費電力化は、必要不可欠な性能となる。

【0008】

携帯情報機器の表示装置におけるカラー化技術に関するものとしては、特開平7-36028号公報に補助照明を備えたカラーフィルタ方式の反射型カラーディスプレイに関する技術があり、特開平5-19257号公報にカラーフィルタが不要のカラー表示方式であるフィールド順次カラー方式に関する技術がある。

【0009】

このように、近年の携帯情報機器には、高画質化、カラー化、低消費電力化が求められているが、従来のカラー携帯情報機器に関する技術には、以下のような多数の課題がある。

【0010】

まず、補助照明を備えたカラーフィルタ方式の反射型カラーディスプレイには、カラーフィルタの光の吸収により外光使用時および補助照明使用時のいずれにおいても反射型白黒ディスプレイに比べ暗く見づらくなるという課題がある。

【0011】

また、カラー表示をするには、1画素を赤、緑、青(R, G, B)の3つの副画素で構成する必要があるため画像の表示には、白黒ディスプレイに比べて常に3倍の電力が必要となるという課題もある。

【0012】

さらに、機器の使用時と待機時(透過表示時と反射表示時)のいずれにおいても同じ駆動方

10

20

30

40

50

式を採用しているため消費電力の差は、光源の点消灯による光源自身の消費電力分の差でしかないため、低消費電力化においても改善の余地も残る。

【0013】

外光反射手段としてハーフミラー、半透過反射板または部分的な開口部を設けた部分透過反射板などを用いた場合には、透過表示時の輝度と反射表示時の輝度とがトレードオフの関係となるためいずれの表示品質においても中途半端な明るさの画質とならざるを得ない。

【0014】

したがって、カラーフィルタによるカラー表示方式を採用した場合、反射表示時、透過表示時(補助光源使用時)のいずれにおいても白黒液晶表示装置に比べ消費電力が大きく、し

10

【0015】

それに対し、カラーフィルタを使用しないフィールド順次カラー表示方式を採用すれば、上述したカラーフィルタによる問題を解決でき、かつ高画質化することができる。

【0016】

【発明が解決しようとする課題】

しかし、フィールド順次カラー表示方式の液晶表示装置を実現するためには、以下に記述するような課題がある。

【0017】

フィールド順次カラー表示方式の液晶表示装置における特有の課題として、高速な液晶応答性が必要であることが挙げられる。R、G、Bの3つのサブフレームを時間的に順次切

20

【0018】

フィールド順次カラー表示方式の液晶表示装置を実現するに当たっては、次に述べるいわゆる「電荷再配分」の問題により液晶応答が損なわれる可能性について注意する必要がある。通常液晶表示装置における各画素には、保持容量と液晶容量とが並列に配置される。通常、画素の選択時間は、液晶応答時間に比べて十分短い。ある電荷を保持容量および液晶に書込んだ直後には、保持容量と液晶容量との容量比から決まる電荷量がそれぞれ保持される。その後、液晶が応答すると共に液晶容量が変化し、保持容量と液晶容量との容量比が変化する。

30

【0019】

このため保持容量と液晶容量との間で電荷の再配分が生じ、液晶への印加電圧が変化する。その結果、液晶への印加電圧は、当初画素に書込んだ電圧とは異なった電圧に落ち着くことになり、所望の液晶応答が得られない。

【0020】

この電荷再配分に起因する液晶の応答不足の問題を防止するためには、液晶容量に比して十分な大きさの保持容量を備える必要がある。

【0021】

しかし、保持容量を大きくするためには、面積が必要であり、光源からの光を通過させる開口部面積の1画素面積に占める割合である開口率が大幅に低下してしまう。開口率は、消費電力に直接的に関与するパラメータであり、低開口率は、低消費電力が要求される液晶表示装置においては、致命的な問題となる。

40

【0022】

したがって、できるだけ小面積で大容量な保持容量を形成する必要がある。保持容量の具体的な構成の例としては、例えば特開平10-333178号や特開平10-339885号などに開示がある。

【0023】

他のフィールド順次カラー表示方式の液晶表示装置における特有の課題として高速な走査が必要な点が挙げられる。通常カラーフィルタ方式の液晶表示装置においては、画面の切換え周期であるフレーム周期は、60Hzである。一方、フィールド順次カラー表示方式

50

の液晶表示装置においては、R、G、Bの3つのサブフレームを時間的に順次切換えてカラー表示する。したがって、フィールド順次カラー表示方式の液晶表示装置における画面の切換え周期(この場合サブフレーム周波数となる)は、フレーム周波数60Hzの三倍の180Hzとなる。

【0024】

しかも、通常液晶は、電圧書込み後、所望の状態に至るまで時間を要す。画面の上部と下部とでは、電圧書込みのタイミングが異なるため、画面全体を書き換えた後液晶が十分応答する時間をおいてから光源を点灯する必要がある。

【0025】

すなわち、1つのサブフレームの期間は、画面の書き換え期間、液晶の応答期間、光源の点灯期間の3つの期間からなる。仮にそれぞれの期間を等しいとすれば、画面の書き換え期間は、カラーフィルタ方式の液晶表示装置のそれに比べて約9倍となってしまう、液晶を駆動するためのドライバへの負担が非常に大きい。

【0026】

この問題を解決するために、各画素毎に一度サンプルホールドし、一括のタイミングで画面を書き換える方式が例えば特開平8-95526号や特開平11-84419号に提案されている。

【0027】

本発明の目的は、開口率を損なうことなく、液晶容量の変化に対する液晶印加電圧の変動を小さくし、液晶を高速応答させ、高画質なフィールド順次カラー方式のカラー画像表示が可能にする手段を備えた液晶表示装置およびそれを応用した携帯情報機器を提供することである。

【0028】

【課題を解決するための手段】

本発明は、上記目的を達成するために、一对の基板と前記一对の基板に挟持された液晶層と、前記一对の基板の一方にマトリクス状に配置された画素と、前記各画素に接続されたドレイン配線とゲート配線とコモン配線と、前記ドレイン配線より供給される画像信号電圧を前記液晶層に印加するためのソース電極および前記ソース電極に接続された画素電極と、前記画像信号電圧を前記ソース電極および前記画素電極に供給するスイッチであるトランジスタと、前記ソース電極と前記コモン配線との間に形成した前記画像信号電圧を保持するための保持容量を備えた液晶表示装置において、前記コモン配線が前記ゲート配線と同一の層に形成されており、前記保持容量が前記ソース電極と前記コモン配線および前記コモン配線に接続されかつ前記画素電極と同一の層に形成されたコモン電極との間に形成されている液晶表示装置を提案する。

【0029】

上記液晶表示装置において、前記保持容量が前記ドレイン線に平行に配置される。

【0030】

本発明は、また、上記目的を達成するために、三原色の独立に制御可能な光源を備え、三原色の画像を時間的に順次表示してカラー画像を表示するフィールド順次カラー方式の液晶表示装置において、1つの画素内に複数のドレイン線を備え、各画素は、前記複数のドレイン線のうちのいずれかから画像データを供給されるように構成したフィールド順次カラー方式液晶表示装置を提案する。

【0031】

さらに上記液晶表示装置において、保持容量がドレイン線方向に隣接する2つの画素にまたがって配置される。

【0032】

三原色の独立に制御可能な光源を備え、三原色の画像を時間的に順次表示してカラー画像を表示するフィールド順次カラー方式の液晶表示装置において、1つの画素において複数のドレイン線を備え、前記複数のドレイン線のいずれかから供給される画像信号に対応する電圧を保持容量に保持する第一のトランジスタと、前記保持容量に保持された電圧を画素電極に伝える第二のトランジスタと、前記画素電極に特定の電圧を印可するための第三

10

20

30

40

50

のトランジスタとを備えたフィールド順次カラー方式の液晶表示装置を提案する。

【0033】

上記液晶表示装置において、ゲート線、コモン線、ストローク線、リセット線のうち少なくとも1つが隣接2画素間で共有される。

【0034】

上記液晶表示装置において、ドレイン線が時分割で画像信号線とリセット電圧線として多重化される。

【0035】

上記液晶表示装置において、第一のトランジスタのゲート幅とゲート長との比が第二のトランジスタおよび第三のトランジスタのそれに比べて大きくされる。

10

【0036】

上記液晶表示装置において、保持容量が液晶容量と概ね等しくする。

【0037】

記の液晶表示装置における第一のトランジスタに供給される電圧において、任意のサブフレームにおける白表示の電圧と黒表示の電圧とがコモン電位に対して反対極性とされる。

【0038】

1つの画素が、複数の副画素から構成されており、かつ前記複数の副画素の開口部の面積が最小の副画素の面積に対して2の n 乗倍(n は自然数)である液晶表示装置において、最大の副画素と最小の副画素の面積比が2の $n_{\max}$ 乗のとき、各副画素の輝度を、0と、0でない最小単位輝度と、前記0でない最小単位輝度に対して $m \times (n_{\max} + 1)$ 乗倍(m は自然数)と、前記0でない最小単位輝度に対して $m \times (n_{\max} + 1)$ 乗倍の輝度のうち m が0から $m_{\max}$ までのうち少なくとも2つの輝度を足しあわせた輝度のいずれかの輝度とした液晶表示装置を提案する。

20

【0039】

上記液晶表示装置において、最大の副画素と最小の副画素の面積比が2の $n_{\max}$ 乗のとき、各副画素の輝度を0と、0でない最小単位輝度と、前記0でない最小単位輝度に対して $m \times (n_{\max} + 1)$ 乗倍(m は自然数)と、前記0でない最小単位輝度に対して $m \times (n_{\max} + 1)$ 乗倍の輝度のうち m が0から $m_{\max}$ までのうち少なくとも2つの輝度を足しあわせた輝度のいずれかの輝度となるような信号電圧を生成するデジタルアナログコンバータを備える。

30

【0040】

【発明の実施の形態】

次に、図1ないし図28を参照して、本発明による液晶表示装置の実施形態を説明する。

【0041】

【実施形態1】

図1ないし図5を用いて、本発明による液晶表示装置の実施形態における液晶表示素子100の構造について説明する。図1に、実施形態1の保持容量構造の断面図を示す。また、図2に本発明の高保持容量構造を備えた画素の実施形態1のレイアウト図を示す。図3および図4は、図1の変形例である。

【0042】

40

図5は、図2中のA-A断面図に相当する。図5に表示素子100における画素回路の全体を示しているが、図1は、このうちの1画素についてのレイアウト図に相当する。各画素回路に接続された配線は、ドレイン線101は、ドレインドライバ130に、ゲート線102は、ゲートドライバ131にそれぞれ接続される。コモン線104は、共通端子COMに接続し外部に取り出される。もちろん、コモン線をドレインドライバ130および/またはゲートドライバ131に引き込む構成としてもよい。

【0043】

なお、図5において、表示素子100外部への配線は、省略されている。実施形態1の保持容量108は、ガラス基板111上に形成された第一の金属配線層で形成されたコモン線104と、第二の金属配線層で形成されたソース電極103と、ITO層からなりかつコ

50

モン線 104 にスルーホールコンタクト 107 を介して電氣的に接続されたコモン電極 106 と、第一の金属配線層と第二の金属配線層との間に形成された第一の絶縁層 109 と、第二の金属配線層と IT0 層との間に形成された第二の絶縁層 110 とからなる。

【0044】

実施形態 1 の保持容量 108 は、より具体的には、ソース電極 103 を第一の絶縁層 109 を介してコモン線 104 と第二の絶縁層 110 を介してコモン線 104 にスルーホールコンタクト 107 を介して電氣的に接続されたコモン電極 106 とで挟み込んだ構造である。

【0045】

この構造によれば、第一の絶縁層 109 と第二の絶縁層 110 の厚みほぼ同等であれば、ソース電極 103 とコモン線 104 との間で形成する保持容量に比べて同じ面積で概ね 2 倍の容量を形成できる。

【0046】

第一の絶縁層 109 を構成する材料の例としては、窒化シリコンなどが挙げられる。第二の絶縁層 110 を構成する材料の例としては、窒化シリコンや酸化シリコンなどが挙げられる。

【0047】

図 3 に示すように、第二の絶縁層 110 としては、単層ではなく第二の絶縁層 110 上にさらに第三の絶縁層 140 を設けた二層膜としてもよく、例えば有機材料からなる薄膜と窒化シリコンや酸化シリコンなどの無機膜との積層膜によって構成してもよい。それにより、第二の絶縁層 110 にピンホールが発生したとしても第三の絶縁層 140 により保護され、コモン電極 106 とソース電極 103 間のショートに起因する画素欠陥の発生を防止できる。

【0048】

図 4 に示すように、第三の絶縁層 141 として低誘電率な有機材料により構成される厚膜を用い、かつコモン電極 106 とソース電極 103 との間において第三の絶縁層 141 の一部を除去し、除去部 142 においてコモン電極 106 とソース電極 103 間の絶縁層を第二の絶縁層 110 のみとする構成としてもよい。これにより、低誘電率な厚膜からなる保護膜により配線間の容量が小さくなる効果と、コモン電極 106 とソース電極 103 間の容量を大きく保つ効果が両立できる。

【0049】

実施形態 1 の画素は、回路的には、1 画素当たり 1 つのトランジスタ 113 と 1 つの主たる保持容量 108 を備えた構成である。トランジスタ 113 は、アモルファスシリコンを用いた薄膜トランジスタであり、ドレイン線 101 とソース電極 103 との間に形成され、ゲート線 102 によりオン／オフ制御される。トランジスタ 113 は、オン動作のときにドレイン線の信号電圧をソース電極 103 に書込む。ソース電極 103 と画素電極 105 は、スルーホールコンタクト 112 により電氣的に接続されている。保持容量 108 は、ソース電極 103 をコモン線 104 とコモン線 104 にスルーホールコンタクト 107 を通じて接続された電極コモン電極 106 とによって上下を挟み込んだ構成となっている。したがって、コモン線とソース電極との間で形成された容量だけで同容量の保持容量を形成する場合に比べて保持容量の面積を大幅に低減することができ、開口率を損なうことがない。

【0050】

また、実施形態 1 においては、保持容量 108 をドレイン線 101 に対し平行に配置している。本発明の保持容量 108 は、ソース電極の下側のみならず上側をもコモン電極で覆う構造であり電氣的にシールド構造となっているため、ドレイン線 101 とソース電極 103 との容量結合を小さくすることができ、容量結合起因のソース電極の電位の変動に伴う画質の劣化を防止できる。

【0051】

なお、実施形態 1 は、主としてアモルファスシリコンを用いたトランジスタを使用する場

10

20

30

40

50

合について述べてきたが、多結晶シリコンや単結晶シリコンを用いたトランジスタを使用する場合にも、本技術を同様に適用できることは、いうまでもない。

【0052】

【実施形態2】

図6から図8を用いて実施形態2の液晶表示装置における液晶表示素子100について説明する。フィールド順次カラー表示方式の液晶表示装置における特有の課題として高速な走査が必要な点が挙げられる。通常のカラースタイル方式の液晶表示装置においては、画面の切換え周期であるフレーム周期は、60Hzである。一方、フィールド順次カラー表示方式の液晶表示装置においては、R、G、Bの3つのサブフレームを時間的に順次切換えてカラー表示する。

10

【0053】

したがって、フィールド順次カラー表示方式の液晶表示装置における画面の切換え周期(この場合サブフレーム周波数となる)は、フレーム周波数60Hzの三倍の180Hzとなる。しかも、液晶は、通常、電圧書込み後、所望の状態に至るまで時間を要す。画面の上部と下部とでは、画素への電圧書込みのタイミングが異なるため、画面全体を書き換えた後液晶が十分応答する時間をおいてから光源を点灯する必要がある。すなわち、1つのサブフレームの期間は、画面書き換え期間、液晶の応答期間、光源の点灯期間の3つの期間からなる。

【0054】

仮にそれぞれの期間を等しいとすれば、画面の書き換え期間は、カラースタイル方式の液晶表示装置のそれに比べて約1/9倍となってしまう、高速走査が必要となるため液晶を駆動するためのドライバへの負担が非常に大きい。駆動周波数が高くなることは、消費電力の観点からも問題である。

20

【0055】

また、1走査線当たりの選択期間が短いと保持容量と液晶容量とを合わせた画素容量への書込み率が低下する恐れがある。1走査線を選択期間は、画面の書き換え期間を走査線数で除した値となる。

【0056】

1走査線を選択期間を長くするためには、複数走査線を同時に選択できるような構成をとり、駆動すべきゲート線の本数を少なくすることが有効である。すなわち、複数の走査線により1本のゲート線を共有する構成をとればよい。複数走査線を同時に選択するためには、1画素当たりに複数のドレイン線を備える必要性がある。

30

【0057】

図6に、実施形態2の表示装置における表示素子の画素回路の一部を示す。図7は、実施形態2の画素回路の全体図を示しており、図6は、図7の画素回路の一部である。なお、図7において表示素子100外部への配線は、省略されている。図6は、ドレイン線101に沿った4画素の回路構成を示している。

【0058】

実施形態2の特徴は、1つの画素内に複数のドレイン線101A、101Bを備え、各画素は、前記複数のドレイン線のうちのいずれかから画像データを供給されるように構成したことである。

40

【0059】

言い換えれば、縦方向の画素列の左右端にドレイン線を備え、ある画素のトランジスタ113Aについては、左側のドレイン線101Aに接続され他方のトランジスタ113Bについては、右側のドレイン線101Bに接続されるように構成している。ゲート線102は、ドレイン線101方向に隣接する2つの画素のトランジスタによって共有されている。コモン線104もドレイン線101方向に隣接する2つの画素によって共有されている。

【0060】

この構成により、2本の走査線を1本のゲート線により同時に駆動できる。よって、1走

50

査線当たりの走査時間を長くすることが可能であり、または、1走査線当たりの走査時間を変えない場合、画面の書き換え期間を半分にできる。

【0061】

ドレイン線101Aと101Bとに印加する電圧のコモン電位に対する極性は、互いに反対極性にすることが望ましい。これにより、隣接しかつ平行に配置されているドレイン線101Aと101Bとに流れる電流の方向が互いに反対方向となり、両配線が外部に形成する磁界は、互いに打ち消しあい、配線のインダクタンスが小さくなる効果が得られる。

【0062】

以上のような構成により、充電時における配線部のインピーダンスが小さくなるので、保持容量108および液晶容量126への画像信号の書き込みを高速にできる。

10

【0063】

図8は、実施形態2の画素のレイアウト図を示す。図8は、ドレイン線101に沿って隣接する2画素を示している。ライン毎にトランジスタ113が画素内で配置される位置が異なる構造である。

【0064】

仮に一方の画素を画素A、他方を画素Bと称する。開口部の形状が1ライン毎に異なると、1ライン毎の周期的な規則パターンとして視認される。この規則パターンは、本来不要なものであり、画質の低下につながる。よって、開口部の形状は、いずれの画素においても同一にする必要がある。ただし、画素Aの保持容量の位置と画素Bの位置が異なると、開口部の形状を同一にするために本来遮光する必要のない領域を覆う必要性が生じ、結果として開口部の面積が大幅に小さくなってしまう。

20

【0065】

実施形態2においては、保持容量を隣接する画素にまたがって配置することにより、画素Aおよび画素Bの保持容量の位置を同一にした。この結果、開口部の形状を効率よく画素Aおよび画素Bにおいて等しくすることが可能となる。

【0066】

また、実施形態2によればソース電極103および画素電極105共に完全にドレイン線101に対して電氣的にシールドされた構造となり、効果的にドレイン線101との容量結合に起因するソース電極の電位の変動に伴う画質の劣化を防止できる。

【0067】

なお、実施形態2では、隣接する走査線を共有するゲート線102により同時に駆動する場合について述べたが、同時に駆動する走査線は、必ずしも隣接していなくてもかまわない。この場合には、各走査線毎にゲート線102を備え、一方のゲート線に接続されたトランジスタ113Aは、ドレイン線101Aに接続され、他方のゲート線に接続されたトランジスタ113Bは、ドレイン線101Bに接続されるように構成すればよい。

30

【0068】

画面を上下に二分割して上側の画面と下側の画面とでドレイン線101を独立して配置することにより、同時に駆動する走査線を2倍にできるため、1走査線当たりの走査期間をさらに2倍にできる。

【0069】

なお、実施形態2は、主としてアモルファスシリコンを用いたトランジスタを用いた場合について述べてきたが、多結晶シリコンや単結晶シリコンを用いたトランジスタを用いた場合にも本技術を同様に適用できるのは、いうまでもない。

40

【0070】

【実施形態3】

図9ないし図19を用いて実施形態3の液晶表示装置における液晶表示素子100について説明する。

【0071】

図9は、保持容量への電圧書き込みのタイミングと液晶容量への電圧書き込みのタイミングとを時間的に分離することが可能な画素回路構成の実施形態を示す図である。実施形態3

50

の画素回路構成は、1つの画素においてドレイン線101より供給される画像信号に対応する電圧を保持容量108に保持する第一のトランジスタ113と、保持容量108に保持された電圧を液晶層(液晶容量)126に伝える第二のトランジスタ124と、液晶層(液晶容量)126にリセット電圧線123から供給される特定の電圧(リセット電圧)を印加するための第三のトランジスタ125と、第二のトランジスタ124を制御する第二のゲート線(ストロブ線)121と、第三のトランジスタ125を制御する第三のゲート線(リセット線)120とを備える。

【0072】

保持容量108と液晶容量126との容量比、ならびにそれぞれの容量に保持された電圧により、第二のトランジスタ124をオンにした後の液晶への電圧が決定される。現実には、画像によって液晶への印加電圧は、様々であり、リセットしない場合、1フレーム前の液晶電圧の影響が次のフレームの液晶電圧に影響を及ぼすことになる。

10

【0073】

言い換えれば、あるフレームにおいてたとえ同一の電圧を保持容量108に書込んだとしても、1フレーム前の液晶電圧が異なると、最終的な液晶電圧は、異なる。1画素当たりの配線の本数は、6本である。

【0074】

図10は、液晶電圧と液晶容量との関係を示している。一般に、液晶電圧と液晶容量との関係は、このように非線型であり、かつ液晶電圧上昇に伴って液晶容量は、増大する。図11は、液晶電圧と輝度との関係を示した図であり、ここでは、電圧が低いときに明表示し、電圧が高いときに暗表示するノーマリホワイト方式を用いた場合について示している。

20

【0075】

図12は、液晶電圧と液晶容量との関係を考慮した場合の保持容量への書込み電圧(コモン電位との差電圧)とストロブ後の液晶電圧との関係を示している。 γ は、保持容量 C_{stg} とリセット電圧における液晶容量 CL_{Crst} との比($\gamma = C_{stg} / CL_{Crst}$)である。図12中には、 $\gamma < 1$ 、 $\gamma = 1$ 、 $\gamma > 1$ のときの曲線が示されている。 $\gamma < 1$ のときには、ドレイン電圧に対する液晶電圧の調整幅が小さく十分に輝度を制御するためには、ドレイン電圧幅をより広くする必要がある。

【0076】

しかし、ドレイン電圧幅を広くすることは、耐圧および消費電力の観点からは、問題である。一方、 $\gamma > 1$ の場合には、より狭いドレイン電圧の調整幅内において十分に輝度を制御することが可能である。ただし、保持容量を液晶容量に比べて大きくすることは、開口率の低下ならびに容量増大の観点からは、ドライバへの負担も大きくなる方向であるので、極端に γ を1より大きくするのは、得策ではない。

30

【0077】

$\gamma = 1$ の条件では、十分に輝度を制御することができかつ、コモン電圧との差分のドレイン電圧の絶対値の最大値と液晶電圧の最大値を等しくできる。したがって、保持容量と液晶容量との比は、概ね $\gamma = 1$ とすることが望ましい。

【0078】

ただし、図11からも分かるように液晶電圧が低い領域では、輝度の変化が小さいため、実際に使用する液晶電圧範囲は、バイアス電圧をもたせることができる。よって、十分に輝度の制御ができる範囲で開口率を重視して $\gamma < 1$ とすることは、可能である。

40

【0079】

図13は、 $\gamma = 1$ としてかつドレイン電圧(コモン電位との差分)の電圧極性を考慮した場合のドレイン電圧と液晶電圧との関係を示した図である。0を境に概ね対称波形となる(厳密には、いわゆるフィールドスルー電圧が重畳することによりドレイン電圧の中心とコモン電位とは、一致しない。

【0080】

また、特定の極性においてドレイン電圧がコモン電位をまたがっていることも特徴である

50

。このときのドレイン電圧と輝度との関係を図14に示しておく。

【0081】

図15に、実施形態3の画素回路の駆動シーケンスを示す。1フレーム期間307を単位として1サブフレーム期間306毎に三原色毎(R, G, B)の画像信号を順次書込む。WRT 301は、各画素の保持容量への電圧書込みタイミングを示しており、ハイレベルが各画素の保持容量への電圧書込み、すなわち画像信号の書込みをしている期間を示している。図15中のWRT 301に付記されているR, G, Bは、それぞれR画像, G画像, B画像の画像信号を書込んでいることを意味している。

【0082】

GT 302は、各ゲート線102(1行-m行)の選択パルスを示しており、WRT 301のハイレベルの期間中に各ゲート線102を順次選択している。STB 303は、ストロブ線121の選択タイミングを示している。GT 302によるゲート線102選択の一巡後、ストロブ線121を選択して各画素の保持容量108に保持されていた信号電圧を各画素の液晶容量126に書込む。

【0083】

RST 304は、リセット線120の選択タイミングを示している。リセット線120の選択タイミングは、ストロブ線121の選択タイミングに先んじて一定の期間をおいて設けられる。リセット線120の選択により、リセット電圧線123から供給されるリセット電圧を液晶容量126に書込む。

【0084】

LED 305は、光源の点灯タイミングを示している。光源としては、発光ダイオード(LED)、冷陰極管、有機LED、EL素子などが考えられる。LED 305に付記されたR, G, Bは、それぞれR光源, G光源, B光源を点灯していることを意味している。光源点灯のタイミングは、例えばR画像の画像信号を各画素の保持容量108に書込んだ後、ストロブ線121選択する直前にB光源を消灯して、ストロブ線121を選択した直後にR光源を点灯するシーケンスとしている。

【0085】

LCrsp 306は、仮想的に時間的な連続光を照射した場合の液晶の光学応答の波形を示しており、図15の例では、画像として白色を表示した場合を示している。ストロブ線121の選択直後から立ち上がり、リセット線120の選択直後に立ち下がるような波形を示す。保持容量108への電圧書込みのタイミングと液晶容量126への電圧書込みのタイミングとを時間的に分離しているので、あるサブフレームの画像表示をしている間に、次のサブフレーム画像を各画素の保持容量108に記憶でき、サブフレームのほぼ全期間を画面の書き換え期間にあてることができる。

【0086】

したがって、1行当たりのゲート線選択期間を十分確保することができ、ドライバへの負荷を低減できる。また同様にサブフレームのほぼ全期間を各色の光源の点灯期間にあてることができる。LEDなどの光源は、点灯デューティが大きいほど効率が高いため、表示装置の消費電力を低減する効果が得られる。

【0087】

本方式の課題は、図9からも分かるように、1画素当たりの制御線、すなわち配線の本数が6本と多く、開口率が制限されることである。カラーフィルタ方式では、1画素(3副画素)当たりの配線数は、コモン線を含めて5本である。そこで実施形態3においては、1画素当たりの配線数を低減するために、図16に示すような画素回路構成とした。

【0088】

図17および図18に実施形態3の液晶表示素子100の画素回路の全体図を示しておく。なお、図17および図18において、表示素子100外部への配線は、省略している。図16は、ドレイン線101に平行な4画素の画素回路を示す図である。

【0089】

この画素回路の特徴の1つは、走査線102、コモン線104、ストロブ線121、リ

10

20

30

40

50

セット線 120 のいずれかを隣接 2 画素間で共有しているである。この画素回路の他の特徴の 1 つは、ドレイン線を時分割で、画像信号のデータ線とリセット電圧線として多重化していることである。以上の構成により、1 画素当たりの配線数を 4 本にできる。

【0090】

この画素回路の他の特徴の 1 つは、隣接画素間の配線数をいずれの画素間においても等しくしたことである。ここでは、行間ならびに列間いずれにおいても配線数を 2 本とした。もしも行間または列間のいずれかまたは双方の隣接画素間の配線数が場所によって異なると、画素毎に開口形状が異なり画像中に不要なパターンとして視認される問題が生じる。

【0091】

開口形状を各画素で等しくしようとした場合に、本来遮光が不要な領域を覆う必要が生じ、開口率を高くすることができない。一方、隣接画素間の配線数をいずれの画素間においても等しくしたことにより、開口率を損なうことなくいずれの画素の開口形状を等しくすることが可能であり、高開口率かつ不要なパターンが視認されない高品質の画像表示を実現できる。

【0092】

実施形態 3 においては、図 16 に示すようにある画素間には、コモン線と STB 線、他の画素間には、走査線と RS 線を配置している。すなわち 1 画素当たりの配線数を 4 本に減らすと同時に、いずれの画素間の配線数も等しくすることによりいずれの画素間のスペースも等しくすることができ、開口率を損なうことがない。

【0093】

配線数を減らすことの他の効果は、周辺ドライバとの接続端子数を低減できることであり、周辺ドライバの低コスト化に寄与する、高精細化を容易にするなどの利点がある。多結晶シリコンや単結晶シリコンを用いて周辺ドライバを画素と同一基板上に内蔵する場合においても、周辺ドライバの回路規模を小さくできるため歩留まりの向上、表示領域外部の面積の縮小化などの利点がある。

【0094】

図 17 は、ストロブ端子およびリセット端子をそれぞれ共通端子として引き出した構成を示している。一方、図 18 は、各ストロブ線および各リセット線を独立にドライバ 132 に接続し、各ストロブ線および各リセット線を時間的にずらして選択するように構成することにより、同時に駆動する容量を低減できるため、ドライバの負荷を軽減できる。ドライバ 132 は、ゲートドライバ 131 に機能を統合してもよく、その場合には、部品点数が減り、コストを低減できる。

【0095】

実施形態 3 の液晶表示装置においてモノクローム表示するときには、大まかには、以下の 2 通りの方法がある。

【0096】

1 つ目の方法は、第二のトランジスタ 124 を定常的にオン状態とし、第三のトランジスタ 125 を定常的にオフ状態とすることにより、等価的に図 9 と同様な回路構成とする方法である。

【0097】

2 つ目の方法は、第一のトランジスタ 113 を定常的にオフし、第二のトランジスタ 124 を定常的にオンした状態で、第三のトランジスタ 125 を用いて液晶容量 126 および保持容量 108 に書込む方法である。この場合も等価的に図 6 と同様な回路構成とすることができる。ただし、信号を印加すべきドレイン線と画像データとの対応関係である A と B とをカラー表示時とモノクローム表示時とで切換える必要がある。

【0098】

2 つ目の方法の場合、液晶容量 126 の電圧保持率が十分高く保持容量 108 への書込みが不要であるなら、第二のトランジスタ 124 も定常的にオフして、液晶容量 126 のみへの書込むようにすれば、保持容量 108 の充放電に要する電力を削減することができ、より低消費電力化が可能である。モノクローム表示時には、フィールド順次カラー表示に

10

20

30

40

50

は、必要であった高保持容量が必ずしも必要ではないこと、ならびに、液晶容量 126 が十分大きく電圧保持が十分可能であることから可能な方法であり、モノクローム表示時の低消費電力化において有力な方法である。

【0099】

図 19 に、実施形態 3 のレイアウト図を示す。実施形態 3 のレイアウトの特徴は、一方の組み合わせをゲート線 102 とリセット線 120 とし、他方の組み合わせをコモン線 104 とストローク線 121 とにして、ドレイン線 101 に平行方向の隣接画素間の配線数をいずれの画素間においても等しく 2 本としたことである。

【0100】

その結果、開口部の形状をいずれの画素においても開口率を損なうことなく同一形状にすることができている。保持容量 108 の容量値は、液晶容量 126 と等しくなるように設計されている。

10

【0101】

実施形態 3 においては、文字情報／画像情報を混載表示する表示装置を想定しているため、ドレイン線 101 に平行な画素列は、一直線上に揃ういわゆるストライプ配置である。これを実現するために、ドレイン線 101 を保持容量 108 を迂回させてジグザクに配置している。

【0102】

一方、例えばテレビ放送の映像を主として表示するような用途では、むしろドレイン線 101 をジグザク配置することなく、画素を 1 行毎にずらして配置するいわゆるデルタ配置

20

【0103】

各画素には、3 つのトランジスタが配置されているが、チャンネル長の幅と長さの比である W/L は、第一のトランジスタ 113 のそれを第二のトランジスタ 124 および第三のトランジスタ 125 の W/L に比べて最大に設計した。

【0104】

これは、第一のトランジスタ 113 の選択期間が第二のトランジスタ 124 および第三のトランジスタ 125 の選択期間に比べて短くせざるを得ないという理由による。

【0105】

なお、実施形態 3 は、主としてアモルファスシリコンを用いたトランジスタを用いた場合について述べてきたが、多結晶シリコンや単結晶シリコンを用いたトランジスタを用いた場合にも、本実施形態 3 を同様に適用できるのは、いうまでもない。

30

【0106】

【実施形態 4】

図 20、液晶の応答時間の到達電圧依存性を示している。応答時間は、液晶への印加電圧をある初期電圧から他の到達電圧に切替えたとき光学応答に要する時間である。一般的にネマティック液晶の応答時間は、主として到達電圧の値に依存し、かつ到達電圧が高電圧側および低電圧側で応答時間が短く、中間の到達電圧において応答時間が遅くなる傾向にある。

【0107】

フィールド順次方式に適用するには、応答時間が、十分短い必要がある。したがって、駆動電圧には、液晶応答時間の短い低電圧側および高電圧側のみを使い、中間の電圧を使わない駆動方式により、液晶の応答期間を短縮でき、その分を画面書き換え期間または光源点灯期間に割り振ることが可能となる。

40

【0108】

しかし、低電圧側および高電圧側のみの中の間の駆動では、明表示および暗表示のデジタル的な階調表示となり、中間調の階調制御ができない。デジタル的な階調制御により多階調表示する方法としては、時分割階調と面積分割階調とが考えられる。このうち、時分割階調に関しては、さらに高速な駆動および液晶応答性が求められるため困難である。

【0109】

50

実施形態 4 においては、面積分割による階調制御を適用した方式を用い、さらに低ビット数のデジタルアナログコンバータと組み合わせると、低コストかつ低消費電力で階調制御が可能なフィールド順次カラー方式の液晶表示装置を提案する。

【0110】

面積階調の分割方法は、一般的には、次のようになる。1つの画素が複数の副画素から構成され、かつ開口部の面積が最小の副画素に比べて他の副画素の開口部の面積が2の n 乗倍(n は自然数)とするものである。各副画素を明表示または暗表示のいずれかとする、デジタル的に $(n+1)$ ビット階調表示を実現できる。

【0111】

図 21 は、 $n=2$ の場合であり、3ビット階調表示が可能な面積分割の例を示している。各副画素に対して明表示または暗表示のいずれかの電圧を印加すると、デジタル的に3ビットの階調表示が可能である。各色3ビットの階調表示では、512色カラー表示を実現できる。

10

【0112】

より多階調が必要な場合には、副画素の分割数を増やせばよいが、1画素当たりのトランジスタ数および配線数が増加するため、あまり数多く分割することは、現実的でない。次に述べる輝度変調と組み合わせると、多階調を簡易に表示できる。

【0113】

図 22 および図 23 は、面積階調と組み合わせて効果のある輝度変調の変調方式を示した図である。制御すべき輝度は、次のように離散的な値に設定する。具体的には、最大の副画素と最小の副画素の面積比が2の $n_{\max}$ 乗のとき、各副画素の輝度を0と、0でない最小単位輝度 $I_0=2^0$ と、前記0でない最小単位輝度 $I_0=2^0$ に対して $m \times (n_{\max}+1)$ 乗倍(m は自然数、 m の最大値を $m_{\max}$ とする)と、前記 $m \times (n_{\max}+1) \times I_0$ のうち $m=1$ から $m_{\max}$ のうち2個から $m_{\max}+1$ 個までを任意に選んで足しあわせた輝度とすればよい。ちなみにここで輝度0というのは、便宜的に最も暗い(または黒い)階調のことを指していることに注意されたい。

20

【0114】

以上の面積階調と輝度変調との組み合わせにより $(n_{\max}+1) \times (m_{\max}+1)$ ビットの階調表示が可能となる。図 22 は、 $n_{\max}=2$ 、 $m_{\max}=1$ の場合を示しており、図 23 は、 $n_{\max}=1$ 、 $m_{\max}=2$ の場合を示しており、いずれの場合も6ビットの階調表示が可能である。その他の $n_{\max}$ と $m_{\max}$ の組み合わせに対する本発明の拡張は、容易である。

30

【0115】

実施形態 4 の液晶表示装置におけるドレインドライバ 130 は、上記輝度変調を実行するアナログ信号電圧を発生することが可能なデジタルアナログコンバータを備えている。

【0116】

本方式によれば、必要な駆動電圧は、低電圧側および高電圧側に集中するため、応答時間が長い中間の電圧領域を使う必要がない。したがって、短時間の液晶応答期間でありながら多階調の表示が可能なフィールド順次カラー方式の液晶表示装置を実現できる。しかも、液晶応答期間を短時間にできるので、画面書き換え期間および／または光源点灯期間を長くできる。

40

【0117】

その結果、駆動周波数の低減による消費電力低減または光源の光利用効率の向上につながり、ひいては、表示装置の低消費電力化につながる。しかも、デジタルアナログコンバータのビット数は、高々2または3ビット程度でよく、回路規模が小さく消費電力が低いのと同時に安価に作成できる。

【0118】

実施形態 4 の表示装置においても、実施形態 1 において述べた高保持容量構造を保持容量として用いると、高開口率と高品質のフィールド順次カラー表示とを両立可能になる。

【0119】

【実施形態 5】(表示装置)

50

図 2 4, 図 2 5 を用いて、実施形態 1, 2, 3, 4 の画素構造および周辺ドライバを備えた液晶表示素子を用いた液晶表示装置の実施形態 5 を説明する。

【0120】

実施形態 5 の液晶表示装置は、フィールド順次カラー表示するとともに、必要に応じて、光源を消灯した状態で反射表示することも可能な液晶表示装置である。

【0121】

図 2 4, 図 2 5 は、実施形態 5 の表示装置における表示素子 1 0 0 の断面図であり、図 2 4 は、フィールド順次カラー表示時を、図 2 5 は、反射表示時を、それぞれ示している。図 2 4 または図 2 5 における表示素子 1 0 0 は、液晶セル 5 0 7、光源 5 0 1 を備えかつ反射板を兼ねたバックライト 5 0 2 から構成されている。

10

【0122】

まず、図 2 4, 図 2 5 における液晶セル 5 0 7 の構造について説明する。液晶セル 5 0 7 は、第 1 の偏光板 5 0 8、透明電極など(図示せず)を備えた透明基板 5 0 3、液晶層 5 0 4、液晶層を駆動するためのアクティブマトリクス(図示せず)を備えたアクティブマトリクス基板 5 0 5、第 2 の偏光板 5 0 6 を含んで構成されている。アクティブマトリクス基板 5 0 5 は、画素をマトリクス状に並べた表示部を有しており、各画素には、アクティブ素子であるトランジスタを設けてある。

【0123】

本表示素子 1 0 0 では、例の 1 つとしてアモルファスシリコンによるトランジスタを使用しているが、トランジスタなどのアクティブ素子を形成する半導体材料としては、アモルファスシリコン、多結晶シリコン、単結晶シリコンのいずれを用いてもよい。

20

【0124】

また、アモルファスシリコンおよび多結晶シリコンを用いる場合には、通常、ガラス基板を用いるので、実施形態 5 では、アクティブマトリクス基板 5 0 5 としてガラス基板を用いている。

【0125】

なお、アクティブマトリクス基板の作成方法として、アクティブ素子をガラス基板上に設けた単結晶シリコンのエピタキシャル成長層に設ける方法、予め単結晶シリコン基板上に形成したアクティブマトリクス回路構成をリフトオフ法によってはがしたガラス基板上に貼り付けるという方法もある。

30

【0126】

アクティブマトリクス基板 5 0 5 は、実施形態 1, 2, 3、または 4 の画素構造および周辺ドライバを備えたアクティブマトリクス基板である。

【0127】

光源 5 0 1 としては、三原色の LED を用いた。液晶層 1 2 2 には、ツイスト角度が 9 0 度のツイストネマティックモードを採用した。また、図 2 4, 図 2 5 では、省略されているが、液晶を配向させるための配向膜が透明基板 5 0 3 およびアクティブマトリクス基板 5 0 5 の液晶層に接する側に形成されている。

【0128】

さらに透明基板 5 0 3 とアクティブマトリクス基板 5 0 5 との距離であるセルギャップは、液晶の高速応答性を考慮して 2 μ m とした。なお、フィールド順次カラー表示が可能であれば、他の表示モードを適用することは、もちろん可能である。

40

【0129】

フィールド順次カラー表示時においては、光源 5 0 1 からは、時分割で三原色光のうちいずれかが出射する。光源 5 0 1 からの出射光 5 0 9 は、それと同期して駆動される液晶セル 5 0 7 により変調され、カラー画像光 5 1 0 として図示されてはいない観測者に視認される。一方反射表示時においては、光源 5 0 1 は、消灯し、外光 5 1 1 を液晶セル 5 0 7 によって変調し、モノクローム画像光 5 1 2 として図示されてはいない観測者に視認される。

【0130】

50

図24、図25におけるバックライト502について説明する。実施形態5におけるバックライト502は、光源501からの光を散乱して液晶セル507方向に導く機能と、液晶セル507を介して入射する外光510を反射する反射板としての機能の両方を備えている。

【0131】

なお、実施形態5においては、光源としては、LEDを用いた場合について述べたが、三原色光の時分割照射が可能であれば冷陰極管やその他の光源を用いてもよいことは、いうまでもない。

【0132】

【実施形態6】(携帯電話)

10

図26、図27は、本発明の液晶表示装置を搭載した携帯情報機器の実施形態6を示す図である。図26、図27に本発明の表示装置を備えた携帯電話の外観の模式図を示す。

【0133】

図26は、携帯電話220が操作を待ち受けている時などのいわゆる「待機時」に、表示素子100へ情報を単色で表示している状態を示している。

【0134】

図27は、着信時などのいわゆる「使用時」に表示素子100へ情報をカラーで表示している状態を表しており、その具体例として通話の相手を表示している例を示している。

【0135】

実施形態6の携帯電話220は、図26、図27のいずれもアンテナ221と、スピーカ222と、表示素子100と、テンキーなどのキー223と、マイクロフォン224、カメラ227とを含んで構成される。

20

【0136】

携帯電話の使用形態としては、たとえ待機時であっても蓄電池の残量をアイコン225で表示することや時刻を常時表示することが一般的であり、今後は、携帯情報端末としての機能も充実し、例えば予定を常時表示しておくような使用形態も十分に考えることができる。

【0137】

しかし、いわゆる待機時の表示方法は、必要最低限のキャラクタ表示やアイコン表示で十分であるために、白黒表示または単色のモノクローム表示で十分であること、待機時と使用時との時間的割合は、待機時の方が一般には、大きいことなどを考慮すると、待機時に要求される最も重要な性能は、低消費電力性である。したがって、待機時の表示方式は、反射型表示方式が好適である。

30

【0138】

図28は、実施形態6の携帯電話220の主要な構成を示すブロック図である。実施形態6の携帯電話220は、少なくとも、アンテナ221と、無線部230と、通話処理部233と、音声処理部232と、機器全体の制御部231と、カメラ227と、スピーカ222と、マイクロフォン224とテンキーなどのキー223と、本発明の表示装置100と、図示していない蓄電池などを含めて機器を構成している。本発明の表示装置250は、既に述べたように、駆動回路部251と表示素子100とを含んで構成される。

40

【0139】

実施形態6の表示装置250における駆動回路部251は、カラー発光表示と反射表示とを切替える駆動方法切替え回路部を備えており、表示状態の切替え条件は、少なくとも、カラー発光表示から反射表示に切替える場合と、反射表示からカラー発光表示に切替える場合との2通りがある。

【0140】

【発明の効果】

本発明によれば、フィールド順次カラー表示方式の液晶表示素子を備えた液晶表示装置において、開口率を損なわずに高保持容量を備えることができるため、液晶を高速駆動できるので、光源の点灯デューティを十分に確保できる。したがって、低消費電力かつ高輝度

50

なフィールド順次カラー方式液晶表示装置を実現できる。また、画面の走査期間を十分長く確保できるので、動作周波数を低く設定し、表示装置の消費電力を大幅に低減できる。

【図面の簡単な説明】

【図 1】本発明の液晶表示装置における液晶表示素子の実施形態 1 の画素構造を示す図である。

【図 2】本発明の液晶表示装置における液晶表示素子の実施形態 1 の画素構造を示す図である。

【図 3】本発明の液晶表示装置における液晶表示素子の実施形態 1 の画素構造を示す図である。

【図 4】本発明の液晶表示装置における液晶表示素子の実施形態 1 の画素構造を示す図である。 10

【図 5】本発明の液晶表示装置における液晶表示素子の実施形態 1 の回路構成を示す図である。

【図 6】本発明の液晶表示装置における液晶表示素子の実施形態 2 の画素回路構成を示す図である。

【図 7】本発明の液晶表示装置における液晶表示素子の実施形態 2 の回路構成を示す図である。

【図 8】本発明の液晶表示装置における液晶表示素子の実施形態 2 の画素構造を示す図である。

【図 9】本発明の液晶表示装置における液晶表示素子の実施形態 2 の画素回路構成例を示す図である。 20

【図 10】液晶電圧に対する各パラメータの相関の 1 を示す図である。

【図 11】液晶電圧に対する各パラメータの相関の 1 を示す図である。

【図 12】液晶電圧に対する各パラメータの相関の 1 を示す図である。

【図 13】液晶電圧に対する各パラメータの相関の 2 を示す図である。

【図 14】液晶電圧に対する各パラメータの相関の 2 を示す図である。

【図 15】本発明の液晶表示装置における液晶表示素子の実施形態 3 の駆動シーケンスを示す図である。

【図 16】本発明の液晶表示装置における液晶表示素子の実施形態 3 の画素回路構成を示す図である。 30

【図 17】本発明の液晶表示装置における液晶表示素子の実施形態 3 の回路構成を示す図である。

【図 18】本発明の液晶表示装置における液晶表示素子の実施形態 3 の回路構成を示す図である。

【図 19】本発明の液晶表示装置における液晶表示素子の実施形態 3 の画素構造を示す図である。

【図 20】到達電圧と液晶応答時間との関係を示す図である。

【図 21】本発明の液晶表示装置における液晶表示素子の実施形態 4 の階調表示方式を示す図である。

【図 22】本発明の液晶表示装置における液晶表示素子の実施形態 4 の階調表示方式を示す図である。 40

【図 23】本発明の液晶表示装置における液晶表示素子の実施形態 4 の階調表示方式を示す図である。

【図 24】本発明の液晶表示装置における液晶表示素子の実施形態 5 の断面を示す図である。

【図 25】本発明の液晶表示装置における液晶表示素子の実施形態 5 の断面を示す図である。

【図 26】本発明の液晶表示装置の実施形態 6 を示す図である。

【図 27】本発明の液晶表示装置の実施形態 6 を示す図である。

【図 28】本発明の液晶表示装置の実施形態 6 の構成を示すブロック図である。 50

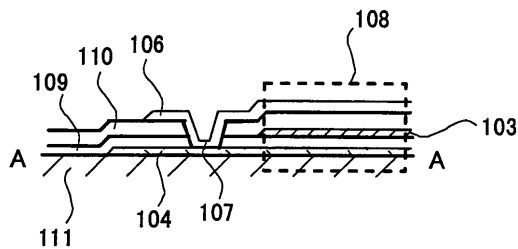
【符号の説明】

- 100 液晶表示素子
- 101 ドレイン線
- 102 ゲート線
- 103 ソース電極
- 104 コモン線
- 105 画素電極
- 106 コモン電極
- 107 スルーホールコンタクト
- 108 保持容量
- 109 第一の絶縁層
- 110 第二の絶縁層
- 111 ガラス基板
- 112 スルーホールコンタクト
- 113 トランジスタ
- 120 リセット線
- 121 ストロープ線
- 123 リセット電圧線
- 124 第二のトランジスタ
- 125 第三のトランジスタ
- 126 液晶容量
- 130 ドレインドライバ
- 131 ゲートドライバ
- 132 ドライバ
- 140, 141 第三の絶縁層

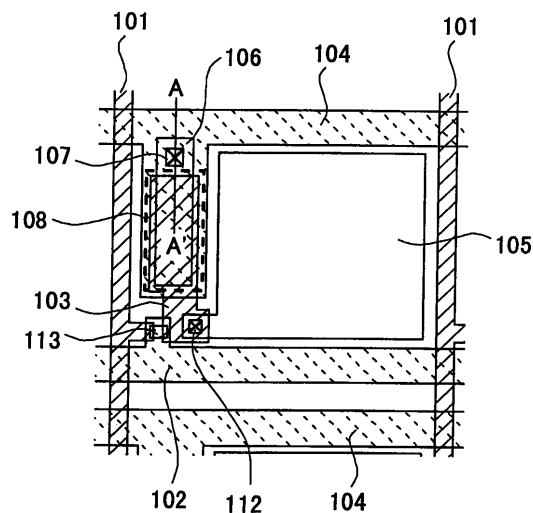
10

20

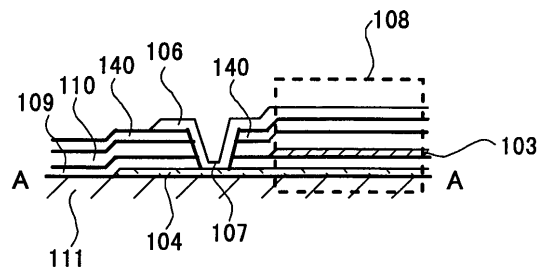
【図 1】



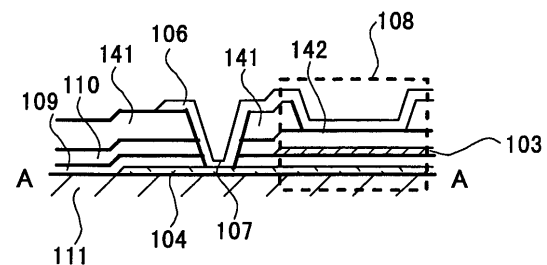
【図 2】



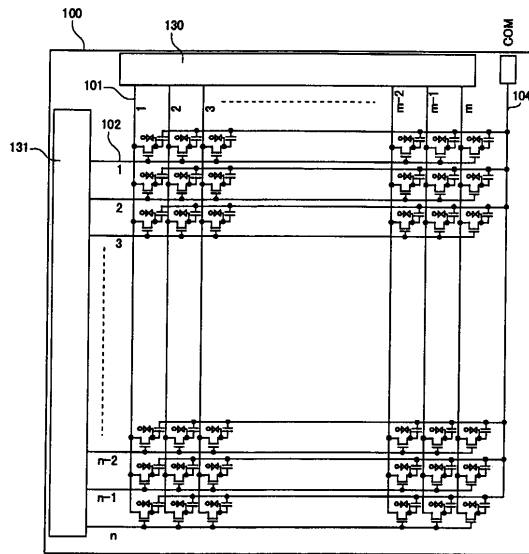
【図 3】



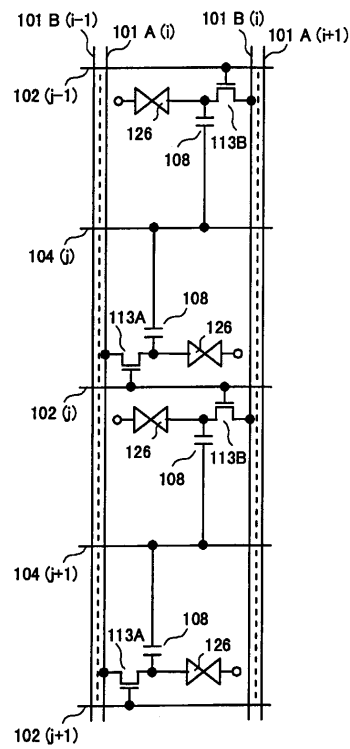
【図 4】



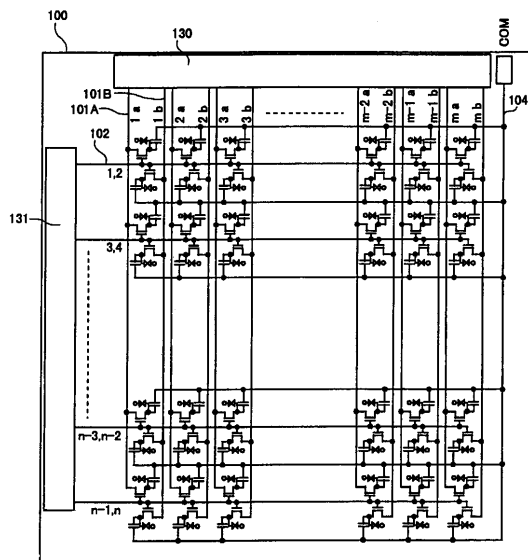
【図 5】



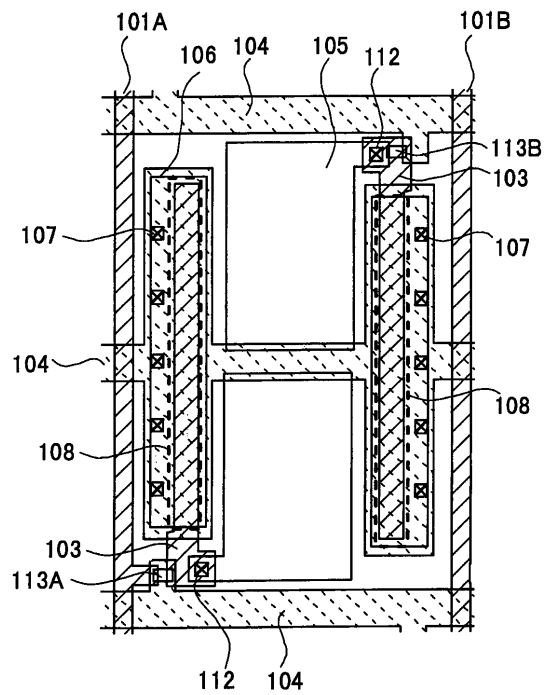
【図 6】



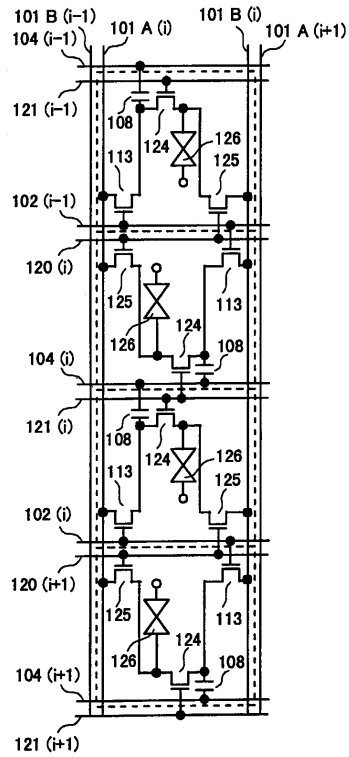
【図 7】



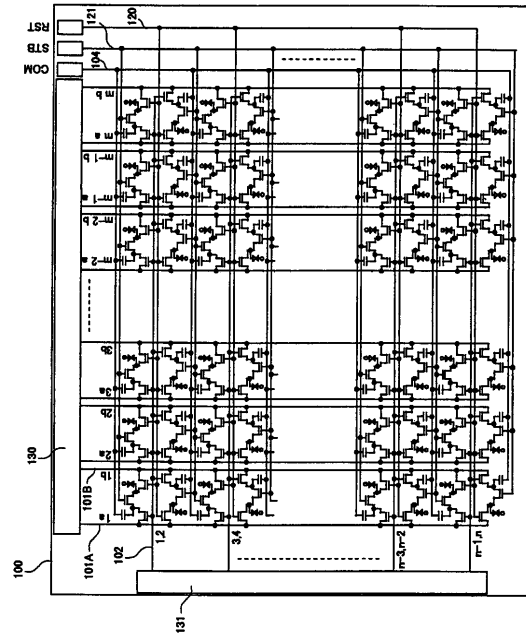
【図 8】



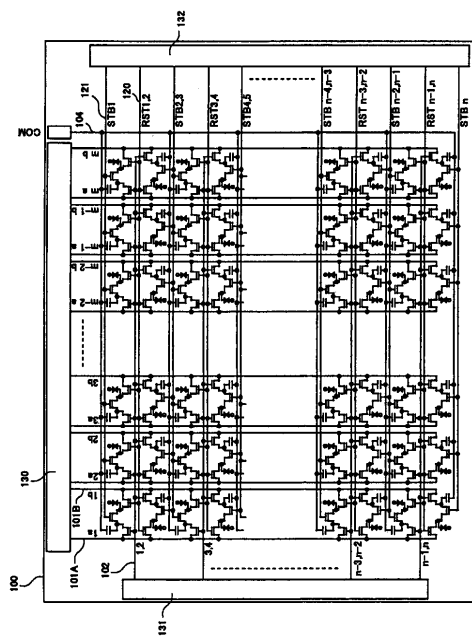
【 図 1 6 】



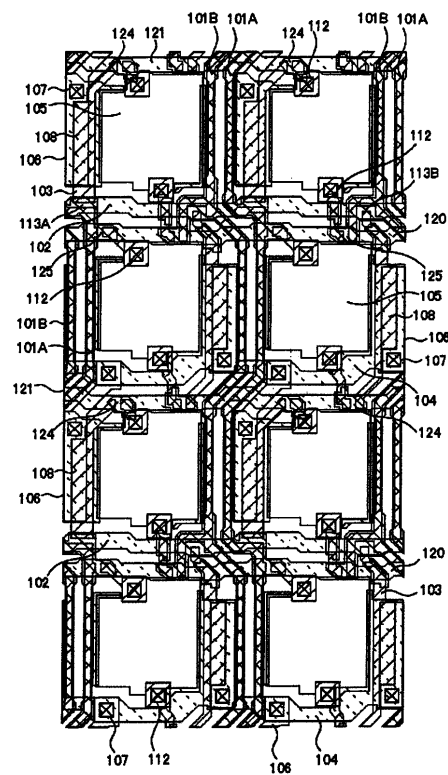
【 図 1 7 】



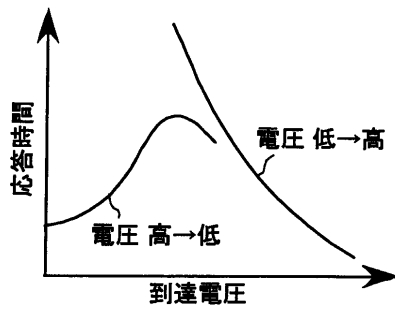
【图 18】



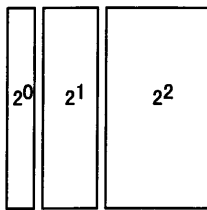
【图 19】



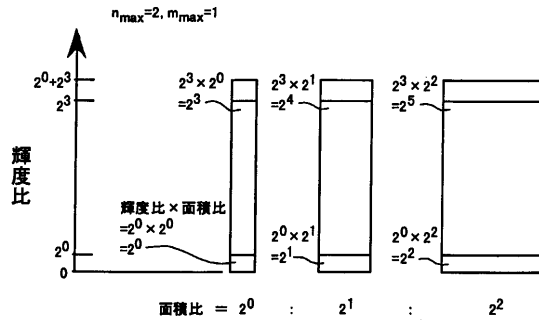
【図 20】



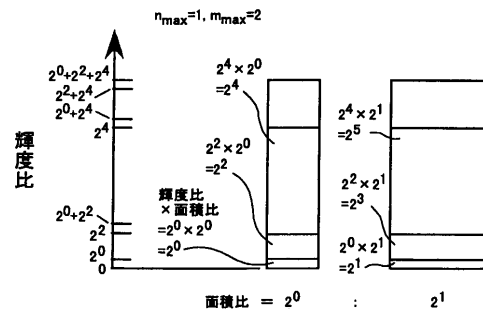
【図 2 1】



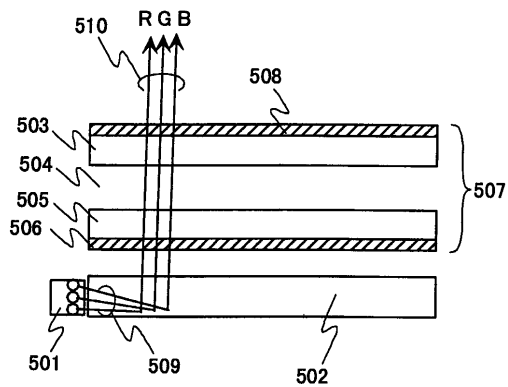
【 図 2 2 】



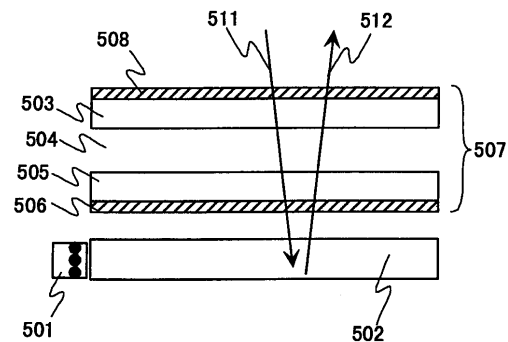
【 図 2 3 】



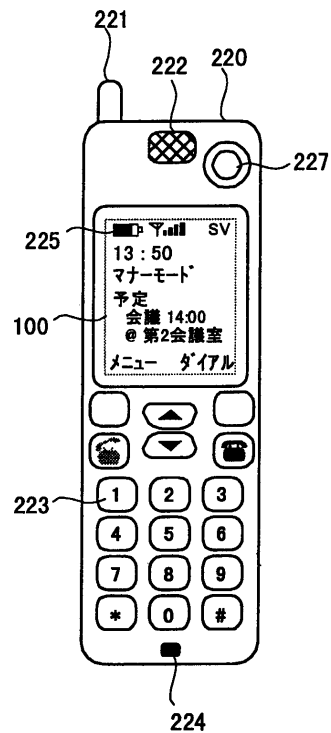
【図 24】



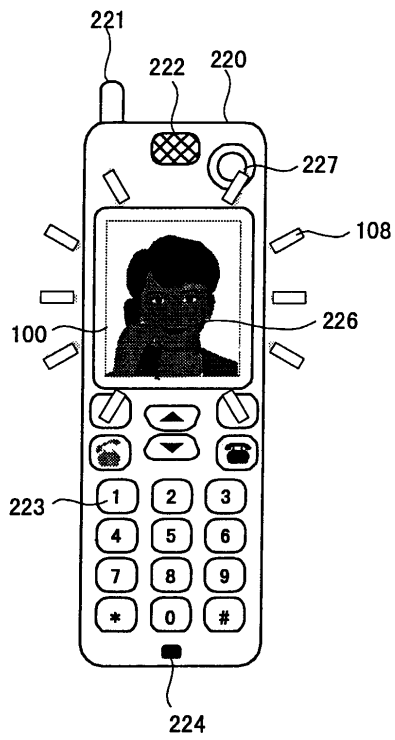
【図 25】



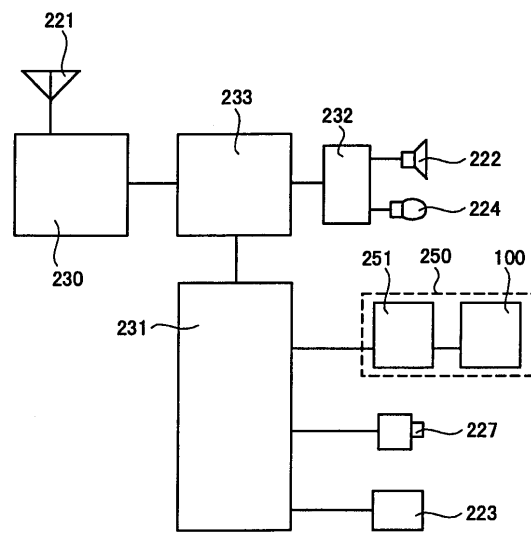
【图 2 6】



【図 27】



【図 28】



フロントページの続き

(51)Int.Cl.	F I
G 0 9 G 3/36 (2006.01)	G 0 9 G 3/20 6 2 1 F
	G 0 9 G 3/20 6 2 4 B
	G 0 9 G 3/20 6 4 1 E
	G 0 9 G 3/20 6 4 1 G
	G 0 9 G 3/20 6 8 0 S
	G 0 9 G 3/20 6 8 0 T
	G 0 9 G 3/34 J
	G 0 9 G 3/36

(72)発明者 山本 恒典	
茨城県日立市大みか町七丁目1番1号	株式会社日立製作所 日立研究所内
(72)発明者 津村 誠	
茨城県日立市大みか町七丁目1番1号	株式会社日立製作所 日立研究所内

審査官 右田 昌士

(56)参考文献 特開2000-200063 (JP, A)
 特開平10-197894 (JP, A)
 特開平06-110033 (JP, A)
 特開2001-051253 (JP, A)
 特開2001-091973 (JP, A)
 特開平09-127530 (JP, A)
 特開平04-333828 (JP, A)
 特開2000-091585 (JP, A)
 特開平02-296286 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/133
 G02F 1/13357
 G02F 1/1343
 G02F 1/1368
 G09G 3/36

专利名称(译)	液晶显示装置和便携式信息装置		
公开(公告)号	JP3918147B2	公开(公告)日	2007-05-23
申请号	JP2001189804	申请日	2001-06-22
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
当前申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	廣田昇一 檜山郁夫 山本恒典 津村誠		
发明人	廣田 昇一 檜山 郁夫 山本 恒典 津村 誠		
IPC分类号	G02F1/133 G02F1/1343 G02F1/1368 G09G3/20 G09G3/34 G09G3/36 G09F9/30 G09F9/35 H01L21/3205 H01L29/786		
FI分类号	G02F1/133.510 G02F1/133.535 G02F1/133.550 G02F1/1343 G02F1/1368 G09G3/20.621.F G09G3/20.624.B G09G3/20.641.E G09G3/20.641.G G09G3/20.680.S G09G3/20.680.T G09G3/34.J G09G3/36 G09F9/30.330 G09F9/30.330.Z G09F9/30.338 G09F9/35 H01L21/88.B H01L29/78.612.C		
F-TERM分类号	2H092/HA28 2H092/JA24 2H092/JA41 2H092/JA46 2H092/JB42 2H092/JB64 2H092/JB68 2H092/KA03 2H092/KA04 2H092/KA12 2H092/KB24 2H092/KB25 2H092/NA07 2H092/NA26 2H092/NA27 2H092/NA29 2H092/PA06 2H092/PA08 2H092/PA12 2H093/NA54 2H093/NA64 2H093/NC16 2H093/NC23 2H093/NC34 2H093/NC35 2H093/NC40 2H093/NC43 2H093/ND06 2H093/ND08 2H093/ND17 2H093/ND39 2H093/ND54 2H093/NE02 2H093/NE06 2H192/AA24 2H192/BA16 2H192/BC24 2H192/BC31 2H192/CB05 2H192/CB12 2H192/CB23 2H192/CC22 2H192/CC24 2H192/CC55 2H192/CC64 2H192/DA13 2H192/DA14 2H192/DA41 2H192/DA43 2H192/DA52 2H192/DA62 2H192/DA65 2H192/DA72 2H192/FA42 2H192/GA03 2H192/GD47 2H192/GD61 2H192/JA06 2H193/ZA04 2H193/ZA07 2H193/ZA08 2H193/ZA19 2H193/ZD24 2H193/ZP02 5C006/AA12 5C006/AA14 5C006/AA22 5C006/BB16 5C006/BC03 5C006/BC06 5C006/BC12 5C006/BC20 5C006/EA01 5C006/EB05 5C006/FA11 5C006/FA56 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD03 5C080/DD08 5C080/EE29 5C080/FF11 5C080/JJ03 5C080/JJ05 5C080/JJ06 5C080/KK07 5C094/AA07 5C094/AA08 5C094/BA03 5C094/BA43 5C094/CA19 5C094/CA24 5C094/EA04 5C094/EA07 5C094/ED03 5F033/KK38 5F033/RR04 5F033/RR06 5F033/TT04 5F033/VV10 5F033/VV15 5F033/XX03 5F110/AA09 5F110/AA30 5F110/BB01 5F110/CC07 5F110/DD02 5F110/GG02 5F110/GG12 5F110/GG13 5F110/GG15 5F110/NN03 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN72 5F110/NN73		
其他公开文献	JP2003005214A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提高场序彩色系统的液晶显示装置的图像质量。解决方案：在包括一对基板的液晶显示装置中，保持在基板之间的液晶层，设置在其中一个基板上的像素，漏极布线101，日期布线102和与每个像素连接的公共布线104像素电极105与源电极103连接，用于将从漏极配线101提供的图像信号电压施加到液晶层，晶体管113是用于将图像信号电压提供给源电极103和图像电极

105的开关，以及存储器电容器108用于保持在源电极103和公共布线104之间形成的图像信号电压，公共布线104形成在与栅极布线104相同的层上，并且存储电容器108形成在源电极103和公共电极之间电极106和公共电极106隔着公共电极106与公共布线连接并形成在与像素电极105相同的层上。

